



DISEÑO DE UN FILTRO PASO-BAJO RECONFIGURABLE CON RESPUESTA ELÍPTICA

Eduardo Alfredo Avellan Poma

Tutor: Dr. Jorge Daniel Martínez Pérez

Trabajo Fin de Grado presentado en la Escuela Técnica Superior de Ingenieros de Telecomunicación de la Universitat Politècnica de València, para la obtención del Título de Graduado en Ingeniería de Tecnologías y Servicios de Telecomunicación

Curso 2019-20

Valencia, 16 de noviembre de 2020



Resumen

El objetivo principal del trabajo es diseñar e implementar un filtro paso bajo con respuesta elíptica cuya frecuencia de corte sea reconfigurable. Para ello se pretende emplear componentes de tecnología de montaje superficial (SMD) que posibiliten una implementación compacta. El objetivo es conseguir que mediante señales de control digitales la frecuencia de corte del filtro pueda ser discretamente seleccionada entre 1.6 y 2.4 GHz. La respuesta del filtro debe minimizar las pérdidas de inserción, así como conseguir unas pérdidas de retorno adecuadas (i.e. por debajo de 15 dB). Para ello, se pretende utilizar como elemento de sintonía del filtro conmutadores comerciales MEMS (MicroElectro Mechanical Systems) de Analog Devices.

El diseño e implementación del trabajo, se realizará usando Cadence® AWR Design Environment (Microwave Office) de National Instruments, una herramienta de diseño asistido por ordenador en la cual se realizará desde el modelo ideal del filtro hasta el diseño del layout final, pasando por las optimizaciones necesarias para la obtención de los valores de los componentes requeridos. Por último, se obtendrá la documentación necesaria para la fabricación y el ensamblado del circuito, para llevar a cabo su validación experimental.

Resum

L'objectiu principal de la feina és dissenyar i implementar un filtre pas baix amb resposta el·líptica la freqüència de tall sigui reconfigurable. Per a això es pretén emprar components de tecnologia de muntatge superficial (SMD) que possibilitin una implementació compacta. L'objectiu és aconseguir que mitjançant senyals de control digitals la freqüència de tall de l'filtre pugui ser discretament seleccionada entre 1.6 i 2.4 GHz. La resposta de l'filtre ha de minimitzar les pèrdues d'inserció, així com aconseguir unes pèrdues de retorn adequades (ie per sota de 15 dB). Per a això, es pretén utilitzar com a element de sintonia de l'filtre commutadors comercials MEMS (MicroElectro Mechanical Systems) d'Analog Devices.

El disseny i implementació de la feina, es realitzarà fent servir Cadence® AWR Design Environment (Microwave Office) de National Instruments, una eina de disseny assistit per ordinador en la qual es realitzarà des del model ideal de l'filtre fins al disseny de l'layout final, passant per les optimitzacions necessàries per a l'obtenció dels valors dels components requerits. Finalment, s'obtindrà la documentació necessària per a la fabricació i l'acoblament de l'circuit, per dur a terme la seva validació experimental.

Abstract

The main objective of the work is to design and implement a low-pass filter with elliptical response whose cut-off frequency is reconfigurable. This is done by using surface mount technology (SMD) components that enable compact implementation. The objective is to achieve that by means of digital control signals the filter cutoff frequency can be discretely selected between 1.6 and 2.4 GHz. The filter response must minimize insertion losses, as well as achieve adequate return losses (ie below 15 dB). For this, it is intended to use as a tuning element of the commercial MEMS (MicroElectro Mechanical Systems) filter switches from Analog Devices.

The design and implementation of the work will be carried out using National Instruments Cadence® AWR Design Environment (Microwave Office), a computer-aided design tool in which it will be carried out from the ideal filter model to the design of the final layout, passing through the necessary optimizations to obtain the values of the required components. Finally, the necessary documentation will be obtained for the manufacture and assembly of the circuit, to carry out its experimental validation.



Índice general

Capítulo 1. Introducción	5
1.1 Motivación	5
1.2 Objetivos	5
1.2.1 Objetivo general	5
1.2.2 Objetivos específicos.....	5
1.3 Metodología	5
1.4 Plan de Trabajo.....	6
Capítulo 2. Filtros de RF paso-bajo con respuesta elíptica.....	7
2.1 Conceptos generales.....	7
2.1.1 Filtro Pasivo	7
2.1.2 Filtro Paso-Bajo.....	7
2.1.3 Frecuencia de corte.....	7
2.1.4 Parámetros S.....	8
2.1.5 Pérdida de inserción	8
2.1.6 Pérdidas de retorno.....	9
2.2 Diseño de filtros paso-bajo. El método de las pérdidas de inserción.	9
2.2.1 Prototipo Paso-Bajo.....	11
2.3 Filtros paso-bajo con respuesta elíptica.....	13
Capítulo 3. Conmutadores RF MEMS	15
3.1 Conceptos generales.....	15
3.2 Conmutadores RF MEMS.....	15
3.3 Analog Devices ADGM1304.....	16
Capítulo 4. Diseño de un filtro paso-bajo reconfigurable con respuesta elíptica.....	18
4.1 Principio de funcionamiento.	18
4.2 Síntesis y diseño del filtro a nivel circuital	18
4.3 Optimización circuital	19
4.4 Realización del layout	24
4.5 Optimización EM	40
4.5.1 Requirimientos basicos	40
Capítulo 5. Fabricación y validación experimental.....	45
5.1 Fabricación y ensamblado.....	45
5.1.1 Proceso de Fabricación de una PCB.....	45
Capítulo 6. Conclusiones y líneas futuras.	47
6.1 Conclusiones obtenidas	47



6.2 Líneas futuras	47
Bibliografía	48

Índice de figuras

Figura 1.1 Entorno de trabajo.....	5
Figura 1.2 Representación del plan de trabajo (Diagrama de Gantt) llevado a cabo.	6
Figura 2.1 Respuesta en frecuencia de un filtro paso-bajo. Fuente: https://lc.fie.umich.mx/~jfelix/InstruII/PB/PB.htm	7
Figura 2.2 Diagrama de Bode de la respuesta de frecuencia de la ganancia de un filtro de paso bajo de primer orden (un polo). Fuente: www.wikipedia.org.es	7
Figura 2.3 Respuesta Butterworth.....	9
Figura 2.4 Respuesta Chebyshev	10
Figura 2.5 Respuesta Elíptica.....	10
Figura 2.6 Estructura de prototipo paso-bajo Filtro con elementos concentrados. Fuente: Microstrip Filter for RF/Microwave Application.....	12
Figura 2.7 Transformación de elementos. Microstrip Filter for RF/Microwave Application.	13
Figura 2.8 La respuesta de frecuencia de un filtro de paso bajo elíptico de orden 5.....	13
Figura 2.9 MEMS switch technology de Analog Device Inc. Figura 2.10 La respuesta de frecuencia de un filtro de paso bajo elíptico de orden 5.....	13
Figura 3.1 MEMS switch technology de Analog Device Inc. Fuente Analog Device Inc.....	15
Figura 3.2 Proceso de actuación del interruptor MEMS, A y C muestran el interruptor apagado, B muestra que está encendido. Fuente: Analog Device Inc.	16
Figura 3.3 ADGM1304 Fuente: Analog Devices Inc.....	16
Figura 3.4 Configuración de los pines. Fuente: Analog Device Inc.	17
Figura 3.5 Circuito de operación. Fuente: Analog Device Inc.....	17
Figura 4.1 Filtro paso-bajo elíptico con $f_c @ 2.4\text{GHz}$, en amarillo la rama de derivación.....	18
Figura 4.2 Interfaz del iFilter Filter Synthesis	18
Figura 4.3 Filtro base con una $f_c = 2\text{GHz}$	19
Figura 4.4 Creación de un objetivo de optimización para el optimaze.	19
Figura 4.5 Optimaze.....	19
Figura 4.6 Respuesta en frecuencia ideal de cada filtro	20
Figura 4.7 Símbolo del ADMG1304.....	21
Figura 4.8 Esquemático principal.....	21
Figura 4.9 Salida del filtro con el conmutador MEMS añadido.....	21
Figura 4.10 Salida del filtro Paso-Bajo + Conmutador RF MEMS a 2GHz optimizado	22
Figura 4.11 Respuesta en frecuencia de los filtros optimizados con el MEMS	22
Figura 4.12 Esquemático final con elementos reales	24



Figura 4.13 Librería de las huellas de los componentes y el archivo lpf para la creación de capas para las huellas de los componentes.....	24
Figura 4.14 Reglas de diseño para inductores según sus dimensiones, fabricante AVX. Fuente: AVX.com	25
Figura 4.15 Dimensiones del Land Pattern, según el tamaño del componente. Fuente: avx.com	25
Figura 4.16 Dimensiones del Land Pattern para un inductor 0201. Fuente: avx.com.....	26
Figura 4.17 Land Pattern de bobinas 0201	26
Figura 4.18 Capa de soldermask(azul)	27
Figura 4.19 SMT_Lead_Top capa que representa los cables del componente	27
Figura 4.20 Capa Package para las bobinas 0201	28
Figura 4.21 Vista 3D de la bobina 0201 de AVX	28
Figura 4.22 Condensador sin aislamiento en uno de sus Land Pattern	29
Figura 4.23 Dimensiones del ADGM1304. Fuente: Analog Device Inc.	29
Figura 4.24 PadStack del ADGM1304 y sus pines.	30
Figura 4.25 Vista 3D de la GNDThermal	30
Figura 4.26 Vista 3D de la GNDThermal	30
Figura 4.27 Vista inferior del ADGM1304.....	31
Figura 4.28 Vista 3D del ADGM1304 con las vías que conectan al plano de masa inferior.....	31
Figura 4.29 Capa de Cu_02+	31
Figura 4.30 Capa de Cu_01+	31
Figura 4.31 BoardRoute	31
Figura 4.32 Conexiones entre inductores, capacitores.	32
Figura 4.33 Vista 2D GNDbottom_0p2mm	32
Figura 4.34 Vista 3D GNDbottom_0p2mm.....	32
Figura 4.35 Condensadores conectados a masa por medio de la Vía GNDbottom_0p2mm.....	32
Figura 4.36 Elemento VIA1P para conectar a masa los condensadores en el layout.....	33
Figura 4.37 TXLine.....	33
Figura 4.38 Rama superior con líneas de transmisión.....	34
Figura 4.39 Rama superior en el layout.	34
Figura 4.40 Layout del filtro.	35
Figura 4.41 Pines VCC y GND.....	35
Figura 4.42 Vías para los pines VCC (derecha) y GND (izquierda).....	36
Figura 4.43 VCC conectado a los pines 23 de los conmutadores.	36
Figura 4.44 Plano inferior de masa, se puede ver las vías que conectan a este plano.....	36
Figura 4.45 Vista en 3D del layout sin la capa de cu_02+	37
Figura 4.46 Vía Thru_0p125	37



Figura 4.47 Vista 3D de los cuatro pines de control y las vías que conectan con el plano de cu_02+.....	38
Figura 4.48 Símbolo y conexión a las entradas de los conmutadores.....	38
Figura 4.49 Vista Inferior de la conexión de las señales de entrada a los pines uno, dos, tres y cuatro del conmutador.....	39
Figura 4.50 Vista de arriba de la huella de los conectores para las señales de control de los conmutadores.	39
Figura 4.51 Layout final del filtro paso bajo reconfigurable elíptico.....	39
Figura 4.52 Elemento Extract.....	40
Figura 4.53 Elementos STACKUP	40
Figura 4.54 Configuración de las propiedades del bloque extract	41
Figura 4.55 Elementos que aparecerán en la estructura EM	42
Figura 4.56 Estructura generada al realizar la simulación EM de las líneas de transmisión.....	42
Figura 4.57 Simulación EM con el filtro a frecuencia 1.8GHz.....	42
Figura 4.58 fc=2GHz (izquierda), fc=1.6GHz (Derecha), fc=2.4GHz (Centro).....	43
Figura 4.59 Tramo de Línea de transmisión que conecta el conmutador a la rama superior	44
Figura 5.1 Imagen del diseño, visualizando con el programa Gerbv	45
Figura 5.2 Imagen del diseño con todas las capas, sin la capa de BoardRoute.....	46
Figura 5.3 Capa de Cu_01.....	46

Capítulo 1. Introducción

1.1 Motivación

Existe un incremento en la demanda de los filtros que hagan a los sistemas de comunicación RF actuales mucho más eficientes y adaptables. Los filtros reconfigurables pueden reducir la complejidad de dicho sistema al evitar el uso de un banco de filtros, reemplazándolo por un único dispositivo reconfigurable. El filtro que se presentará tiene la capacidad de cambiar su frecuencia de corte (f_c) según la necesidad del usuario por medio del uso de los sistemas micro-electromecánicos (MEMS) a emplear como interruptores para la realización de dicho cambio.

1.2 Objetivos

1.2.1 Objetivo general

El objetivo principal del proyecto es diseñar un filtro paso bajo reconfigurable de respuesta elíptica y con la ayuda de un conmutador MEMS ser capaces de seleccionar las frecuencias de corte.

1.2.2 Objetivos específicos

- Lograr que la estructura de un solo filtro paso bajo ideal deriven otros más, que mantengan su respuesta de un filtro elíptico, en este caso un total de cuatro valores de f_c @ [1.6, 1.8, 2.0, 2.4] GHz.
- Las respuestas del filtro deben cumplir las especificaciones establecidas: un S_{11} (i.e. pérdidas de retorno) por debajo de los 15dB y una atenuación en la banda de rechazo lo más elevado posible.
- Realizar una implementación basado en elementos concentrados.
- Realización del layout para su fabricación y validación experimental.

1.3 Metodología

Las herramientas principales que se usaron para llevar a cabo el diseño, análisis y la implementación de este proyecto ha sido Cadence® AWR Design Environment (Microwave Office) en un entorno de Windows10 como se puede comprobar en la Figura 1.1.

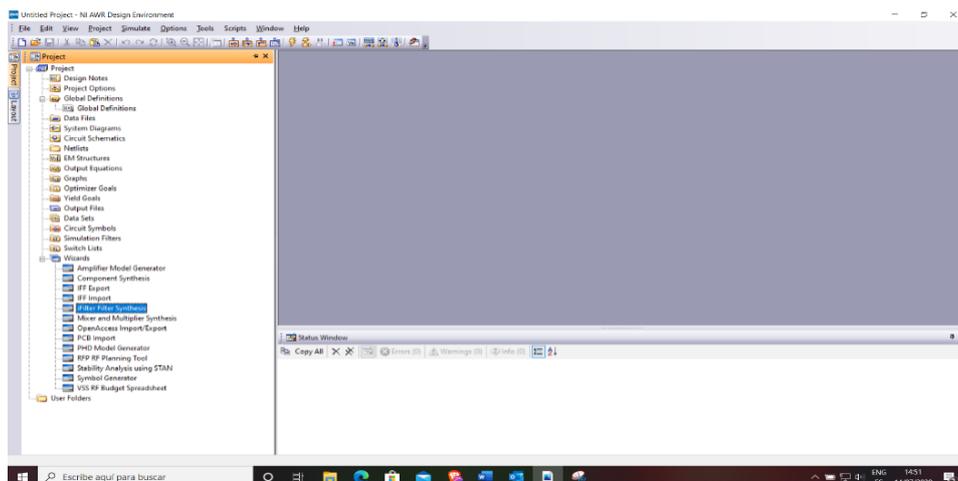


Figura 1.1 Entorno de trabajo.

El programa cuenta con múltiples herramientas que han ayudado al diseño tanto como la parte circuital del proyecto que incluye la importación de los datos de los conmutadores ADGM1304 para poder ser usado, en este caso dados por el fabricante Analog Device Inc. También cuenta con funciones de optimización que permitirán obtener los valores de cada componente para que

el circuito final cumpla sus especificaciones. Cuenta con una interfaz de diseño de layout del cual se obtendrá la documentación necesaria para la fabricación y el ensamblado del circuito, para por último llevar a cabo su validación experimental.

1.4 Plan de Trabajo

A continuación, podemos ver cuál ha sido el tiempo aproximado dedicado a cada una de las tareas de este proyecto, véase Figura 1.2



Figura 1.2 Representación del plan de trabajo (Diagrama de Gantt) llevado a cabo.

Capítulo 2. Filtros de RF paso-bajo con respuesta elíptica.

2.1 Conceptos generales.

2.1.1 Filtro Pasivo

Un filtro se puede definir como una red utilizada para separar señales en base a su frecuencia, estos filtros pueden ser activos o pasivos. Un filtro pasivo es un filtro electrónico formado por componentes pasivos únicamente, es decir, resistencias, condensadores y bobinas.

Permiten el paso con baja atenuación de una banda de frecuencia (banda de paso), produce una alta atenuación en otra banda de frecuencia (Banda eliminada) y se puede especificar su atenuación en las bandas de transición dependiendo de los casos en los que se requiera.

2.1.2 Filtro Paso-Bajo

Por definición, es un filtro electrónico caracterizado por permitir el paso de las frecuencias más bajas y atenuar las frecuencias más altas [1], véase Figura 2.1.

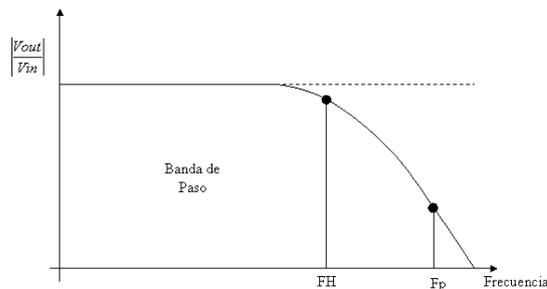


Figura 2.1 Respuesta en frecuencia de un filtro paso-bajo. Fuente: <https://lc.fie.umich.mx/~jfelix/InstruII/PB/PB.htm>

2.1.3 Frecuencia de corte

Es aquella frecuencia en la que la amplitud de ha decaído una determinada cantidad de dB al pasar por un filtro Figura 2.2.

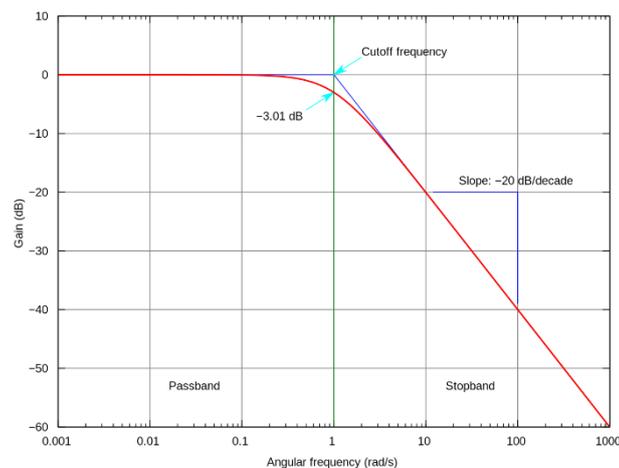


Figura 2.2 Diagrama de Bode de la respuesta de frecuencia de la ganancia de un filtro de paso bajo de primer orden (un polo). Fuente: www.wikipedia.org.es

2.1.4 Parámetros S

Para la representación de la respuesta en frecuencia del filtro y definir los objetivos de optimización, se recurren a los denominados parámetros S, tales como el S_{11} y las S_{21} , los cuales proporcionan información sobre la respuesta en frecuencia del filtro.

Por definición, los parámetros S en una red multi-puerto genérica, se asumen que todos los puertos salvo el que se encuentra bajo consideración tienen una carga Z_L conectada al final de la línea sin pérdidas, idéntica a la impedancia del sistema Z_0 la cual relaciona las ondas de tensión y de corriente. Además, cada puerto tiene asignado un entero 'n' que varía de 1 a N, donde N es el número total de puertos. Para un puerto n y definir los parámetros S asociados, se realiza en función de 'ondas de potencia' incidente y reflejada, a_n y b_n respectivamente. Estas ondas de potencias se normalizaron respecto al valor de la raíz cuadrada de Z_0 donde, las ondas viajeras de tensión incidente y reflejada son V_n^+ y V_n^- , entonces:

$$a_n = \left(\frac{V_n^+}{\sqrt{Z_0}} \right) \quad (2-1)$$

$$b_n = \left(\frac{V_n^-}{\sqrt{Z_0}} \right) \quad (2-2)$$

Para una red de dos puertos, las ondas de potencia reflejadas se definen en términos de la matriz de parámetros S y las ondas de potencia incidente de la siguiente manera:

$$\begin{pmatrix} b_1 \\ b_2 \end{pmatrix} = \begin{pmatrix} S_{11} & S_{12} \\ S_{21} & S_{22} \end{pmatrix} \begin{pmatrix} a_1 \\ a_2 \end{pmatrix} \quad (2-3)$$

Resolviendo el sistema de ecuaciones, se tiene:

$$b_1 = S_{11}a_1 + S_{12}a_2 \quad (2-4)$$

$$b_2 = S_{21}a_1 + S_{22}a_2 \quad (2-5)$$

Si conecta la carga Z_L en el puerto 2 del mismo valor que Z_0 , entonces, según el teorema de transferencia de potencia máxima [12], b_2 es absorbido haciendo que a_2 sea cero dando como resultado:

$$S_{11} = \frac{b_1}{a_1} = \frac{V_1^-}{V_1^+} \quad (2-6)$$

$$S_{21} = \frac{b_2}{a_1} = \frac{V_2^-}{V_1^+} \quad (2-7)$$

2.1.5 Pérdida de inserción

Las pérdidas de inserción (IL) nos indican, la atenuación que se presenta debido a la inserción de un componente pasivo en una línea de transmisión o fibra óptica, para conducir la señal de radiofrecuencia desde el puerto 1 (transmisor) hacia el puerto 2 (antena). Generalmente, se expresa en decibelios (dB) [3] y como es una relación de potencias, entre la potencia de salida y la potencia de entrada, se puede expresar matemáticamente de la siguiente manera:

$$IL(dB) = 10 \log_{10} \left(\frac{P_{output}}{P_{input}} \right) \quad (2-8)$$

2.1.6 Pérdidas de retorno

Las pérdidas de retorno, son las pérdidas de potencia en la señal devuelta / reflejada por una discontinuidad en una línea de transmisión o fibra óptica. Se trata, de la cantidad de señal que se refleja hacia la fuente generadora, por un dispositivo, debido a un desacoplamiento de impedancia [3], al igual que las IL se puede expresar matemáticamente de la siguiente manera:

$$RL(dB) = 10 \log_{10} \left(\frac{P_{input}}{P_r} \right) \quad (2-2)$$

Donde RL (dB) es la pérdida de retorno en dB, P_{input} es la potencia incidente y P_r es la potencia reflejada.

2.2 Diseño de filtros paso-bajo. El método de las pérdidas de inserción.

Para el diseño del filtro se suele partir de un prototipo paso bajo, cuya respuesta en frecuencia corresponde a una función polinómica que se puede implementar mediante una red LC en escalera.

Se tomó en cuenta que las pérdidas de inserción L_A y retorno L_R del filtro pueden ser obtenidas de:

$$L_A(\Omega) = 10 \log_{10} \left(\frac{1}{|S_{21}(j\Omega)|^2} \right) dB \quad (2-3)$$

$$L_R(\Omega) = 10 \log_{10} (1 - |S_{21}(j\Omega)|^2) dB \quad (2-4)$$

Su función de transferencia puede ser expresada a partir del parámetro S_{21} . Entre los tipos de respuesta más habituales están los siguientes:

- Máximamente plana (Butterworth)

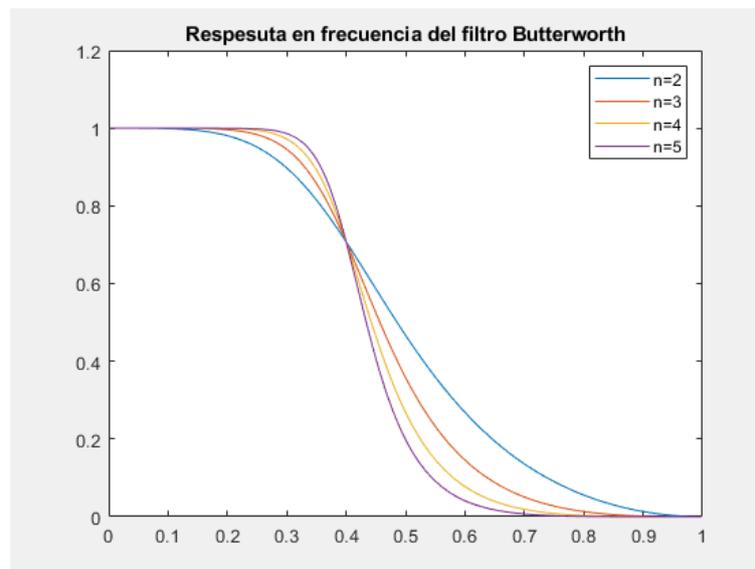


Figura 2.3 Respuesta Butterworth

Como su nombre lo indica, tiene una respuesta más plana porque presenta $(2n-1)$ derivadas iguales a 0 para $\Omega = 0$ y cuya función de transferencia es:

$$|S_{21}(j\Omega)|^2 = \frac{1}{1+\Omega^{2n}} \quad (2-5)$$

En la Figura 2.3 se observa que el aumento del orden del filtro produce un aumento de pendiente de la función de transferencia y con ello se ve que cuanto más se le exija al filtro mayor será el orden necesario.

- Equirrizado (Chebyshev)

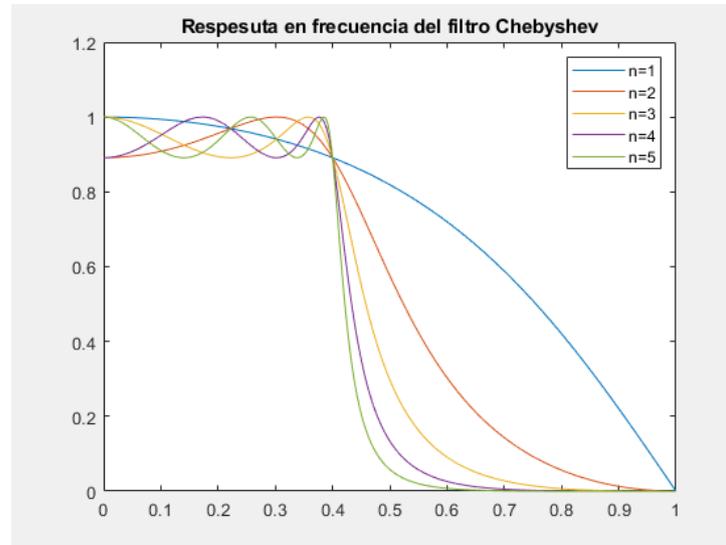


Figura 2.4 Resposta Chebyshev

Tiene una transición más rápida entre banda de paso y la atenuada, es más eficaz que un butterworth al conseguir las mismas características con un orden menor. Su función de transferencia es:

$$|S_{21}(j\Omega)|^2 = \frac{1}{1 + \varepsilon^2 T_n^2(\Omega)} \quad (2-6)$$

Donde ε :

$$\varepsilon = \sqrt{10^{\frac{L_{Ar}}{10}} - 1} \quad (2-7)$$

L_{Ar} es el nivel de rizado deseado en la banda de paso y $T_n(\Omega)$ es la función de Chebyshev de orden N. Chebyshev presenta una caída más abrupta y por tanto una mayor selectividad y rechazo.

- Elíptica

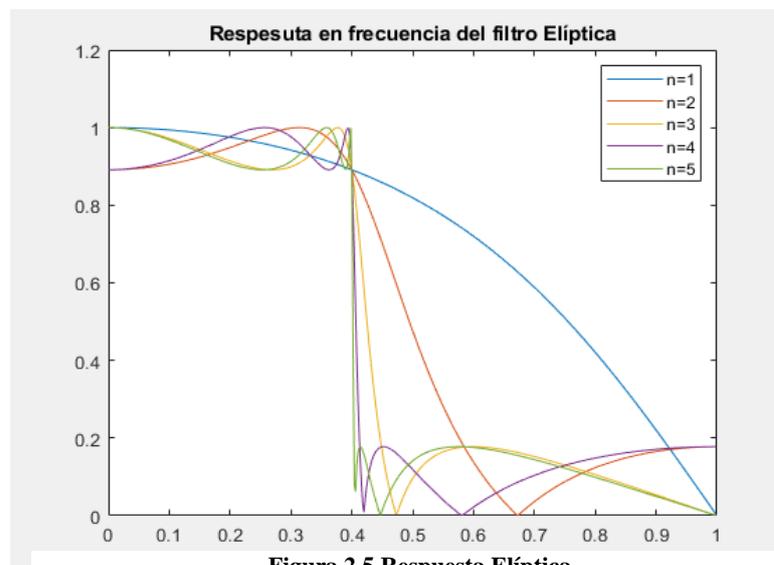


Figura 2.5 Resposta Elíptica



Presenta un Rizado constante en la banda de paso y en la banda eliminada y su función de transferencia es:

$$|S_{21}(j\Omega)|^2 = \frac{1}{1+\varepsilon^2 F_n^2(\Omega)} \quad (2-8)$$

Donde ε :

$$\varepsilon = \sqrt{10^{\frac{L_{Ar}}{10}} - 1} \quad (2-9)$$

$F_n(\Omega)$ son las funciones elípticas de orden N:

$$F_n(\Omega) = \begin{cases} M \frac{\prod_{i=1}^{n/2} (\Omega^2 i - \Omega_i^2)}{\prod_{i=1}^{n/2} (\Omega_s^2 i / \Omega^2 i - \Omega_i^2)}, & n \text{ par} \\ N \frac{\Omega \prod_{i=1}^{(n-1)/2} (\Omega^2 i - \Omega_i^2)}{\prod_{i=1}^{(n-1)/2} (\Omega_s^2 i / \Omega^2 i - \Omega_i^2)}, & n \text{ impar} \end{cases} \quad (2-10)$$

Ω_i y Ω_s son frecuencias críticas que permiten fijar el rizado de las bandas pasante y eliminada.

2.2.1 Prototipo Paso-Bajo

El prototipo paso bajo se normaliza a una frecuencia de corte unidad y a un nivel de impedancia unidad, es decir, sus elementos están normalizados para conseguir una resistencia (conductancia) de fuente $g_0=1$. La frecuencia de corte de la respuesta es $\Omega_c = 1 \text{ rad/s}$ y el número de elementos reactivos es igual al orden del filtro.

2.2.1.1 Máximamente Plana (Butterworth)

Para el cálculo del orden del filtro butterworth, el grado de n se determina normalmente a partir de las características requeridas del filtro, como son la atenuación máxima en la banda de paso o la atenuación mínima en la banda atenuada. Esta ecuación se la denomina condición de diseño (2-11), con esto se obtiene el orden exacto que cumple la igualdad, pero como se sabe que n debe ser un número natural se ha de elegir el natural superior al obtenido.

$$n \geq \frac{\text{Log}(10^{0.1L_{As}} - 1)}{2 \text{Log}(\Omega_s)} \quad (2-11)$$

L_{AS} (dB) atenuación en la banda eliminada a frecuencia Ω_s .

Sabiendo el orden, se puede calcular los valores de g_i con la ecuación 2-12, que normalizados para g_0 y Ω_c , tienen los siguientes valores:

$$g_i = 2 \sin \frac{(2i-1)\pi}{2n} \quad \text{para } i=1 \text{ a } n \quad (2-12)$$

$$g_0 = 1 \quad (2-13)$$

$$g_{n+1} = 1 \quad (2-14)$$

n	g1	g2	g3	g4	g5	g6
1	2	1				
2	1.4142	1.4142	1			
3	1	2	1	1		
4	0.7654	1.8478	1.8478	0.7654	1	
5	0.6180	1.6180	2	1.6180	0.6180	1

Tabla 1 Valores de g_i , con $L_{Ar} = 3 \text{ dB}$

2.2.1.2 Chebyshev

Los parámetros utilizados para el diseño de filtros Chebyshev son el rizado ϵ , ecuación 2-7 y el valor de la atenuación L_{AS} en la banda eliminada a frecuencia Ω_s . Entonces para determinar n :

$$L_{AS}(dB) = (10 \log(1 + \epsilon^2 c_n^2 \Omega_s)) \quad (2-15)$$

Y con la expresión $C_n = (\cosh(n \cdot \text{archosh}(\Omega_s)))$ se obtiene:

$$n \geq \frac{\cosh^{-1} \sqrt{\frac{10^{0.1L_{AS}} - 1}{10^{0.1L_{Ar}} - 1}}}{\cosh^{-1}(\Omega_s)} \quad (2-16)$$

Donde se elegirá como orden menor necesario el número natural superior al orden calculado. Sabiendo el orden se puede calcular los valores de g_i, g_1, g_{n+1} con las siguientes ecuaciones.

$$g_1 = \frac{2}{\gamma} \sin\left(\frac{\pi}{2n}\right) \quad (2-17)$$

$$g_i = \frac{1}{g_{i-1}} \frac{4 \sin\left[\frac{(2i-1)\pi}{2n}\right] \cdot \sin\left[\frac{(2i-3)\pi}{2n}\right]}{\gamma^2 + \sin^2\left[\frac{(i-1)\pi}{n}\right]} \quad \text{para } i=1,2,\dots,n \quad (2-18)$$

$$g_{n+1} = \begin{cases} 1, & n \text{ par} \\ \coth^2 \frac{\beta}{4}, & n \text{ impar} \end{cases} \quad (2-19)$$

Donde $\beta = \ln\left(\coth\left(\frac{L_{Ar}}{17.37}\right)\right)$ y $\gamma = \sinh\left(\frac{\beta}{2n}\right)$, que normalizados para g_0 y Ω_c , tienen los siguientes valores:

n	g1	g2	g3	g4	g5	g6
1	0.6986	1				
2	1.4029	0.7071	1.9841			
3	1.5963	1.0967	1.5963	1		
4	1.6703	1.1926	2.3661	0.8419	1.9841	
5	1.7058	1.2296	2.5408	1.2296	1.7058	1

Tabla 2 Valores g_i con Rizado = 0.5dB Chebychev

Sabiendo el orden del filtro, se puede modelar el prototipo de filtro paso bajo mediante elementos concentrados.

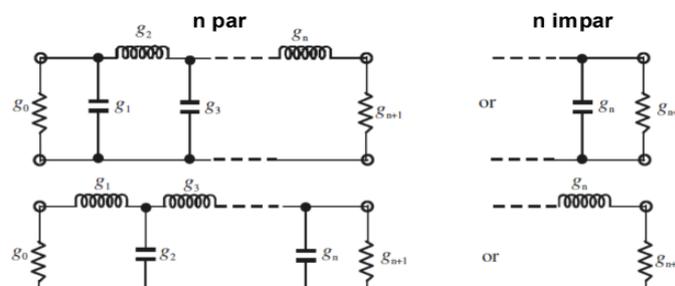


Figura 2.6 Estructura de prototipo paso-bajo Filtro con elementos concentrados. Fuente: Microstrip Filter for RF/Microwave Application.

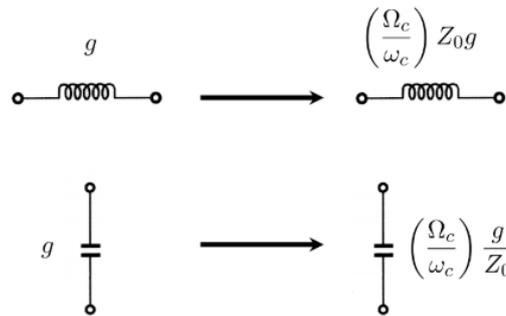


Figura 2.7 Transformación de elementos. Microstrip Filter for RF/Microwave Application.

Debido a que no se pueden trabajar con elementos concentrados normalizados se realiza un escalado y transformación de un prototipo paso bajo a un paso bajo desnormalizado con un cambio a la frecuencia Ω_c al eje de frecuencias ω_c con el siguiente cambio en los elementos:

El escalado de impedancias tiene como objetivo desnormalizar la resistencia (conductancia) de fuente para poder trabajar con otra arbitraria y Z_0 es la impedancia de referencia, aplicar las transformaciones de la figura anterior no tiene ningún efecto sobre la respuesta del filtro.

2.3 Filtros paso-bajo con respuesta elíptica.

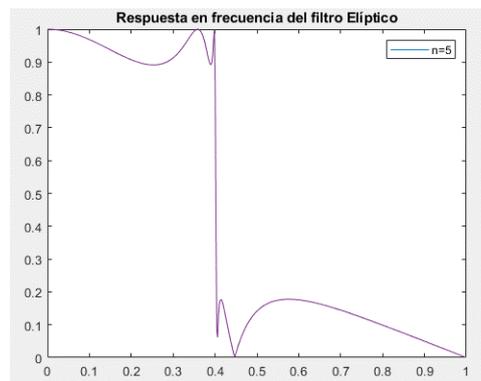


Figura 2.8 La respuesta de frecuencia de un filtro de paso bajo elíptico de orden 5

Se ha observado que, en las figuras anteriores, que la aproximación era más efectiva, es decir, de menor orden, si el rizado es distribuido de modo que sea constante en la banda de paso. Por la misma razón un resultado más eficiente es, si se distribuye el rizado también en la banda atenuada en lugar de dejar que la atenuación se incremente monótonamente para $\Omega \rightarrow \infty$. Cómo, resultado se obtiene una función de transferencia, ecuación 2-20, que habrá tanto polos como ceros, siendo estos finitos a diferencia de lo que ocurre con los filtros de Butterworth o Chebyshev. Por lo tanto, el filtro resultante se llaman filtro elíptico. El filtro elíptico, como se conoce también filtro Cauer, están diseñados de manera que consiguen estrechar la zona de transición entre bandas, además, acotando el rizado en esas bandas. La diferencia con el filtro de Chevyshev es que este sólo lo hace en una de las bandas.



La respuesta en frecuencia del filtro es:

$$|H(\Omega)|^2 = \frac{1}{1 + \varepsilon^2 R_N\left(\frac{\Omega}{\Omega_c}\right)} \quad \text{para } 0 \leq \varepsilon \leq 1 \quad (2-20)$$

Donde N es el orden del filtro, Ω_c frecuencia de corte, Ω es la frecuencia analógica compleja, y R_N es la función jacobiana elíptica de orden N.

$$R_N = \int_0^{2\pi} \frac{1}{\sqrt{1 - x^2 \sin^2 \theta}} d\theta \quad \text{para } 0 \leq \varepsilon \leq 1 \quad (2-21)$$

El filtro se usa en muchas aplicaciones de RF donde se requiere una transición muy rápida entre la banda de paso y las frecuencias de la banda de rechazo. El filtro elíptico produce la transición más rápida de cualquier tipo de filtro, pero también muestra un rizado tanto en la banda de paso como en la banda de rechazo [4], véase Figura 2.8

Este filtro es lo más cercano a un filtro ideal debido a lo mencionado anteriormente, lo hace un candidato excelente para un filtro de paso bajo. La aplicación clave para el filtro elíptico es para situaciones donde se requieren transiciones muy rápidas entre la banda de paso y la banda de rechazo. Podría ser que las señales espurias que caen justo fuera del ancho de banda requerido y estas deben eliminarse.

Capítulo 3. Conmutadores RF MEMS

3.1 Conceptos generales

Una consecuencia que ha surgido en el desarrollo de las micro tecnologías han sido la aparición de los sistemas microelectromecánicos (MEMS) y su aplicación a diferentes campos como la radiofrecuencias y microondas, que han sido determinantes en la introducción de los denominados radio-frequency microelectromechanical system o RF MEMS.

Un RF MEMS, es un sistema microelectromecánico con componentes electrónicos que comprende piezas móviles de tamaño submilimétrico que proporcionan funcionalidad de radiofrecuencia (RF) [7], ofrecen varias ventajas sobre los dispositivos de microondas convencionales, incluido un aislamiento mejorado, una menor disipación de potencia y un coste, tamaño y peso reducidos, la categoría que más éxito ha logrado ha sido los tipos interruptores RF MEMS, que son el tipo usado en este proyecto.

3.2 Conmutadores RF MEMS.

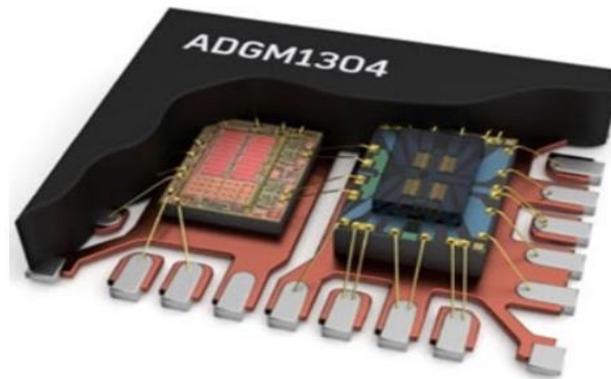


Figura 3.1 MEMS switch technology de Analog Device Inc. Fuente Analog Device Inc.

El conmutador (switch), véase Figura 3.1, quizás sea el componente MEMS más desarrollado y en el que se va a usar en este proyecto. En aplicaciones electrónicas, un conmutador RF MEMS comprende medios de conmutación micromecánicos que al igual que un switch normal, pueden ser accionados entre dos posiciones.

Una primera posición para el apagado y una segunda posición para el encendido y medios de actuación que en otros tipos de conmutadores o relé de estados sólidos (SSR) sería como la señal de control, para accionar la posición de los medios de conmutación [5], véase Figura 3.2 Proceso de actuación del interruptor MEMS, A y C muestran el interruptor apagado, B muestra que está encendido. Fuente: Analog Device Inc..

En el caso A muestra el interruptor en la posición de apagado, para el caso B ocurre que el voltaje de la puerta sube a un valor suficientemente alto creando suficiente fuerza de atracción (flecha roja), para superar la fuerza de restauración resistiva de la membrana del interruptor, la membrana comienza a moverse hacia abajo hasta que los contactos tocan el drenador haciendo que el interruptor este encendido, para el caso C cuando el voltaje es 0 V otra vez en la puerta, la fuerza de atracción electrostática desaparece y la membrana del interruptor actúa como un resorte con suficiente fuerza de restauración (flecha azul) haciendo que la membrana vuelva a la posición original de apagado [8].

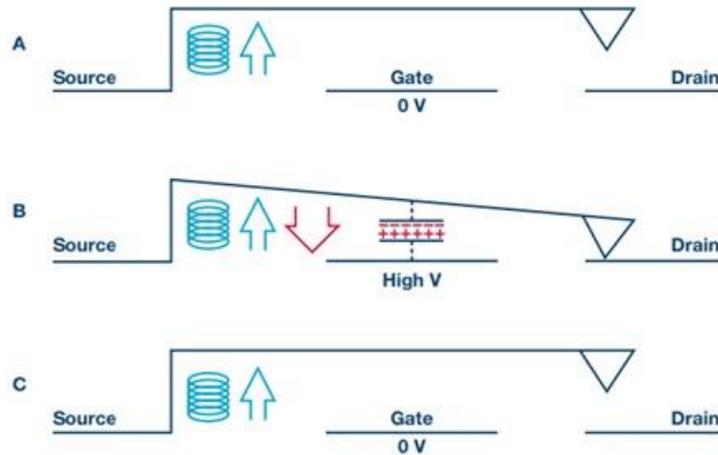


Figura 3.2 Proceso de actuación del interruptor MEMS, A y C muestran el interruptor apagado, B muestra que está encendido.
Fuente: Analog Device Inc.

En comparación con los relés RF tradicionales, los conmutadores RF MEMS son más rápidos, ahorran espacio en la superficie, utilizan 10 veces menos energía que los relés electromecánicos convencionales, ya que requieren de una fuente de alimentación de baja tensión y una corriente prácticamente nula [6].

3.3 Analog Devices ADGM1304.



Figura 3.3 ADGM1304 Fuente: Analog Devices Inc

El ADGM1304, véase Figura 3.3, es un interruptor de banda ancha, unipolar, de cuatro salidas (SP4T), fabricado y utilizando la tecnología de los conmutadores RF MEMS de Analog Devices, Inc. Esta tecnología permite un interruptor de factor de forma pequeño, ancho de banda de RF amplio, altamente lineal y de baja pérdida de inserción que funcione de 0 Hz a 14 GHz.

Un chip controlador integrado genera un alto voltaje para accionar electrostáticamente un interruptor que puede ser controlado por una interfaz paralela y una interfaz periférica en serie (SPI). Los cuatro interruptores son controlables independientemente.

El dispositivo está empaquetado en un paquete de escala de chip de marco de plomo (LFCSP) de 24 cables, 5 mm × 4 mm × 0,95 mm.

La disposición de los pines del conmutador, se muestra en la siguiente figura:

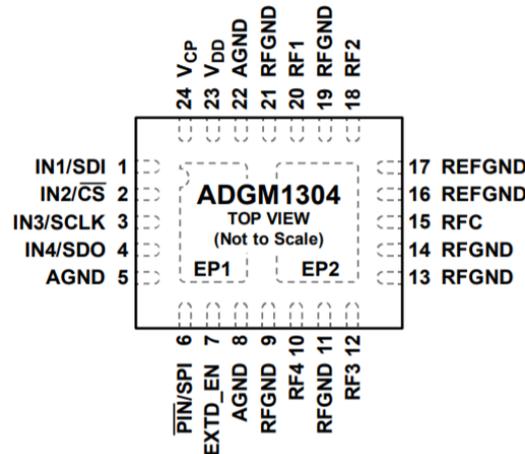


Figura 3.4 Configuración de los pines. Fuente: Analog Device Inc.

La Figura 3.5, muestra el circuito operativo típico del ADGM1304, se requiere un condensador externo de 47 pF en el pin 24. El Pin 23 estará conectado a una fuente de 3 a 3.6V y a un condensador de desacoplo de 0.1µF, los Pines de uno a cuatro, se conectarán las señales de control las cuales desde la interfaz de control se controlarán. Para los pines 21,18,10,12 donde se conectarán las ramas de derivación, se conecta una resistencia de derivación de 10MΩ para evitar nodos flotantes, de igual manera el pin 15 donde se conectará la rama superior, se pondrá la misma resistencia. El resto de pines irán conectados a masa.

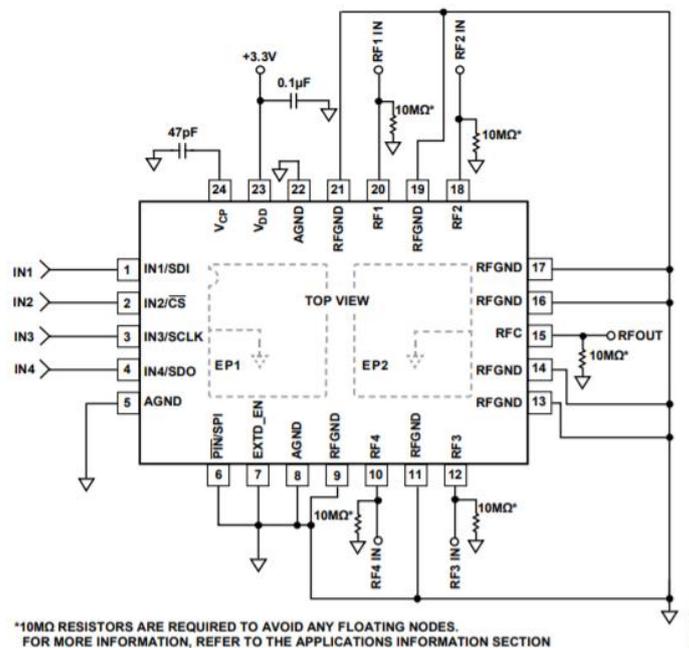


Figura 3.5 Circuito de operación. Fuente: Analog Device Inc.

Capítulo 4. Diseño de un filtro paso-bajo reconfigurable con respuesta elíptica

4.1 Principio de funcionamiento.

La idea principal es, poder conmutar entre cuatro filtros, cada uno con una f_c distinta, pero teniendo unas pérdidas de retorno dentro de las especificaciones, una atenuación en la banda de rechazo lo más elevada posible y que ocupe el mínimo espacio posible. El problema es que eso implicaría crear un banco de filtros, haciendo que ocupe mucho espacio en la placa, además de introducir los conmutadores en la rama en serie para seleccionar el filtro, aumentando las pérdidas y dificultando la optimización de los filtros.

Se optó por mantener fija la rama en serie de los filtros y cambiar sólo las ramas de derivación, círculo en amarillo en la Figura 4.1 Filtro paso-bajo elíptico con $f_c @ 2.4\text{GHz}$, en amarillo la rama de derivación, obteniendo una rama para cada f_c , además la introducción de los conmutadores en dicha rama no aumentara drásticamente las pérdidas. El problema es que no se podrá conseguir la respuesta ideal sintetizada de un filtro elíptico, debido a que, durante la optimización se buscará mantener las prestaciones de f_c y R_L , pero se reduce el número de componentes y las dimensiones de la placa.

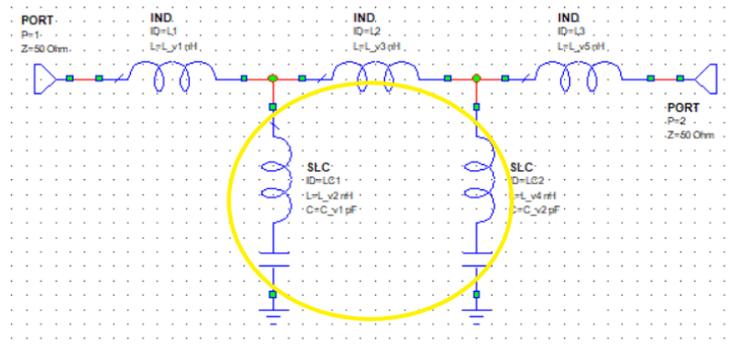


Figura 4.1 Filtro paso-bajo elíptico con $f_c @ 2.4\text{GHz}$, en amarillo la rama de derivación

4.2 Síntesis y diseño del filtro a nivel circuital

Como se mencionó en anterioridad se utilizarán las herramientas dadas por Cadence® AWR Design Environment (Microwave Office), una de estas herramientas es el iFilter Filter Synthesis que sustituye el método de pérdidas de inserción, porque permite diseñar filtros ideales y reales

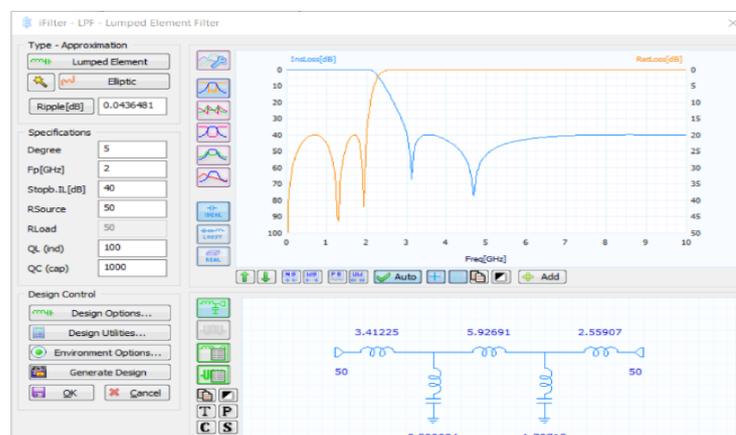


Figura 4.2 Interfaz del iFilter Filter Synthesis

según el usuario necesite, con esta herramienta se diseña el filtro base del cual se van a derivar los demás, véase Figura 4.2.

Se diseñó en primer lugar, un filtro paso bajo con respuesta elíptica con una $f_c = 2$ GHz de orden cinco, como se observa en la Figura 4.3, se ajustó los parámetros del filtro de manera que las RL no superen los 15dB.

Dicho filtro será el punto de partida, de donde se optimizarán los valores de los componentes para ajustar la salida de los filtros y como resultado de la optimización se obtendrán los nuevos componentes para las distintas ramas de derivación para las distintas respuestas.

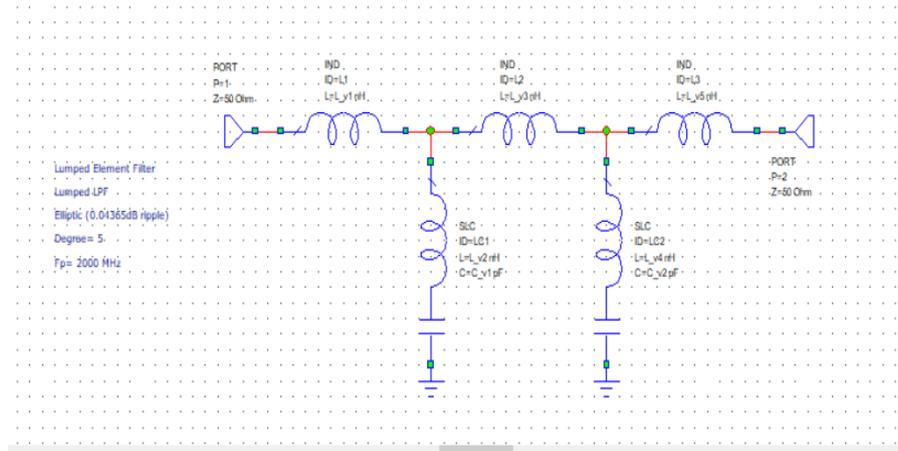


Figura 4.3 Filtro base con una $f_c = 2$ GHz

4.3 Optimización circuital

Para la optimización del circuito y la obtención de los nuevos componentes para las ramas de derivación, se hizo uso de la herramienta optimize de MicroWave Office, véase Figura 4.5. Dicha herramienta permite fijar objetivos de optimización o Goals y ajustar la salida del filtro a las prestaciones mencionadas con anterioridad, evitando así realizar cálculos matemáticos con funciones elípticas. La herramienta optimize cuenta con varios métodos de optimización, se utilizó Davidson-Fletcher-Powell (también conocido como método Fletcher-Powell o como se lo llama en el programa Gradient Optimization) puede clasificarse como un método de gradiente; pero precisamente, es un optimizador quasi-Newton. Es el más poderoso, por iteración, de los tres optimizadores, pero requiere una gran cantidad de evaluaciones funcionales por iteración.

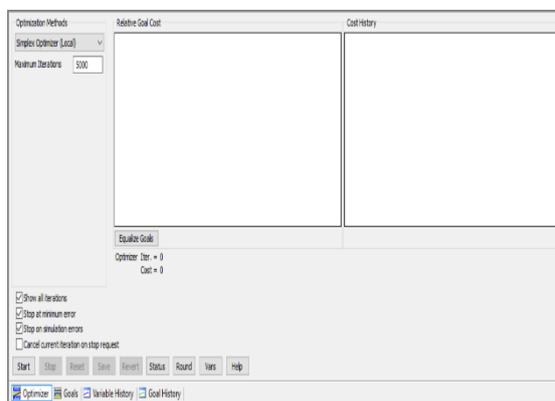


Figura 4.5 Optimize

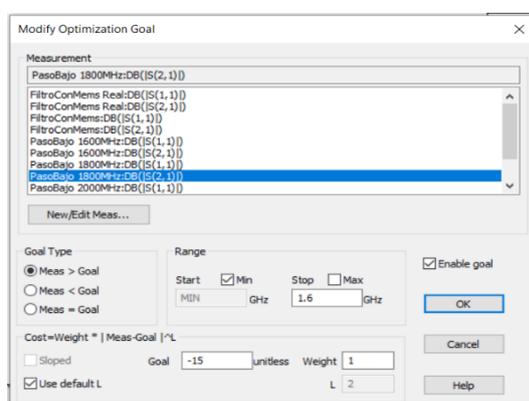


Figura 4.4 Creación de un objetivo de optimización para el optimize.

Es el mejor optimizador para circuitos simples con requisitos sencillos como son los planteados en este proyecto.

Para realizar la optimización, los valores de cada rama de derivación pasaron a ser variables, para ello el programa nos permite crearlas y luego seleccionar, si dicha variable se modificara durante la optimización. Para la creación de un objetivo de optimización, el programa tiene su propia interfaz, véase Figura 4.4, dicha interfaz permite asociar con cualquier medición o ecuación de salida del filtro a un objetivo de optimización, en este caso se buscó por optimizar los parámetros S_{11} y S_{22} .

El parámetro S_{11} se buscó que fuera menor a -15dB y el parámetro S_{21} que el filtro tenga una f_c dependiendo de la frecuencia que se desee y que tenga el rechazo máximo en la banda eliminada.

Este proceso de creación de los objetivos de optimización se utilizó en todas las demás ramas de derivación para obtener la f_c y RL deseadas.

Los resultados de la optimización para cada filtro se pueden observar en la Figura 4.6, toda esta optimización se realizó por separado y sin haber añadido los conmutadores, debido a que introducen en las ramas de derivación sus propias pérdidas al conectar ambas ramas del filtro y que más adelante se tomaran en cuenta en futuras optimizaciones. Una vez obtenido la rama de derivación de cada filtro, se crearon esquemáticos aparte con solo dicha rama para ser importados en el filtro base e ir formando el filtro principal, véase Figura 4.6.

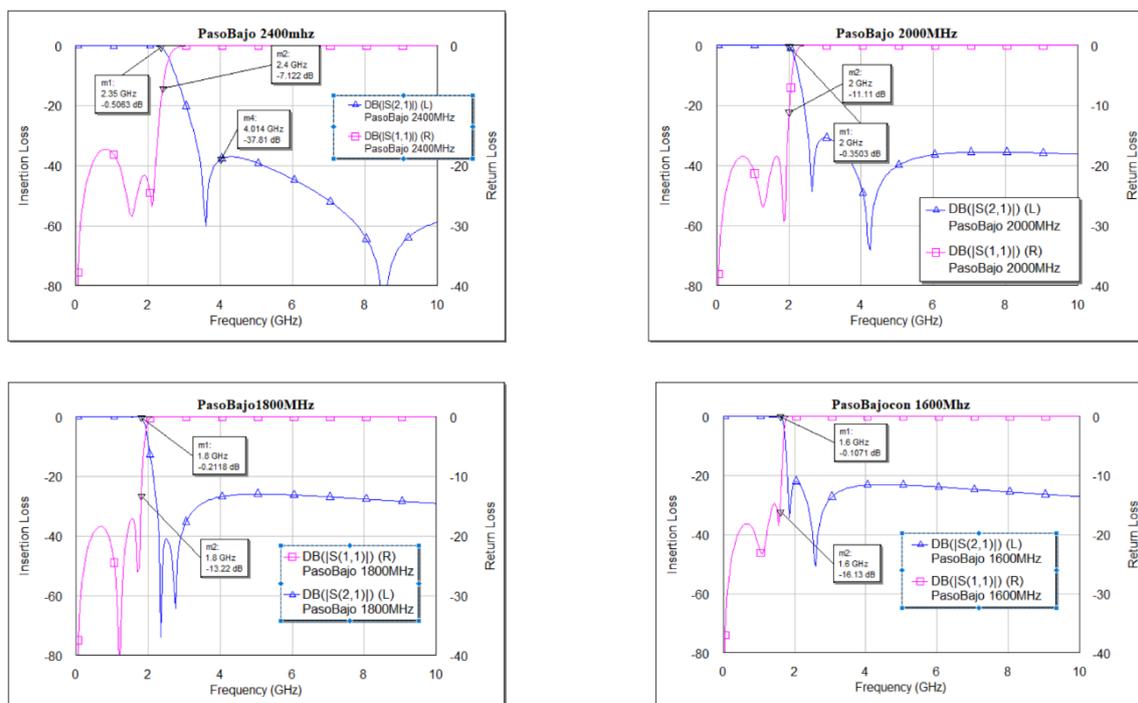


Figura 4.6 Respuesta en frecuencia ideal de cada filtro

Para añadir el conmutador el fabricante pone a disposición de quien lo desee un archivo Touchstone (s5p) con los datos necesarios para la importación e integración del ADGM1304 en el esquemático. Una vez importado los datos, se creó un símbolo con el número de pines tiene, al cual se le asocio a un esquemático que contenía dicho componente importado, véase Figura 4.7.

Con los datos del ADGM1304 importado y los filtros optimizados sin tener en cuenta el conmutador se procedió a añadir el conmutador en el esquemático base, véase Figura 4.8. En el conmutador quedarán pines sin conectar, más adelante serán usados y se crearan nuevas conexiones que serán: una conexión a masa, que su propósito es proveer un camino de baja impedancia de retorno hacia la fuente, la conexión a V_{cc} , es el voltaje en corriente directa, por lo que allí se debe conectar el terminal positivo de la fuente en corriente directa que se vaya a utilizar

y las señales de control del conmutador que servirán para conmutar entre las cuatro salidas que tiene. Dado que se trabaja con elementos ideales, estos no afectan a la simulación del circuito, pero se tomarán en cuenta a la hora de realizar el layout.

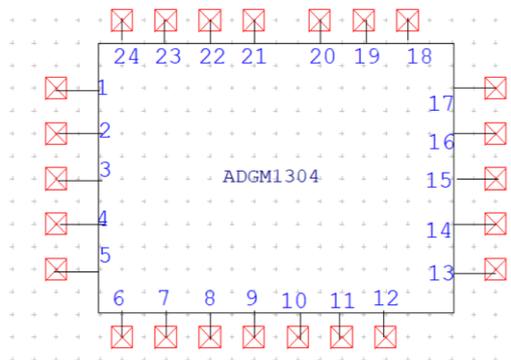


Figura 4.7 Símbolo del ADMG1304

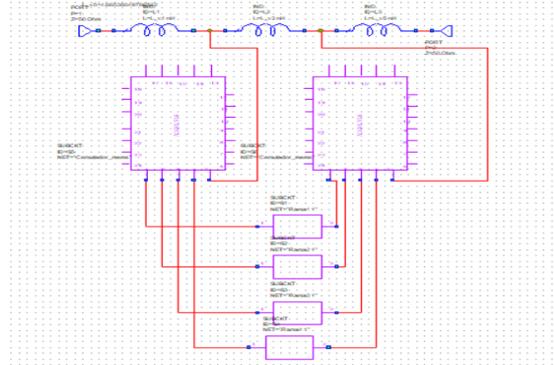


Figura 4.8 Esquemático principal

Una vez obtenido añadido el ADMG1304 al esquemático principal para la optimización, se obtuvo su salida para cada f_c , efectivamente las pérdidas añadidas por el conmutador en la rama de derivación afectaron a la respuesta, véase Figura 4.9, haciendo que los filtros perdieran su respuesta elíptica y en algunos casos su frecuencia de corte cambio y las RL no cumplieran con lo requerido.

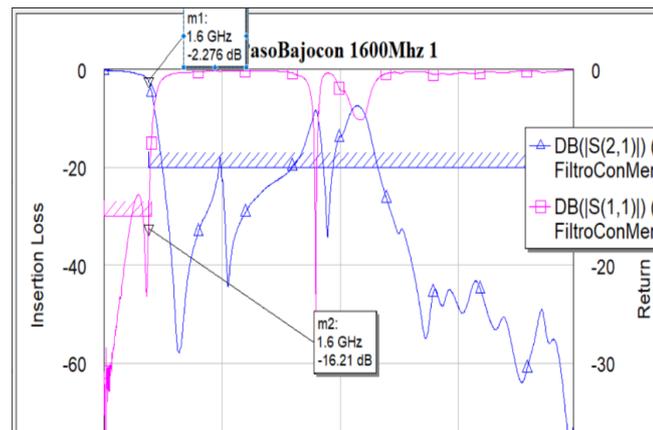


Figura 4.9 Salida del filtro con el conmutador MEMS añadido

Se volvió a optimizar el filtro base anterior con una $f_c=2\text{GHz}$, utilizando el mismo método de optimización visto con anterioridad en la rama superior y en la de derivación, para obtener un filtro base de donde partir para volver a calcular los nuevos valores para las demás ramas. Esto debido a que si solo se buscaba optimizar la rama de derivación la optimización daría como resultado valores muy pequeños en los componentes, forzando la utilización de líneas de transmisión o valores negativos de bobinas y condensadores, por eso la optimización en ambas ramas, para obtener una base de donde partir. Se obtuvo como resultado el filtro base con una $f_c=2\text{GHz}$ (línea Azul), como se observa en la Figura 4.10. Que dicho filtro con los conmutadores cumplía de cierta manera con la respuesta ideal sintetizada de un filtro elíptico.

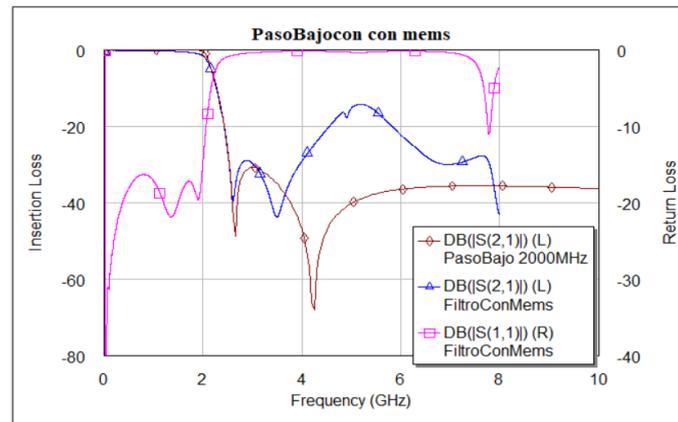


Figura 4.10 Salida del filtro Paso-Bajo + Conmutador RF MEMS a 2GHz optimizado

En la gráfica anterior, se hizo una comparativa con la salida de ambos filtros del parámetro S_{21} , una con los conmutadores (línea café) y otra sin ellos (línea azul), pudiéndose observar que el rizado en la banda de rechazo es más pequeño que el filtro sin los dos conmutadores, debido a lo que se mencionó antes, se buscó por mantener las prestaciones f_c y RL en la salida.

Una vez obtenido el filtro base y comprobado que se mantienen sus prestaciones, se pasó a realizar la optimización para las demás ramas de derivación, véase Figura 4.11.

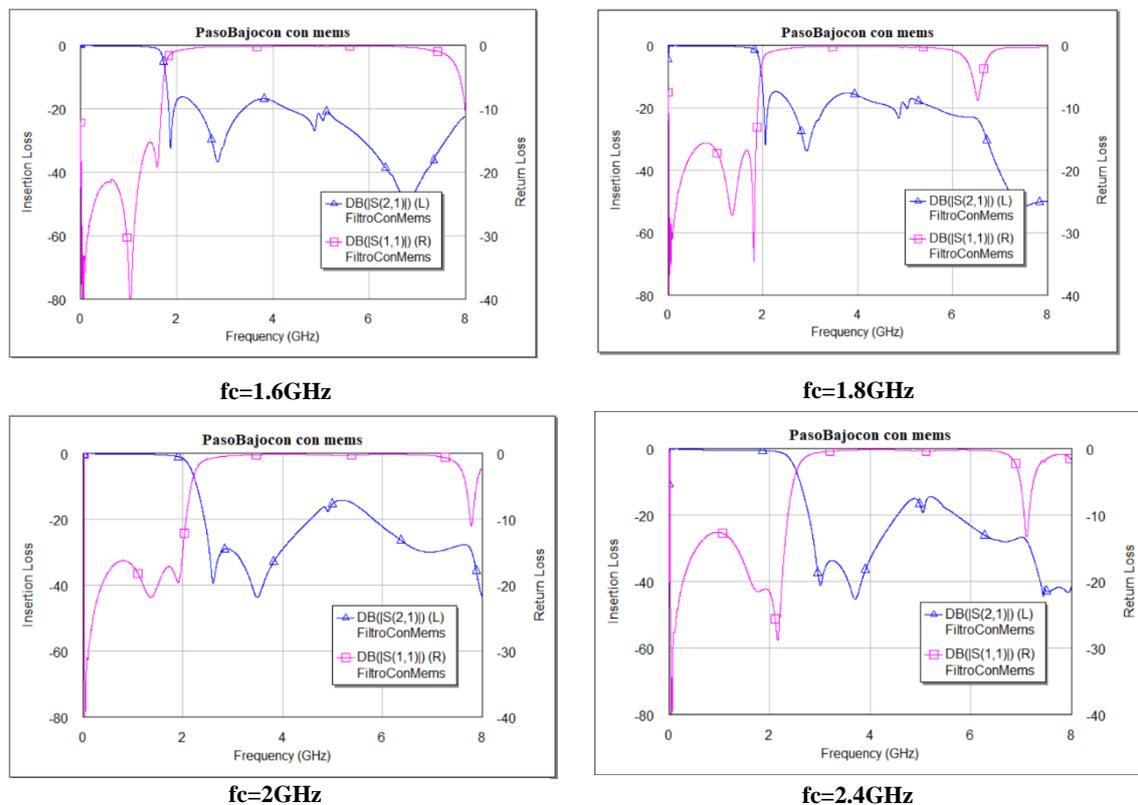


Figura 4.11 Respuesta en frecuencia de los filtros optimizados con el MEMS

En la gráfica anterior se puede apreciar que las pérdidas de retorno en ciertas ramas no se pudieron optimizar en su totalidad en banda de paso, por lo cual en ciertos puntos de las gráficas el valor S_{11} no es menor a 15dB. Una vez comprobado que con todas las ramas de derivación cumplían

Los requisitos, se realizó una búsqueda para cambiar los componentes ideales por reales para su fabricación, para ello el programa cuenta con varias librerías de componentes reales de distintos fabricantes (Murata, AVX, ATC, etc.) a la disposición del usuario. Para el cambio se tomaron en cuenta que las frecuencias de resonancia de cada bobina o condensador que se necesitase y que estuvieran fuera las frecuencias de corte de los filtros para no alterar así sus comportamientos y entre otros factores como la tolerancia de cada componente y que siga en producción dicho componente. Teniendo en cuenta lo mencionado anteriormente, se pudo realizar la siguiente tabla con los componentes necesarios:

Componente	Valor	Cantidad
Capacitor		
"C0201SEA25"/02015JA25PBSTR	1.25pF	1
"C0402SE1r0"/04025J1R0PBSTR	1pF	1
04021J0R4ZBSTR	0.40pF ±0.1pF	1
"C0201SE0r8"/02015J0R8PBSTR	0.8pF	1
"GJM0335C1HR30BB01"	0.30pF ±0.1pF	1
04025JR65PBSTR	0.65pF	1
"C0201SEr35"/02011JR35ZBSTR	0.35pF	1
04021JR55PBSTR	0.55pF	1
04021J0R1ZBSTR	0.1pF	2
02011JR45ZBSTR	0.45pF	2
Inductor		
"L0402SE3r3"/L04023R3BHNTR	3.3nH	2
"L0402SE5r6"/L04025R6BHNTR	5.6nH	1
"L0402SE2r7"/L04022R7AHNTR	2.7nH	1
"L0201SEr33"/L0201R33AHNTR	0.33nH	1
"L0402SE1r2"/L04021R2AHNTR	1.2nH	2
LQP02HQ1N2B02		
"L0201SEr39"/L0201R39AHNTR	0.39nH	1
L04025R6BHNTR	5.6nH	1
L06038R2CGSTR	8.2nH	1
LQG15HS9N1J02D	9.1nH	1
Resistor		
MCT06030C1005FP500	10M ohms	10

Tabla 3 Componentes

Con los componentes reales seleccionados, se realizó el esquemático que contendrá todos los elementos necesarios para la realización del layout, del cual se obtendrá la documentación necesaria para la fabricación y el ensamblado del circuito, para por último llevar a cabo su validación experimental, véase Figura 4.12.

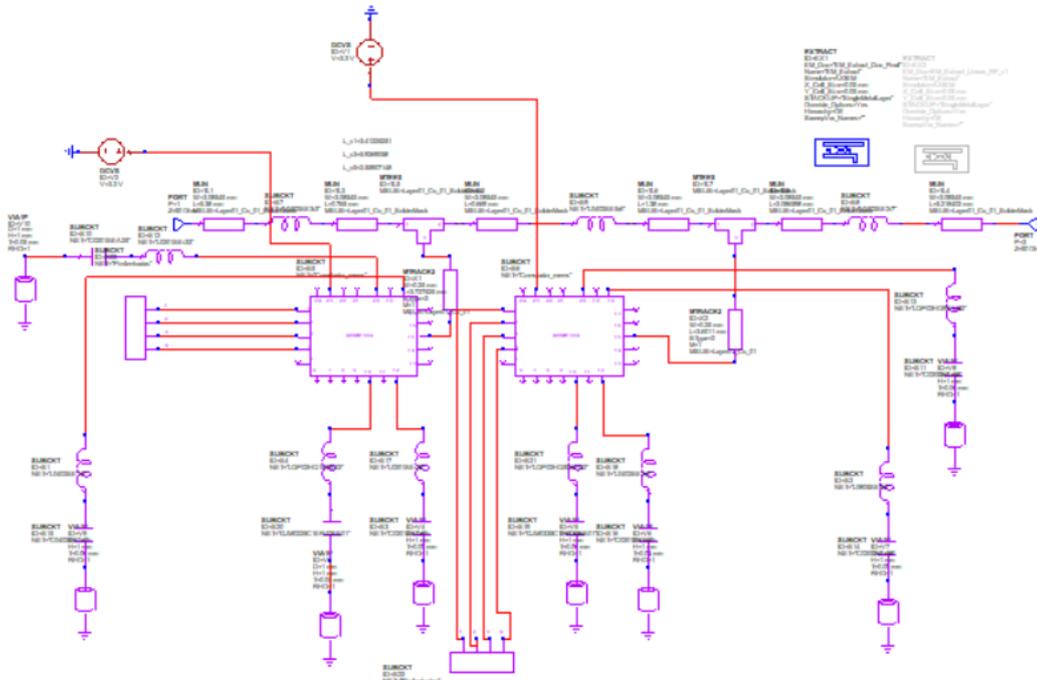


Figura 4.12 Esquemático final con elementos reales

4.4 Realización del layout

Antes de realizar el diseño del layout se exportó todos los datos, librerías y archivos necesarios del proyecto para poder usarlo en cualquier otro proyecto en AWR, esto permitió crear un nuevo proyecto con el mismo programa, pero con las librerías AWR_RF_board_2layer, la cual permitirá realizar el layout del circuito. Esto permitirá configurar parámetros como el ancho del aislante en las líneas de cobre llamadas *Cu_01_Bias* creadas con la herramienta iNET, que sirve para enrutar líneas como las de V_{CC} o de GND al conmutador y así como los trozos de cobre que conectan cada componente para formar las ramas de derivación y superior además el usuario es capaz de crear sus propias capas de material, cuando realice un footprint de un componente.

Lo primero se realizó fueron los footprints de cada bobina y condensador, para eso se hizo caso a las indicaciones dadas por el fabricante de cada componente a continuación se explicará paso a paso la creación de cada huella según si es un componente que va estar conectada a masa y si ese mismo componente es una bobina o condensador o el propio conmutador.

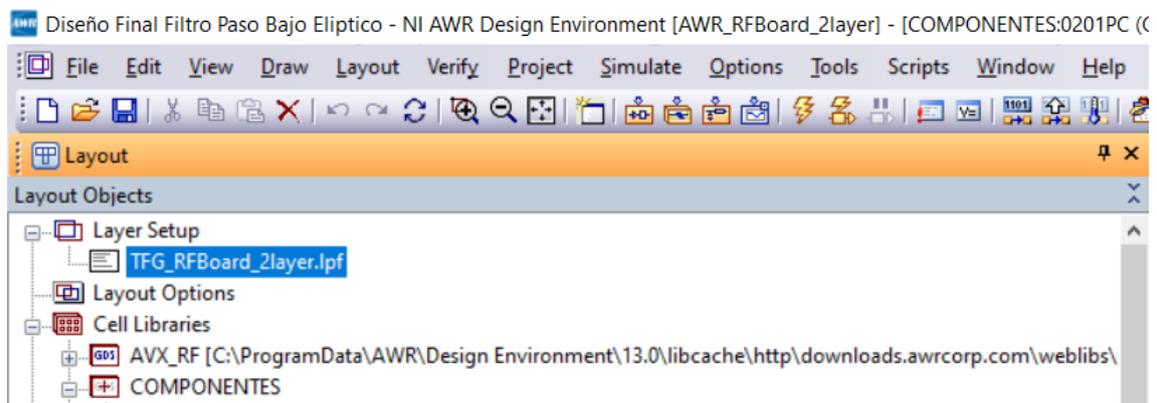


Figura 4.13 Librería de las huellas de los componentes y el archivo lpf para la creación de capas para las huellas de los componentes

Primero se crearon las huellas de cada una de las bobinas, la mayoría de las bobinas vendrán del mismo fabricante lo único que cambiarán serán sus dimensiones: 0201,0402,0805, etc. y los pads que según el fabricante recomiende, pero hubo casos en las que bobinas de otros fabricantes, dada sus prestaciones, se obtenían mejores respuestas del filtro.

Para la creación de la huella para la bobina "L0201SEr33"/L0201R33AHNTR de AVX se siguieron las recomendaciones dadas por el fabricante [9], se creó una librería que contendrá las huellas de cada uno de los componentes para su exportación y poder ser reutilizada en otros proyectos. Esta librería lleva de nombre "COMPONENTES", antes de empezar en el archivo "TFG_RFBoard_2layer.lpf" de la figura anterior del layer septup, se crearon unos nuevos layers que según el componente tendrán sus propias dimensiones, estos layers o capas pueden ser desde body del componente que contendrá su circuitería interna, hasta los materiales de referencia para la creación de pines de control, V_{CC} y GND.

Desde la librería componentes se crea una nueva célula para las bobinas de AVX de 0201, siguiendo las indicaciones de la siguiente figura:

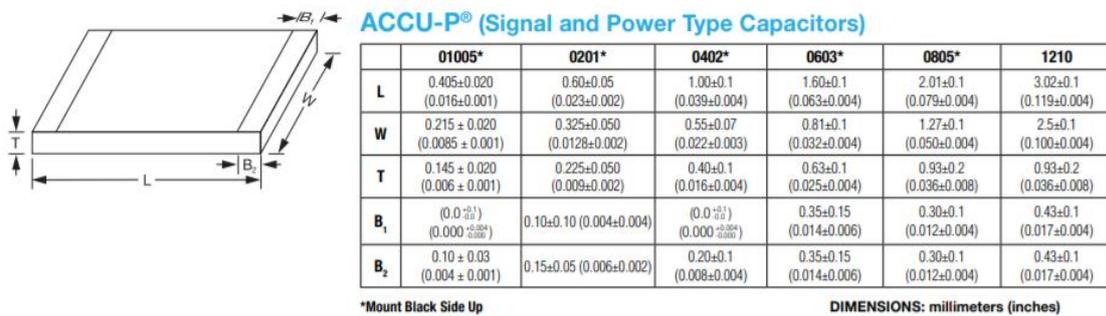


Figura 4.14 Reglas de diseño para inductores según sus dimensiones, fabricante AVX. Fuente: AVX.com

En este caso para una bobina 0201 según la figura anterior las dimensiones $L=0.6\text{mm}$, $W=0.325\text{mm}$, $T=0.225\text{mm}$ y para el Padstack el fabricante da dos referencias $B_1=0.10\text{mm}$ y $B_2=0.15\text{mm}$, para poder calcular sus dimensiones.

Para las dimensiones del LAND PATTERN que es donde ira soldado el componente, el fabricante también recomienda unas dimensiones a seguir según el componente, se podría haber hecho uso de las normas del IPC-SM-782 Surface Mount Design and Land Pattern Standard [10] pero se hizo caso a las recomendaciones del fabricante como se muestra en la siguiente figura.

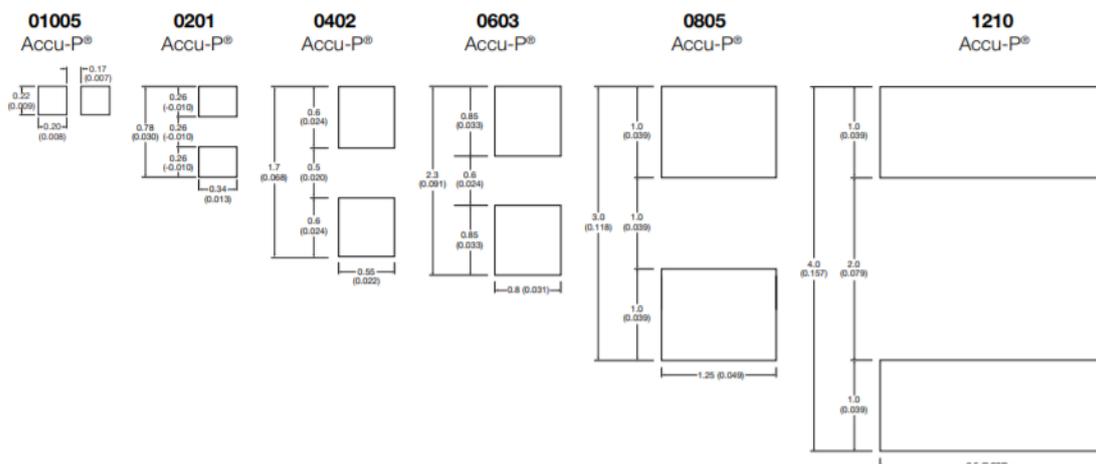


Figura 4.15 Dimensiones del Land Pattern, según el tamaño del componente. Fuente: avx.com

Según la gráfica anterior, para un inductor 0201 sus dimensiones para el Land Pattern son las siguientes:

0201 Accu-P®

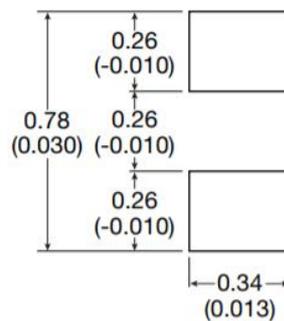


Figura 4.16 Dimensiones del Land Pattern para un inductor 0201.
Fuente: avx.com

Partiendo con lo visto en la gráfica anterior, se realizará la huella en el programa. Lo primero, fue la realización de los Land Pattern donde ira soldado el componente siguiendo las indicaciones del fabricante. Los Land Pattern tienen una distancia de extremo a extremo de 0.26mm, una anchura de 0.34mm y una altura de 0.26mm, además, se añadieron pines en los Land Pattern para poder ser enrutados con otros componentes.

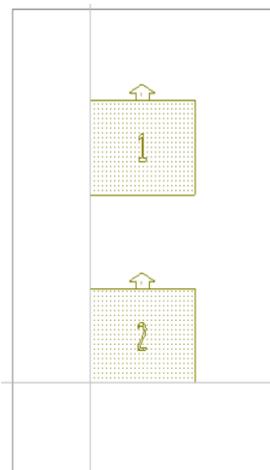


Figura 4.17 Land Pattern de bobinas 0201

También se añadió una capa de *Cu_01*- que representa el antipad que aísla el componente para evitar cortocircuitos entre señales enrutadas a través de vías o masa en capas de cobre usadas como plano de masa superior una distancia de 0.25mm como se puede observar en la figura anterior.

Se añadió también una capa de soldermask, que es una máscara de soldadura o capa de lacado que reciben las placas de circuito impreso para proteger zonas de la capa de cobre donde no se

desear aplicar pasta de soldadura en placas con tecnología SMD o THT. Evita la aparición de cortocircuitos y protege el cobre de la corrosión y otros agentes externos, véase Figura 4.18.

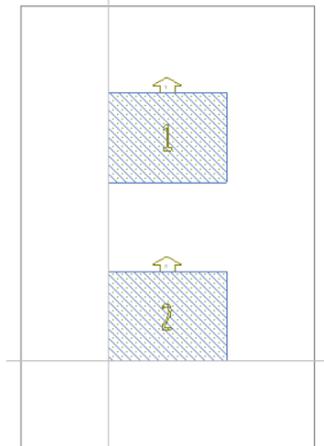


Figura 4.18 Capa de soldermask(azul)

Para la capa de los Leads que representa los cables del componente o los pines del mismo, en el archivo “.lpf” mencionado anteriormente, siguiendo las recomendaciones del fabricante vistas en la Figura 4.14, dicha capa tiene una anchura de 0.325mm y una altura de 0.10mm y una distancia de extremo a extremo entre los Leads de 0.37mm como se puede observar en la siguiente figura.

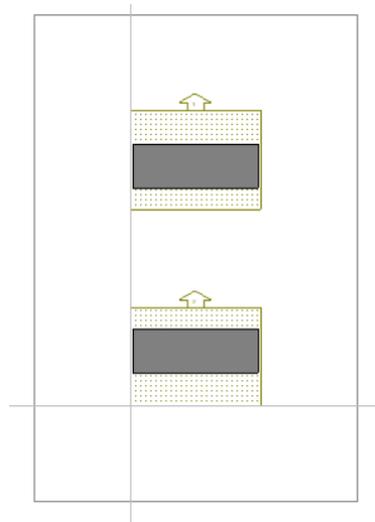


Figura 4.19 SMT_Lead_Top capa que representa los cables del componente

Para representar el paquete del componente se creó una capa con el nombre *SMT_PACKAGE_0201* con las siguientes dimensiones 0.37mm de largo un ancho de 0.325mm y una altura de 0.225mm, véase Figura 4.20. Dicha capa representa toda la circuitería interna del componente.

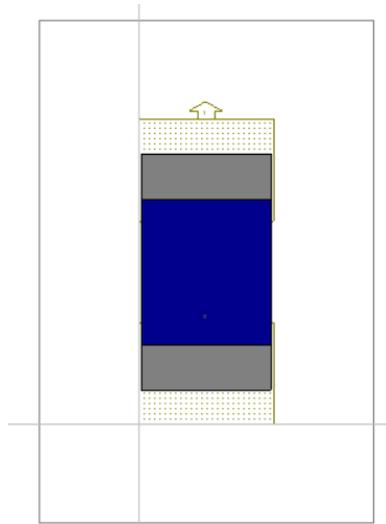


Figura 4.20 Capa Package para las bobinas 0201

El programa cuenta con una vista 3D para ver el acabado final del componente y comprobar si el resultado es el deseado, véase Figura 4.21.

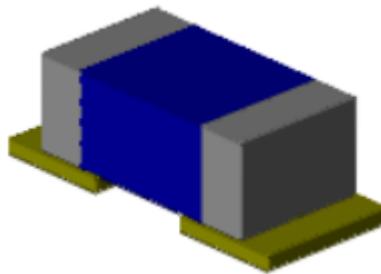


Figura 4.21 Vista 3D de la bobina 0201 de AVX

Con la huella creada, se le asoció a cada inductor 0201 de AVX que hubiera en el circuito, para asociar dicha huella, basta con ir al componente en el circuito seleccionarlo, dar click derecho en propiedades y en la ventana de layout te permite seleccionar las distintas huellas que el programa tiene por defecto, además por defecto, el programa le asigna una huella a los componentes AVX, esto se debe a que este componente viene de una librería de AWR que, contiene componente reales y sus propias huellas de referencia para su utilización. Para cambiar la huella, basta con seleccionar la librería componentes que se ha creado, poner que la huella que se necesita tiene dos pines y se selecciona la huella que se necesite.

El proceso de creación y asociación de huellas para los demás componentes es el mismo, solo cambiarían las dimensiones de los pads y se crearían nuevas capas de Leads y de Package según el tamaño del componente y siguiendo las indicaciones del fabricante. También se crearon otro tipo de huellas dependiendo si están conectadas a masa, como en el caso de los condensadores en la rama de derivación, por lo que se tuvo que modificar el aislamiento del *Cu_01*-, dejando uno de los Land Pattern sin aislamiento para poder conectarlo a masa en el plano inferior mediante una vía, véase Figura 4.22.

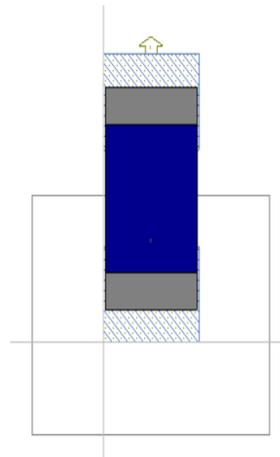


Figura 4.22 Condensador sin aislamiento en uno de sus Land Pattern

Lo siguiente fue la creación de la huella del conmutador RF MEMS, siguiendo las instrucciones del datasheet [11], en la página 33 se encuentra, las dimensiones a seguir para la creación de la huella, los pads, pines, package y leads, como se observa en la siguiente figura.

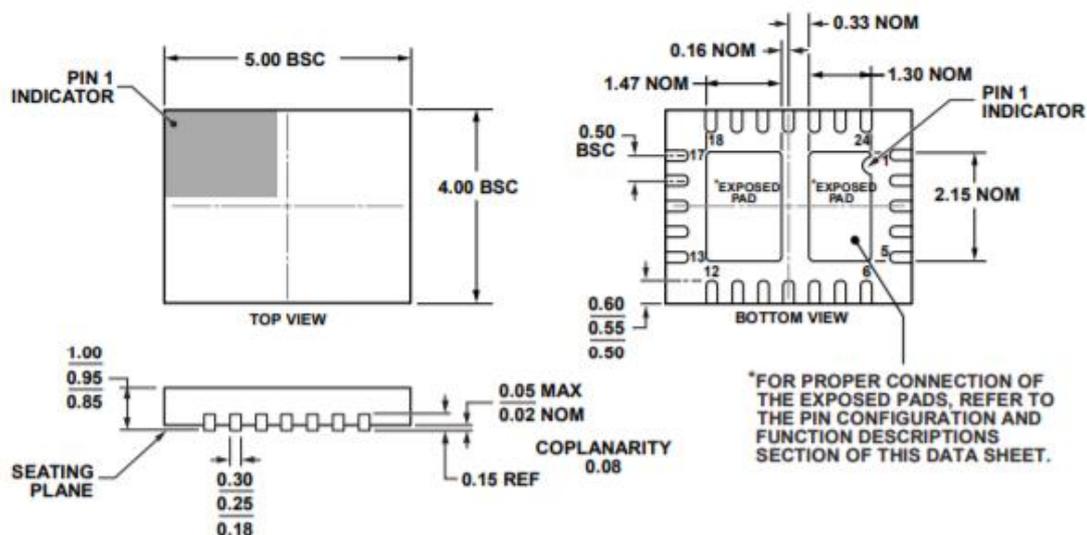


Figura 4.23 Dimensiones del ADGM1304. Fuente: Analog Device Inc.

Con estos datos fue posible la realización de la huella para el conmutador. Se creó una nueva célula en la librería componentes llamada ADGM1304. Lo primero fue la creación de los 24 pines que el componente tiene, siguiendo el orden según el fabricante y así saber a qué pines conectar a: plano inferior de masa, la señal de tensión Vcc, las cuatro salidas a las distintas ramas de derivación y las respectivas señales de control que controlan las salidas del conmutador.

El proceso de creación de los Land Pattern o pads es el mismo proceso visto con anterioridad, solo que esta vez se calculó esos valores mediante las indicaciones de la figura anterior. Los pads se crearon con tamaño de 0.3x0.55mm y la separación entre bordes de cada pad es de 0.2mm, se crearon los pines en el mismo orden que están en el datasheet y se añadieron las capas de SolderMask01 a cada uno. Para el exposed pad sus dimensiones son 1.47x2.150mm y la distancia que los separa es entre cada uno es de 0.49mm y separado de los pines laterales a una distancia de 0.32mm y de los pines superiores 0.375mm, como se puede observar en la siguiente figura.

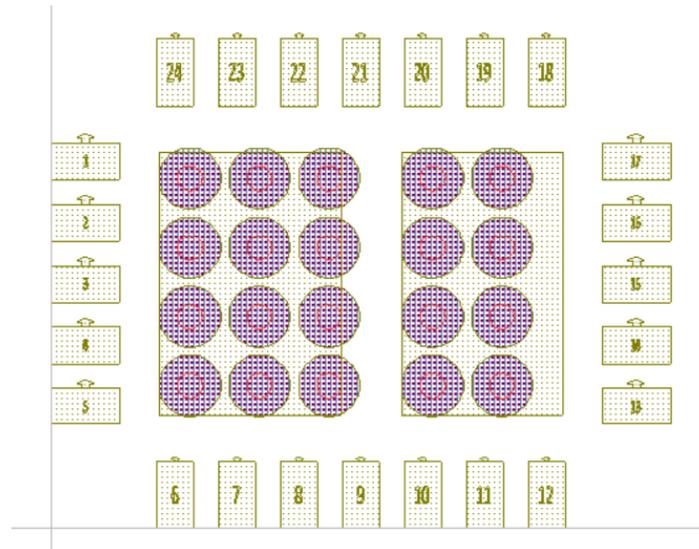


Figura 4.24 PadStack del ADGM1304 y sus pines.

En el exposed pad según el datasheet del componente, se colocaron unas vías *GNDThermal*, véase Figura 4.25 y 4.26, a una distancia entre centros de cada vía de 0.562mm que conecten con el plano de masa inferior. Las dimensiones de la vía son: tienen un diámetro de 0.5mm las capas de *SolderMask01* y *02*, las de *Cu_01* y *02* el hueco donde se taladrará tiene un diámetro de 0.2mm



Figura 4.26 Vista 3D de la
GNDThermal

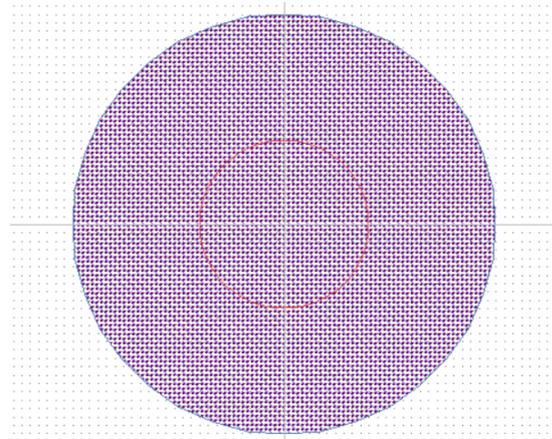


Figura 4.25 Vista 3D de la GNDThermal

Se creó una capa de Lead para el ADGM1304, como las indicaciones que se explicaron en apartados anteriores. Las dimensiones de los estas capas Lead son las mismas que la de los pads, pero esta capa cuenta con una altura de 0.15mm. Para representar el paquete del componente se creó la capa *package_adgm1304* que representan la circuitería interna del mismo cuyas dimensiones son: 4 x 5 x 1.45mm. Por último, la vista 3D del componente se vería de la siguiente forma:

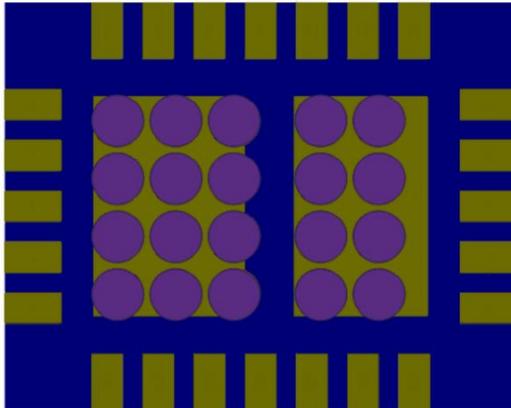


Figura 4.27 Vista inferior del ADGM1304

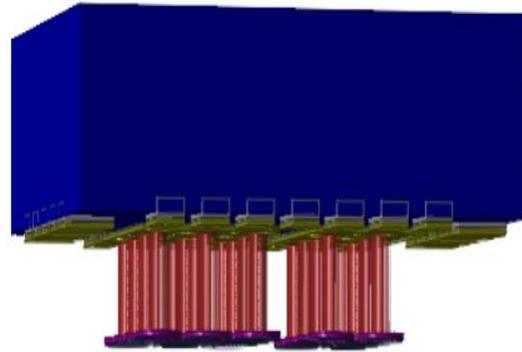


Figura 4.28 Vista 3D del ADGM1304 con las vías que conectan al plano de masa inferior

Con los componentes principales asociados con sus respectivas huellas, se procede a crear el layout principal. Primero se creó un rectángulo con una capa llamada BoardRoute que será la que delimite el espacio donde irán todos los componentes con unas dimensiones 18.62 x 24.92 mm, tomando como referencia esta capa se creó dos rectángulos más con las mismas dimensiones de *Cu_01+* y otro de *Cu_02+* que servirán para las conexiones de plano de masa inferior y superior como se ve en las siguientes imágenes:

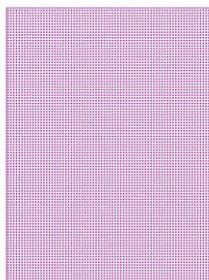


Figura 4.29 Capa de *Cu_02+*



Figura 4.30 Capa de *Cu_01+*

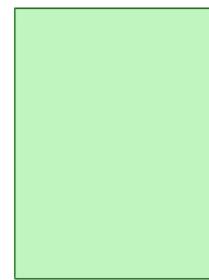


Figura 4.31 BoardRoute

Sobre estas capas se fueron posicionando cada uno de los componentes: inductores, capacitores y conmutadores, etc., como se buscó utilizar el mínimo espacio, las conexiones entre cada componente se hicieron lo más corta posibles para evitar la aparición de capacidades parasitas que resultasen no despreciables al momento de realizar la simulación y la separación mínima entre cada capa de cobre fue 150 μ m, al. Para realizar dichas conexiones entre cada componente se usaron líneas de cobre creadas por la herramienta iNet, la cual permite modificar la anchura de la línea de cobre, quedando unos tramos con anchura de 0.25mm y un aislamiento por defecto de 0.25mm. Para modificar el aislamiento de dichas líneas se modificó el archivo lpf y para todas las líneas de *Cu_01-* su aislamiento es de 0.002m, que se puede observar en la Figura 4.32, contrarrestando la capa de *Cu_01+*.

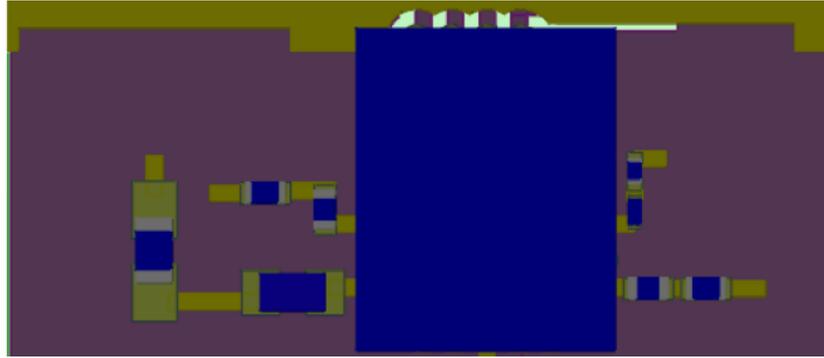


Figura 4.32 Conexiones entre inductores, capacitores.

Para los condensadores que van conectados a masa, para conectarlos al plano inferior, se usó una vía que conecte el pin de ese condensador al plano de masa. La vía usada fue una modificación de una de las vías que viene en la librería de *AWR_RFboard_2layer* llamada *GNDbottom_0p2mm*:

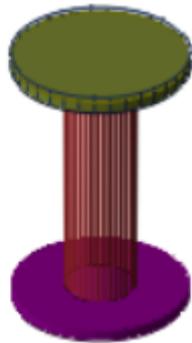


Figura 4.34 Vista 3D
GNDbottom_0p2mm

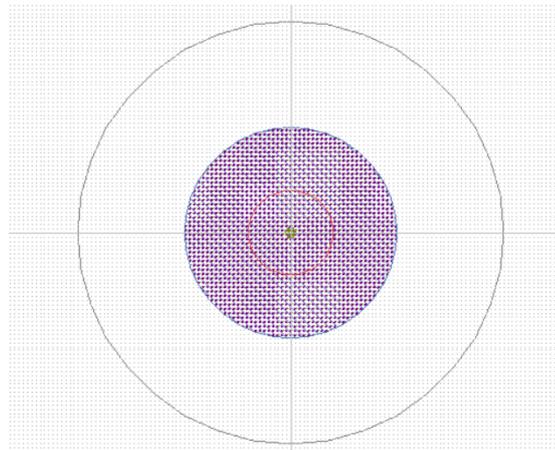


Figura 4.33 Vista 2D *GNDbottom_0p2mm*

Estas nuevas vías modificadas tienen como diámetro sus capas de *Cu_01*, *02*, *SolderMask01* y *02* de 0.5mm y en la capa de vía donde el taladro hará el hueco un diámetro 0.2mm y una capa de *cu_01* que servirá como aislamiento de 1mm. Como se mencionó anteriormente estas vías conectarán los condensadores a masa en el plano inferior. Para realizar la conexión a masa, en el esquemático se conectó el siguiente componente a un extremo de cada condensador a masa en las ramas de derivación.

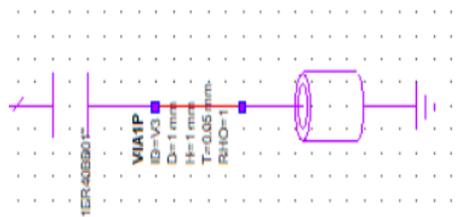


Figura 4.35 Condensadores conectados a masa por medio de la Vía *GNDbottom_0p2mm*.

Dicho componente se traducirá en el layout como una vía a masa, por eso se le asocio la vía modificada anteriormente. Esto permitirá a los condensadores de la rama de derivación conectarse al plano inferior de masa, unidos a la vía mediante un trozo de cobre creado por iNet, como se muestra en la siguiente figura.

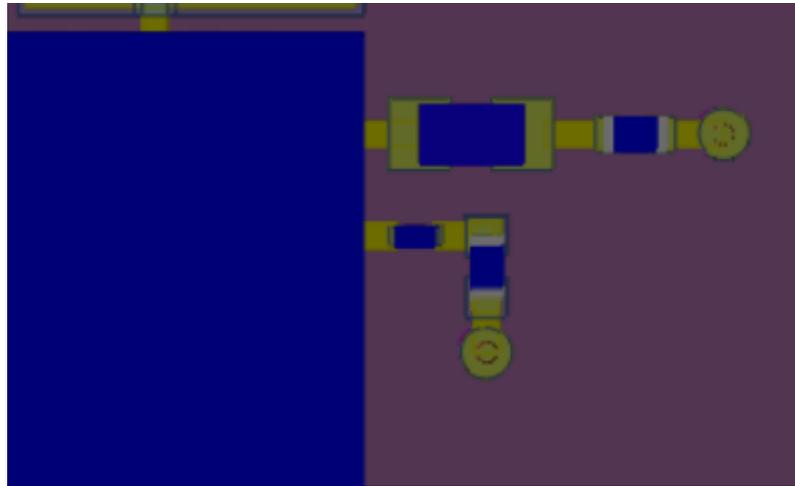


Figura 4.36 Elemento VIA1P para conectar a masa los condensadores en el layout.

Para las líneas que conectan la rama superior del filtro se usaron líneas de transmisión, debido que al usar la herramienta iNet y trazar las líneas con cobre generaban capacidades parásitas no despreciables al momento de realizar la simulación electromagnética EM. El tipo de sustrato utilizado para las líneas de transmisión es un FR4 con los siguientes parámetros, véase Tabla 4 Parámetros del sustrato. Para el cálculo de la anchura de la línea de TX se usó la herramienta TXLine, véase Figura 4.37. Sabiendo que la frecuencia máxima de trabajo de la línea de transmisión en este caso 2.4GHz y la cual tiene que estar adaptada a 50 ohms, con una altura $H=1.6\text{mm}$ y constante dieléctrica $\epsilon_r=4.25$, el resultado es un ancho $W= 3.08545\text{mm}$, este valor de W será el que se usara en cada línea de transmisión en la rama superior.

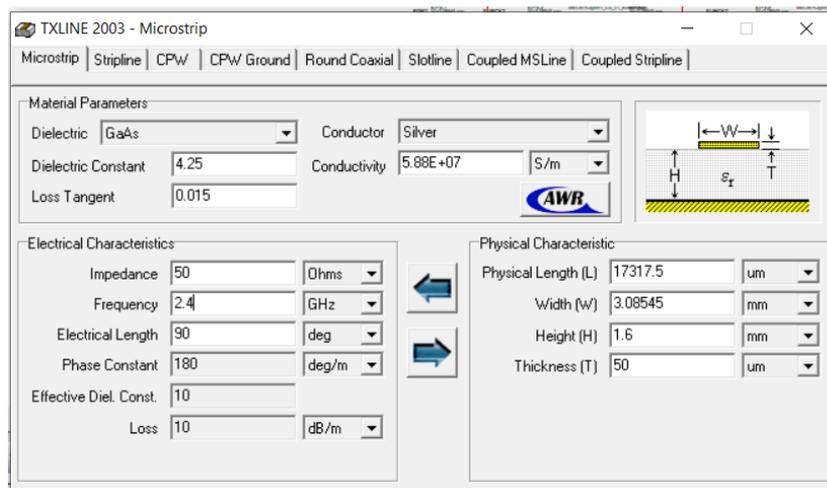


Figura 4.37 TXLine.

Se omitió el uso de conectores SMA por lo que no se hicieron huellas para los puertos uno y dos del circuito. Para la simulación EM, es mejor que no ponerlos, aunque no se incluya en la extracción el propio programa los mete por defecto y generan problemas en la estructura, así que las líneas de transmisión se alargaron lo máximo posible hasta el borde la placa para soldar los puertos sobre las líneas. El layout principal realizando todo lo mencionado con anterioridad da como resultado la siguiente figura, en la cual se puede observar como todos los componentes están lo más junto posible y que las líneas de transmisión llegan hasta el borde de la placa.

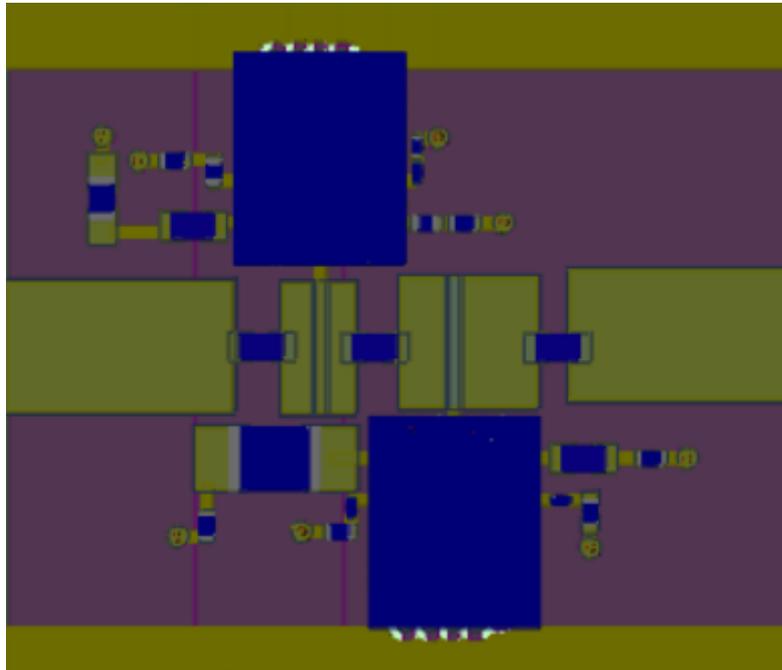


Figura 4.40 Layout del filtro.

Por último, queda la realización de las huellas de los pines conectores de V_{CC} , GND y de las señales de control para los dos conmutadores, para evitar pasar señales por debajo de las líneas de transmisión de las ramas superiores, se colocarán un total de dos huellas, uno para cada conmutador. Las primeras huellas en crearse fueron las de V_{CC} , GND, véase Figura 4.41.

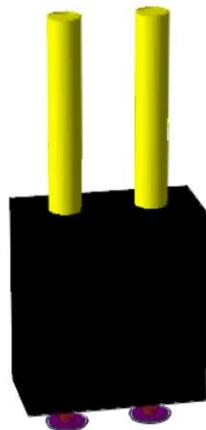


Figura 4.41 Pines VCC y GND

Estos Pines se conectarán a los conmutadores en sus respectivos puertos y al plano de masa inferior.

Para la creación de estos pines lo mas importante seran las vías que se colocaran, las vías usadas son una de las que trae por defecto la librería de diseño que son: *GNDboth_0p381mm_15mil* y *Thru_0p381mm_15mil*, como se muestra en la siguiente figura:

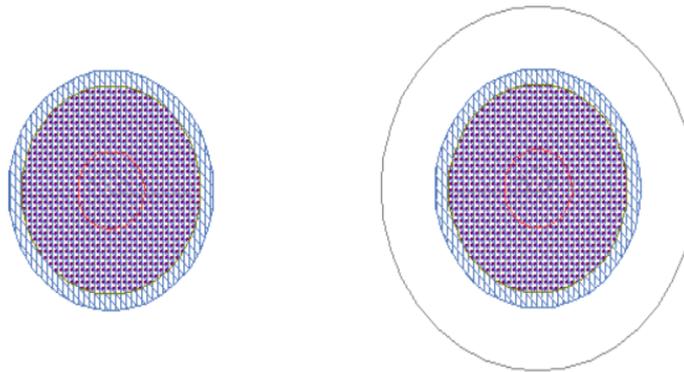


Figura 4.42 Vías para los pines VCC (derecha) y GND (izquierda)

Teniendo la huella, se creo un símbolo y un esquemático que contiene dos puertos y se añadió dos de ellos en el esquemático principal, el cual no afecta ninguno de los dos en la simulación ni a nivel de circuito ni a nivel EM ambas instancias se conectaron a masa y a los conmutadores, además, se le asocio la huella anterior y en la parte del layout se en-ruto con los pines del los conmutadores que van a masa, los pines que van a V_{CC} a la nueva huella, véase Figura 4.43 y 4.44.

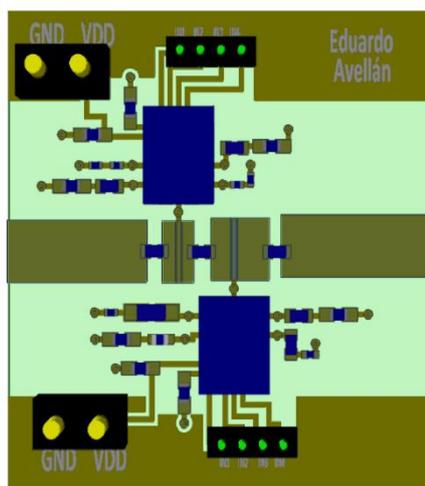


Figura 4.43 VCC conectado a los pines 23 de los conmutadores.

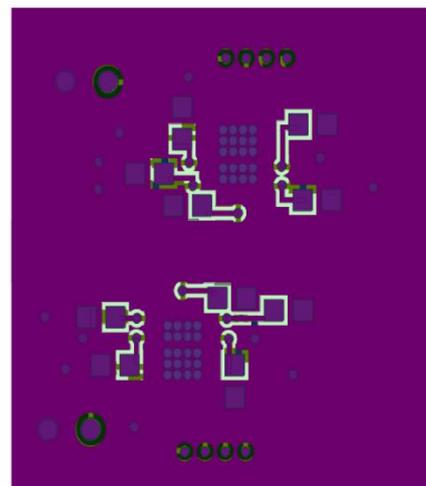


Figura 4.44 Plano inferior de masa, se puede ver las vías que conectan a este plano.

Si, se quitase el la capa de Cu_{02+} se puede apreciar mejor las conexiones a V_{CC} con Cu_{01+} hacia los conmutadores y las vías usadas para conectar con el plano de masa inferior:

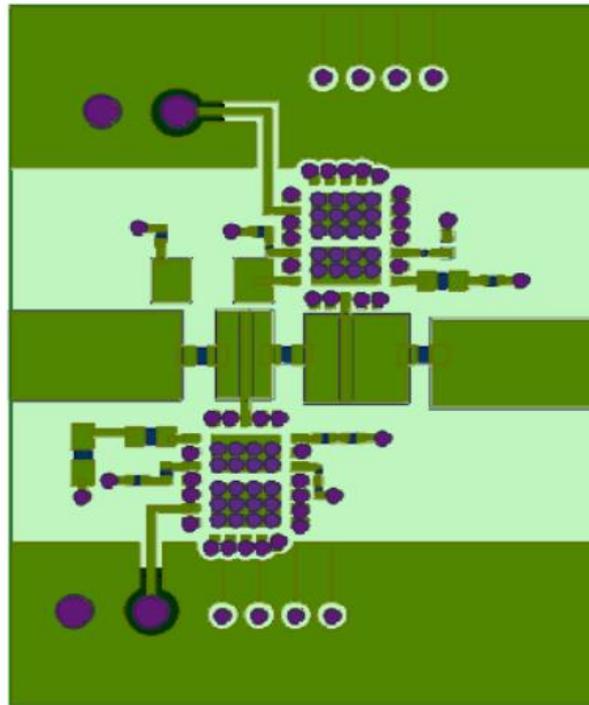


Figura 4.45 Vista en 3D del layout sin la capa de cu_{02+}

Las líneas Cu_{01} que conectan V_{CC} a los pines 23 de los conmutadores tienen un aislamiento de Cu_{01-} de un grosor 0.00025m, para la conexiones de los pines de control se usara el mismo grosor tanto si se usa Cu_{01} o Cu_{02} .

Para las conexiones de la señales de control para los conmutadores, se crearon un total de cuatro entradas para cada conmutador, conectados en la en el plano de masa inferior con aislamiento de Cu_{02-} para que no estén conectados a masa, estas entradas serian las señales las cuales mediante el ordenador y el software dado por Analog Device Inc se controlarían los conmutadores, para dichas conexiones se uso la vía $Thru_{0p125}$.

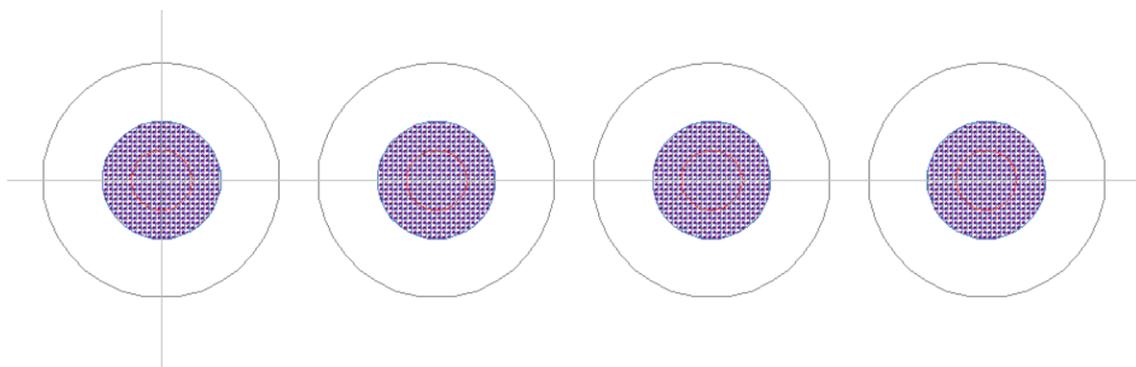


Figura 4.46 Vía $Thru_{0p125}$

Al igual que las entradas de GND y V_{CC} lo más importante son las vías a usar, la vía *Thru_0p125* tiene unas dimensiones: el aislamiento tiene un diámetro de 1mm, las capas de cobre_01,02, las capas de SolderMask un diámetro de 0.5mm y la capa vía 0.254mm, cada vía esta separada de extremo a extremo una distancia de 0.16mm, se crearon unas nuevos materiales en el archivo lpf para crear la huella de estos pines de entrada, véase Figura 4.47.

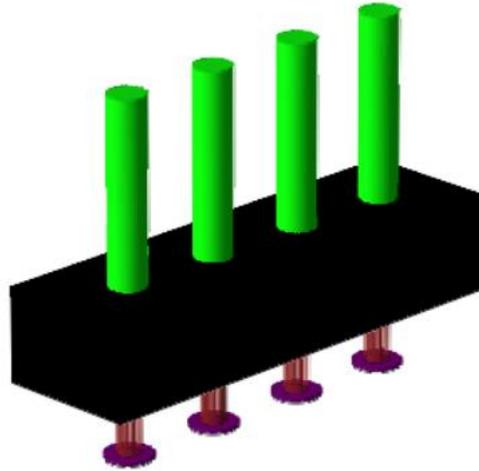


Figura 4.47 Vista 3D de los cuatro pines de control y las vías que conectan con el plano de cu_02+.

Esta nueva huella se asocio a un esquemático con su respectivo símbolo, que simulara el conector de cuatro pines, véase Figura 4.48, para poder ser posicionado en el layout y conectado a los pines uno, dos, tres y cuatro de cada conmutador.

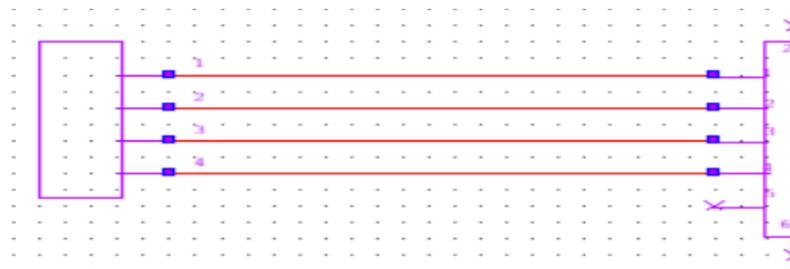


Figura 4.48 Símbolo y conexión a las entradas de los conmutadores.

Con la huella puesta en el layout, se las posicionaron de manera que las conexiones a los pines de los conmutadores no pasen por debajo de las líneas de transmisión de la rama superior, como se observan en las figuras: 4.49 y 4.50, así evitando generar problemas en la señal de salida al realizar la simulación EM.

Con las conexiones realizadas, con la capa Ink_01 se crearon unas serigrafías para distinguir cada

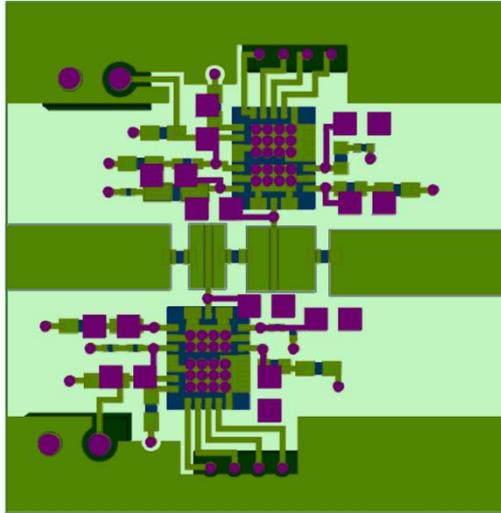


Figura 4.49 Vista Inferior de la conexión de las señales de entrada a los pines uno, dos, tres y cuatro del conmutador

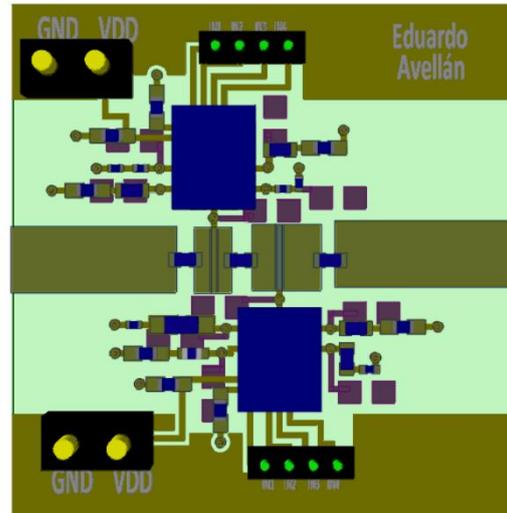


Figura 4.50 Vista de arriba de la huella de los conectores para las señales de control de los conmutadores.

pin de entrada y los pines de V_{CC} y GND dando paso así para la realización de la simulación EM final del layout completo, véase Figura 4.51. También se añadieron, las resistencias, condensadores de acoplo en el layout siguiendo las recomendaciones del datasheet para el conmutador de la Figura 3.5. Para las resistencias encargada de eliminar los nodos flotantes se realizaron sus huellas, siguiendo los pasos de apartados anteriores y las recomendaciones del fabricante, dichas resistencias se colocaron en el plano de masa inferior y los condensadores de acoplo en el plano superior.

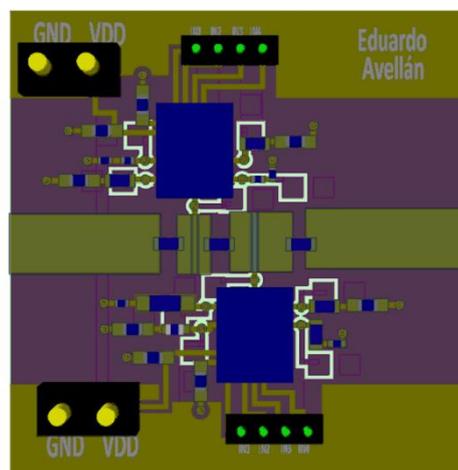


Figura 4.51 Layout final del filtro paso bajo reconfigurable elíptico

4.5 Optimización EM

Para la optimización EM en AWR se ha empleado el proceso de extracción, que permite producir resultados de la simulación física y se puede utilizar dentro de una simulación de circuito (es decir, co-simulación). El procedimiento seguido consiste en:

- Seleccionar los elementos a extraer en el esquema (y en el layout si lo hay)
- Crear la estructura EM a partir de las formas de diseño
- Selección de simulador de EM solver (normalmente AXIEM)

Los resultados de la simulación EM se utilizan en lugar de los modelos de elementos en la simulación.

4.5.1 Requisitos básicos

Partiendo de un esquema con un diseño correcto donde los elementos estén conectados entre sí, se coloca un bloque EXTRACT, tal y como se muestra en la Figura 4.52.

Así mismo, en el esquema para controlar el EM solver, cada elemento esquemático o forma de diseño debe configurarse para ser extraído.

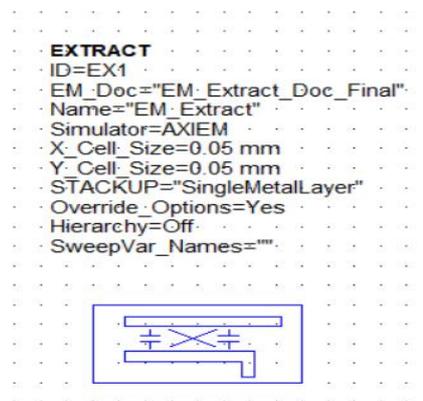


Figura 4.52 Elemento Extract

Por otro lado, un elemento STACKUP debe estar configurado adecuadamente para el proceso, habiéndose configurado al menos los siguientes parámetros:

- Definiciones de capas dieléctricas y materiales conductores.
- Posición vertical de cada capa
- Espesor de cada capa

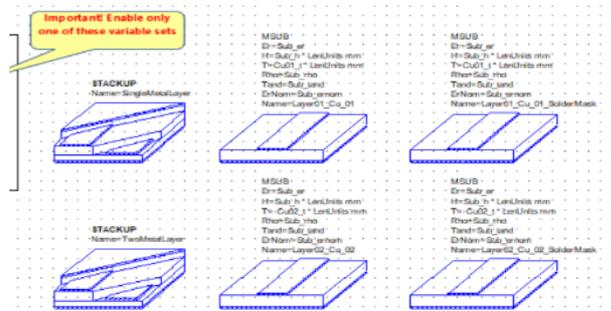


Figura 4.53 Elementos STACKUP

Siguiendo lo mencionado anteriormente para de la simulacion EM en el esquema del filtro reconfigurable se incluye el elemento EXTRACT. Algunos parámetros se pueden cambiar directamente en las propiedades del símbolo:

- Simulador -> AXIEM (es decir, solucionador EM planar 3D)
- Tamaño de celda EM X e Y -> 50 μm
- STACKUP -> SingleMetalLayer

Otras propiedades importantes del Extract se pueden configurar de la siguiente manera (doble clic en el bloque EXTRACT):

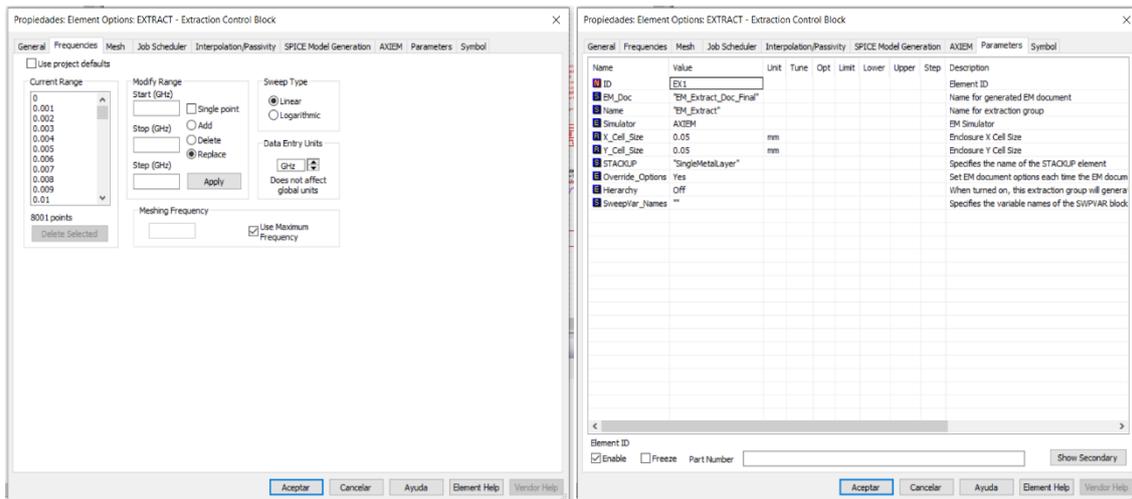


Figura 4.54 Configuración de las propiedades del bloque extract

Dichas propiedades son las siguientes:

- Frecuencias -> Establecer de 0,01 GHz a 5 GHz con un paso de 0,01 GHz
- Pestaña Frecuencias -> Establecer frecuencia de mallado al máximo
- Ficha Parámetros -> Mostrar secundario
- Pestaña de parámetros -> Explicit_Ground establecido en Connect to Lower (es decir, suelo inferior)

Se esta utilizando el STACKUP predefinido llamado SingleMetalLayer, que se puede encontrar en el apartado, Definiciones globales-> AWR_RFBBoard_2layer y sus parametros a configurar en el STACKUP son los siguientes:

- Definiciones de materiales (dieléctrico, conductor, resistencias, valores predeterminados).
- Capas dieléctricas (Aire, Máscara de soldadura, Sustrato).
- Materiales (para el mapeo EM)

En el mapeo de capas EM se ha de configurar de la siguiente manera:

- Si se debe simular una capa de dibujo, se debe asignar una capa EM.
- Cada capa EM corresponde a una posición particular en la pila.
- Las vías se definen específicamente como la conexión de diferentes capas.

Todo estos valores van conectados con el tipo de sustrato seleccionado, en este caso el FR4 de la Tabla 4 Parámetros del sustrato. Lo siguiente es seleccionar los elementos a extraer en el esquema, así el simulador sabe cuales son los elementos a simular y generar la estructura. Se puede hacer

clic en el bloque EXTRACT en cualquier momento para marcar (resaltados en rojo) los elementos que se incluirán en la extracción, cómo se observa en la siguiente figura:

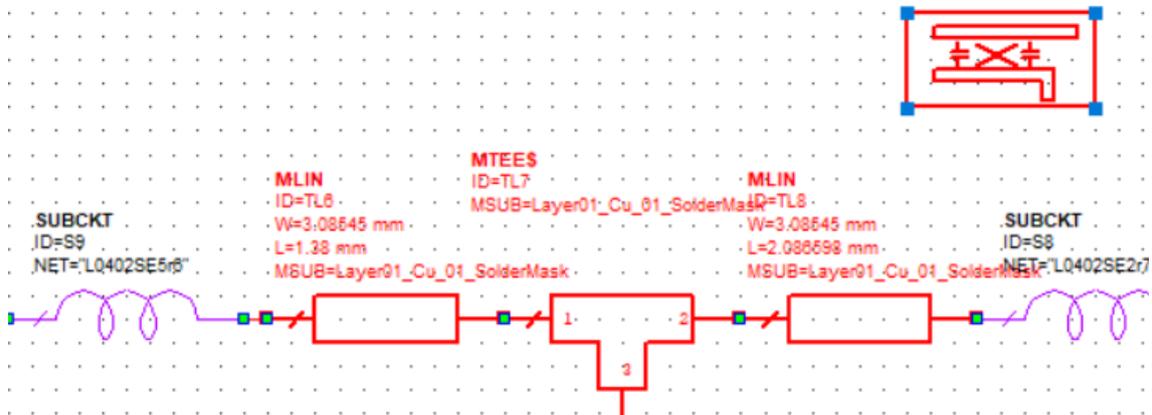


Figura 4.55 Elementos que aparecerán en la estructura EM

Se creo un nuevo grafico con los parametros S_{11} y S_{21} y con el analyze se lanzo la simulacion, generando una estructura de las lineas de transmision usadas en la rama RF superiores del filtro.

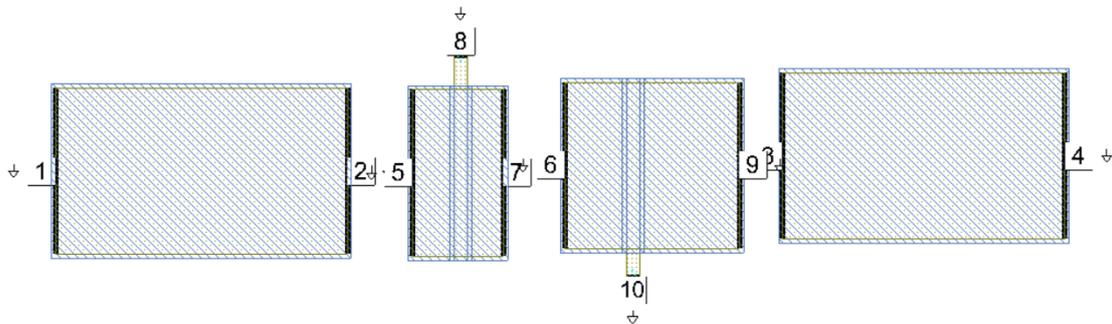


Figura 4.56 Estructura generada al realizar la simulación EM de las líneas de transmisión

La simulación se lanzo con la rama de derivación a frecuencia 1.8GHz, es decir, los conmutadores solo tienen activa la segunda salida de las cuatro. Dicha simulación es la siguiente:

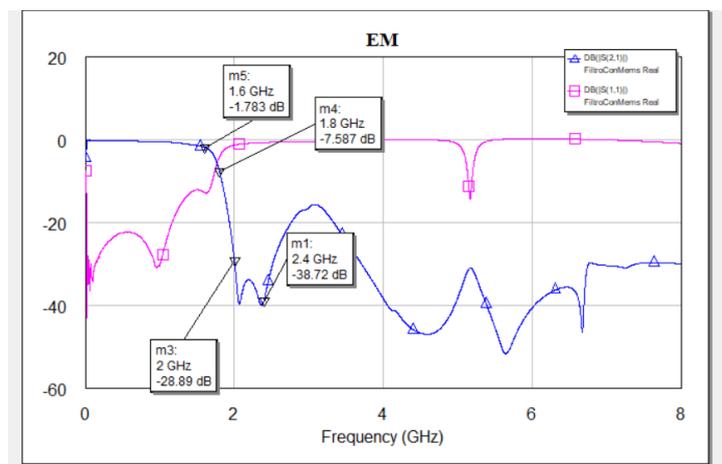


Figura 4.57 Simulación EM con el filtro a frecuencia 1.8GHz

El primer problema que se observa es que la frecuencia de corte en la que se suponía que el filtro que tendrían cambio, ya no corta en 1.8 GHz sino en 1.6GHz, otro problema que también se

aprecia son las pérdidas de retorno, a lo largo de su bando de paso, en ciertos puntos no están por debajo de las especificaciones establecidas (-15dB), por otra parte el filtro mantiene una respuesta elíptica, aun que muy distinta a la respuesta ideal, debido a lo que se menciona en apartados anteriores, se buscaba mantener unas f_c y RL según lo establecido.

Se realizo las mismas simulaciones pero para las demás repuestas y los resultados son los en siguientes:

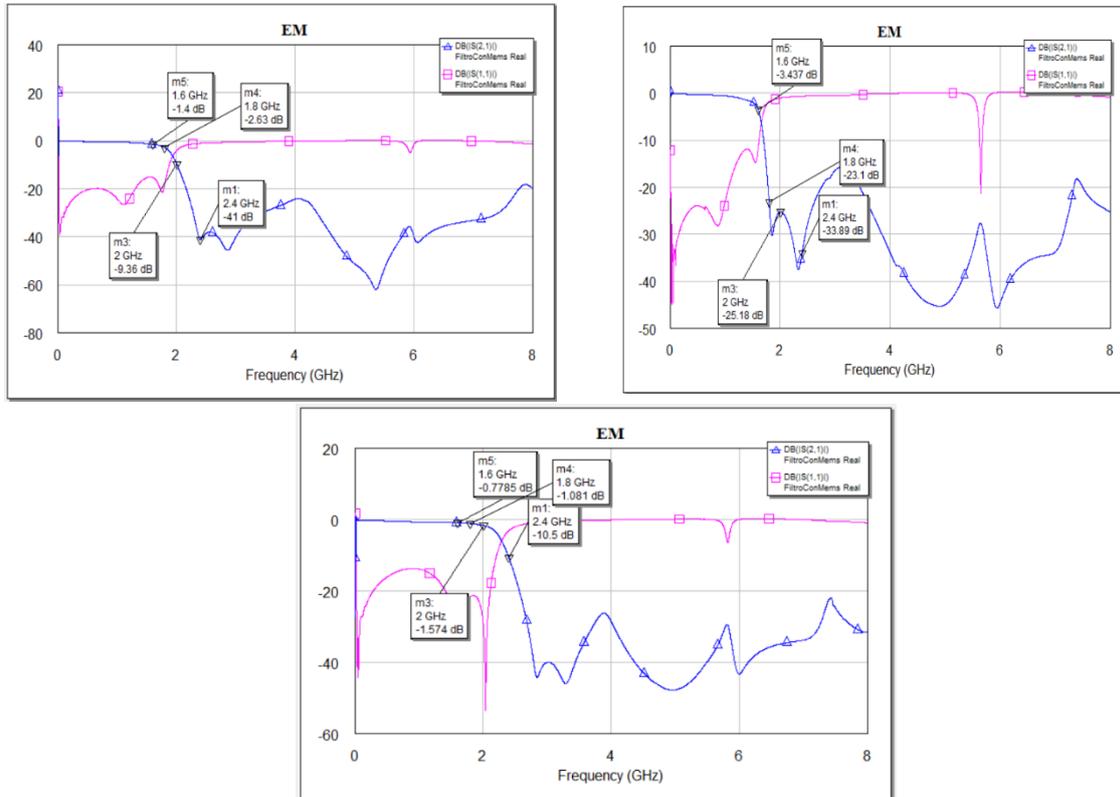


Figura 4.58 $f_c=2\text{GHz}$ (izquierda), $f_c=1.6\text{GHz}$ (Derecha), $f_c=2.4\text{GHz}$ (Centro).

En las demás simulaciones ocurren lo mismo, se aprecia un desplazamiento de la frecuencia de corte y que las pérdidas de retorno son distintas en ciertos puntos en su banda de paso, pero el filtro a frecuencia de 1.6GHz es el único de los cuatro que mantiene su frecuencia de corte y el filtro a 2.4GHz es el único que mantiene en su banda de paso pérdidas de retorno menores a 15dB. A medida que las frecuencias bajan el filtro no se desvía de su frecuencia de trabajo, pero aumentan las pérdidas, y a medida que sube la frecuencia, las pérdidas bajan, pero pierde su frecuencia de corte, esto quiere decir que existe un desacoplo en las líneas de transmisión y que a altas frecuencias aparecen capacidades parásitas no despreciables las cuales afectan a la salida del filtro.

Se intento realizar otra optimización del filtro con elementos ideales teniendo en cuenta las líneas de transmisión y el elemento EXTRACT para generar la estructura. Esto se hizo por si se podrían encontrar otros componentes que al usar líneas de transmisión y generar la estructura al momento de realizar la simulación EM, los filtros no perdieran sus respuestas. El resultado de dicha simulación fue, que el optimizador que se estaba usando necesita muchas iteraciones para converger a una solución, debido a esto la optimización podría llegar horas o días, debido a las limitaciones del PC o no disponer un ordenador que esté simulando todo el día mientras se iban generando las estructuras y a su vez calculando los valores de los componentes de las ramas en derivación, debido a esto, está opción se descartó, por falta de recursos. Otra manera de afrontar este problema fue, añadiendo las líneas de transmisión e intentar optimizar, sin generar la

estructura, el resultado fue que dichas optimizaciones ni convergían a una solución coherente o simplemente el programa no encontraba una solución que cumpliera las especificaciones.

Se decidió, por ir quitando una por una, cada línea de transmisión hasta encontrar el problema, de porque el desplazamiento en frecuencia, el resultado fue que los tramos de líneas que conectan el conmutador, círculo negro, véase Figura 4.61, a las ramas superiores, al ser un cambio de anchura de una línea a otra generaba problemas, ocurría una desadaptación.

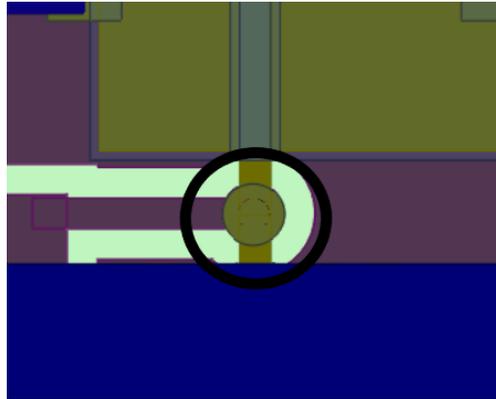


Figura 4.59 Tramo de Línea de transmisión que conecta el conmutador a la rama superior

Dicho problema se podría solucionar creando un elemento o usando un elemento propio de AWR que se vaya estrechando de manera más progresiva y que conecte ambos trozos de línea y simular su salida, pero dicha solución se comentará en el apartado, conclusiones y líneas futuras.

Con lo visto anteriormente se pasó a generar la documentación necesaria para la fabricación y el ensamblado del circuito, por último, llevar a cabo su validación experimental.

Capítulo 5. Fabricación y validación experimental

5.1 Fabricación y ensamblado.

5.1.1 Proceso de Fabricación de una PCB

Tras concluir el proceso de diseño, es necesario generar la documentación necesaria para que un fabricante de circuitos impresos pueda llevar a cabo la producción de la PCB. Para ello es necesario proporcionar toda la información necesaria en relación al diseño físico: capas conductoras, contorno del dieléctrico, taladros, máscara de soldadura y serigrafía.

Con esta finalidad, AWR permite la generación de ficheros en formato Gerber (i.e. el formato de intercambio de información más utilizado en la fabricación de circuitos impresos) para cada una de las capas de interés.

Una vez generada la documentación, esta se ha revisado haciendo uso de la herramienta *GerbViewer*, que permite visualizar las diferentes capas superpuestas, así como revisar si ha habido algún problema durante su generación

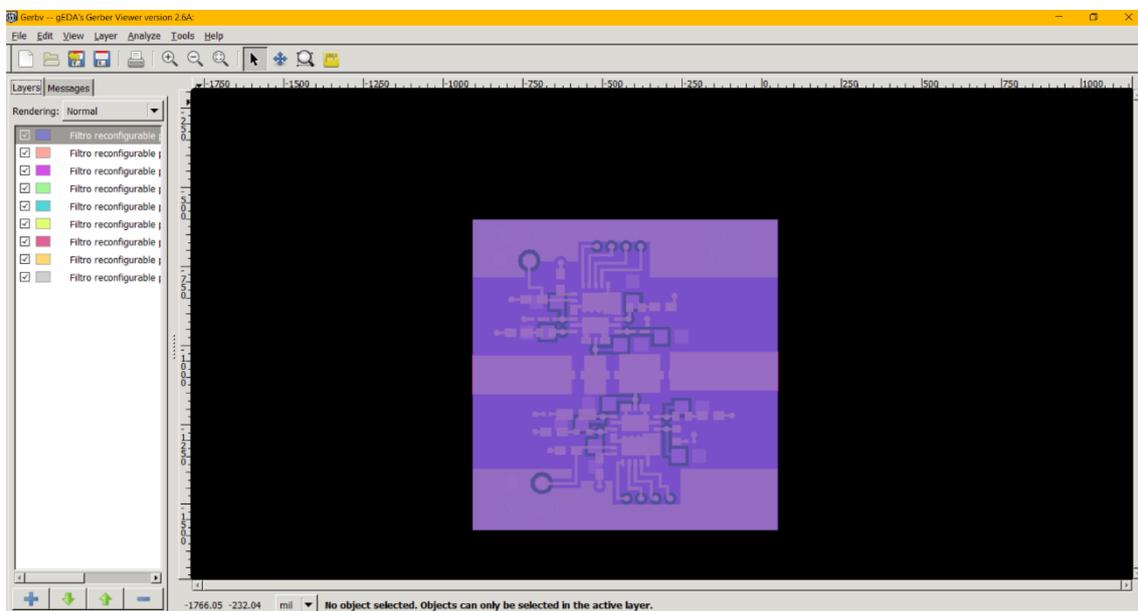


Figura 5.1 Imagen del diseño, visualizando con el programa Gerbv

Por ejemplo, durante este proceso se han revisado las capas conductoras con mejor detalle (tal y como se muestra en la Fig. 5.1) para chequear el espaciado mínimo entre metales de $150\mu\text{m}$, ya que es muy importante el cumplimiento de las reglas de diseño establecidas por el fabricante.

Una vez los archivos han sido revisados, la documentación es enviada a un fabricante, el cual realizara la fabricación de la PCB. Para ello, mediante procesos fotolitográficos y de atacado químico, el fabricante transfiere los patrones de cobre a las capas metálicas de la PCB. Tras ello, se realiza la perforación de las vías y su metalización mediante procesos de electrodeposición.

Por último, tienen lugar las etapas de finalización de la PCB, en las cuales se deposita la máscara de soldadura, se imprime la serigrafía y se deposita el acabado metálico (en este caso NiAu).

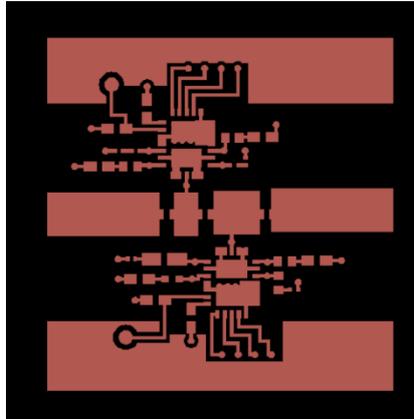


Figura 5.3 Capa de Cu_01

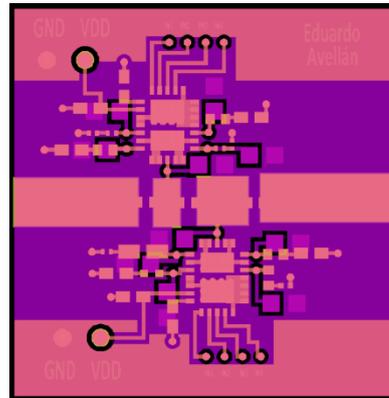


Figura 5.2 Imagen del diseño con todas las capas, sin la capa de BoardRoute

En el momento de escribir esta memoria, la documentación ha sido entregada al fabricante y en breve se recibirán los circuitos impresos, que serán a continuación ensamblados y validados experimentales. Es esperable que para la presentación del este TFG, así como para la versión final de esta memoria, tanto el circuito final como las medidas estén disponibles.



Capítulo 6. Conclusiones y líneas futuras.

6.1 Conclusiones obtenidas

En este TFG, se ha determinado lo ventajoso que son los dispositivos reconfigurables, en este caso un filtro reconfigurable, al evitar el uso de un banco de filtros, reduciendo la complejidad de dicho sistema reemplazándolo por un único dispositivo.

En cuanto a los resultados obtenidos, cumplen con el alcance del proyecto, la simulación circuital resultó, que es posible la fabricación de un filtro paso bajo cuya frecuencia de corte puede seleccionarse mediante conmutadores RF MEMS, al tiempo que sus pérdidas de retorno mantenían un buen comportamiento en la banda de paso.

La conclusión definitiva es positiva, el proyecto fue interesante, cumplió en gran medida con las prestaciones iniciales a falta de su comprobación experimental.

6.2 Líneas futuras

Proponer futuras líneas futuras implica que el dispositivo es posible mejorarlo, aunque los resultados sean óptimos y se haya completado el alcance del proyecto. Conocido esto, nadie mejor que el diseñador del dispositivo para exponer los puntos débiles de éste y sus posibles mejoras.

Primero, una vez recibida la PCB por parte del fabricante, se realizará la soldadura de los componentes en la PCB, para su validación experimental.

El principal punto a mejorar es, mejorar el acoplamiento entre la rama superior y los conmutadores, como visto en apartados anteriores, el cambio brusco entre una línea de transmisión de una anchura distinta, ocasiona que, a la salida del filtro, se pierdan sus prestaciones. Dicho cambio de anchura se podría mejorar si se añade un segmento de línea de transmisión que su ancho se estreche suavemente entre los dos puertos.

Dicha mejora se valoraría emplearlas por el tiempo requerido, en un TFM o en un trabajo en solitario, porque habría que estudiar las salidas de los filtros por separados debido a este componente y como solucionarlo.

Para terminar, en el apartado del layout, se debería posicionar de mejor manera los componentes, utilizando elementos de la librería de AWR que permitan utilizar líneas de Cu o TX diagonales, para evitar utilizar líneas rectas todo el tiempo, dificultado el enrutamiento entre cada componente y no aprovechando al máximo el espacio.



Bibliografía

- [1] Colaboradores de Wikipedia. (2 junio 2020). - Low Pass Filter - Wikipedia, la enciclopedia libre. [Consultado: 5 junio, 2020]. Enlace: [https://en.wikipedia.org/wiki/Low-pass_filter#:~:text=A%20low%2Dpass%20filter%20\(LPF,depends%20on%20the%20filter%20design.](https://en.wikipedia.org/wiki/Low-pass_filter#:~:text=A%20low%2Dpass%20filter%20(LPF,depends%20on%20the%20filter%20design.)
- [2] “Low-pass Filters” Chapter 8: Filters. [Consultado: 5 junio, 2020]. Enlace: <https://www.allaboutcircuits.com/textbook/alternating-current/chpt-8/low-pass-filters/>
- [3] José Toscano Hoyos, Pérdidas por inserción y de retorno en componentes pasivos de radiofrecuencia (PDF), págs. 2-3. [Consultado: 5 junio, 2020]. Enlace : <http://www.telecomtm.com.mx/Perdidas%20por%20insercion%20y%20de%20retorno%20en%20componentes%20pasivos%20de%20radiofrecuencia.pdf>
- [4] Chen, Wai-Kai, "Passive and Active Filters", Wiley, 1986. [Consultado: 5 junio, 2020].
- [5] Olivier Millet, "Conmutador mems (sistema micro electro mecánico) de pF (radiofrecuencia)." 2008-04-16 (PDF). [Consultado: 5 junio, 2020]. Enlace: <https://patentimages.storage.googleapis.com/b0/8c/59/51dcc44c0751a4/ES2296116T3.pdf>
- [6] Analog Devices “MEMS SWITCH” . [Consultado: 5 junio, 2020]. Enlace: <https://www.analog.com/en/applications/technology/mems-switch.html>
- [7] Editorial Team - everything RF. [Consultado: 5 junio, 2020]. Enlace: <https://www.everythingrf.com/community/what-are-rf-mems>
- [8] Analog Devices “The Fundamentals of Analog Devices’ Revolutionary MEMS Switch Technology”. [Consultado: 5 junio, 2020]. Enlace: <https://www.analog.com/en/technical-articles/fundamentals-adi-revolutionary-mems-switch-technology.html>
- [9] AVX datasheet- Accu-p [Consultado: 5 junio, 2020]._Enlace: <http://datasheets.avx.com/Accu-P.pdf>
- [10] IPC-SM-782 Surface Mount Design and Land Pattern Standard. [Consultado: 30 de agosto, 2020]. Enlace: https://www.pcb-3d.com/wordpress/wp-content/uploads/ipc-sm-782a_amendment_1_and_2.pdf
- [11] Analog Device inc DataSheet ADGM1314. [Consultado: 30 de agosto, 2020]. Enlace: <https://www.analog.com/media/en/technical-documentation/data-sheets/adgm1304.pdf>
- [12] Teorema de máxima potencia. [Consultado: 30 de agosto, 2020]. Enlace https://es.wikipedia.org/wiki/Teorema_de_m%C3%A1xima_potencia
- [13] Microstrip Filter for RF/Microwave Application- Hong & Lancaster. [Consultado: 11 de octubre, 2020].
- [14] Proto-Electronics.com- “Archivos Gerber”. [Consultado: 11 de noviembre, 2020]. Enlace: <https://www.proto-electronics.com/es/blog/archivos-gerber-para-qe-sirven>
- [15] Procesos de Fabricación y Ensamblaje de PCB y Dónde Encaja la Soldadura por Onda-Altium, Publicado el 6 de marzo de 2018. [Consultado: 11 de noviembre, 2020]. Enlace: <https://resources.altium.com/es/p/pcb-fabrication-and-assembly-processes-and-where-wave-soldering-fits>