

Resumen

La utilización de sistemas empotrados en cada vez más ámbitos de aplicación está llevando a que su diseño deba enfrentarse a mayores requisitos de rendimiento, consumo de energía y área de silicio ocupada (PPA). Asimismo, su utilización en aplicaciones críticas provoca que deban cumplir con estrictos requisitos de confiabilidad para garantizar su correcto funcionamiento durante períodos prolongados de tiempo. En particular, el uso de dispositivos lógicos programables de tipo FPGA como tecnología de implementación final resulta un gran desafío desde la perspectiva de la confiabilidad, ya que la memoria de configuración de estos dispositivos es muy sensible a la radiación. Por todo ello, la confiabilidad debe considerarse como uno de los criterios principales para la toma de decisiones a lo largo del todo flujo de diseño, que debe complementarse con diversos procesos que soporten y permitan alcanzar estrictos requisitos de confiabilidad.

Primero, la evaluación de la robustez del diseño frente a los fallos permite identificar sus puntos débiles, guiando así la definición de mecanismos de tolerancia a fallos. Segundo, la eficacia de los mecanismos definidos debe validarse experimentalmente. Tercero, la evaluación comparativa de la confiabilidad (dependability benchmarking) permite a los diseñadores seleccionar los componentes prediseñados (IP), las tecnologías de implementación y las herramientas de diseño (EDA) más adecuadas (desde la perspectiva de la confiabilidad) entre aquellas alternativas existentes. Por último, la exploración del espacio de diseño (DSE) puede desplegarse para configurar de manera óptima los parámetros de los componentes y las herramientas seleccionados, mejorando así la confiabilidad y las métricas PPA de la implementación resultante.

Todos los procesos anteriormente mencionados se basan en técnicas de inyección de fallos para poder evaluar la robustez del sistema diseñado. A pesar de que existe una amplia variedad de técnicas y herramientas de inyección de fallos, ninguna de ellas permite cubrir completamente las necesidades planteadas en el flujo de diseño semicustom. Aquellas soluciones basadas en simulación (SBFI) normalmente están limitadas a trabajar con modelos hardware de alto nivel, proporcionando estimaciones de robustez imprecisas, siendo altamente intrusivas y/o específicas para alguna tecnología de implementación particular. Las técnicas de inyección de fallos basadas en FPGAs (FFI) deben abordar problemas relacionados con la granularidad del análisis, no permitiendo la localización precisa de los puntos débiles del diseño y considerando puntos de inyección innecesarios (no esenciales).

Otro desafío es la reducción del coste temporal de los experimentos de inyección de fallos. Teniendo en cuenta la alta complejidad de los diseños actuales, el tiempo experimental dedicado a la evaluación de la confiabilidad puede ser excesivo incluso en aquellos escenarios más simples, mientras que puede ser simplemente inviable en aquellos procesos relacionados con la evaluación de múltiples configuraciones alternativas del diseño (benchmarking y DSE).

Por último, estos procesos orientados a la confiabilidad carecen de un soporte instrumental (herramientas) que permita cubrir el flujo de diseño con toda su variedad de lenguajes de descripción de hardware, tecnologías de implementación y herramientas de diseño.

Esta tesis aborda los retos anteriormente mencionados, con el fin de integrar de manera eficaz estos procesos orientados a la confiabilidad en el flujo de diseño. Primeramente, se proponen nuevos métodos de inyección de fallos que permiten una evaluación de la confiabilidad precisa y detallada en diferentes niveles del flujo de diseño. Segundo, se definen nuevas técnicas para la aceleración de los experimentos de inyección que mejoran su coste temporal. Tercero, se define dos estrategias DSE que permiten configurar de manera óptima (desde la perspectiva de la confiabilidad) los componentes IP y las herramientas EDA, con un coste experimental mínimo. Cuarto, se propone un kit de herramientas (DAVOS) que automatiza e incorpora con eficacia los procesos orientados a la confiabilidad en el flujo de diseño semicustom. Finalmente, se demuestra la utilidad y eficacia de las propuestas mediante un caso de estudio en el que se implementan tres procesadores empotrados en un FPGA de Xilinx serie 7.