



UNIVERSITAT
POLITÈCNICA
DE VALÈNCIA


ETSI Aeroespacial y Diseño Industrial

UNIVERSITAT POLITÈCNICA DE VALÈNCIA

Escuela Técnica Superior de Ingeniería Aeroespacial
y Diseño Industrial

Diseño, implementación y validación de la etapa de
potencia de potencia de un convertidor DC/DC de 12kW
para la excitación de los electroimanes de un sistema de
levitación Hyperloop

Trabajo Fin de Grado

Grado en Ingeniería Eléctrica

AUTOR/A: Guerrero Porcar, Jorge David

Tutor/a: González Medina, Raúl

CURSO ACADÉMICO: 2023/2024



UNIVERSITAT
POLITÈCNICA
DE VALÈNCIA

**DISEÑO, IMPLEMENTACION Y VALIDACION DE LA ETAPA DE POTENCIA DE UN
CONVERTIDOR DC/DC DE 12 kW PARA LA EXCITACIÓN DE LOS ELECTROIMANES
DE UN SISTEMA DE LEVITACIÓN HYPERLOOP**

Autor: Jorge David Guerrero Porcar

Tutor: Raúl González Medina

**Trabajo de fin de grado presentado en el Departamento de Ingeniería Eléctrica de la
Universidad Politècnica de Valencia para la obtención del Título de Grado
Universitario en Ingeniería Eléctrica**

Resumen

En este TFG se va a diseñar y construir la etapa de potencia de un convertidor DC/DC para alimentar los electroimanes del sistema de levitación de un prototipo Hyperloop que va a funcionar a 252V y 50A rms de consumo máximo, este TFG tiene como finalidad implementarse en un vehículo real fabricado por el equipo universitario HYPERLOOP UPV.

En primer lugar, se hará una búsqueda de información que consistirá en formarse en el programa de diseño de PCBs Altium Designer y por otro lado formarse más a fondo en electrónica de potencia y electromagnetismo, como por ejemplo investigar sobre las diferentes tipologías de puentes en H y cómo implementarlas, también investigar los diferentes métodos de medición de corriente e implementar uno, formarse en semiconductores de última tecnología para saber cuáles elegir, formarse en el diseño de layout de PCBs, aprender a usar a fondo toda la aparamenta de laboratorio como puede ser herramientas de soldadura, osciloscopios, sondas de corriente, fuentes de alimentación de alto voltaje, cámara termográfica, magnetómetro, etc..

Por último coger conocimientos básicos de otras áreas como puede ser control, electromagnetismo, programación, etc... ya que son áreas que influyen directamente en el proyecto y tienen que estar coordinadas.

**A mis padres por dármele todo.
A mis amigos y familiares por haber sido un apoyo para mí.
A mis compañeros por todo lo compartido este tiempo.**

INDICE GENERAL

1. Introducción	7
2. Requisitos de diseño.....	11
3. Diseño del convertidor.	12
3.1. Diseño LPU (Levitation Power Unit).....	12
3.1.1. Jerarquía.....	13
3.1.2. Puente en H.....	14
3.1.3. Sensor de Corriente.....	19
3.1.4. Sensor de Voltaje, Temperatura y DC-Link.....	22
3.1.5. Ruteado	27
3.2. Diseño LDU (Levitation Driver Unit).....	33
3.2.1. Jerarquía.....	34
3.2.2. Conector de Control.....	34
3.2.3. Gate Drivers.....	38
3.2.4. Convertidor Flyback.....	51
3.2.5. Conversión de Señales.....	62
3.2.5.1. Señal de Temperatura.....	64
3.2.5.2. Señal de Voltaje de Baterías.....	66
3.2.5.3. Señal de Corriente.....	67
3.2.6. Conectores Potencia.....	70
3.3.7. Ruteado.....	71
4. Construcción.....	77
5. Experimentales.....	79
6. Conclusiones.....	85
7. Futuras mejoras.....	85
8. Bibliografía.....	89
9. Presupuesto.....	91
9.1. Presupuesto LPU.....	91
9.2. Presupuesto LDU.....	93
9.3. Presupuesto Recursos Humanos.....	96
9.4. Presupuesto Coste Total del Proyecto.....	96
10. Pliego de condiciones.....	97
10.1. Pliego de Condiciones Generales.....	97
10.1.1. Objeto y Alcance del Pliego.....	97
10.1.2. Documentación del Proyecto.....	97
10.2. Pliego de Condiciones Técnicas.....	98
10.2.1. Documentos de Soporte.....	98
10.2.2. Disposiciones Legales.....	99
10.3. Pliego de Condiciones Facultativas.....	99
10.3.1. Promotor.....	99
10.3.2. Contratista.....	99
10.3.3. Proyectista.....	99
10.3.4. Plazos y Entrega del Proyecto.....	100
10.3.5. Garantía.....	100
Planos.....	101

1. Introducción

En este apartado se describe el contexto del diseño y se ofrece una breve explicación de todas las partes involucradas para facilitar su comprensión. Comenzaremos explicando la función principal de este convertidor, que es alimentar los electroimanes de levitación del vehículo. Estos electroimanes se dividen en dos modelos distintos.

Por un lado, se encuentran los HEMS (Hybrid Electro Magnetic Suspension), que son responsables de la levitación vertical del vehículo. Cada HEMS está compuesto por dos bobinas de cobre, un núcleo de acero y dos imanes permanentes. Esta configuración permite soportar el peso del vehículo de manera eficiente, ya que reduce el consumo de corriente en las bobinas. En total, el vehículo está equipado con cuatro unidades de HEMS.

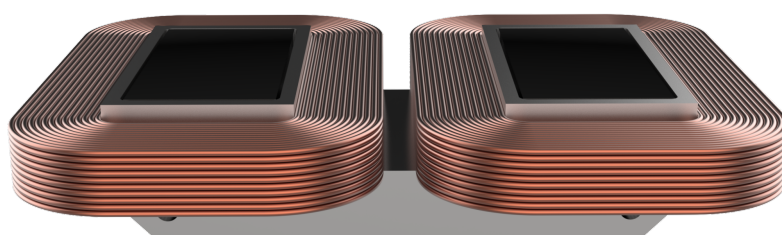


Figura 1.1. HEMS.
Fuente: Hyperloop UPV

Por otro lado, se encuentran los EMS (Electro Magnetic Suspension), que se encargan de la levitación horizontal, es decir, de alinear el vehículo en el riel. A diferencia de los HEMS, los EMS no incorporan imanes permanentes debido a que el consumo de corriente es bajo. El vehículo está equipado con un total de seis unidades de EMS.

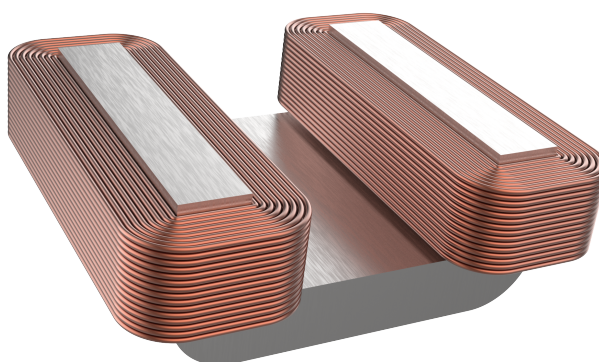


Figura 1.2. EMS.
Fuente: Hyperloop UPV.

Para llevar a cabo todas las funciones de control, se emplea la LCU (Levitation Control Unit), que almacena el firmware necesario para la levitación y gestiona la monitorización y operación de los convertidores. La LCU está equipada con dos microcontroladores que se comunican entre sí a través de un bus SPI. Uno de los microcontroladores se encarga de recibir y enviar datos a través de Ethernet, mientras que el otro ejecuta el algoritmo de control de levitación. Además, la LCU controla un total de 10 LDUs (Levitation Drive Units) y 10 LPU (Levitation Power Units).

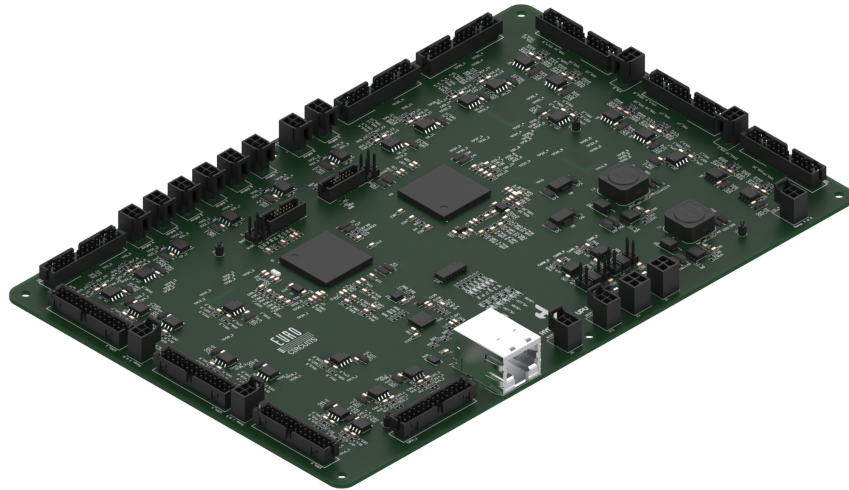


Figura 1.3. LCU.
Fuente: Hyperloop UPV.

Por otro lado, los convertidores DC/DC, que son el enfoque principal de este TFG, se dividen en dos PCBs: la LDU y la LPU. A continuación, se presenta una imagen de ambas placas, y en las secciones posteriores del TFG se proporcionará una explicación detallada de cada una.

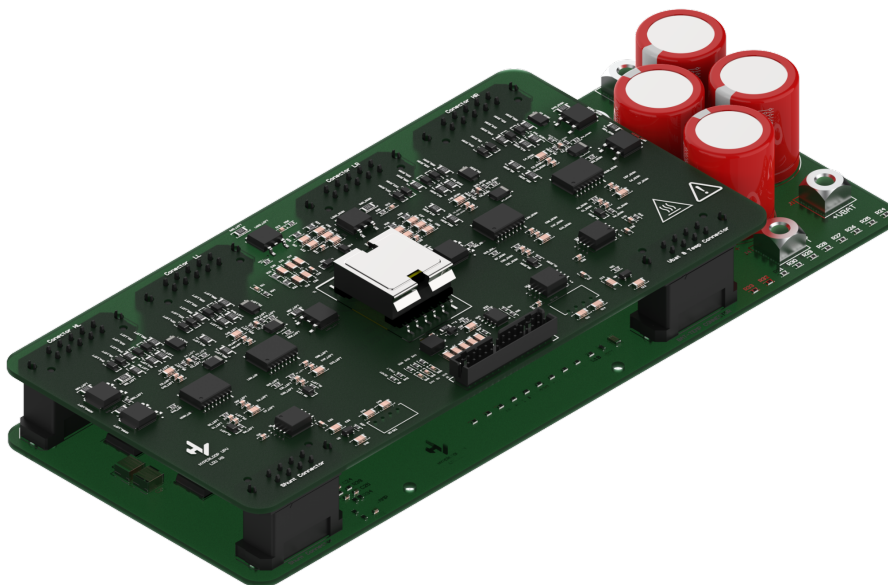


Figura 1.4. LDU & LPU.
Fuente: Hyperloop UPV.

Por otro lado, el diseño de la LPU debía ser compatible con el diseño de un bloque de refrigeración optimizado, destinado a enfriar la zona de los MOSFETs, que es donde se genera la mayor cantidad de calor. A continuación, se muestra una vista explosionada del bloque de refrigeración junto con la LPU.

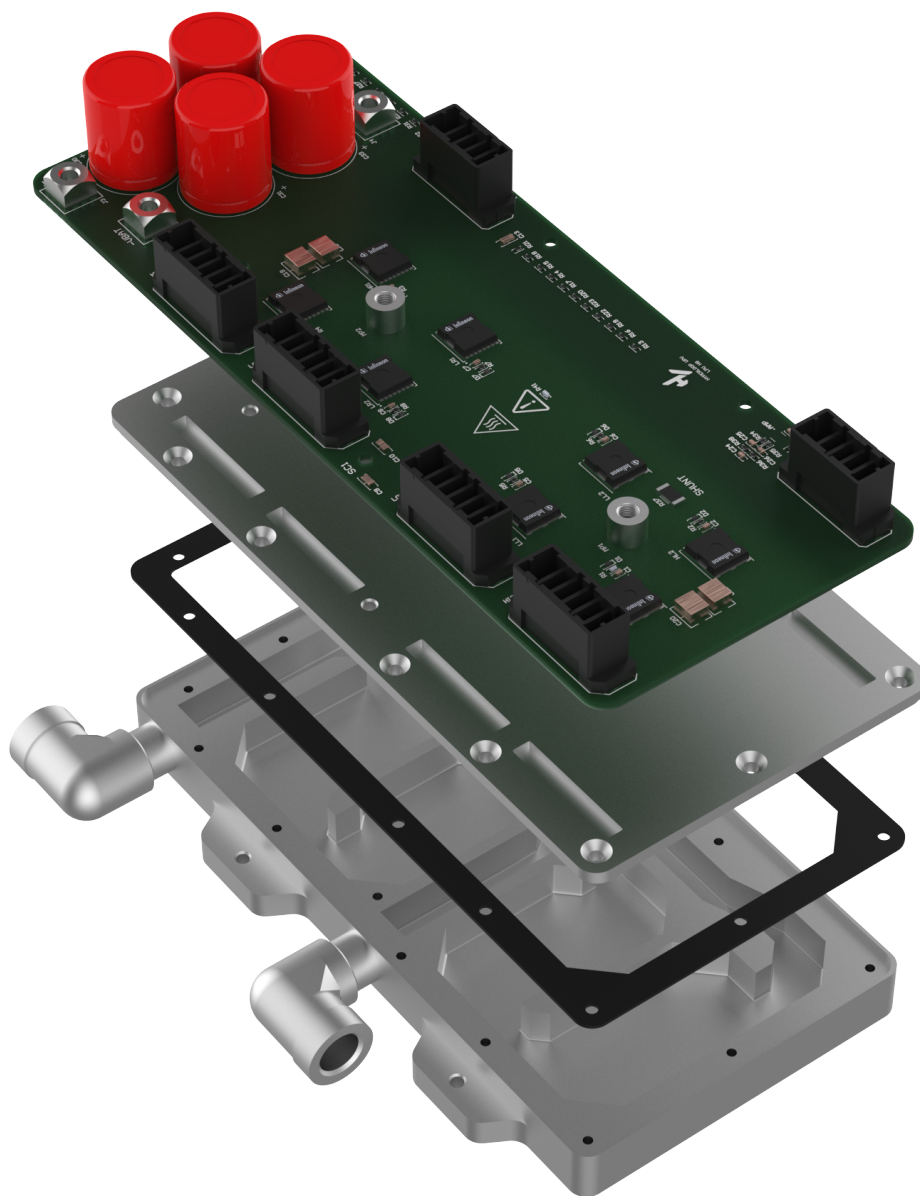


Figura 1.5. LPU & Refrigeración.
Fuente: Hyperloop UPV.

En lo que respecta a la fuente de energía, contamos con dos paquetes de baterías: uno de bajo voltaje y otro de alto voltaje.

El paquete de bajo voltaje está compuesto por celdas de Li-ion con un voltaje nominal de 3,6 V y un voltaje máximo de 4,2 V a plena carga. La batería se configura en una disposición 6S4P, lo que proporciona un rango de voltaje de 21,6 V a 25 V, con una capacidad de 4900 mAh y una corriente máxima de 29,2 A. Este paquete se utiliza para alimentar todas las placas de control del sistema.

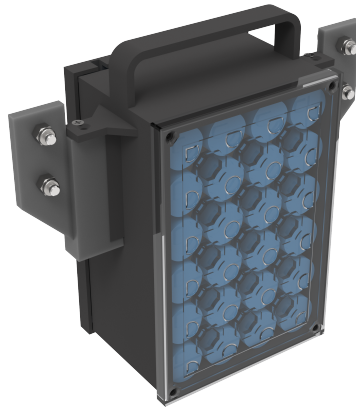


Figura 1.6. Batería 24V.
Fuente: Hyperloop UPV.

El paquete de alto voltaje está compuesto por 10 baterías LiPo conectadas en serie, cada una con un voltaje nominal de 22 V y un voltaje máximo de 25,2 V a plena carga, logrando un total de 252 V. Este paquete tiene una capacidad de 6000 mAh y una tasa de descarga de 75C, lo que le permite proporcionar una corriente máxima de hasta 450 A. Este pack se utiliza para alimentar todas las placas de potencia del sistema.

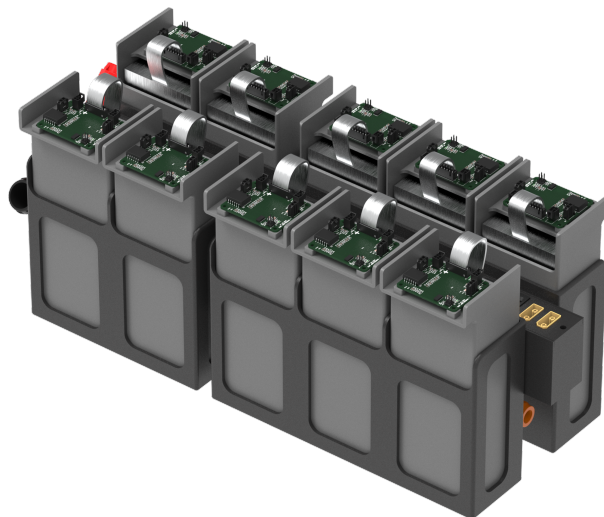


Figura 1.7. Batería 252 V.
Fuente: Hyperloop UPV.

Por último, se presenta una vista explosionada de todos los sistemas descritos anteriormente, lo que permite visualizar la disposición de cada componente dentro del chasis.

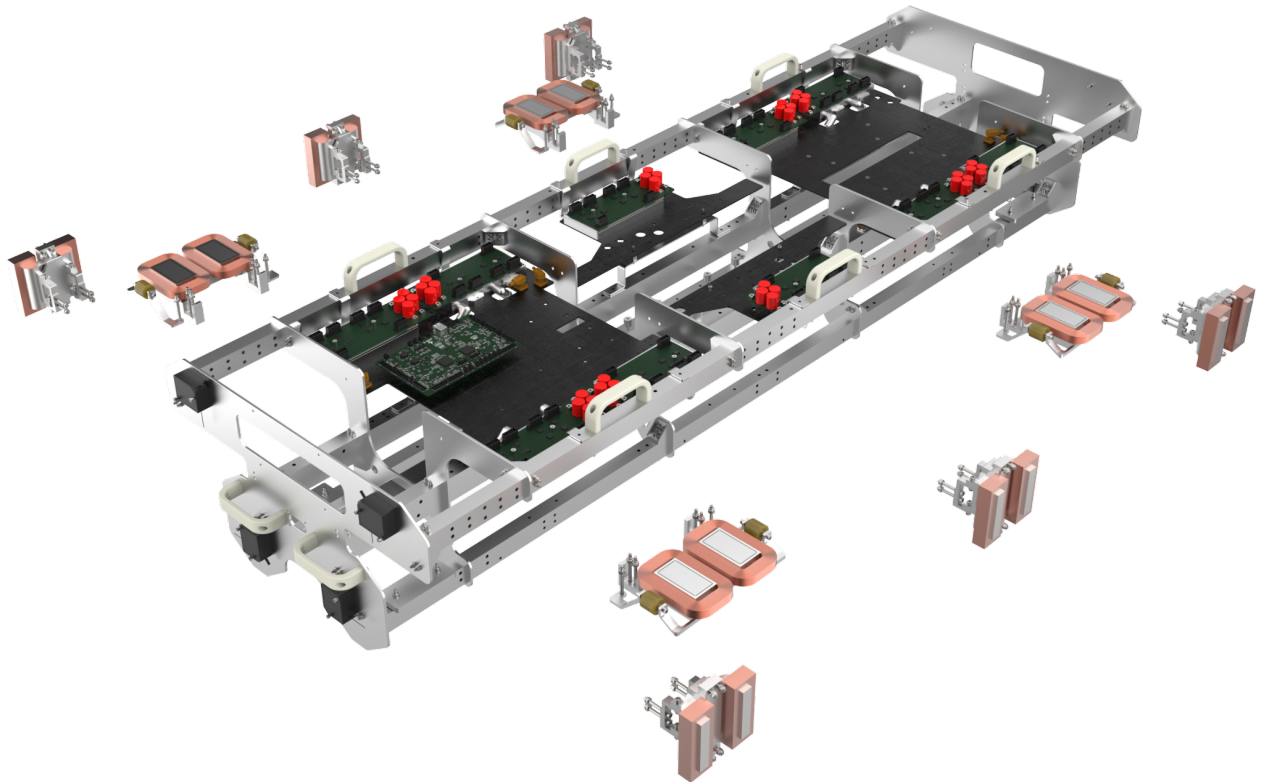


Figura 1.8. Vista explosionada de todos los sistemas.
Fuente: Hyperloop UPV.

2. Requisitos de diseño.

Una vez que se ha establecido una comprensión general del concepto de levitación del vehículo, podemos profundizar en el diseño de los convertidores. Para ello, primero definiremos los requerimientos de diseño, que serán más claros y comprensibles tras haber leído la introducción.

En primer lugar, el diseño del convertidor se basa en las especificaciones establecidas por el pack de baterías, que proporciona una tensión de 252 V. Además, se debe considerar un límite de corriente pico de 50 A, que es la máxima intensidad permitida en las unidades de levitación durante breves períodos, específicamente durante el despegue del vehículo.

Conociendo estos aspectos, se establecen los siguientes requisitos de diseño.

1. **Puente en H:** El puente en H debe permitir que la corriente fluya en ambos sentidos para generar tanto corriente positiva como negativa en las unidades de levitación.

2. **Diseño de una PCB aislada:** Es esencial que todo el bajo voltaje esté aislado del alto voltaje para garantizar la seguridad y la correcta operación del sistema.
3. **Medición de corriente:** Para implementar un control efectivo del sistema de levitación, es necesario medir la corriente que circula a través de la bobina.
4. **Voltaje de batería:** Debe monitorearse continuamente el voltaje de la batería para asegurar el control adecuado de la levitación y por razones de seguridad.
5. **Espacio:** El diseño de la PCB debe ajustarse a un tamaño máximo de 230 x 100 mm.
6. **Gestión térmica:** La PCB debe ser compatible con un bloque de refrigeración, y el diseño del ruteo debe optimizar la gestión térmica. Además, debe incluir sensores para monitorizar la temperatura de la placa.

3. Diseño del convertidor.

Una vez establecidos los requisitos de diseño, se procede a la fase de desarrollo del convertidor. Para cumplir con estos requisitos, he optado por dividir el convertidor en dos PCBs distintas, interconectadas mediante conectores placa a placa. Esta decisión se debe a varias razones:

1. **Espacio:** El espacio disponible no era suficiente para alojar todos los componentes en una sola PCB.
2. **Frecuencia de conmutación:** Dado que la frecuencia de conmutación es de 10-20 kHz, la longitud de onda no representa un problema significativo, lo que permite separar los Gate Drivers de los MOSFETs. Conmutar de 10-20 kHz contribuye a reducir las pérdidas por conmutación, beneficiando la gestión térmica.
3. **Gestión térmica:** Al concentrar los MOSFETs en una placa, es posible refrigerar directamente por la parte inferior de la PCB (bottom) y optimizar el ruteo para una mejor gestión térmica de los MOSFETs.

Con estos factores en mente, el diseño se divide en dos PCBs distintas, LDU y LPU.

3.1. Diseño LPU (Levitation Power Unit).

La LPU es responsable de convertir el voltaje de las baterías en un voltaje pulsante bidireccional. Esta conversión permite variar la corriente de excitación en las unidades de levitación. Además, la LPU envía señales relacionadas con la corriente, la temperatura y el voltaje de las baterías.

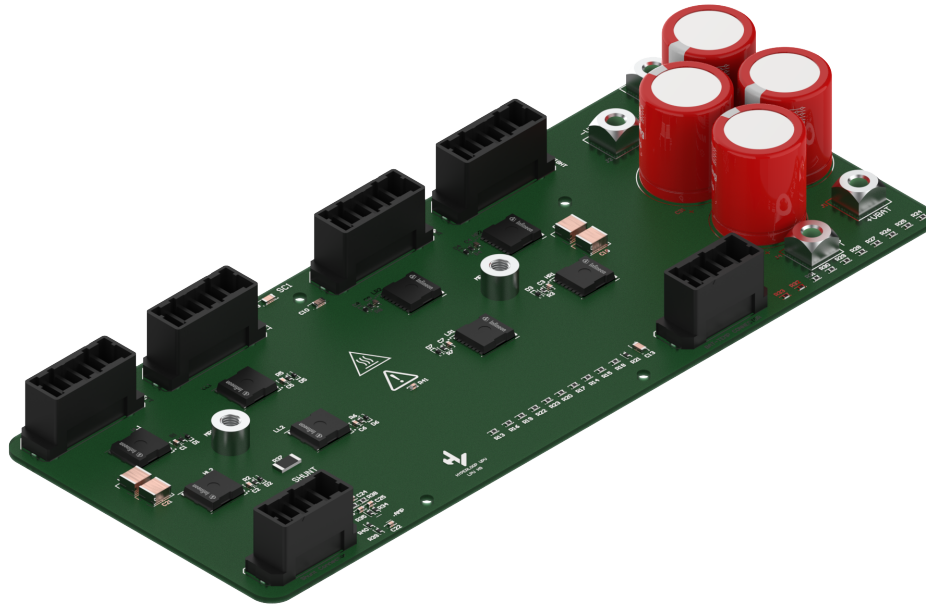


Figura 3.1.1. LPU.
Fuente: Hyperloop UPV.

3.1.1. Jerarquía.

El diseño de la LPU se ha dividido en varios bloques funcionales, cada uno de los cuales desempeña un papel crucial en el proceso de conversión de voltaje y en la gestión de las señales del sistema. Estos bloques incluyen:

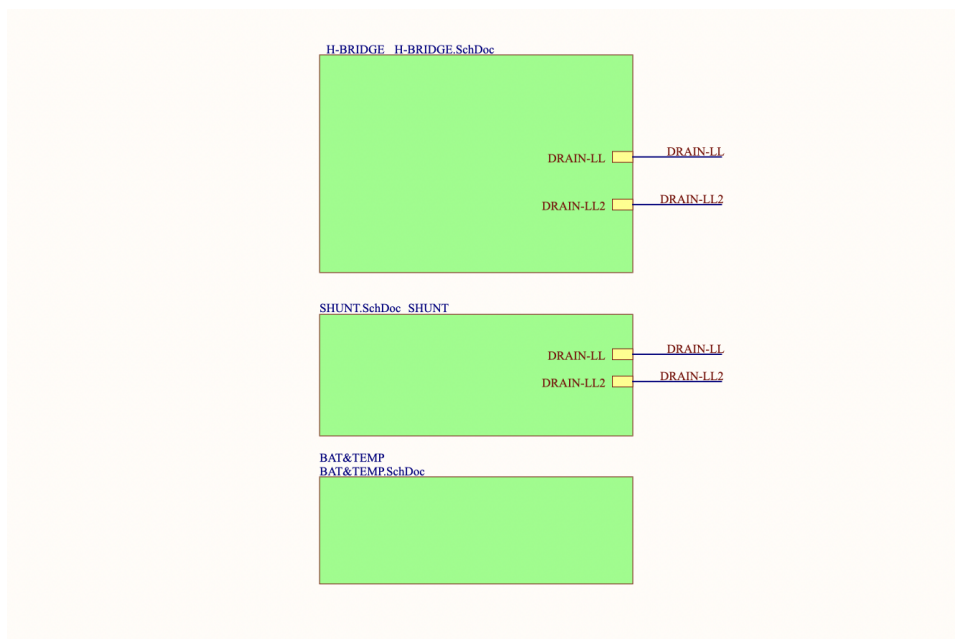


Figura 3.1.2. Jerarquía LPU
Fuente: Propia.

3.1.2. Puente en H.

Por un lado, tenemos el bloque del puente en H. En esta sección, se abordará la razón para utilizar un puente en H y cómo se ha implementado en el diseño.

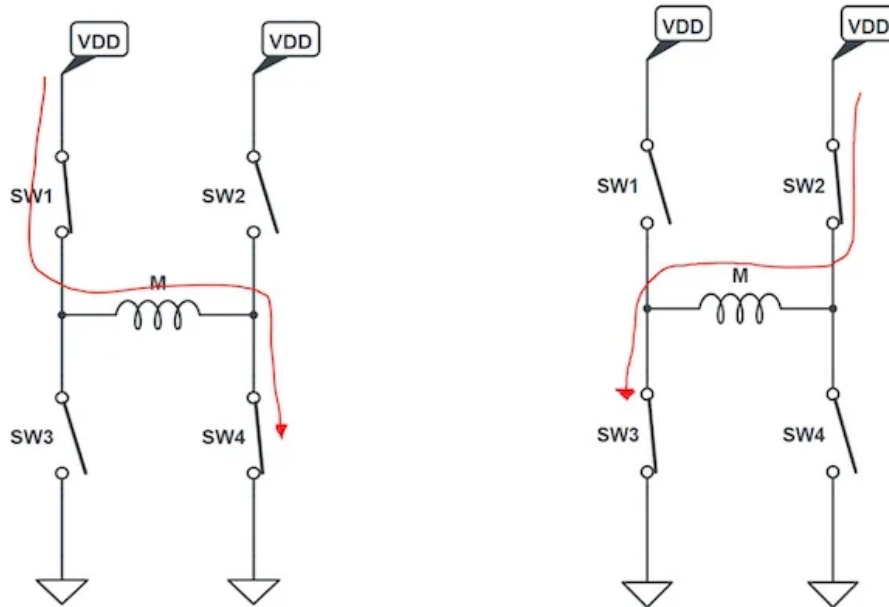


Figura 3.1.3. Esquema puente en H.

Fuente: diarioelectronico hoy.com

El uso de un puente en H completo no solo permite invertir la dirección de la corriente en las unidades de levitación, sino que también asegura que las bobinas de las unidades de levitación no queden en un estado de 'flotación' cuando no esté fluyendo corriente. En otras palabras, en situaciones donde la corriente no fluye en ninguna dirección, los interruptores SW3 y SW4 permanecen cerrados, garantizando que las bobinas permanezcan activamente conectadas al circuito. Esta configuración evita posibles problemas de voltaje flotante y contribuye a una operación más estable y segura del sistema de levitación.

Para llevar a cabo el diseño del puente en H he estudiado las distintas tecnologías de MOSFETs y se pueden diferenciar entre los siguientes tipos:

Mosfet de Silicio: Los mosfet tienen una alta eficiencia en la conmutación pero experimentan pérdidas de conducción y conmutación, especialmente a altas frecuencias. Además, en aplicaciones de alta potencia, el control preciso de la temperatura es crucial debido a su sensibilidad a las condiciones térmicas extremas. Otro aspecto a tener en cuenta es los altos valores de los diferentes parásitos en esta tecnología, valores parásitos que aumentan al elevar la tensión. Estas características hacen al mosfet de silicio óptimo para trabajar a bajas frecuencias y a tensiones medio-bajas gracias a su reducido coste.

Mosfet de Carburo de Silicio: Esta tecnología es la evolución del mosfet de silicio, mejorando a este tanto en la aparición de parásitos a alta tensión como en la capacidad de conmutación a alta frecuencia. Los mosfet *SiC* pueden tener costos iniciales más elevados y cierta complejidad en la gestión térmica debido a que tienen la capacidad para operar a altas temperaturas pero no existe un encapsulado que se lo permita. Además, la disponibilidad y la madurez de esta tecnología pueden influir en su adopción generalizada.

Mosfet de Nitruro de Galio: Los transistores de *GaN* pueden ser sensibles a condiciones de sobretensión y, en algunos casos, presentar mayores pérdidas de conmutación en comparación con otras tecnologías. Además, el costo inicial y la complejidad del controlador pueden ser desafíos en su implementación.

IGBT: El *IGBT* es un dispositivo semiconductor que combina las características de un transistor bipolar y un mosfet. Su ventaja principal es su capacidad para controlar grandes corrientes y tensiones, siendo común en aplicaciones de potencia. Además, ofrece una conmutación rápida y eficiente. Sin embargo, las desventajas incluyen pérdidas de conducción y conmutación, así como una menor velocidad en comparación con mosfets, lo que puede limitar su aplicación en circuitos de alta frecuencia.

En la Figura 3.4. se muestra una comparación gráfica del área de trabajo de cada una de las tecnologías.

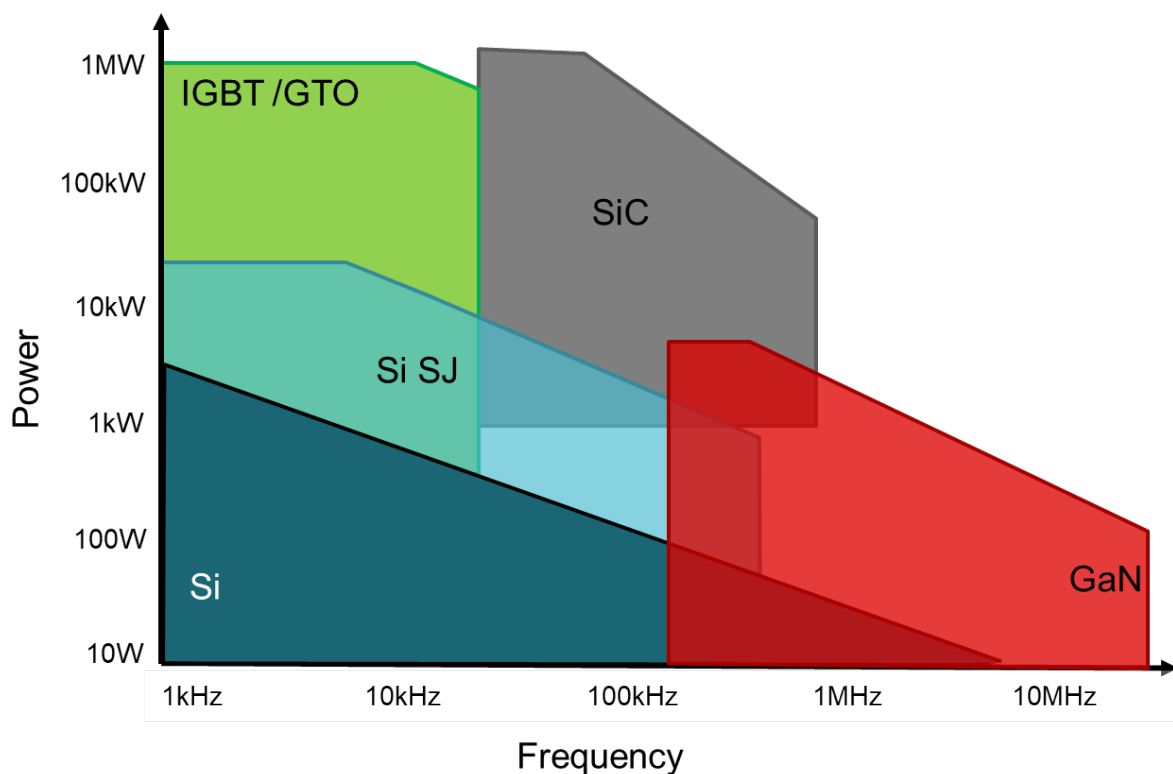


Figura 3.1.4. Comparación diferentes tecnologías de MOSFETs

Fuente: Texas Instruments.

Una vez estudiadas las distintas tecnologías de MOSFETs, se ha optado por utilizar MOSFETs de tecnología SiC (Carburo de Silicio). Las razones para esta elección son las siguientes:

1. **Baja Rds(on):** Los MOSFETs SiC presentan una baja resistencia de conducción ($R_{ds(on)}$), lo que se traduce en menores pérdidas de energía y, por ende, en una reducción del calor generado durante la operación.
2. **Bajas capacitancias parásitas:** Estos dispositivos también tienen bajas capacitancias parásitas, lo que permite tiempos de subida y bajada más rápidos. Este aspecto es crucial porque un menor tiempo de ciclo de trabajo reduce los picos de corriente en las unidades de levitación. Como resultado, se mejora la efectividad del control y se disminuyen las transiciones bruscas, favoreciendo un control más suave y preciso del sistema."

Este texto explica de manera clara y técnica por qué se han elegido MOSFETs SiC, destacando sus ventajas específicas en términos de eficiencia y rendimiento en el contexto del diseño.

Después de una exhaustiva búsqueda y evaluación de diferentes MOSFETs SiC, y teniendo en cuenta los criterios previamente mencionados, se ha seleccionado el modelo IMT65R022M1H de Infineon, como se muestra en la figura 3.5. Este MOSFET es capaz de soportar hasta 650 V y una corriente media de 79 A a 25 °C, y 64 A a 100 °C. Además, puede manejar una corriente pico de hasta 196 A.

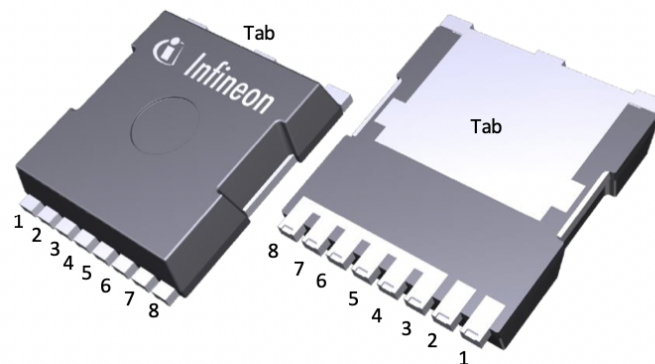


Figura 3.1.5. MOSFET IMT65R022M1H.

Fuente: Mouser.

Para llevar a cabo el diseño del puente en H, se opta por colocar dos MOSFETs en paralelo en cada lado alto y cada lado bajo del puente. Esta configuración permite dividir la corriente, minimizar las pérdidas en los MOSFETs y reducir la generación de calor.

Sin embargo, utilizar MOSFETs en paralelo puede aumentar la aparición de efectos parásitos y provocar una activación asíncrona de los dispositivos. Por lo tanto, es crucial prestar especial atención al diseño del disparo para asegurar una operación sinérgica y eficiente de los MOSFETs en paralelo.

En cuanto al diseño del bloque de refrigeración, es necesario calcular las pérdidas en los MOSFETs bajo las condiciones más exigentes. Considerando que las unidades de levitación manejarán una corriente de 50 A RMS, y asumiendo que los MOSFETs tendrán la misma resistencia de conducción (R_{ds}) en ese momento, cada MOSFET conducirá 25 A RMS. Dado que operamos a una frecuencia de 10 kHz y que las unidades de levitación presentan una resistencia cercana a 1 Ω , el ciclo de trabajo será del 20%. Con estos datos, procederemos a realizar los cálculos de las pérdidas de potencia para dimensionar adecuadamente el sistema de refrigeración.

Pérdidas de conducción.

$$P_{COND} = R_{ON} I_{ON,RMS}^2 = 22 \text{ m}\Omega * 25^2 = 13,75 \text{ W}$$

Pérdidas de conmutación.

$$t_{ON} = (R_{GD-ON} + R_{G-ON} + R_{MOSFET}) * C_{ISS} = (0,975 + 5 + 3)\Omega * 2288 \text{ pF} = 21,43 \text{ ns}$$

$$P_{CONM-ON} = \frac{f_s * I_{ON} * V_{ON} * t_{ON}}{2} = \frac{10 \text{ kHz} * 25 \text{ A} * 252 \text{ V} * 21,43 \text{ ns}}{2} = 0,67 \text{ W}$$

$$t_{OFF} = (R_{GD-OFF} + R_{G-ON} + R_{MOSFET}) * C_{ISS} = (0,807 + 5 + 3)\Omega * 2288 \text{ pF} = 21,43 \text{ ns}$$

$$P_{CONM-OFF} = \frac{f_s * I_{ON} * V_{ON} * t_{OFF}}{2} = \frac{10 \text{ kHz} * 25 \text{ A} * 252 \text{ V} * 11,47 \text{ ns}}{2} = 0,361 \text{ W}$$

Pérdidas totales por MOSFET.

$$P_T = P_{COND} + P_{CONM-ON} + P_{CONM-OFF} = 14,781 \text{ W}$$

Pérdidas totales en el puente en H.

$$P_{H-BRIDGE} = P_T * 8 = 118,24 \text{ W}$$

En la siguiente imagen se muestran los esquemáticos del puente en H, donde se pueden apreciar los MOSFETs dispuestos en paralelo, junto con sus respectivas protecciones y los conectores. Estos esquemáticos ilustran cómo se configuran los MOSFETs en cada lado del puente, así como las medidas de protección implementadas para garantizar una operación segura y eficiente.

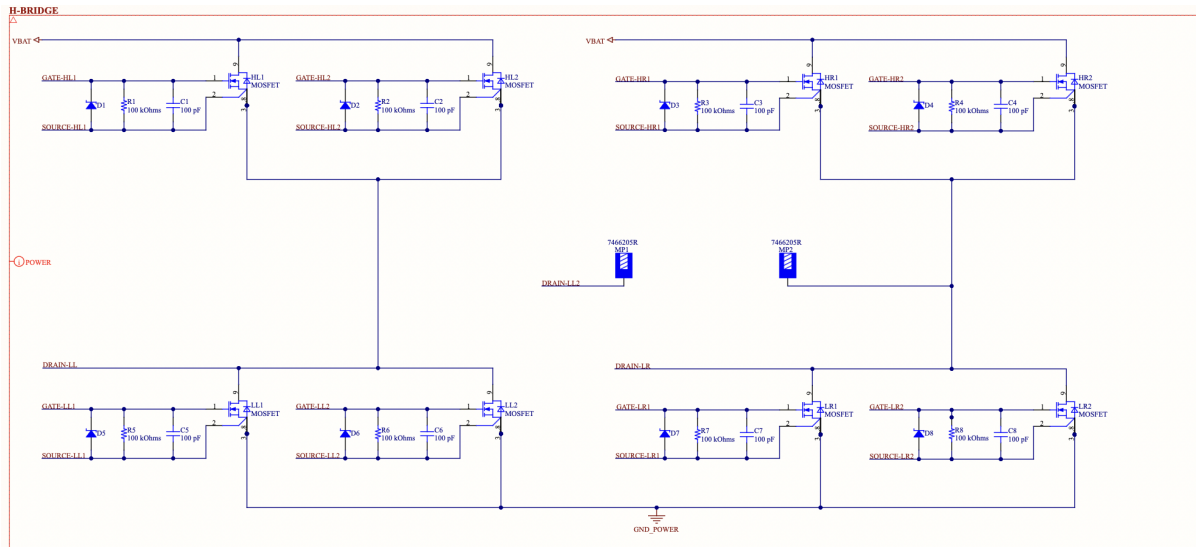


Figura 3.1.6. Esquemático puente en H.

Fuente: Propia.

Las protecciones en la puerta (gate) de un MOSFET están diseñadas para garantizar su correcto funcionamiento, protegerlo de daños y optimizar su comportamiento en diversas aplicaciones. Los componentes típicos de protección en la puerta de un MOSFET incluyen un diodo, una resistencia pull-down y un condensador. A continuación una breve explicación:

Diodo: Protege contra sobretensiones en la puerta.

Resistencia pull-down: Asegura que el gate esté en un estado bien definido (apagado) cuando no hay señal de control.

Condensador: Filtra el ruido y puede ajustar la velocidad de conmutación.

Estas protecciones ayudan a mejorar la confiabilidad y vida útil del MOSFET, evitando daños por tensiones excesivas o activaciones no deseadas debido a ruido o condiciones de señal inadecuadas.

Para conectar las unidades de levitación a la PCB, se ha seleccionado el terminal 7466205R de Wurth Elektronik, como se muestra en la siguiente imagen. Estos terminales son de tipo M5 y se ensamblan directamente en la PCB mediante soldadura. Soportan una corriente continua de hasta 70 A y son dispositivos SMT (Surface Mount Technology), lo que facilita el ruteo de la PCB y contribuye a una integración más compacta y eficiente del diseño.



Figura 3.1.7. Terminal 7466205R.

Fuente: Mouser.

3.1.3. Sensor de Corriente.

A continuación, se presenta el bloque correspondiente a la resistencia shunt. Este componente es fundamental para la medición de corriente en el sistema, ya que permite detectar la caída de voltaje proporcional a la corriente que circula a través de él. A través de este bloque, se implementa la medición precisa de la corriente, lo cual es crucial para el control y la monitorización del sistema de levitación.

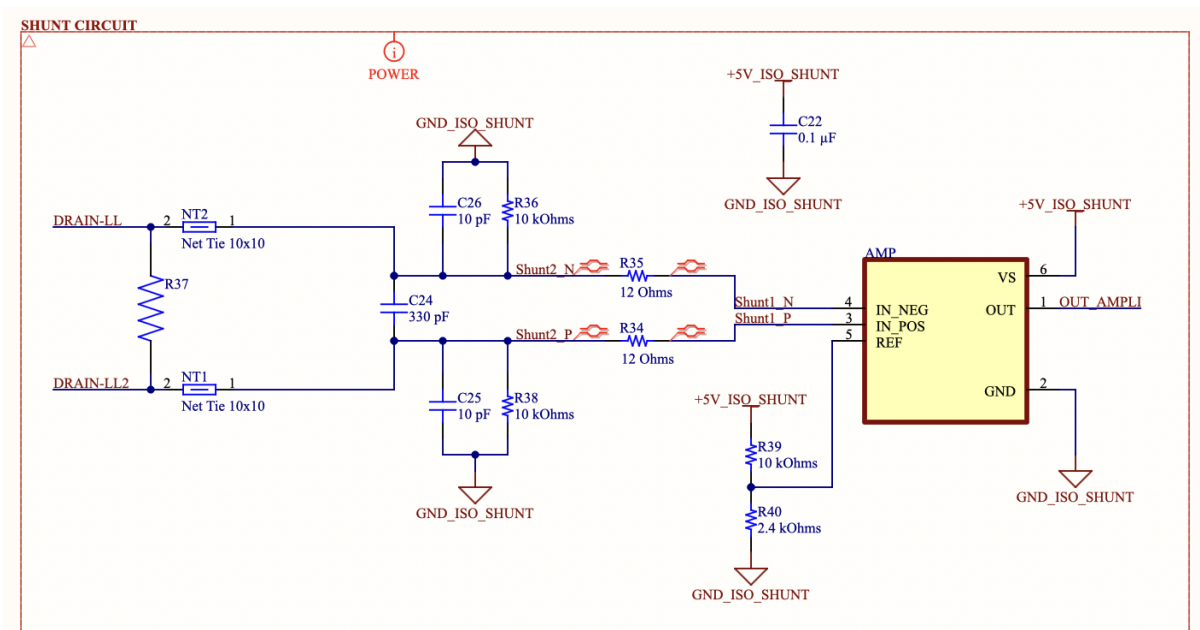


Figura 3.1.8. Esquemático circuito shunt.

Fuente: Propia.

He optado por utilizar una resistencia shunt para la medición de corriente debido a su alta precisión, baja susceptibilidad al ruido electromagnético, facilidad de integración en el diseño y su coste relativamente bajo. La resistencia seleccionada es el modelo CSS2H-2512R-L300F de la marca Bourns. Esta resistencia tiene un valor de $0,0003 \Omega$, una tolerancia del 1% y una

capacidad de disipación de potencia de 6 W. Estas características aseguran una medición precisa y fiable de la corriente en el sistema.



Figura 3.1.9. Resistencia Shunt.

Fuente: Mouser.

Para elegir la resistencia shunt adecuada, se realizaron los siguientes cálculos:

1. Cálculo de la caída de voltaje en la resistencia shunt:

$$V_{Shunt} = 0,0003 * 50 = 0,015 \text{ V}$$

La caída de voltaje que experimentará la resistencia será de 0,015 V.

2. Cálculo de la potencia disipada en la resistencia shunt:

$$P_{Shunt} = 0,015 * 50 = 0,75 \text{ W}$$

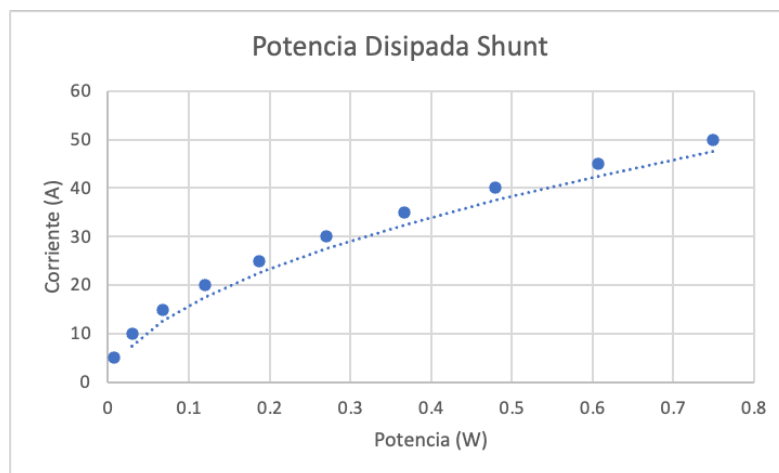


Figura 3.1.10. Gráfico potencia disipada shunt.

Fuente: Propia.

En condiciones de funcionamiento nominal, el vehículo no debería consumir más de 4 A, lo que implica que la potencia media que deberá soportar la resistencia shunt será considerablemente baja. En la figura se presentan los datos registrados por la telemetría del equipo, donde se observa un ciclo de levitación. Se puede identificar claramente el pico inicial correspondiente al despegue y cómo la corriente se estabiliza rápidamente alrededor de 2 A.

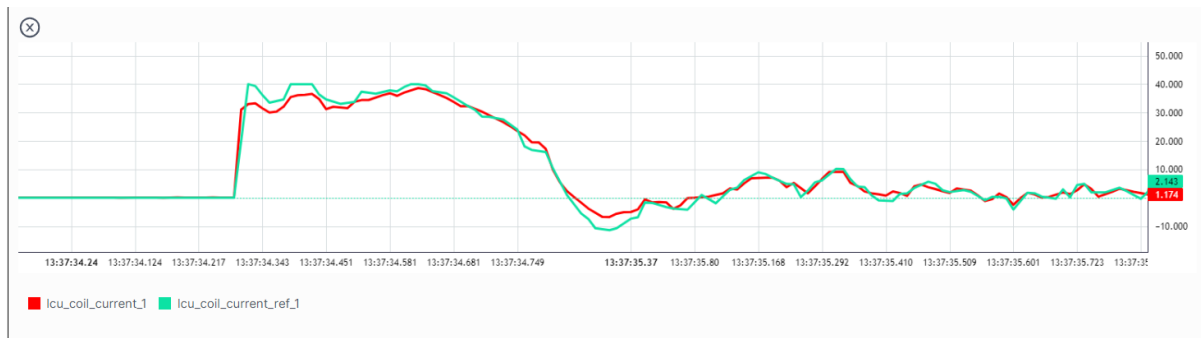


Figura 3.1.11. Gráfica de corriente durante un ciclo en la LPU.

Fuente: Hyperloop UPV.

Dado que la resistencia seleccionada tiene una capacidad de disipación de 6 W, es capaz de manejar la potencia disipada sin ningún problema. Estos cálculos confirman que la resistencia shunt elegida es adecuada para la aplicación, proporcionando una caída de voltaje mínima y una potencia disipada dentro de los límites tolerables.

Para convertir la caída de voltaje en la resistencia shunt en una señal que pueda ser leída por los microcontroladores, se incorpora un amplificador operacional especializado en mediciones de corriente bidireccional. Este tipo de amplificador es necesario porque la corriente puede fluir en ambos sentidos a través de la resistencia shunt.

En concreto, se ha seleccionado el modelo INA181A2 de Texas Instruments. Este amplificador ofrece una ganancia de 50 V/V y se alimenta en un rango de 2,7 V a 5,5 V. Además, permite ajustar el offset, lo que facilita la adaptación de la señal a la referencia deseada. El INA181A2 proporciona una señal única (no diferencial), la cual se convertirá posteriormente en una señal diferencial para una mejor precisión en la medición.

La señal de salida del amplificador operacional tendrá una amplitud máxima calculada de la siguiente manera:

$$V_{Señal} = 50 * 0,015 * 2 = 1,5 V$$

Dado que el amplificador tiene una ganancia de 50 V/V y la caída de voltaje máxima en la resistencia shunt es de 0,015 V, la amplitud máxima de la señal será de 1,5 V. Este valor está por debajo del límite de 2 V, que es el rango máximo de entrada del dispositivo que se empleará para convertir la señal a diferencial. Esto asegura que la señal procesada se mantenga dentro del rango adecuado para la conversión.

3.1.4. Sensor de Voltaje, Temperatura y DC-Link.

A continuación, se presenta el bloque de 'Bat&Temp', que está compuesto por varias secciones clave. Una de las partes fundamentales de este bloque es el DC-Link.

El DC-Link es crucial para la estabilidad del voltaje en los convertidores DC-DC. Su función principal es filtrar las fluctuaciones de voltaje y proporcionar una fuente de energía estable para los circuitos internos. Este bloque incluye componentes que aseguran una regulación efectiva del voltaje, minimizando el ruido y las variaciones en el suministro eléctrico.

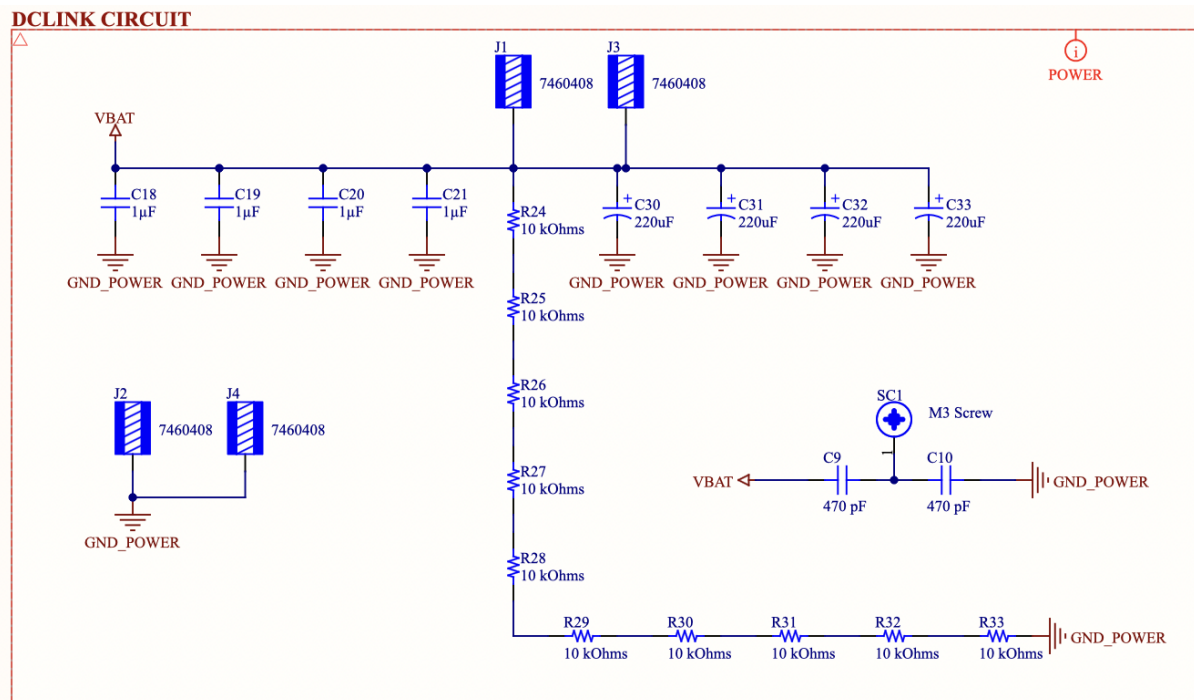


Figura 3.1.14. Esquemático circuito DC-Link.

Fuente: Propia.

Esta sección del bloque 'Bat&Temp' incluye los terminales destinados a la conexión del voltaje de las baterías a la PCB. Para esta función se han elegido terminales de Wurth Elektronik, específicamente el modelo 7460408. Estos terminales son de M5 y tienen una capacidad de hasta 175 A. Además, son de agujero pasante, lo que proporciona una mayor robustez en comparación con los componentes SMD. La elección de terminales de agujero pasante es particularmente beneficiosa en este diseño, ya que estarán ubicados en dos vértices de la PCB. En estas áreas, el ruteo no es una preocupación principal debido a que los terminales de agujero pasante ofrecen una conexión más segura y estable, eliminando el riesgo de que se suelten y asegurando una mayor durabilidad y fiabilidad en las conexiones.

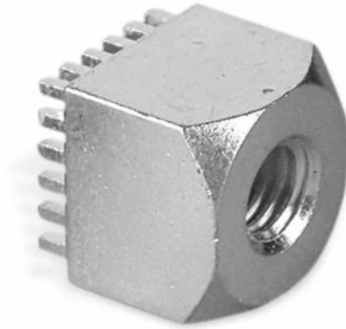


Figura 3.1.15. Terminal 7460408.

Fuente: Mouser.

Esta sección como su nombre indica incorpora el DC-Link, el DC-Link es una sección crítica que actúa como un enlace de almacenamiento de energía entre diferentes etapas del proceso de conversión. El DC-Link también ayuda a filtrar las ondulaciones de corriente y reduce los transitorios causados por cambios en la carga o en las condiciones de operación del convertidor. Esto es especialmente importante en convertidores DC-DC de alta potencia o alta frecuencia, donde las fluctuaciones en el voltaje podrían afectar la eficiencia del sistema y la calidad de la señal.

Además de su papel en la estabilización, el DC-Link también contribuye a la protección de los componentes del convertidor al absorber picos de corriente instantáneos y minimizar el estrés eléctrico en los interruptores semiconductores. De esta manera, el diseño adecuado del DC-Link no solo mejora la eficiencia y el rendimiento del convertidor DC-DC, sino que también prolonga la vida útil de los componentes al reducir los efectos adversos de los transitorios y fluctuaciones en el sistema.

Para saber cuánto DC-Link usar he usado la siguiente fórmula:

$$C_{DC-LINK} = \frac{I_{PEAK} * T_{Periodo} * Ciclo\ de\ trabajo}{V_{rizado}} = \frac{50 * 0,0001 * 0,2}{2,5} = 400\mu F$$

En el diseño del DC-Link se emplearán tanto condensadores cerámicos como electrolíticos, aprovechando las características complementarias de ambos tipos. Los condensadores cerámicos se seleccionan por su baja resistencia serie equivalente (ESR) y su capacidad para operar de manera eficiente a altas frecuencias. Estas propiedades los hacen ideales para filtrar el ruido de alta frecuencia y atenuar los picos rápidos de corriente generados durante las conmutaciones de los transistores en el convertidor DC-DC.

Por su parte, los condensadores electrolíticos destacan por su alta densidad de capacidad, lo que les permite almacenar grandes cantidades de energía en comparación con los cerámicos. Sin embargo, presentan una mayor ESR y no son tan eficaces en el manejo de señales de alta frecuencia. Por esta razón, se utilizan principalmente para estabilizar el voltaje del DC-Link y proporcionar amortiguación en el rango de frecuencias más bajas.

Debido al espacio disponible, se ha optado por utilizar cuatro condensadores electrolíticos de 220 μF y 450 V ubicados en la parte externa de la PCB. Además, se han colocado cuatro

condensadores cerámicos de 1 μF y 450 V en proximidad a los transistores del lado alto del puente en H. Esta configuración proporciona un total de 884 μF de capacidad que cumple perfectamente con los cálculos realizados.

Esta sección también incorpora las resistencias de descarga pasiva del DC-Link. Estas resistencias, diseñadas para asegurar una descarga segura y controlada, mantienen un consumo constante que permite reducir gradualmente el voltaje del DC-Link cuando la placa está fuera de servicio. De esta manera, se minimizan los riesgos asociados a la acumulación de carga residual en los condensadores, protegiendo los componentes del circuito y garantizando la seguridad del sistema.

En concreto hemos usado 10 resistencias puestas en serie de 10 kOhm lo que nos da una resistencia serie equivalente de 100 kOhm y un consumo de corriente fijo de 2,5 mA.

En la figura siguiente, se muestra la gráfica resultante de la simulación de la descarga pasiva del DC-Link. En esta gráfica, se puede observar que la descarga ocurre de manera prácticamente instantánea.



Figura 3.1.16. Gráfica descarga pasiva DC-Link.

Fuente: Propia.

Continuando con este bloque, se encuentra la sección denominada 'Vbat Circuit', en la cual se ha diseñado el circuito de medición del voltaje de la batería. En la figura siguiente, se presenta una captura del esquemático del circuito.

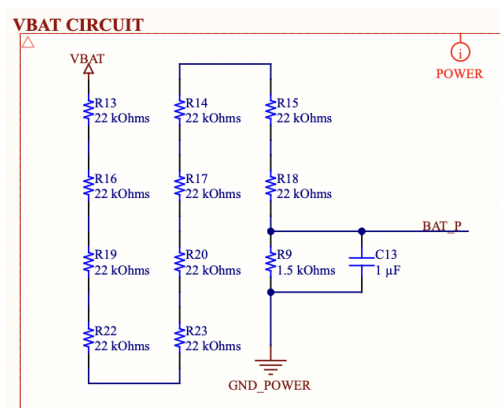


Figura 3.1.17. Esquemático circuito medición voltaje.

Fuente: Propia.

Este circuito está compuesto por un divisor de voltaje que consta de diez resistencias de 22 k Ω en serie con una resistencia de 1,5 k Ω , cómo se puede apreciar en la imagen. Además, se ha colocado un condensador en paralelo con la resistencia de 1,5 k Ω para filtrar la señal de salida. Este condensador actúa como un filtro pasivo de baja frecuencia, suavizando las fluctuaciones de voltaje y eliminando el ruido de alta frecuencia que podría afectar la precisión de la medición del voltaje de la batería.

En la siguiente tabla se muestra la relación entre la señal de salida del circuito y el voltaje de la batería.

Voltaje de batería (V)	Señal de salida (V)
252	1,7
200	1,35
100	0,67
50	0,33

Figura 3.1.18. Tabla relación voltaje.

Fuente: Propia.

Siguiendo con este bloque, la PCB incorpora una NTC (Negative Temperature Coefficient) para la monitorización de la temperatura. La función de esta NTC no es proporcionar una medición de temperatura altamente precisa, sino ofrecer una indicación aproximada por motivos de seguridad. Su objetivo principal es detectar incrementos bruscos de temperatura, de manera que, en caso de sobrecalentamiento, se pueda tomar la acción necesaria para desconectar la PCB y proteger el sistema.

La NTC utilizada es un componente SMD de 10 k Ω con una precisión del 3%. En la figura siguiente, se presenta una captura de la NTC y su correspondiente esquemático. El resto del circuito asociado a la NTC se encuentra ubicado en la LDU.



Figura 3.1.20. NTC.

Fuente: TDK Corporation.

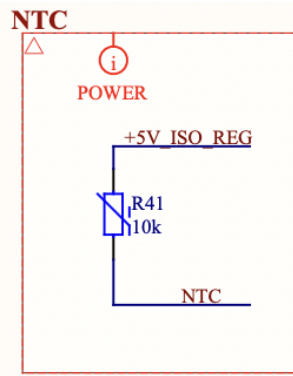


Figura 3.1.21. Esquemático NTC.
Fuente: Propia.

Por último, los conectores utilizados para la conexión entre LPU y LDU son de la marca Hirose. La LPU incorpora un total de cuatro conectores de 5 pines para las señales de los transistores, así como dos conectores de 4 pines. Uno de estos últimos se destina al circuito de medición de corriente mediante shunt, mientras que el otro se utiliza para la sensorización del voltaje de la batería y la señal proveniente de la NTC.

Los conectores utilizados permiten una separación entre las dos PCBs de 20 mm, con una distancia entre pines de 3,81 mm y una capacidad de corriente de 13 A por pin. En la figura siguiente, se muestra una imagen proporcionada por el fabricante que incluye datos sobre las distancias y la disposición de los conectores.

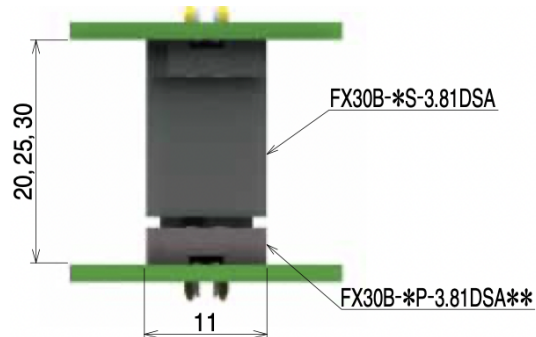


Figura 3.1.22. Conector FX30B.
Fuente: Hirose.

3.1.5. Ruteado

Una vez expuestos los esquemas de la LPU, procederemos a detallar el ruteo de la misma.

En primer lugar, para el diseño de la LPU se ha utilizado un stack-up de 6 capas con un grosor de cobre de 2 (70 um) onzas por capa. Este enfoque de múltiples capas y mayor grosor de cobre contribuye significativamente a la gestión térmica del diseño.

El uso de 2 onzas de cobre por capa, en lugar de las 1 onza estándar, incrementa la capacidad de conducción térmica y eléctrica de la PCB. Esto reduce la resistencia de las trazas y mejora la transferencia de calor desde los componentes calientes hacia las capas térmicas internas y externas. La mayor capacidad de conducción térmica ayuda a mantener la temperatura de operación de los componentes dentro de los límites seguros, lo que contribuye a la estabilidad y fiabilidad del sistema.

El **stack-up** utilizado en el diseño de la LPU es el siguiente.

#	Name	Material	Type	Weight	Thickness	Dk	Df
	Top Overlay		Overlay				
	Top Solder	Solder Resist	Solder Mask		0.4mil	3.5	
	Top Surface Finish		Surface Finish		0.787mil		
1	Top Layer 1	CF-005	Signal	2oz	2.756mil		
	Dielectric 4	PP-006	Prepreg		2.8mil	4.1	0.02
	Dielectric 6	PP-006	Prepreg		2.8mil	4.1	0.02
2	Layer 1	CF-005	Signal	2oz	2.756mil		
	Dielectric 2	Core-035	Core		18mil	4.7	0.02
3	Top Layer	CF-005	Signal	2oz	2.756mil		
	Dielectric 8	PP-006	Prepreg		1.4mil	4.1	0.02
	Dielectric 1	PP-006	Prepreg		2.8mil	4.1	0.02
	Dielectric 9	PP-006	Prepreg		1.4mil	4.1	0.02
4	Bottom Layer	CF-005	Signal	2oz	2.756mil		
	Dielectric 3	Core-035	Core		18mil	4.7	0.02
5	Layer 2	CF-005	Signal	2oz	2.756mil		
	Dielectric 7	PP-006	Prepreg		2.8mil	4.1	0.02
	Dielectric 5	PP-006	Prepreg		2.8mil	4.1	0.02
6	Bottom Layer 1	CF-005	Signal	2oz	2.756mil		
	Bottom Surface...		Surface Finish		0.787mil		
	Bottom Solder	Solder Resist	Solder Mask		0.4mil	3.5	
	Bottom Overlay		Overlay				

Figura 3.1.23. Stack-up LPU.

Fuente: Propia.

Una vez seleccionado el stack-up, el siguiente paso crítico es el posicionamiento de los componentes en la LPU, lo cual es fundamental para un ruteo eficiente y efectivo. La disposición adecuada de los componentes no solo facilita un ruteo ordenado, sino que también optimiza el rendimiento eléctrico y térmico del circuito.

Para lograr un diseño óptimo, se deben considerar los siguientes aspectos:

1. **Minimización de las Longitudes de las Trazas:** Colocar los componentes de manera que se reduzcan al mínimo las longitudes de las trazas ayuda a minimizar la resistencia y la inductancia parasitarias, lo cual mejora la integridad de la señal y la eficiencia del sistema.
2. **Distribución de Carga Térmica:** Ubicar los componentes que generan más calor, como los MOSFETs de potencia, en áreas que permitan una adecuada disipación térmica, y asegurarse de que estas áreas estén bien conectadas a los planos térmicos de la PCB.
3. **Acceso a Conectores y Terminales:** Los terminales de conexión y los conectores deben posicionarse de manera que faciliten las conexiones externas sin interferir con el ruteo de señales críticas.
4. **Consideraciones Electromagnéticas:** Ubicar los componentes sensibles y de alta frecuencia lejos de fuentes potenciales de interferencia electromagnética, utilizando un buen diseño de planos de tierra para minimizar el ruido y las interferencias.

Una planificación cuidadosa del posicionamiento de los componentes no solo simplifica el proceso de ruteo, sino que también asegura que la PCB funcione de manera óptima y confiable en su aplicación final.

Dicho esto, el posicionamiento de los componentes en la LPU se ha realizado teniendo en cuenta los aspectos críticos mencionados anteriormente. La disposición elegida es la siguiente:

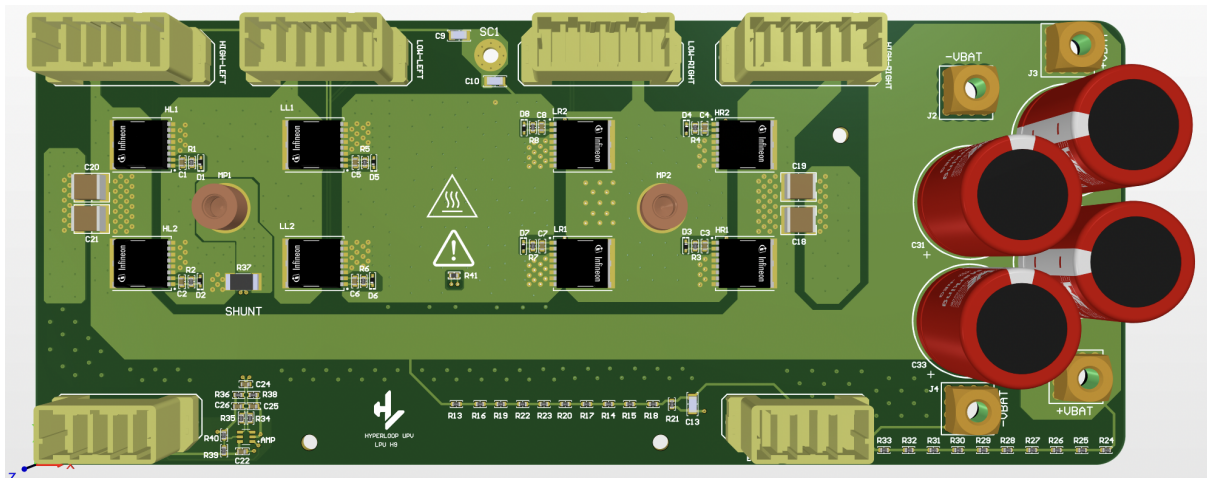


Figura 3.1.24. Vista cenital LPU.

Fuente: Propia.

A continuación se detallan las principales características del posicionamiento:

1. **Posicionamiento de los MOSFETs:** Los MOSFETs se han ubicado en una disposición que permite una conexión ordenada entre ellos mediante planos de potencia, lo que facilita una distribución eficiente de la corriente y ayuda a la gestión térmica.
2. **Conectores:** Los conectores están dispuestos de manera que no interfieran con el ruteo de las señales. Los conectores de las señales de los MOSFETs se sitúan en la

parte superior de la PCB, mientras que los conectores para las señales de sensado se encuentran en la parte inferior. Esta disposición asegura un ruteo limpio y eficiente, minimizando posibles interferencias.

3. **Condensadores Cerámicos:** Los condensadores cerámicos están colocados cerca de los MOSFETs para optimizar la estabilidad de las componentes de alta frecuencia.
4. **Terminales de las Unidades de Levitación:** Los terminales para las unidades de levitación están conectados directamente al plano de potencia, utilizando componentes SMD para una integración eficiente. Esto facilita una conexión robusta y una adecuada disipación térmica.
5. **Circuito de la Resistencia Shunt:** El circuito relacionado con la resistencia shunt se ha situado en la parte inferior izquierda de la PCB, alejándose de los planos de potencia para reducir el riesgo de interferencias.
6. **Medición de Voltaje de Batería:** El circuito de medición de voltaje de la batería (V_{bat}) se encuentra en la parte inferior central, separado de los componentes de alta potencia para minimizar el ruido en las lecturas.
7. **NTC:** El sensor de temperatura NTC está ubicado en el centro de la PCB, lo que permite una medición representativa de la temperatura general de la placa.
8. **DC-Link:** En la parte derecha de la PCB se encuentran los condensadores electrolíticos del DC-Link, junto con los terminales de conexión y, en la parte inferior, las resistencias de descarga pasiva.

Las capas de cobre se han distribuido de la siguiente manera.

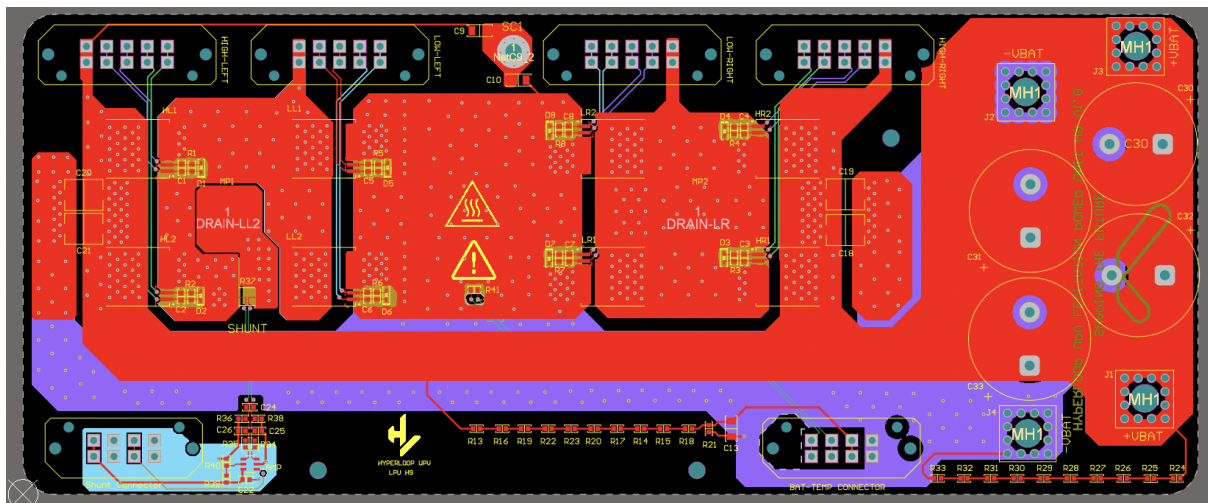


Figura 3.1.25. Multicapa LPU.

Fuente: Propia.

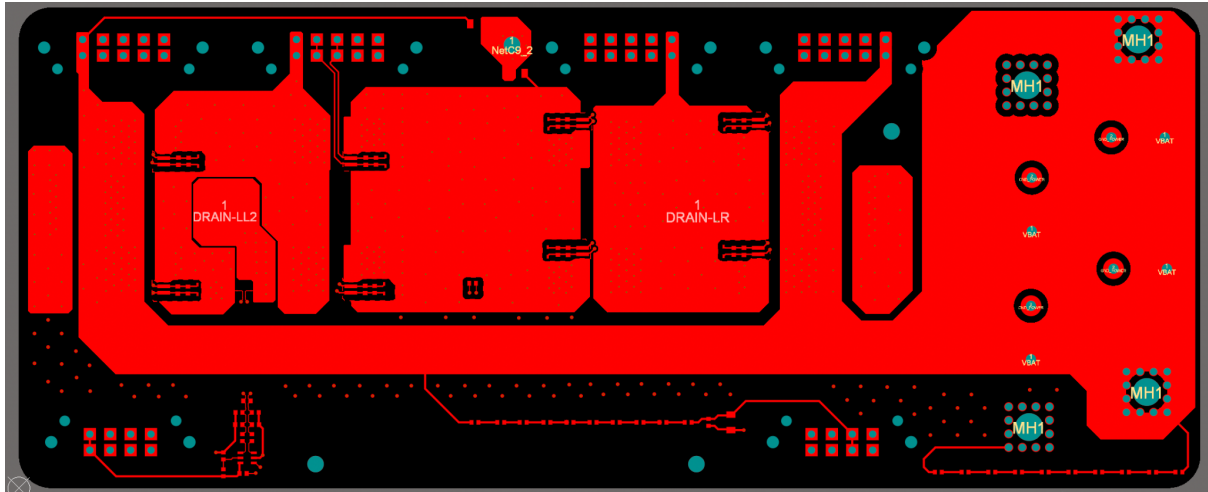


Figura 3.1.26. Capa 1 LPU.

Fuente: Propia.

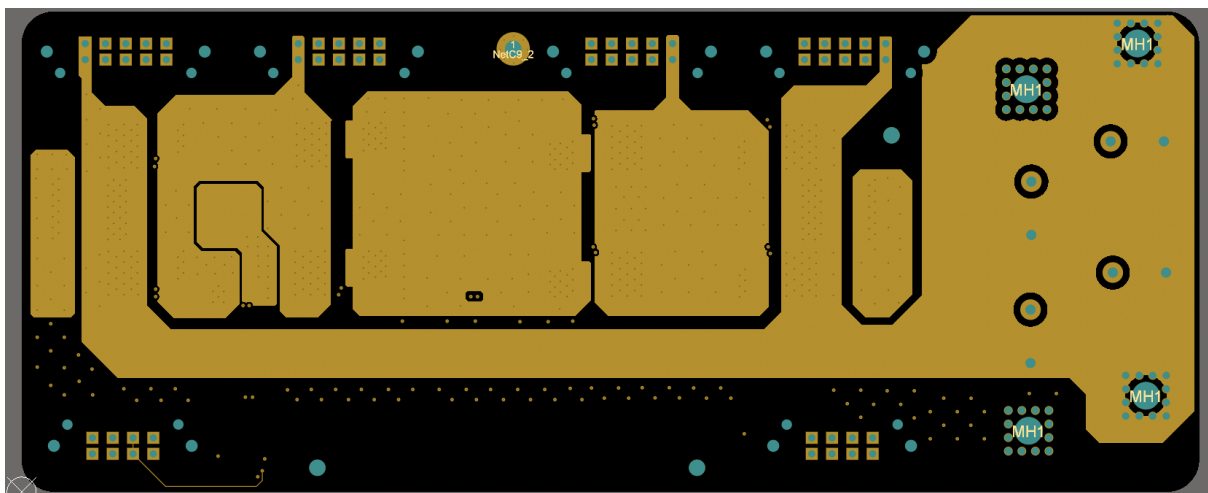


Figura 3.1.27. Capa 2 LPU.

Fuente: Propia.

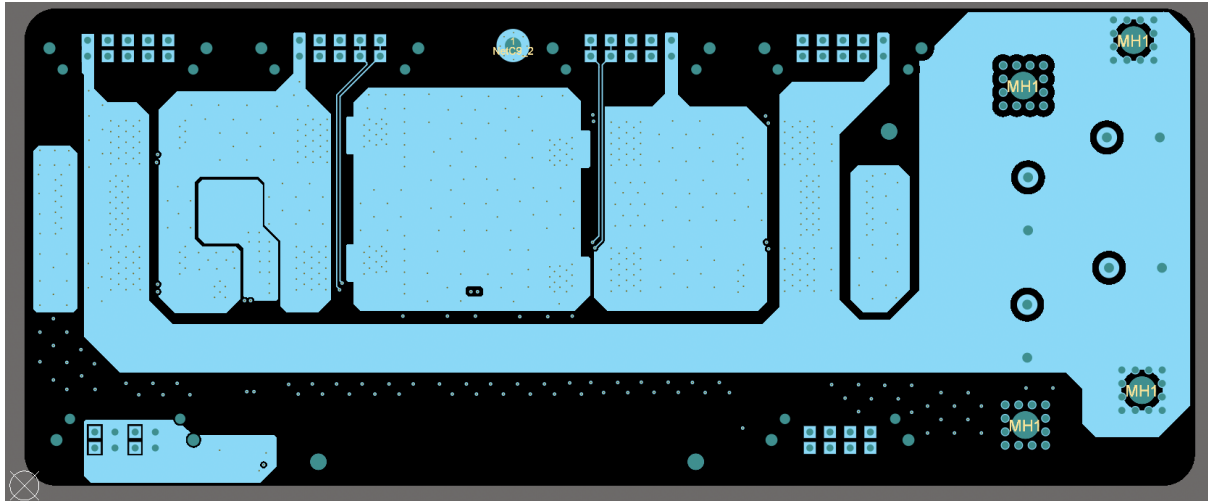


Figura 3.1.28. Capa 3 LPU

Fuente: Propia.

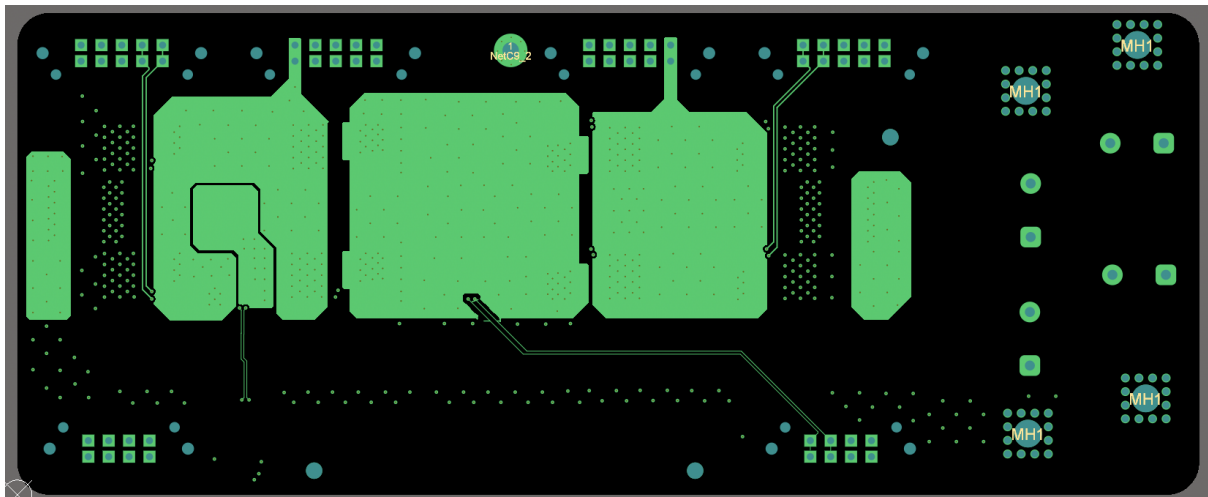


Figura 3.1.29. Capa 4 LPU.

Fuente: Propia.

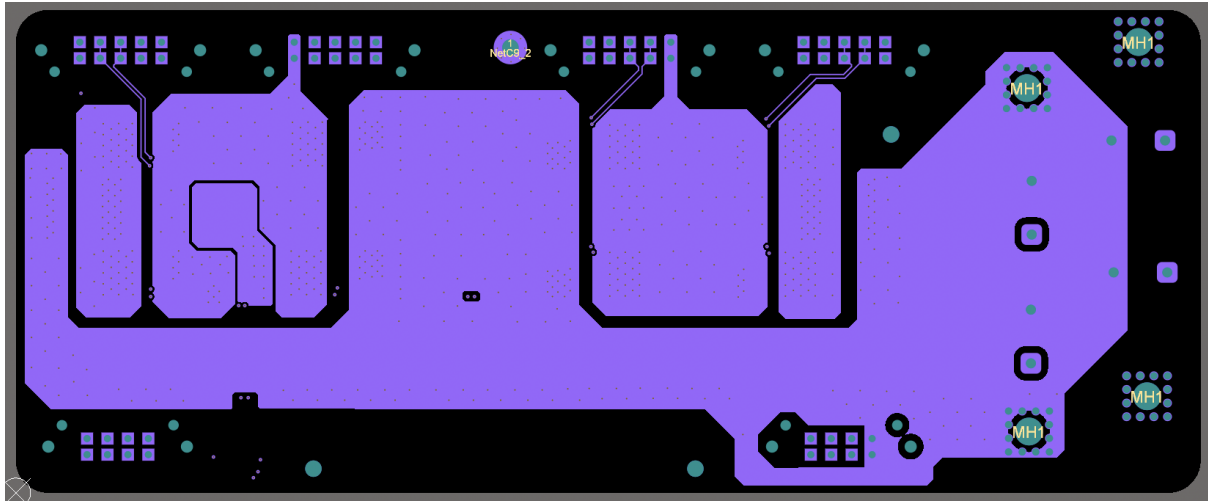


Figura 3.1.30. Capa 5 LPU.

Fuente: Propia.

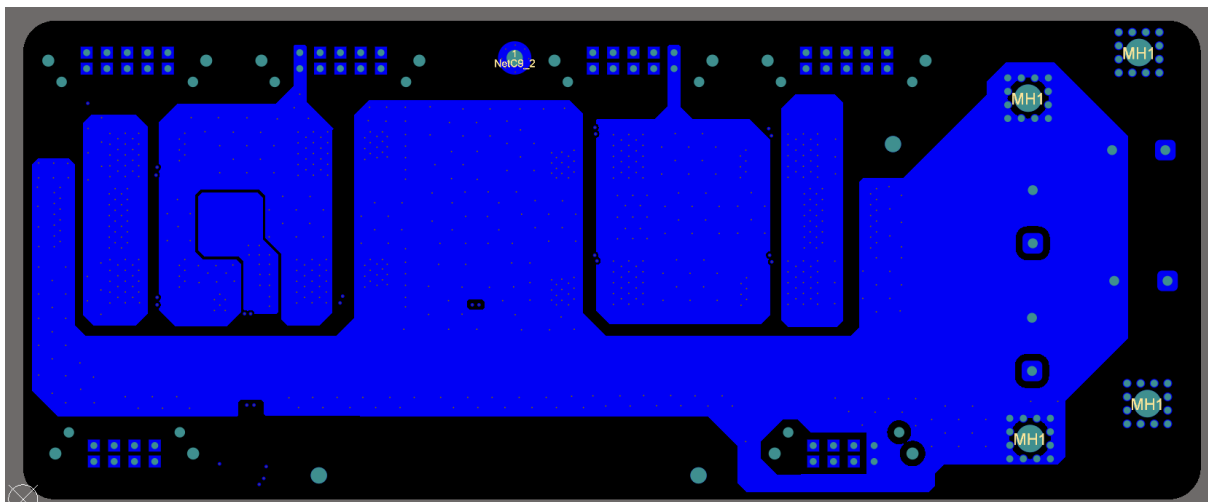


Figura 3.1.31. Capa 6 LPU.

Fuente: Propia.

En el diseño de la LPU se ha optado por utilizar múltiples planos de cobre repetidos a lo largo de las diferentes capas. Esta configuración juega un papel crucial en la gestión térmica y la eficiencia general del diseño. Los planos de cobre extendidos actúan como grandes disipadores de calor, distribuyendo el calor generado por los componentes a través de un área más amplia. Esto no solo ayuda a prevenir el sobrecalentamiento en puntos específicos, sino que también mejora la durabilidad y el rendimiento de la placa.

Además, la comunicación entre los distintos planos de cobre se realiza mediante vías. Estas vías permiten la transferencia eficiente de calor y señales eléctricas entre las capas,

asegurando una conexión robusta y estable. Las vías facilitan la distribución uniforme de la corriente y equilibran las cargas térmicas y eléctricas en toda la placa.

El uso de estos planos de cobre extendidos y la conexión entre ellos mediante vías también contribuyen a la reducción de la impedancia y del ruido electromagnético. Los planos de tierra y potencia proporcionan una referencia de voltaje estable y actúan como escudos contra interferencias externas. Al interconectar los planos con vías, se asegura que el sistema mantenga una baja impedancia en todas las áreas críticas, optimizando así la distribución de la potencia y la integridad de las señales.

En resumen, la disposición estratégica de los planos de cobre y la conexión entre ellos a través de vías no solo mejora la gestión térmica de la PCB, sino que también garantiza una distribución eficiente de la potencia y una mayor estabilidad en el rendimiento del sistema.

3.2. Diseño LDU (Levitation Driver Unit).

La LDU es responsable de gestionar la comunicación entre la LCU a través de un cable y la LPU mediante un conector de placa a placa. Las principales funciones de la LDU incluyen aislar la parte de control de la parte de potencia, alojar todo el circuito de disparo de los MOSFETs, generar la tensión necesaria para el disparo de estos MOSFETs, y convertir y aislar las diferentes señales relacionadas con la temperatura, la corriente y el voltaje de las baterías.

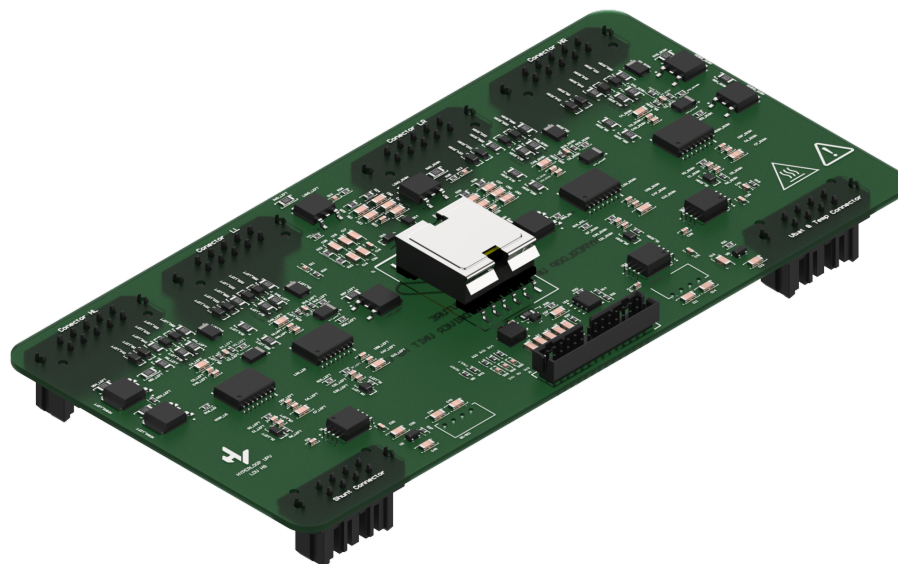


Figura 3.2.1. LDU.
Fuente: Hyperloop UPV.

3.2.1. Jerarquía.

El diseño se divide en varios bloques:

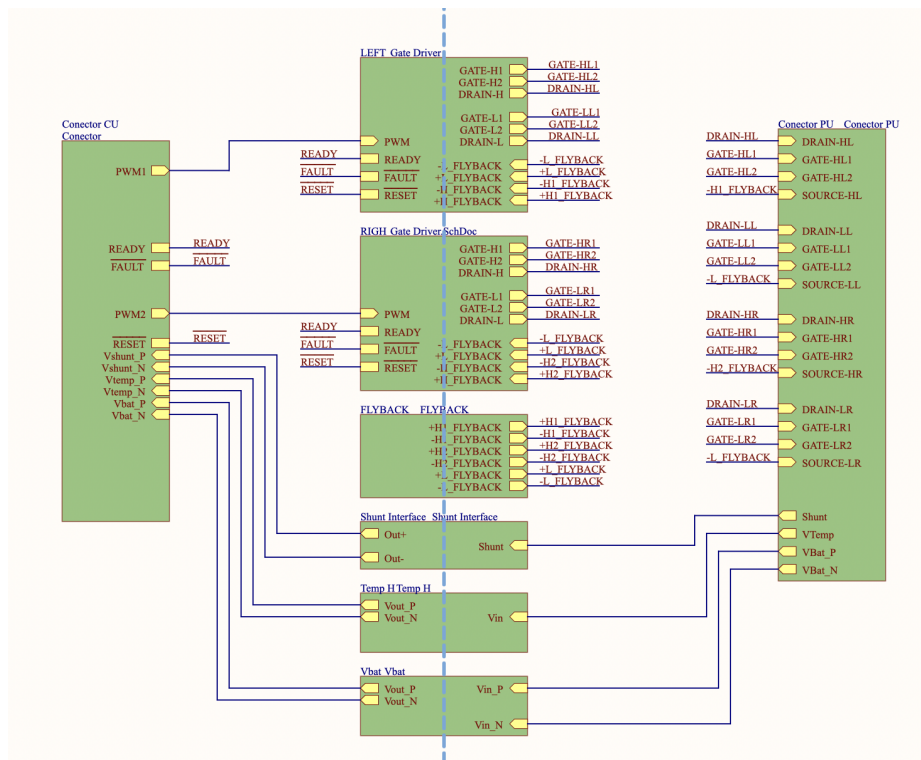


Figura 3.2.2. Jerarquía LDU.

Fuente: Propia.

3.2.2. Conector de Control.

Partiendo desde la izquierda el primer bloque que tenemos es el bloque del conector proveniente de la placa de control:

En este bloque, se pueden identificar varias secciones, una de las cuales es el conector. El conector seleccionado es de la marca Molex, con la referencia 87831-2819. Este conector dispone de 28 pines con un pitch de 2 mm, soporta un voltaje máximo de 120 V y puede manejar hasta 2 A por pin.

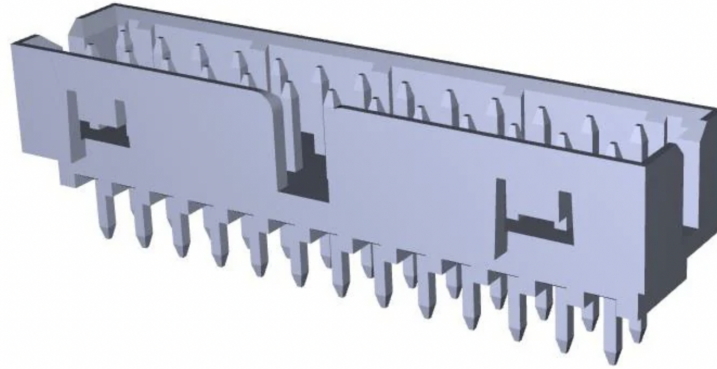


Figura 3.2.3. Conector 87831-2819.

Fuente: Mouser.

En la siguiente imagen se puede observar el pinout del conector. Se ha optado por ubicar las alimentaciones en un lateral y separar las señales mediante pines conectados a tierra (GND). Esta disposición asegura que todas las señales tengan una referencia cercana, lo que contribuye a minimizar las interferencias y mejora la integridad de las señales en el circuito.

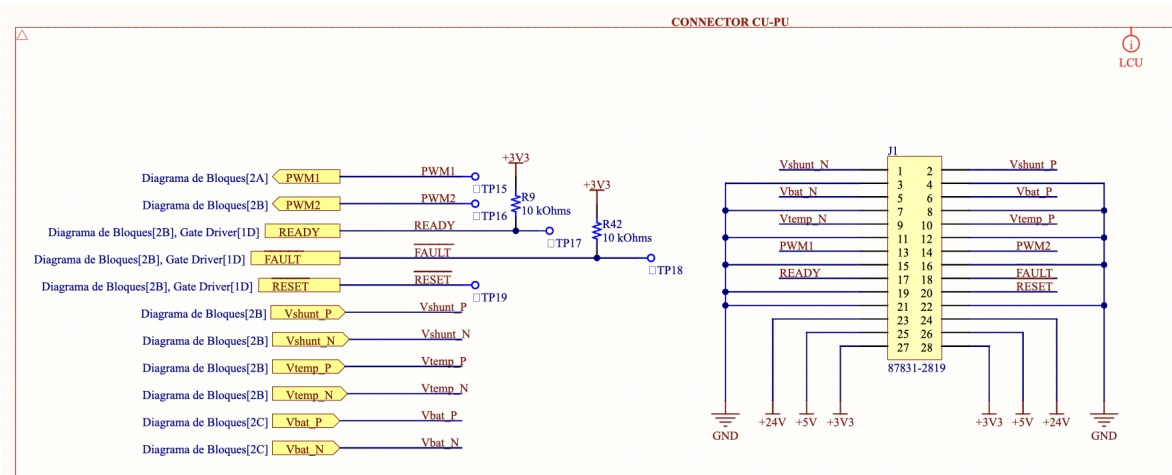


Figura 3.2.4. Esquemático circuito conector control.

Fuente: Propia.

Además, en este bloque se incluyen seis LEDs. Tres de ellos indican el estado de las alimentaciones, es decir, si se dispone o no de alimentación en la PCB. Los otros tres LEDs informan sobre el estado del gate driver, mostrando las señales digitales que están llegando. Esto permite visualizar de manera sencilla en qué estado se encuentra el gate driver, facilitando así el diagnóstico y la resolución de averías.

Los LEDs utilizados en la PCB son de la marca Würth Elektronik, con un tamaño de 0603 y una corriente de 20 mA. La referencia específica de estos LEDs es 150060YS75020. En la siguiente imagen se muestra una fotografía del LED, proporcionando una referencia visual para su identificación y montaje en el circuito.



Figura 3.2.5. LED 150060YS75020.
Fuente: Mouser.

En la siguiente imagen se presenta el esquemático de los LEDs junto con las resistencias utilizadas para limitar la corriente a través de cada LED.

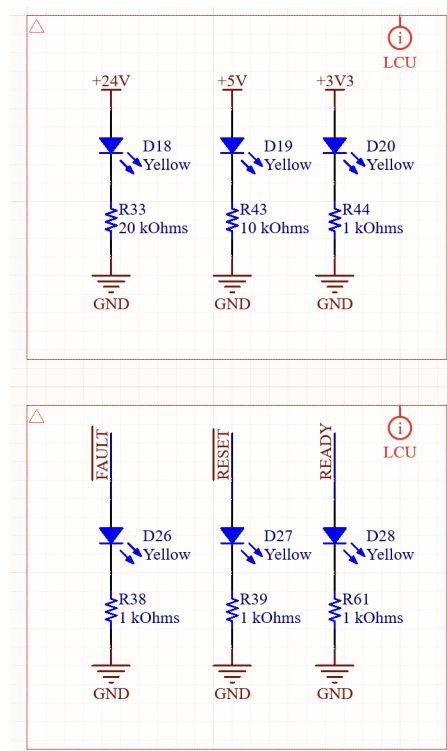


Figura 3.2.6. Esquemático circuito LEDs.
Fuente: Propia.

La última parte de este bloque se refiere a la alimentación de los optoacopladores utilizados para la señalización de temperatura y voltaje. Dado que empleamos optoacopladores para aislar las señales de la sección de potencia, también es necesario aislar la alimentación de estos componentes. Para lograrlo, se utilizan convertidores DC-DC para transformar la tensión a 5V, complementados con un regulador de voltaje lineal (LDO) para asegurar una salida de 5V estable. Esta combinación permite obtener un voltaje fijo y confiable, ya que el convertidor DC-DC por sí solo no garantiza una salida de voltaje constante.

El convertidor DC-DC utilizado es de la marca Würth Elektronik, específicamente el modelo 1779205111. Este convertidor proporciona una tensión de aislamiento de 1.5 kV y una

potencia de salida de 1 W con una corriente máxima de 250 mA. En la siguiente imagen se muestra la apariencia del modelo para tener una referencia visual.

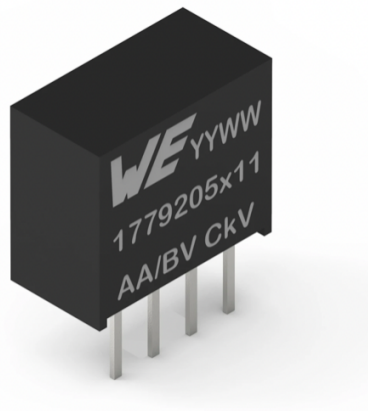


Figura 3.2.7. DC-DC 1779205111.

Fuente: Mouser.

El regulador de voltaje lineal (LDO) utilizado es el modelo MCP1792T-5002H/CB de la marca Microchip. Este LDO proporciona una tensión de salida constante de 5V y tiene una corriente de salida máxima de 100 mA. En la siguiente imagen se muestra el componente para su identificación visual. El MCP1792T-5002H/CB garantiza una regulación precisa del voltaje, complementando así el convertidor DC-DC para asegurar una alimentación estable.



Figura 3.2.8. LDO MCP1792T-5002H/CB.

Fuente: Mouser.

En la siguiente imagen se muestra el esquemático que incluye tanto el convertidor DC-DC como el regulador LDO. Se puede observar que ambos componentes están equipados con condensadores de desacoplo, tal como se especifica en sus respectivos datasheets. Además, se ha incorporado una resistencia de 0 ohmios, la cual será soldada en caso de que no sea necesario utilizar el LDO.

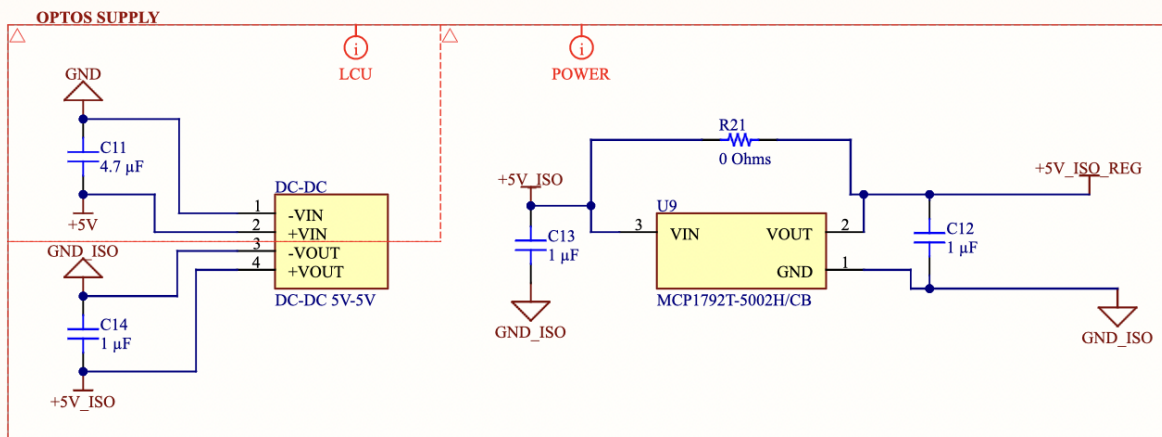


Figura 3.2.9. Esquemático circuito 5V aislados.
Fuente: Propia.

3.2.3. Gate Drivers.

Uno de los bloques más relevantes es el bloque de los gate drivers que podemos ver a continuación:

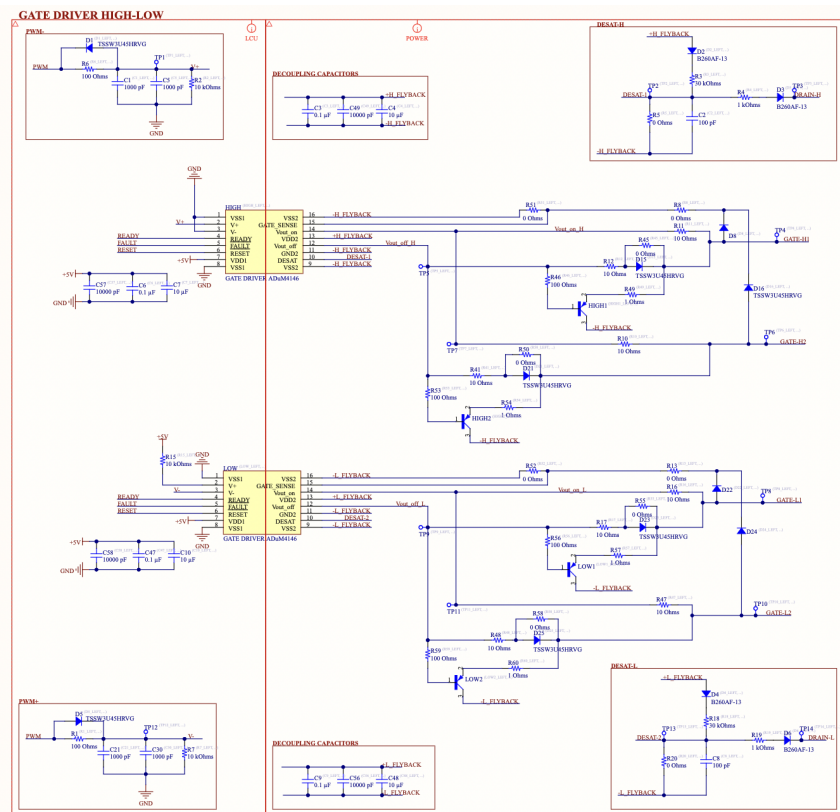


Figura 3.2.10. Esquemático circuito gate drivers.
Fuente: Propia.

Dado que este bloque contiene varias partes, se procederá a explicar cada una de ellas de manera detallada. En primer lugar, se presenta el circuito de "dead time", el cual ha sido implementado por hardware.

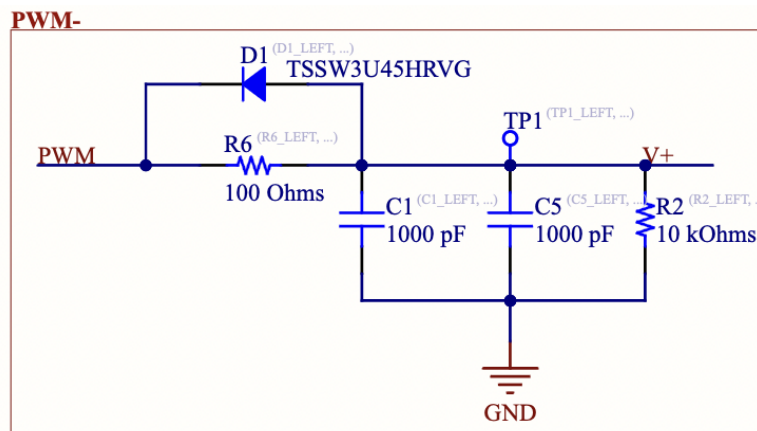


Figura 3.2.11. Esquemático circuito dead time.

Fuente: Propia.

Debido a la cantidad de señales que la LCU debe gestionar, no disponíamos de suficientes canales PWM para asignar un PWM independiente a cada rama y así implementar el "dead time" por firmware. Por esta razón, opté por implementar un circuito de "dead time" por hardware. La ventaja de hacerlo de esta manera es que garantiza la protección contra cortocircuitos en las ramas, incluso si ocurre un error en el código. Sin embargo, la desventaja es que la constante de tiempo de este circuito variará con la frecuencia, lo que significa que para diferentes frecuencias de conmutación, sería necesario ajustar el circuito.

El circuito, como podemos observar, se basa en un filtro RC con un diodo en paralelo a la resistencia. Este diodo permite controlar cuándo aplicar el circuito RC durante la carga o descarga de la señal que ingresa al gate driver, lo que facilita el ajuste de los tiempos de carga y descarga para distintas señales PWM. Después de realizar varias pruebas, se seleccionaron una resistencia de 100 Ohmios y un condensador de 1000 pF para el circuito RC en la PCB.

$$\tau = R * C = 1000 \text{ pF} * 100 \Omega = 100 \text{ ns}$$

La constante de tiempo τ representa el tiempo que tarda el voltaje en el condensador en alcanzar aproximadamente el 63% de su valor final después de un cambio de voltaje aplicado. También se puede entender como el tiempo que tarda el voltaje en decaer al 37% de su valor inicial en un circuito de descarga. Con esta configuración, se logra una constante de tiempo de aproximadamente 100 ns, tal como se muestra en la siguiente imagen obtenida de un experimento.

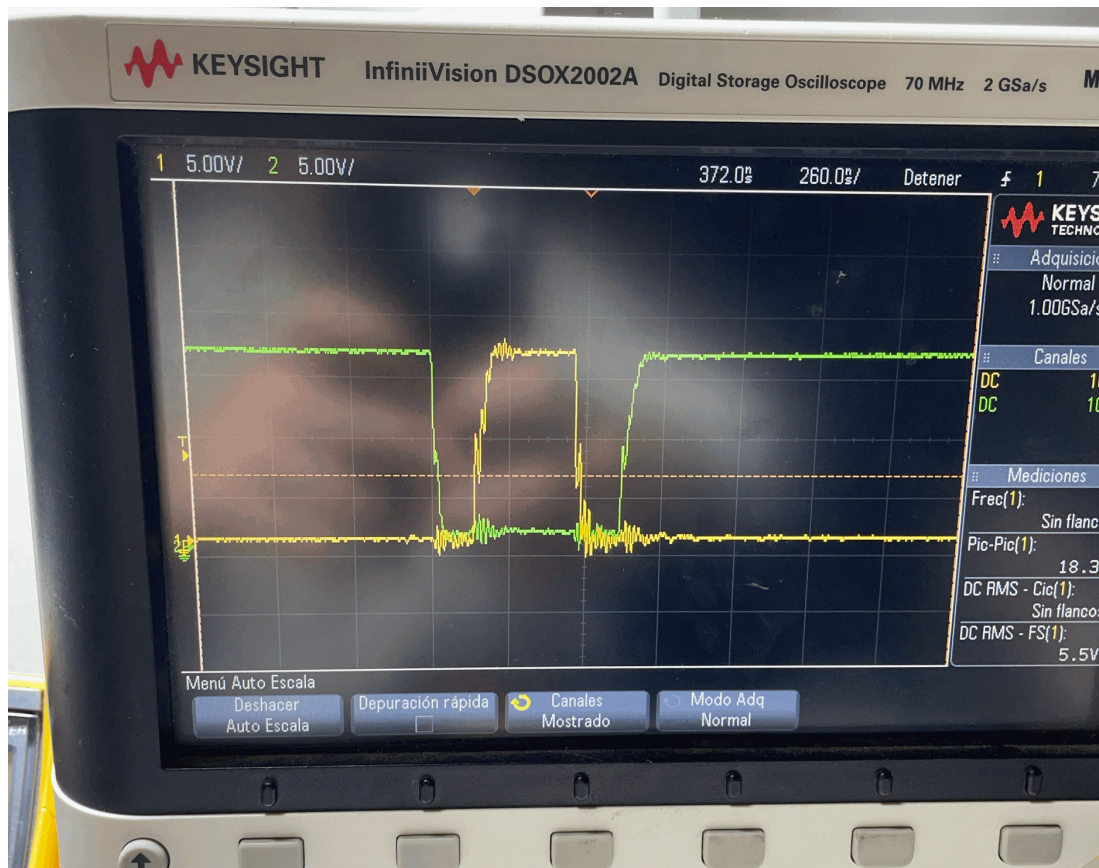


Figura 3.2.12. Prueba experimental dead time.

Fuente: Propia.

Es fundamental utilizar condensadores cerámicos de alta calidad, como los C0G, debido a que su capacitancia se mantiene constante independientemente de la temperatura y del voltaje aplicado, lo que asegura una constante de tiempo estable y predecible en el circuito. En cambio, si se utilizan condensadores de menor calidad, como los X5R o X7R, la constante de tiempo puede variar significativamente en función de factores externos, lo que podría afectar el rendimiento del circuito. En la siguiente imagen se muestra una comparativa entre diferentes tipos de condensadores para ilustrar estas diferencias.

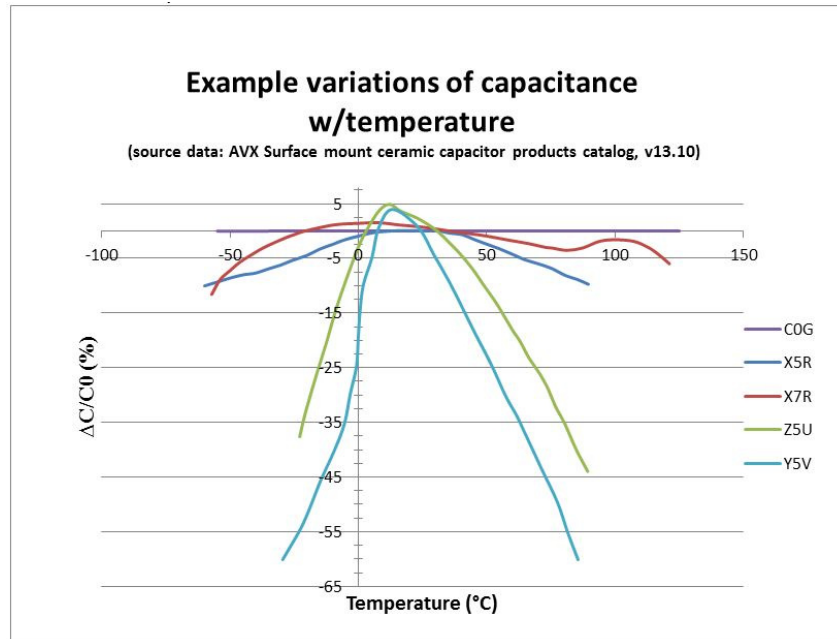


Figura 3.2.13. Gráfica comparativa de condensadores.

Fuente:

Siguiendo con el bloque, una de las partes más cruciales del convertidor es el gate driver seleccionado. En este proyecto, me he decantado por el modelo ADUM4146 de Analog Devices por los siguientes motivos:

- Está específicamente optimizado para MOSFETs de tecnología SiC.
- Incluye una función de “Miller Clamp”, la cual se explicará en detalle más adelante, que es vital para evitar problemas comunes en la conmutación de MOSFETs.
- Incorpora protección UVLO (Undervoltage Lockout), que protege el circuito al evitar su operación en condiciones de baja tensión.
- Protección TSD (Thermal Shutdown), este gate driver incluye una protección de apagado térmico (TSD) que se activa si la temperatura interna del dispositivo excede los 125°C. Cuando esto ocurre, el gate driver desactiva automáticamente la salida para proteger el MOSFET y otros componentes del sistema, evitando daños por sobrecalentamiento.
- Soporta una tensión de alimentación que varía entre 2,5V y 6V, proporcionando flexibilidad en el diseño.
- Permite un voltaje de salida de hasta 30V, lo que lo hace apto para nuestro MOSFET.
- Ofrece la capacidad de invertir la señal PWM entrante, permitiendo que la salida sea negada, lo cual añade versatilidad en el diseño.
- Dispone de pines de estado que informan sobre el estado del gate driver, y en caso de detectar un fallo, el dispositivo se pone fuera de servicio automáticamente, mejorando la seguridad y confiabilidad del sistema.
- El gate driver incluye una función de protección contra desaturación. Si el MOSFET no opera en la región de saturación, el gate driver detecta este comportamiento anómalo y entra en estado de emergencia para proteger el dispositivo y el circuito.

El gate driver tiene el aspecto que se muestra en la siguiente figura.



Figura 3.2.14. Gate Driver ADUM4146.

Fuente: Mouser.

Y su pinout es el siguiente.

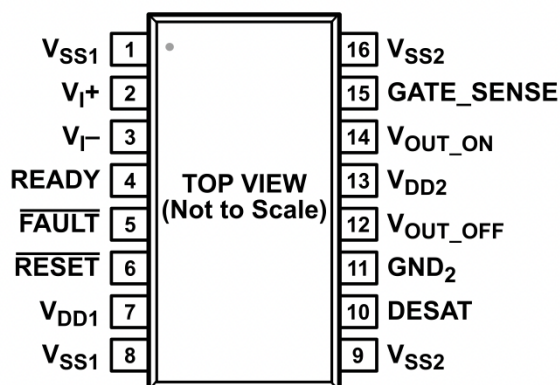


Figura 3.2.15. Pin out Gate Driver ADUM4146.

Fuente: Analog Devices.

A continuación se describen las funciones de cada pin.

1. **VSS1 (Ground Reference for Primary Side):** Este pin es la referencia de tierra para el lado primario del controlador.
2. **VI+ (Positive Logic CMOS Input Drive Signal):** Señal de entrada lógica positiva, que controla la activación del MOSFET.

3. **VI-** (**Negative Logic CMOS Input Drive Signal**): Señal de entrada lógica negativa, que complementa a VI+.
4. **READY (Open-Drain Logic Output)**: Indica si el dispositivo está listo para operar como un controlador de puerta. Debe conectarse a una resistencia de *pull-up* para leer el estado. Un estado alto en READY significa que el dispositivo está listo para funcionar.
5. **FAULT (Open-Drain Logic Output)**: Indica la ocurrencia de un fallo de desaturación (DESAT). Un estado bajo en FAULT señala un fallo, impidiendo que la salida de la puerta se active.
6. **RESET (CMOS Input)**: Entrada lógica para restablecer el fallo. Cuando se detecta un fallo, llevar este pin a bajo permite resetear el fallo.
7. **VDD1 (Input Supply Voltage on Primary Side)**: Tensión de alimentación para el lado primario del controlador, con un rango de 2.5 V a 5.5 V, referenciado a VSS1.
8. **VSS2 (Negative Supply for Secondary Side)**: Suministro negativo para el lado secundario, con un rango de -15 V a 0 V, referenciado a GND2.
9. **DESAT (Detection of Desaturation Condition)**: Pin para detectar una condición de desaturación. Conectado a una fuente de corriente o una resistencia de *pull-up*. Un fallo en DESAT provoca que FAULT se active en el lado primario, deteniendo la señal de activación hasta que el fallo se limpie.
10. **GND2 (Ground Reference for Secondary Side)**: Referencia de tierra para el lado secundario, conectada a la referencia del MOSFET que se está controlando.
11. **VOUT_OFF (Gate Drive Output Current Path for the Off Signal)**: Camino de salida de corriente para desactivar la puerta del dispositivo.
12. **VDD2 (Secondary Side Input Supply Voltage)**: Tensión de alimentación para el lado secundario, con un rango de 12 V a 30 V, referenciado a VSS2.
13. **VOUT_ON (Gate Drive Output Current Path for the On Signal)**: Camino de salida de corriente para activar la puerta del dispositivo.
14. **GATE_SENSE (Gate Voltage Sense Input and Miller Clamp Output)**: Entrada de sensado de voltaje de puerta y salida del *Miller clamp*. Se conecta a la puerta del dispositivo de potencia que se controla, y se utiliza para el clamping de *Miller*. Si no se usa el *Miller clamp*, se debe conectar a VSS2.

A continuación, abordaré el tema del efecto Miller.

El efecto Miller en MOSFETs es un fenómeno donde la capacitancia entre la puerta (gate) y el drenador (drain) amplifica los cambios de voltaje durante la conmutación. Esto ocurre porque, cuando el voltaje en el drenador varía, la capacitancia Miller induce una carga adicional en la puerta, ralentizando su respuesta. Esto puede hacer que el MOSFET permanezca parcialmente encendido durante la transición, lo que aumenta las pérdidas de energía y genera calor. Para mitigar este efecto, se utiliza el "Miller Clamp", un mecanismo que descarga rápidamente la puerta, asegurando un apagado completo y eficiente del MOSFET.

Para mitigar el efecto Miller en el tiempo de subida, se ajusta la resistencia de encendido (on) que en mi caso es de 5 ohm, lo que permite controlar el impacto del efecto. En el caso del tiempo de bajada, donde se busca una conmutación rápida, se utiliza la función de Miller

Clamp. Esta función monitorea continuamente el voltaje en la puerta del MOSFET durante el cambio de estado de encendido a apagado. Cuando el voltaje en la puerta alcanza 2V, la función Miller Clamp activa un mecanismo que reduce el voltaje de la puerta a 0V de manera inmediata. Esto previene las oscilaciones que el efecto Miller podría causar. En mi diseño, se puede habilitar o deshabilitar esta función mediante la soldadura de una resistencia de 0 ohmios.

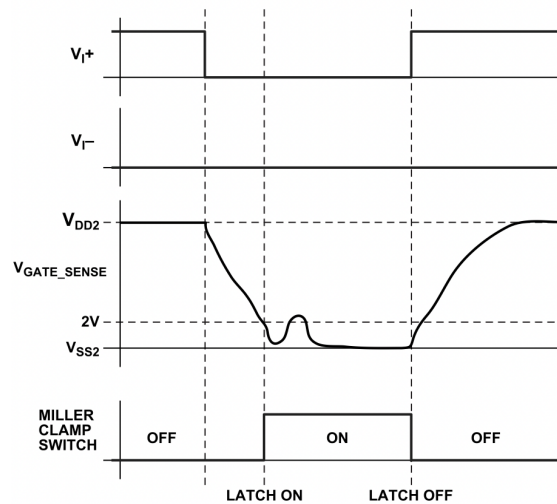


Figura 3.2.16. Gráfica funcionamiento Miller Clamp.

Fuente: Analog Devices.

En la siguiente imagen se muestra cómo se manifestaría el efecto Miller si no se implementaran medidas para mitigarlo, basado en una captura experimental propia.

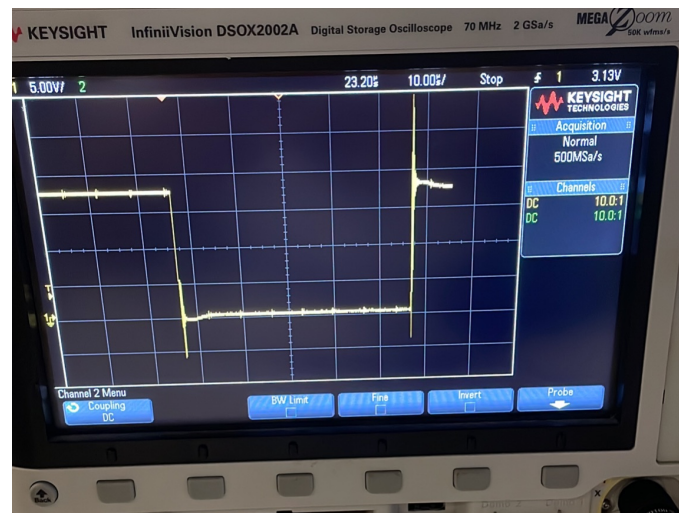


Figura 3.2.17. Prueba experimental efecto Miller.

Fuente: Propia.

Por otro lado el gate driver cuenta con 3 pines de seguridad, que son los pines de READY, FAULT y RESET.

El pin de **Ready** envía un valor bajo (0) cuando hay un problema, como la activación de la protección TSD (Thermal Shutdown) o UVLO (Undervoltage Lockout), indicando que la temperatura del dispositivo ha excedido el rango aceptable o que el voltaje de disparo del MOSFET no es el adecuado. En ausencia de problemas, el pin envía un valor alto (1), gracias a un pull-up externo, lo que confirma que el gate driver está operando correctamente. En nuestro caso específico, el valor de UVLO se establece en 14.5 V, aunque el gate driver permite seleccionar entre valores de 11.5 V y 14.5 V, dependiendo de la referencia del dispositivo.

El pin **Fault** está relacionado con la función de desaturación del gate driver. Si todo está en orden, el pin envía un valor alto (1) gracias a un pull-up externo. Sin embargo, en caso de fallo, el gate driver fuerza este pin a un valor bajo (0). La función de desaturación monitorea la diferencia de potencial entre el drenador (drain) y la fuente (source) durante la conmutación a encendido (On). Si se detecta una diferencia de potencial superior a 3,5 V después de un período determinado por un filtro RC, el gate driver entra en estado de fallo (fault). En el circuito, se ha incorporado una resistencia de 0 ohmios que permite desactivar la función de desaturación si no se desea utilizarla, como se muestra en la siguiente figura.

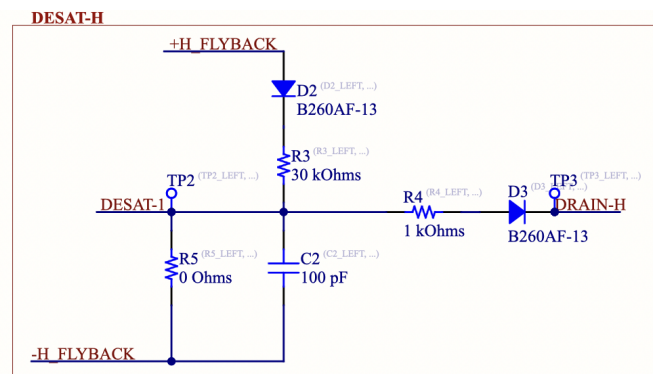


Figura 3.2.18. Esquemático circuito protección desaturación.

Fuente: Propia.

El pin **Reset** del gate driver cuenta con una resistencia pull-down interna, por lo que, para habilitar la conmutación, es necesario enviarle un valor alto (1) desde el microcontrolador. Esto se refleja en la tabla de verdad que se muestra en la siguiente imagen. En caso de que ocurra un fallo, para rearmar la conmutación, es necesario retirar el valor alto (1) y luego volver a enviarlo después de un período de 500 ns, siempre y cuando el sistema ya no esté en modo fallo.

Table 10. Truth Table (Positive Logic)

V _{I+} Input	V _{I-} Input	RESET Pin	READY Pin	FAULT Pin	V _{DD1} State	V _{DD2} State	V _{GATE} ¹
Low	Low	High	High	High	Powered	Powered	Low
Low	High	High	High	High	Powered	Powered	Low
High	Low	High	High	High	Powered	Powered	High
High	High	High	High	High	Powered	Powered	Low
Don't Care	Don't care	High	Low	Unknown	Powered	Powered	Low
Don't Care	Don't care	High	Unknown	Low	Powered	Powered	Low
Low	Low	High	Low	Unknown	Unpowered	Powered	Low
Don't Care	Don't care	Low ²	Unknown	H3	Powered	Powered	Low
Don't Care	Don't care	Don't care	Low	Unknown	Powered	Unpowered	Unknown

Figura 3.2.19. Tabla de la verdad ADUM4146.

Fuente: Analog Devices.

En la siguiente imagen se puede observar con mayor detalle el circuito de disparo del MOSFET. Dado que cada gate driver controlará dos MOSFETs, y tras revisar diversos artículos técnicos, se decidió implementar una resistencia de puerta individual para cada MOSFET. Específicamente, en este diseño se emplean resistencias de puerta tanto para la conmutación de encendido (on) como para la de apagado (off). Además, se han añadido diodos para evitar que las señales de puerta de cada MOSFET se mezclen en caso de utilizar el pin de *gate_sense*. Adicionalmente, se han integrado transistores bipolares de unión (BJT) para descargar la puerta (gate) cuando sea necesario, ya sea para garantizar la integridad de la señal o para prevenir el sobrecalentamiento gate driver.

Este circuito permite múltiples configuraciones, lo que es particularmente útil en esta primera versión de la PCB, que está destinada a pruebas y validación de un prototipo. Por esta razón, se han añadido tantas funcionalidades, permitiendo flexibilidad en el testeo y optimización del diseño.

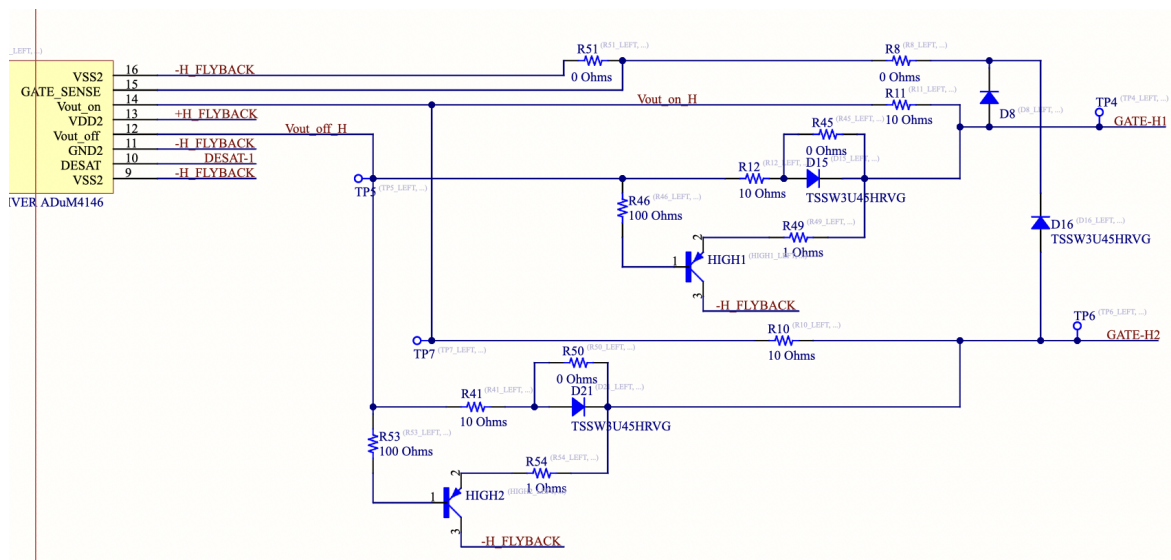


Figura 3.2.20. Esquemático circuito disparo MOSFETs.

Fuente: Propia.

Para la elección del gate driver también he tenido que realizar algunos cálculos:

Corriente de disparo:

En primer lugar, determinamos la tensión a la que debe conmutar el MOSFET. Consultando el datasheet, observamos que el voltaje máximo soportado en la puerta es de 20V. Dejando un margen de seguridad y añadiendo un diodo Zener de protección de 20V, se estableció la tensión de disparo en 18,2V, asegurando así que el MOSFET opere en su zona de saturación. Además, según la gráfica del datasheet, a esta tensión se puede corroborar que el MOSFET trabajaría en zona de saturación.

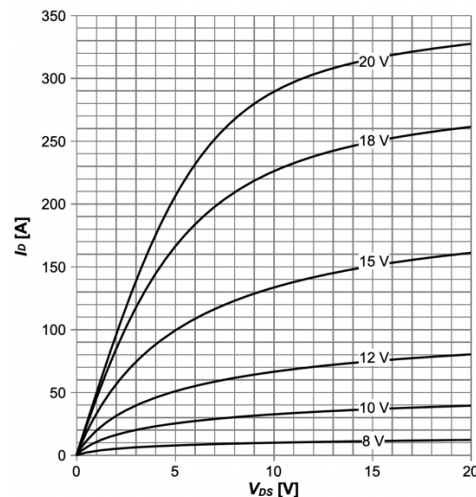


Figura 3.2.21. Gráfica características típicas.

Fuente: Infineon.

Corriente de disparo pico.

$$I_{PEAK} = \frac{V_{GATE}}{R_{GATE}} = \frac{18,2}{8,975} = 2,027 * 2 = 4,054 A$$

Corriente de disparo media.

$$I_{AVG} = Q_g * f_s = 2 * 67 nC * 10 kHz = 1,342 mA$$

Disipación de calor del gate driver:

$$P_{DISS} = C_{EST} * (V_{DD2} * V_{SS2})^2 * f_s = 0,07578 W$$

$$C_{EST} = C_{ISS} * 5 = 22880 pF$$

$$C_{ISS} = 2288 pF * 2 = 4576 pF$$

$$P_{DISS-ADUM} = P_{DISS} * 5 * \left(\frac{R_{DS(ON)-P}}{R_{G(ON)} + R_{DS(ON)-P}} + \frac{R_{DS(ON)-N}}{R_{G(OFF)} + R_{DS(ON)-N}} \right) = 0,009714 W$$

$$R_{DS(ON)-P} = 0,975 \Omega$$

$$R_{DS(ON)-N} = 0,807 \Omega$$

$$R_{G(ON)} = R_{G(ON)-ADUM} + R_{G(ON)-MOSFET} = 8 \Omega$$

$$R_{G(ON)-ADUM} = 5 \Omega \quad R_{G-MOSFET} = 3 \Omega$$

$$R_{G(OFF)} = R_{G(OFF)-ADUM} + R_{G-MOSFET} = 4 \Omega$$

$$R_{G(OFF)-ADUM} = 1 \Omega \quad R_{G-MOSFET} = 3 \Omega$$

$$T_{ADUM} = \emptyset_{JA} * P_{DISS-ADUM} + T_{AMB} = 40,5765^{\circ}C$$

$$\emptyset_{JA} = 59,35 \text{ }^{\circ}C/W \quad T_{AMB} = 40^{\circ}C$$

Como se ha observado en los cálculos previos, el calentamiento del gate driver es mínimo. Tras realizar pruebas experimentales y medir la temperatura con una cámara termográfica, se constató que la temperatura del gate driver nunca superó los 50°C. Esto se debe en parte a la baja frecuencia de conmutación empleada, de 10 kHz, significativamente inferior a la frecuencia máxima de 200 kHz para la que estos gate drivers están diseñados. A frecuencias más altas, las pérdidas y la temperatura del dispositivo aumentan considerablemente. Aunque la incorporación de transistores BJT para descargar la puerta (gate) era opcional y no resultó estrictamente necesaria, se consideró como medida adicional para evitar que la potencia asociada a esta descarga pasara a través del gate driver, contribuyendo así a su menor calentamiento.

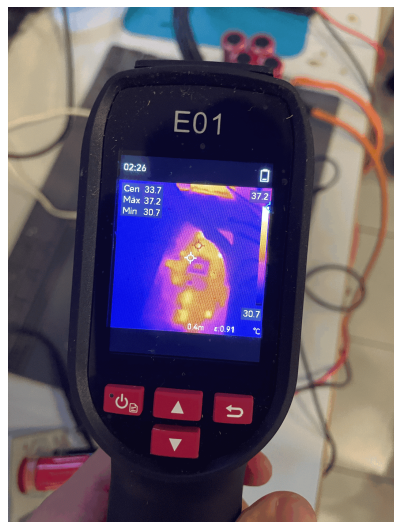


Figura 3.2.22. Prueba medición de temperatura.

Fuente: Propia.

Para seleccionar la potencia adecuada de la resistencia de puerta, se realizaron los cálculos pertinentes considerando las condiciones de operación del sistema. Dado que, en el estado nominal de levitación del vehículo, las unidades de levitación apenas consumen corriente y el ciclo de trabajo se mantiene alrededor del 1%, es crucial dimensionar la resistencia de

manera que pueda manejar la potencia disipada bajo estas condiciones, garantizando un funcionamiento seguro y eficiente del sistema.

Potencia disipada en la resistencia de activación.

$$P_{d-ON} = I_{peak}^2 * R_{gate} * D = 2,027^2 * 5 * 0,01 = 0,2 W$$

Potencia disipada en la resistencia de apagado.

$$P_{d-OFF} = I_{peak}^2 * R_{gate} * D = 2,027^2 * 1 * 0,01 = 0,04 W$$

Dado que la potencia en régimen nominal es de 0,2 W, se optó por utilizar resistencias de tamaño 1206, las cuales son capaces de disipar ¼ de vatio. Tras realizar pruebas experimentales, se comprobó que estas resistencias funcionaron de manera óptima, cumpliendo con los requisitos de disipación térmica.

Otro aspecto importante a considerar son los condensadores de desacoplo. El datasheet del gate driver recomienda la instalación de tres condensadores de 0,01 µF, 0,1 µF y 10 µF, asegurando que la distancia entre estos y el gate driver no supere los 5 mm. Además, es crucial disponer los condensadores de manera que el de menor capacidad se ubique lo más cerca posible del gate driver.

Los condensadores de desacoplo son esenciales para estabilizar la tensión de alimentación del gate driver, filtrando el ruido y las fluctuaciones que podrían afectar su funcionamiento. Estos condensadores proporcionan una reserva local de energía que ayuda a suministrar corriente rápidamente durante los transitorios, como los cambios rápidos en la carga o las conmutaciones. Colocarlos lo más cerca posible del gate driver es importante porque minimiza la inductancia parásita y la resistencia en el circuito, lo que a su vez mejora la efectividad del desacoplo y asegura un funcionamiento más estable y confiable del gate driver.

En las siguientes imágenes, se puede observar el posicionamiento de los componentes utilizados en el circuito del gate driver, así como el ruteo de las conexiones entre ellos. Estas imágenes ilustran la disposición estratégica de los elementos para optimizar el rendimiento del circuito, siguiendo las recomendaciones de diseño para minimizar el ruido y maximizar la eficiencia del gate driver.

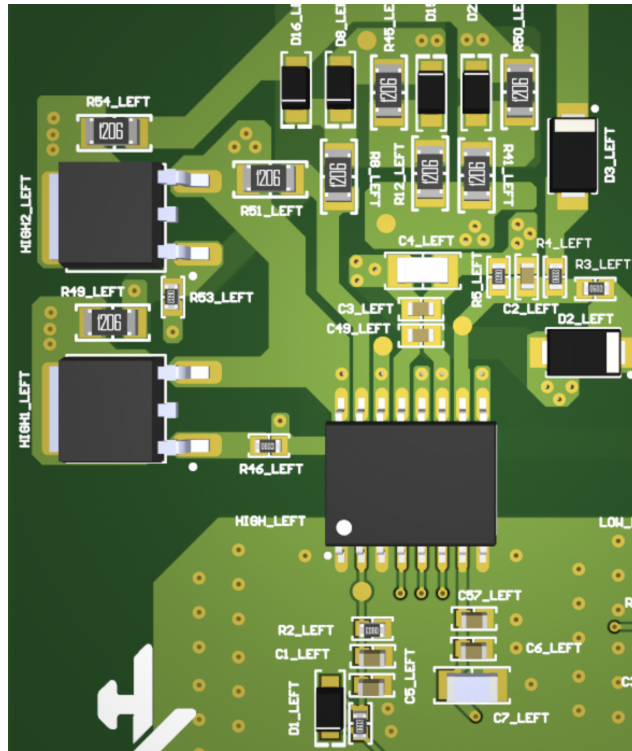


Figura 3.2.23. Vista 3D circuito ADUM4146.

Fuente: Propia.

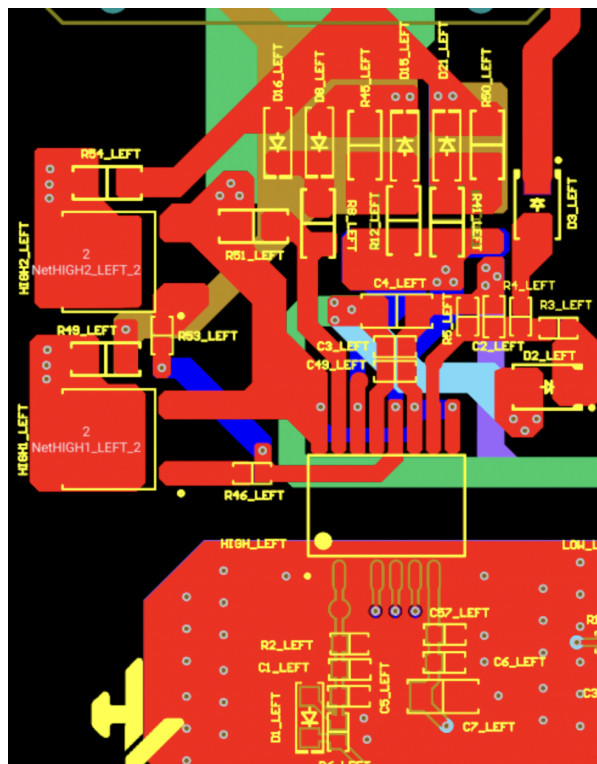


Figura 3.2.24. Vista 2D circuito ADUM4146.

Fuente: Propia.

3.2.4. Convertidor Flyback.

El siguiente bloque a detallar es el correspondiente al convertidor flyback. Antes de entrar en los detalles específicos del diseño, es importante entender el funcionamiento y las características de este tipo de convertidor.

Conceptos Básicos.

El convertidor flyback es un tipo de convertidor DC-DC ampliamente utilizado en aplicaciones donde se requiere una conversión eficiente de voltaje con aislamiento galvánico. A diferencia de otros convertidores, el flyback utiliza un transformador para almacenar y transferir energía, lo que permite cambiar el nivel de voltaje de entrada a uno de salida, que puede ser mayor, menor o invertido, dependiendo de las necesidades del diseño.

Principio de Funcionamiento.

1. **Fase de Energización:** Durante la primera fase del ciclo, un transistor se cierra, permitiendo que la corriente fluya a través de la bobina primaria del transformador. Esto almacena energía en el núcleo del transformador en forma de campo magnético.
2. **Fase de Desenergización:** Cuando el interruptor se abre, la energía almacenada en el núcleo del transformador se transfiere a la bobina secundaria. Esta energía se libera a través de un diodo hacia el circuito de salida, donde se convierte en voltaje y corriente utilizables.
3. **Aislamiento Galvánico:** Una de las características clave del flyback es su capacidad para proporcionar aislamiento galvánico entre el lado de entrada y el lado de salida, lo cual es fundamental en aplicaciones donde se debe evitar la transferencia directa de corriente continua entre dos circuitos.

Tras la introducción al convertidor flyback, procederé a explicar el circuito flyback que he diseñado. En la siguiente imagen se muestra el esquemático del convertidor, donde se pueden observar los componentes y la configuración utilizada para lograr la conversión de voltaje deseada.

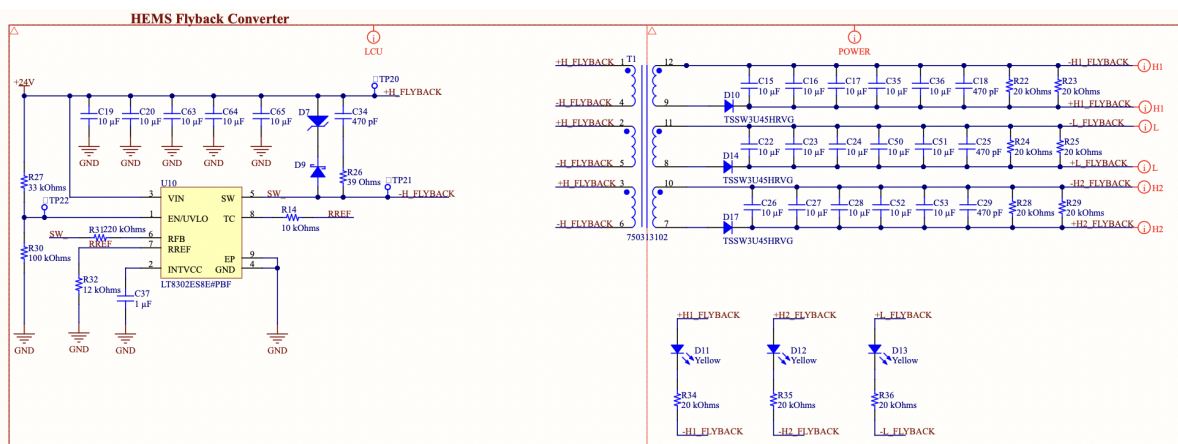


Figura 3.2.25. Esquemático circuito convertidor flyback.

Fuente: Propia.

La primera parte a explicar es el controlador utilizado en el diseño del convertidor flyback, que corresponde al modelo LT8302ES8E#PBF de la marca Analog Devices.

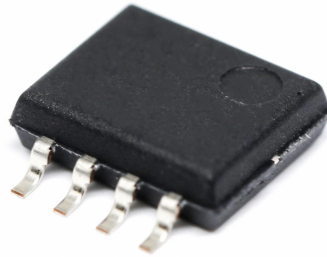


Figura 3.2.26. Integrado LT8302ES8E#PBF.

Fuente: Mouser.

El pin out del componente es el siguiente:

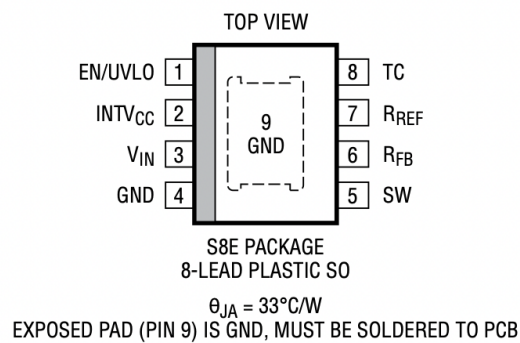


Figura 3.2.27. Pin out LT8302ES8E#PBF.

Fuente: Analog Devices.

Para entender bien cómo funciona el controlador es importante entender que hace cada pin y como funciona, a continuación una breve explicación:

EN/UVLO (Pin 1): Habilitación/Bloqueo por Bajo Voltaje. El pin EN/UVLO se utiliza para habilitar el LT8302. Lleva el pin por debajo de 0.3V para apagar el LT8302. Este pin tiene un umbral preciso de 1.214V y se puede usar para programar un umbral de bloqueo por bajo voltaje (UVLO) en VIN utilizando un divisor resistivo de VIN a tierra (GND). Si no se utiliza ninguna de estas funciones, conecta este pin directamente a VIN.

INTVCC (Pin 2): Salida del Regulador Lineal Interno de 3V. El pin INTVCC se alimenta de VIN y suministra energía al circuito de control interno y al gate driver interno. No debes sobrecargar el pin INTVCC con ninguna fuente de alimentación externa, como una fuente de una tercera bobina. Conecta un condensador cerámico de al menos 1 μ F a este pin, para desacoplarlo localmente a tierra.

VIN (Pin 3): Alimentación de Entrada. El pin VIN suministra corriente al circuito interno y sirve como voltaje de referencia para el circuito de retroalimentación conectado al pin RFB. Conecta un condensador entre este pin y tierra para desacoplarlo localmente.

GND (Pin 4, Pad termico Pin 9): Tierra. El pad expuesto proporciona tanto contacto eléctrico a tierra como buen contacto térmico con la placa de circuito impreso. Suelda el pad expuesto directamente al plano de tierra.

SW (Pin 5): Drenaje del transistor de potencia DMOS Interno. Minimiza el área de la pista en este pin para reducir las interferencias electromagnéticas (EMI) y los picos de voltaje.

RFB (Pin 6): Pin de Entrada para la Resistencia de Retroalimentación Externa. Conecta una resistencia desde este pin al pin SW primario del transformador. La relación entre la resistencia RFB y la resistencia RREF, multiplicada por la referencia de voltaje interna, determina el voltaje de salida (además del efecto de cualquier relación de vueltas del transformador que no sea unidad). Minimiza el área de la pista en este pin.

RREF (Pin 7): Pin de Entrada para la Resistencia de Referencia Externa Referida a Tierra. La resistencia en este pin debe estar en el rango de $10k\Omega$, aunque para mayor conveniencia al seleccionar la relación del divisor resistivo, el valor puede variar entre $9.09k\Omega$ y $11.0k\Omega$.

TC (Pin 8): Compensación de Temperatura del Voltaje de Salida. El voltaje en este pin es proporcional a la temperatura absoluta (PTAT) con un coeficiente de temperatura igual a $3.35\text{ mV}/^\circ\text{K}$, es decir, igual a 1V a temperatura ambiente de 25°C . El voltaje del pin TC se puede utilizar para estimar la temperatura del punto de unión del LT8302. Conecta una resistencia desde este pin al pin RREF para compensar el coeficiente de temperatura del diodo de salida.

Una vez explicada la funcionalidad de cada pin del controlador, podemos examinar las aplicaciones típicas que se detallan en el datasheet del componente. La siguiente imagen proporciona una representación de ejemplo de cómo se puede configurar el circuito.

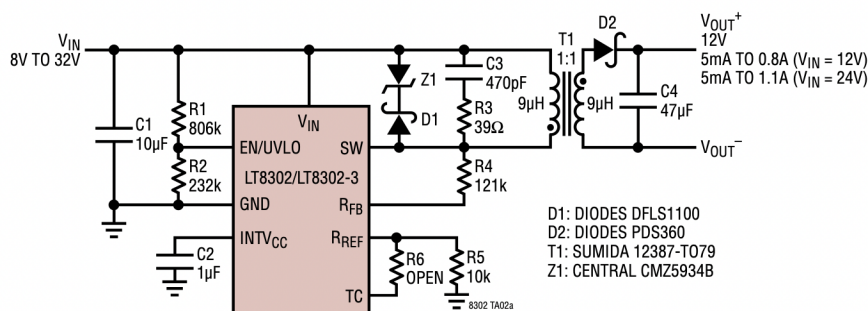


Figura 3.2.28. Ejemplo circuito LT8302ES8E#PBF.

Fuente: Analog Devices.

Dado que alimentamos el controlador a 24V y deseamos obtener una tensión de salida de 18.2V , es necesario recalcular los valores de las resistencias en el circuito de retroalimentación. Esto se debe a que las resistencias RFB y RREF determinan la relación de

retroalimentación que establece el voltaje de salida en función del voltaje de referencia interno del controlador. La fórmula que hay que utilizar es la siguiente.

$$V_{OUT} = V_{REF} \cdot \left(\frac{R_{FB}}{R_{REF}} \right) \cdot \left(\frac{1}{N_{PS}} \right) - V_F (T0)$$

Donde:

Vout: Voltaje de salida deseado.

Vref: Voltaje de referencia interno del controlador, que es 1V según el datasheet.

RFB: Resistencia conectada desde el pin RFB al pin SW del transformador. Esta resistencia determina la proporción de voltaje en la retroalimentación.

RREF: Resistencia conectada desde el pin RREF a tierra. Esta resistencia se utiliza en combinación con RFB para establecer el voltaje de salida.

Nps: Relación de transformación del transformador. En este caso, es 1:1, lo que significa que no hay cambio en el voltaje debido al transformador.

VF: Voltaje de caída en el diodo, que se resta del voltaje de salida debido a la caída de tensión en el diodo de salida del convertidor flyback.

Sustituyendo:

$$V_{REF} = 1 V \quad R_{FB} = 225 k\Omega \quad R_{REF} = 12 k\Omega \quad N_{PS} = 1 \quad V_f = 0,58 V$$

$$V_{OUT} = 1 * \left(\frac{225k}{12k} \right) * \left(\frac{1}{1} \right) - 0,58 = 18,17 V$$

En caso de que la tensión de salida calculada no coincida con la tensión deseada, se puede ajustar la resistencia experimentalmente utilizando la siguiente fórmula.

$$R_{FB(NEW)} = \frac{V_{OUT}}{V_{OUT(MEASURED)}} \cdot R_{FB}$$

Para seleccionar la inductancia del transformador, es necesario realizar los siguientes cálculos. El transformador debe tener una inductancia que esté dentro de un rango del 40-60% por encima de la inductancia mínima. Esta inductancia mínima se calcula utilizando las siguientes dos fórmulas.

$$L_{PRI} \geq \frac{t_{OFF(MIN)} \cdot N_{PS} \cdot (V_{OUT} + V_F)}{I_{SW(MIN)}}$$

Donde Nps ya se ha definido como 1:1, Vout es 18,2 V, y Vf es 0,58 V. Solo queda por determinar toff(min), que es el tiempo mínimo de apagado del transistor, el cual es de 350 ns

según el datasheet. Este tiempo representa el mínimo necesario para que el regulador se estabilice y muestre el voltaje en el pin SW. Además, se requiere conocer la corriente mínima del transistor, que también está especificada en el datasheet y es de 0,87 A. A continuación, se presentan los cálculos correspondientes.

$$L_{PRI} \geq \frac{350 \text{ ns} * 1 * (18,2 \text{ V} + 0,58 \text{ V})}{0,87 \text{ A}} = 7,55 \text{ uH}$$

La siguiente fórmula a tener en cuenta es la siguiente.

$$L_{PRI} \geq \frac{t_{ON(MIN)} * V_{IN(MAX)}}{I_{SW(MIN)}}$$

Además del requisito de inductancia primaria para el tiempo mínimo de apagado del transistor, el controlador tiene un tiempo mínimo de encendido del transistor ($t_{on(min)}$) que evita que el controlador active el transistor durante los primeros 160 ns. Este tiempo mínimo de encendido del transistor es principalmente para el blanking inicial del pico de corriente provocado por los condensadores. Si la corriente del inductor excede el límite deseado durante ese tiempo, puede ocurrir oscilación en la salida ya que el lazo de control de corriente perderá su capacidad para regular.

$$L_{PRI} \geq \frac{160 \text{ ns} * 24 \text{ V}}{0,87 \text{ A}} = 4,41 \text{ uH}$$

Una vez realizados los cálculos, tomamos en cuenta el caso más desfavorable, que es de 7,55 μ H. Por lo tanto, la inductancia del transformador seleccionado debe estar dentro del siguiente rango.

$$L_{MIN} = 40\% * 7,55 = 10,57 \text{ uH}$$

$$L_{MAX} = 60\% * 7,55 = 12,08 \text{ uH}$$

Cabe añadir que una inductancia mucho mayor al 60% resultará en un tamaño físico más grande y podría causar inestabilidad a cargas ligeras. Sin embargo, esto no representaría un problema significativo, ya que se podría ajustar la carga utilizando resistencias de carga pasiva en el secundario. Una vez realizados los cálculos, se ha seleccionado el siguiente transformador de la marca Wurth Elektronik, con referencia 750313102.



Figura 3.2.29. Transformador 750313102.

Fuente: Mouser.

Este transformador cuenta con las siguientes características.

Propiedades eléctricas:

Properties		Test conditions	Value	Unit	Tol.
Inductance	L	N1/ 10 kHz/ 100 mV	12	μH	±10%
Turns Ratio	n	N1 : N2 : N3 : N4	1:1:1:1		
Saturation Current	I _{SAT}	N1/ ΔL/LI < 20 %	11.5	A	typ.
DC Resistance 1	R _{DC 1}	N1/ 20 °C	0.019	Ω	±10%
DC Resistance 2	R _{DC 2}	N2/ 20 °C	0.064	Ω	±10%
DC Resistance 3	R _{DC 3}	N3/ 20 °C	0.064	Ω	±10%
DC Resistance 4	R _{DC 4}	N4/ 20 °C	0.064	Ω	±10%
Leakage Inductance	L _S	N1/ 100 kHz/ 100 mV	540	nH	max.
Insulation Test Voltage	V _T	N1 => N2,3,4	1500	V (AC)	

Figura 3.2.30. Tabla propiedades eléctricas.

Fuente: Würth Elektronik.

Aplicacion tipica:

Properties		Value	Unit
Version		Flyback	
Input Voltage	V_{in}	10 - 32	V (DC)
Switching Frequency	f_{switch}	200	kHz
Output Voltage 1	V_{Out1}	48	V
Output Current 1	I_{Out1}	500	mA

Figura 3.2.31. Tabla aplicación típica.

Fuente: Würth Elektronik.

En estas características podemos ver que el transformador seleccionado tiene una inductancia de 12 μ H, adecuada para el diseño, y está diseñado para aplicaciones flyback. Soporta una corriente de salida de 500 mA y una corriente de saturación de 11.5 A, con un rango de voltaje de entrada de 10 a 32 V y un voltaje de salida máximo de 48 V. También tiene una relación de transformación de 1:1 como ya habíamos mencionado anteriormente. A continuación, se presenta un breve resumen sobre la diferencia entre la corriente de salida y la corriente de saturación.

Corriente de salida: La corriente de salida se refiere a la corriente continua máxima que el transformador puede suministrar de manera estable y sin sobrecalentarse. Este valor está limitado por las pérdidas térmicas del transformador y su capacidad para disipar calor. Si se excede la corriente de salida, el transformador puede experimentar un aumento de temperatura que podría degradar su rendimiento y acortar su vida útil.

Corriente de saturación: La corriente de saturación, por otro lado, es la corriente máxima en pico que el transformador puede soportar antes de que su núcleo magnético se sature. Cuando la corriente a través del transformador alcanza este nivel, el núcleo ya no puede sostener un aumento adicional en el flujo magnético, lo que resulta en una disminución brusca de la inductancia. Esto puede llevar a un comportamiento ineficiente y potencialmente dañino en el circuito, como un incremento súbito en la corriente. La saturación del núcleo es especialmente crítica en aplicaciones que implican picos de corriente transitorios, como en convertidores conmutados.

Además, este transformador cuenta con tres bobinados, lo que permite obtener tres tensiones de disparo separadas. Estas tensiones se utilizarán, dos para cada high-side y una para ambos low-side, ya que comparten una referencia común.

Una vez determinada la inductancia del transformador seleccionado, procederemos a calcular la frecuencia de conmutación del controlador utilizando las siguientes fórmulas.

Primero calculamos el ciclo de trabajo.

$$D = \text{Duty Cycle} = \frac{(V_{OUT} + V_F) \cdot N_{PS}}{(V_{OUT} + V_F) \cdot N_{PS} + V_{IN}}$$

$$D = \frac{(18,2 V + 0,58 V) * 1}{(18,2 V + 0,58 V) * 1 + 24 V} = 0,439 \rightarrow 43,9\%$$

Luego calculamos la corriente de conmutación máxima.

$$I_{SW} = \frac{V_{OUT} \cdot I_{OUT} \cdot 2}{\eta \cdot V_{IN} \cdot D}$$

La intensidad de salida máxima nos la proporciona el datasheet en función de la relación de transformación del transformador, como en nuestro caso es de 1 la corriente de salida es 0,92 A.

NPS	$V_{SW(MAX)}$ at $V_{IN(MAX)}$ (V)	$I_{OUT(MAX)}$ at $V_{IN(MIN)}$ (A)	DUTY CYCLE (%)
1:1	37.3	0.92	14-40
2:1	42.6	1.31	25-57
3:1	47.9	1.53	33-67

Figura 3.2.32. Tabla intensidad máxima en función de la relación de transformación.

Fuente: Würth Elektronik.

Por lo tanto la corriente máxima de conmutación.

$$I_{SW} = \frac{18,2 V * 0,92 A * 2}{0,8 * 24 * 0,439} = 3,97 A$$

Con estos datos calculamos la frecuencia de conmutación.

$$f_{SW} = \frac{1}{t_{ON} + t_{OFF}} = \frac{1}{\frac{L_{PRI} \cdot I_{SW}}{V_{IN}} + \frac{L_{PRI} \cdot I_{SW}}{N_{PS} \cdot (V_{OUT} + V_F)}}$$

$$f_{sw} = \frac{1}{\frac{12 \mu H * 3,97 A}{24} + \frac{12 \mu H * 3,97 A}{1 * (18,2 V + 0,58 V)}} = 329,3 kHz$$

Por último podemos calcular la potencia máxima.

$$P_{OUT} = \eta \cdot V_{IN} \cdot D \cdot I_{SW(MAX)} \cdot 0.5$$

$$P_{OUT} = 0,8 * 24 * 0,439 * 3,97 * 0,5 = 16,73 \text{ W}$$

En la siguiente imagen se presenta una gráfica que muestra la potencia de salida en función del voltaje de alimentación y de la relación de transformación del transformador. Al compararla con los cálculos realizados, se observa que los resultados son coherentes, lo que confirma la validez de los mismos.

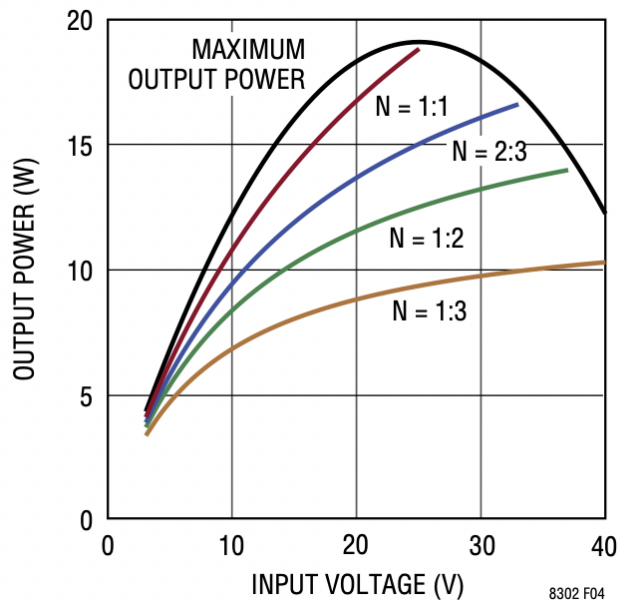


Figura 3.2.33. Gráfica potencia de salida.

Fuente: Würth Elektronik.

Para amortiguar y limitar los picos de voltaje causados por la inductancia de fuga, se recomienda un circuito snubber (RC + DZ). El snubber RC (resistencia-capacitor) amortigua rápidamente las oscilaciones de los picos de voltaje y mejora el rendimiento de la regulación de carga y la compatibilidad electromagnética (EMI). Además, el DZ (diodo-Zener) asegura un voltaje de limitación bien definido y consistente para proteger el pin SW de superar su límite máximo absoluto de 65 V.

Para la red snubber RC se ha instalado un condensador de 470 pF en serie con una resistencia de 39 ohmios, conforme a las recomendaciones del datasheet. Al verificar que el circuito funciona correctamente, se ha dejado esta configuración. Sin embargo, si no hubiera funcionado bien, el datasheet proporciona fórmulas para optimizar la red snubber.

Para nuestra aplicación, hemos seleccionado un diodo Zener con una tensión de ruptura de 39V y una potencia nominal de 3W. Aunque el datasheet recomienda un diodo Zener con una potencia de 1.5W, decidimos utilizar uno con mayor potencia para proporcionar un margen adicional de seguridad. El modelo elegido es el SZ1SMB5939BT3G

El diodo Schottky se emplea en la red snubber para ofrecer una respuesta rápida y una baja caída de tensión cuando el diodo Zener está en polarización directa. La rápida actuación del diodo Schottky es esencial para limitar eficazmente los picos de voltaje inducidos por la

inductancia de fuga, mientras que su baja caída de tensión minimiza las pérdidas y mantiene el voltaje en el circuito dentro de niveles seguros. Se ha seleccionado el modelo RB068VWM100TFTR, que tiene unas características de 100V y 2A.

El siguiente paso será elegir el diodo de salida, los criterios principales para elegir este diodo son la capacidad de corriente directa y la capacidad de voltaje inverso. El requisito máximo de carga es una buena estimación inicial para la corriente promedio que necesitará soportar el diodo de salida. En condiciones de cortocircuito en la salida, el diodo de salida deberá conducir una corriente mucho mayor. Por lo tanto, un criterio conservador es utilizar el 60% del límite máximo de corriente por el controlador, multiplicado por la relación de vueltas del transformador.

$$I_{DIODE(MAX)} = 0.6 \cdot I_{SW(MAX)} \cdot N_{PS}$$

$$I_{DIODE(MAX)} = 0,6 * 3,97 * 1 = 2,38 A$$

Después de realizar los cálculos he optado por el diodo con referencia TSSW3U45HRVG, que permite manejar una corriente de hasta 3 A y soporta un voltaje de 45 V. Además, este diodo tiene una caída de tensión de solo 0,58 V en el peor de los casos, lo que mejora la eficiencia del circuito.

El condensador de salida debe seleccionarse para minimizar el rizado de voltaje en la salida, teniendo en cuenta que un condensador de mayor tamaño y capacidad puede incrementar el costo y el espacio ocupado en el diseño. La siguiente ecuación se utiliza para calcular la capacitancia necesaria del condensador de salida:

$$C_{OUT} = \frac{L_{PRI} \cdot I_{SW}^2}{2 \cdot V_{OUT} \cdot \Delta V_{OUT}}$$

Se admitirá un rizado de hasta 0,1 V.

$$C_{OUT} = \frac{12 \mu H * 3,97^2}{2 * 18,2 * 0,1} = 51,9 \mu F$$

Una vez realizados los cálculos se ha decidido poner un total de 50 uF por devanado, distribuido en 5 condensadores cerámicos de 10 uF cada uno y un voltaje nominal de 50 V, hay que recordar que la capacitancia puede disminuir hasta un 40% de la capacidad nominal cuando se alcanza el voltaje máximo especificado. Por esta razón, se ha elegido un condensador de un voltaje superior.

La carga mínima teórica se puede estimar aproximadamente con la siguiente fórmula.

$$I_{LOAD(MIN)} = \frac{L_{PRI} \cdot I_{SW(MIN)}^2 \cdot f_{MIN}}{2 \cdot V_{OUT}}$$

Según el datasheet, la frecuencia mínima de conmutación es de 12,7 kHz y la intensidad mínima es de 1,07 A. Con esto calculamos la corriente mínima.

$$I_{LOAD(MIN)} = \frac{12 \mu H * 1,04^2 A * 12,7 kHz}{2 * 18,2 V} = 4,5 mA$$

Una vez calculada la corriente mínima requerida, he decidido utilizar dos resistencias de 20 kΩ y un LED por devanado. Esto proporciona un consumo por devanado de 2,73 mA. Esta configuración no solo asegura que se cumpla la corriente mínima requerida, sino que también permite ajustar el consumo cambiando las resistencias. Además, los LEDs facilitan la verificación visual de que cada devanado está correctamente alimentado.

Por último calculamos el UVLO, un divisor resistivo desde VIN hasta el pin EN/UVLO implementa la protección contra bajo voltaje (UVLO).

$$V_{UVLO} = 24 V * \frac{100 k}{100 k + 33 k} = 18 V$$

3.2.5. Conversión de Señales.

Unos de los bloques clave incluye los circuitos dedicados a la medición de baterías (Vbat), temperatura y corriente. Todos estos circuitos comparten una característica común: emplean un sensor óptico para la conversión y aislamiento de la señal. El modelo seleccionado para esta función es el ACPL-C87A-500E.

El Broadcom® ACPL-C87A es un sensor de voltaje con amplificación óptica y aislamiento, diseñado específicamente para mediciones precisas en aplicaciones de electrónica de potencia. Con un rango de entrada de 2V y una alta impedancia de 1 GΩ, este sensor es ideal para entornos donde el aislamiento seguro y eficiente es crucial, como en convertidores de energía y sistemas de energías renovables. Gracias a sus características, el ACPL-C87A garantiza una medición de voltaje precisa y aislada, lo que contribuye a la protección y al rendimiento óptimo de los circuitos en los que se utiliza.

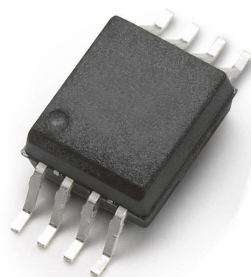


Figura 3.2.34. Sensor óptico ACPL-C87A-500E.

Fuente: Mouser.

El pin out del sensor es el siguiente.

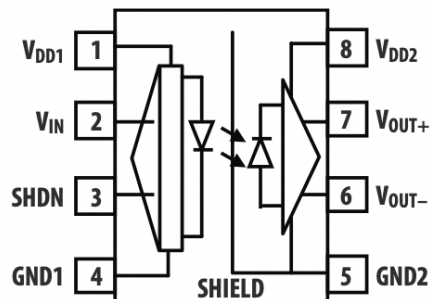


Figura 3.2.35. Pin out sensor óptico.

Fuente: Broadcom.

VDD1: Voltaje de alimentación para el lado de entrada, que debe estar en el rango de 4.5V a 5.5V, referido a GND1.

VIN: Entrada de voltaje que se va a medir.

SHDN: Pin de apagado (Shutdown), que es activado en alto (Active High).

GND1: Tierra para el lado de entrada.

GND2: Tierra para el lado de salida.

VOUT-: Salida negativa de voltaje.

VOUT+: Salida positiva de voltaje.

VDD2: Voltaje de alimentación para el lado de salida, que debe estar en el rango de 3V a 5.5V, referido a GND2.

A continuación, se presenta una gráfica que muestra la relación entre el voltaje de entrada y el voltaje de salida diferencial.

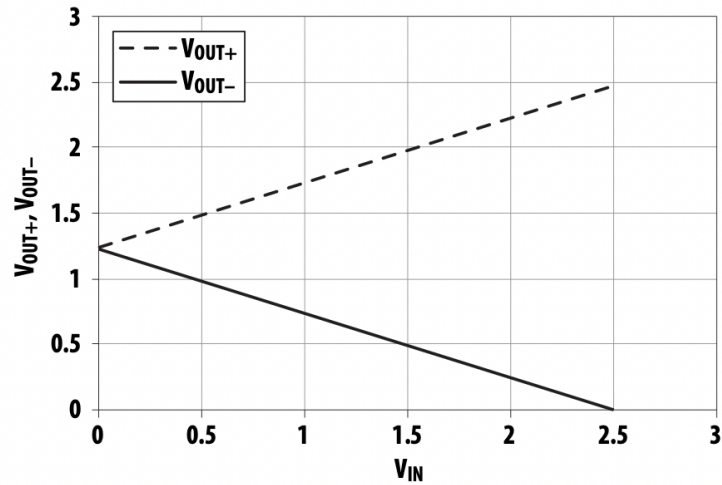


Figura 3.2.36. Relación voltaje entrada-salida.

Fuente: Broadcom.

3.2.5.1. Señal de Temperatura.

Para el bloque de medición de temperatura, hemos utilizado un circuito de referencia proporcionado por el fabricante, optimizado para esta función.

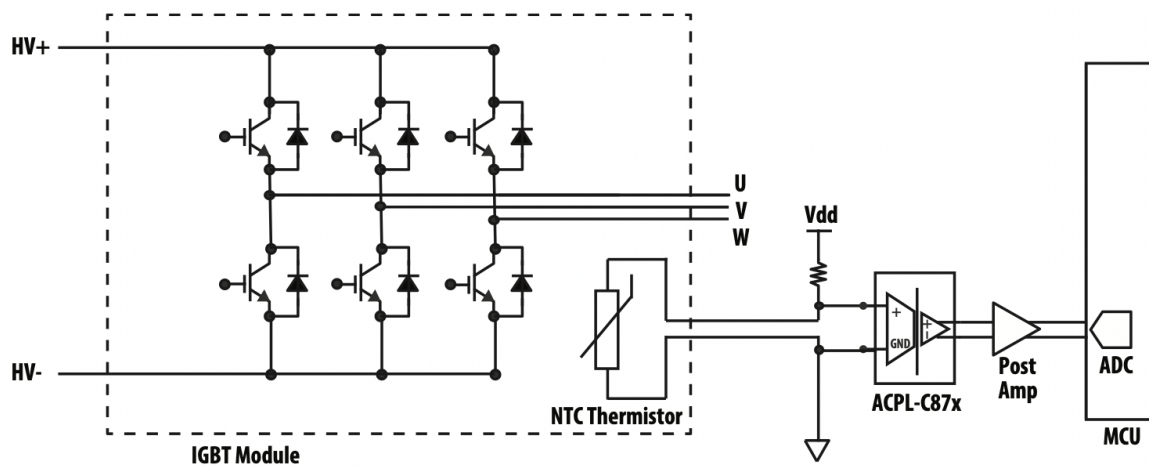


Figura 3.2.37. Ejemplo circuito medición temperatura.

Fuente: Broadcom.

Recordemos que V_{in} proviene de la unidad de potencia (LPU), y es el resultado del voltaje generado por el divisor resistivo conformado por una resistencia de 24 k Ω en serie con la NTC de 10 k Ω .

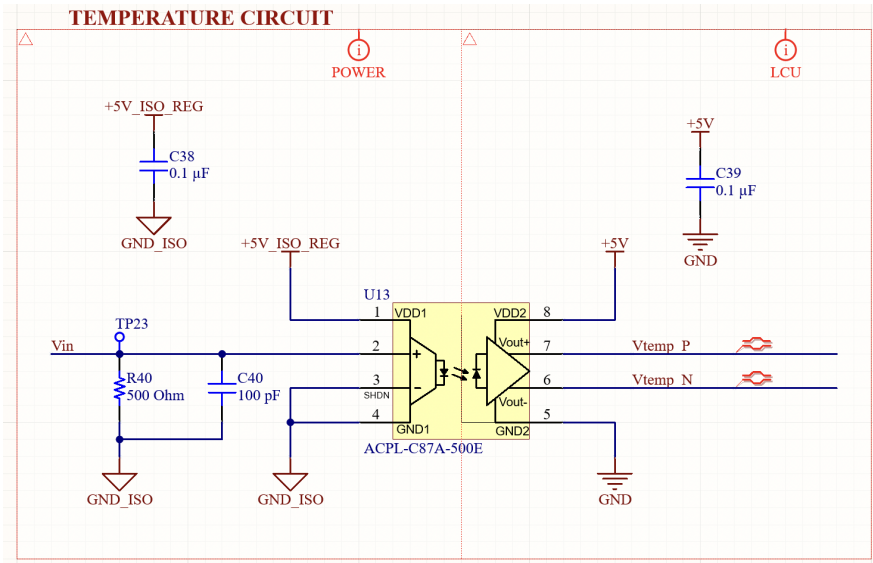


Figura 3.2.38. Esquemático circuito medición temperatura.

Fuente: Propia.

La gráfica de la NTC usada mencionada en apartados anteriores es la siguiente.

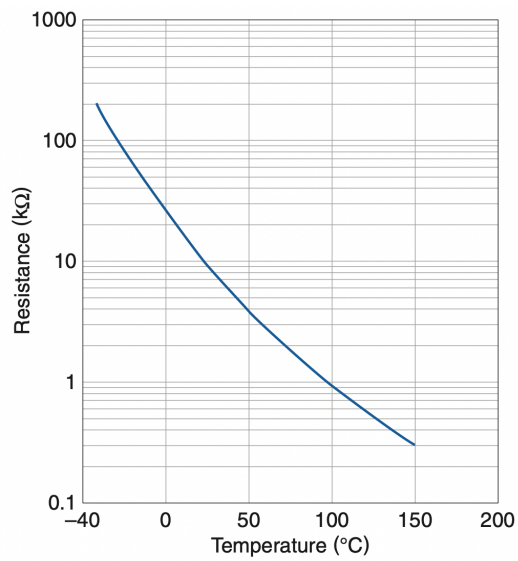


Figura 3.2.39. Gráfica curva resistencia NTC.

Fuente: TDK corporation.

Con estos datos, podemos estimar el voltaje aproximado de entrada en el sensor óptico y relacionarlo con la temperatura correspondiente.

Temp (°C)	NTC (Ω)	Vin (V)
0	18000	0.135
20	13000	0.185
40	6000	0.385
60	3000	0.714
80	1400	1.316
100	900	1.786
120	700	2.083
140	300	3.125

Figura 3.2.40. Tabla relación temperatura-voltaje.

Fuente: Propia.

Una vez realizados los cálculos, se observa que a partir de 100°C, el voltaje excede los 2V, superando así el rango de entrada del sensor óptico. Además, la temperatura máxima permitida para la PCB es de 100°C. Por lo tanto, si la placa supera esta temperatura, el sistema entrará en un estado de emergencia.

3.2.5.2. Señal de Voltaje de Baterías.

Para el siguiente bloque, que se encarga de la medición de la batería (Vbat), el fabricante también proporciona una configuración específica.

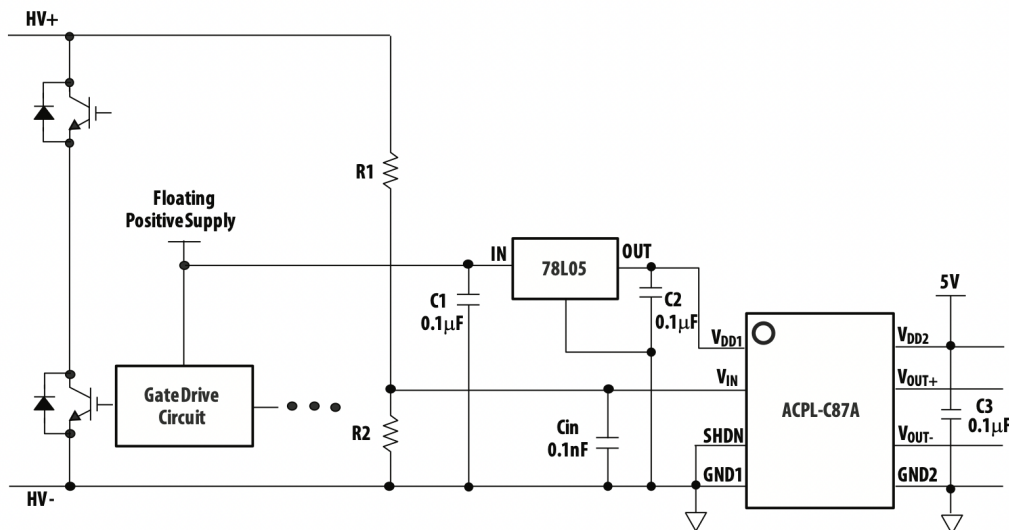


Figura 3.2.41. Ejemplo circuito medición voltaje.

Fuente: Broadcom.

Hemos adaptado esta configuración a nuestro circuito, tal como se mostró en el apartado 3.1.4.

A continuación, se muestra cómo en este bloque solo está presente el sensor óptico con sus conexiones de entrada y salida, ya que el circuito asociado no está integrado en esta PCB.

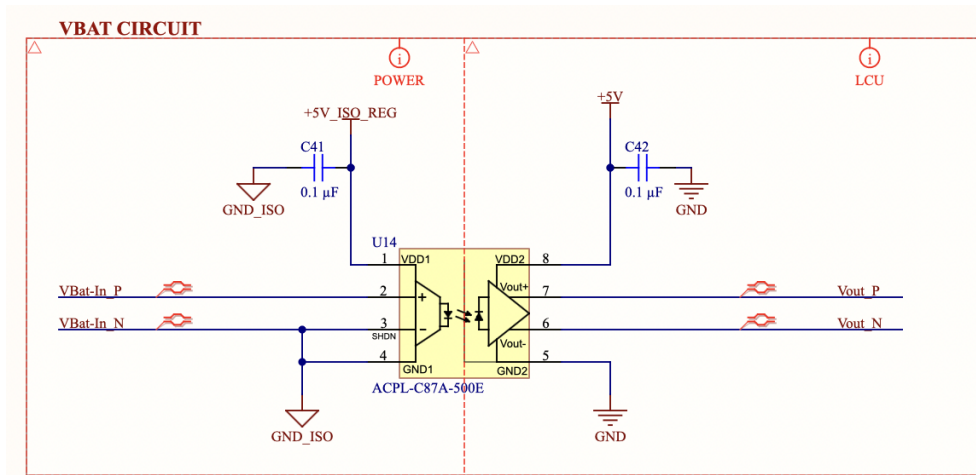


Figura 3.2.42. Esquemático circuito medición voltaje.

Fuente: Propia.

3.2.5.3. Señal de Corriente.

El último bloque que utiliza el sensor óptico es el bloque de **"Shunt Interface"**. En este bloque, se introduce una señal en configuración de entrada simple (single-ended) al sensor óptico, proveniente de la salida del amplificador de medida de corriente. El sensor convierte esta señal simple en una señal diferencial, siguiendo un esquema similar al utilizado en el bloque de **"Vbat"**.

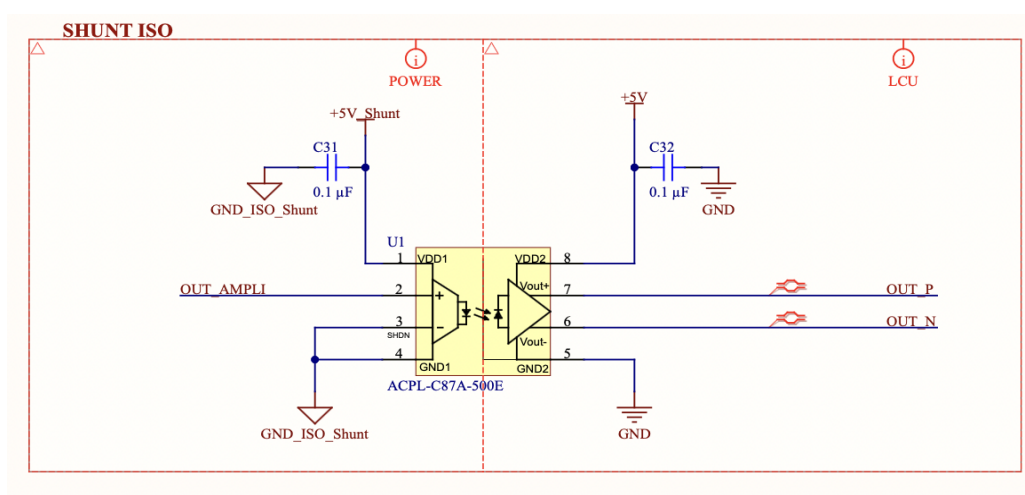


Figura 3.2.43. Esquemático circuito medición corriente.

Fuente: Propia.

En el bloque de **"Shunt Interface"**, además del sensor óptico, se han integrado un convertidor DC-DC y un regulador de bajo dropout (LDO) ya vistos anteriormente. Esta disposición es necesaria debido a que el amplificador de la shunt opera con una referencia de tierra (GND) aislada, que no está compartida con la referencia de tierra común del resto del circuito.

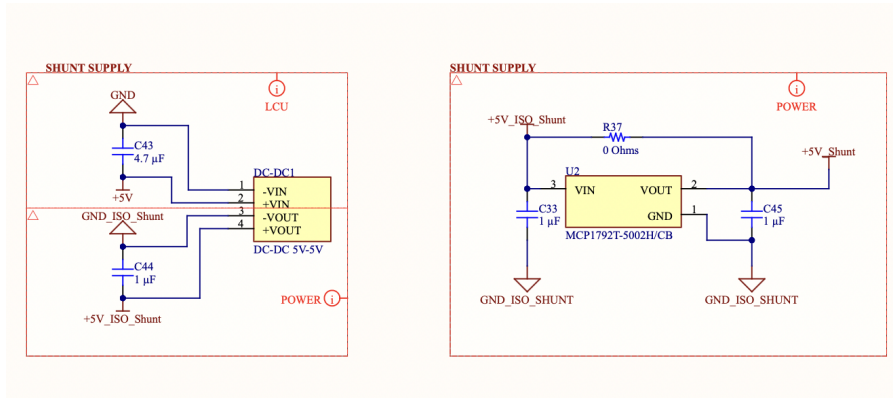


Figura 3.2.44. Esquemático alimentación aislada circuito resistencia shunt.

Fuente: Propia.

A continuación, se muestra una gráfica resultante de una simulación realizada para validar el funcionamiento completo del circuito que incluye la resistencia de shunt, el amplificador y el sensor óptico. La gráfica ilustra tres aspectos clave del sistema:

1. **Voltaje en la resistencia de shunt (Rosa):** Representa la caída de voltaje a través de la resistencia de shunt, que es proporcional a la corriente medida.
2. **Salida del amplificador al sensor óptico (Verde):** Muestra la señal amplificada que se envía al sensor óptico para su conversión y aislamiento.
3. **Salida del sensor óptico (Roja y azul):** Indica la señal diferencial generada por el sensor óptico después de la conversión y aislamiento, la cual se utiliza para la medición final.

La gráfica confirma que el circuito funciona como se esperaba, validando la integración y operatividad de cada componente en el sistema.

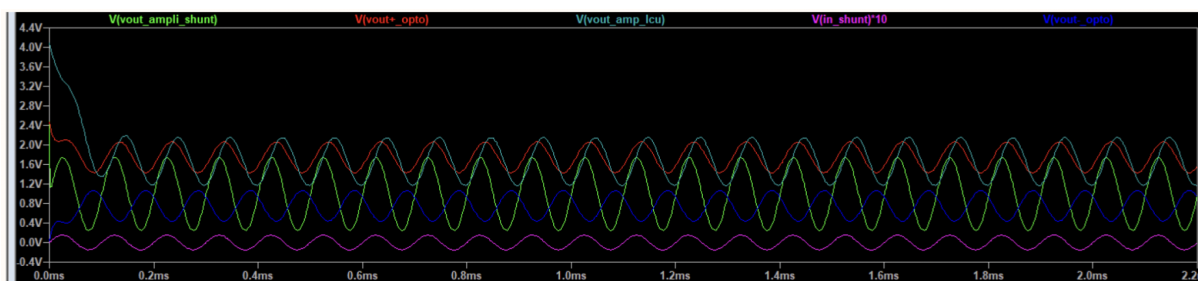


Figura 3.2.45. Simulación circuito medición corriente.

Fuente: Propia.

A continuación, se muestra una caracterización del sistema de sensado de corriente que se hizo experimentalmente.

BOBINA (A)	OPTO + (V)	OPTO - (V)	IN MICRO (V)
0	1,707	0,774	0,297
3,786	1,751	0,781	0,314
9,276	1,774	0,784	0,322
12,09	1,813	0,809	0,332
15,63	1,823	0,692	0,335
17,87	1,847	0,653	0,341

Figura 3.2.46. Tabla medición señales circuito medición de corriente.

Fuente: Propia.

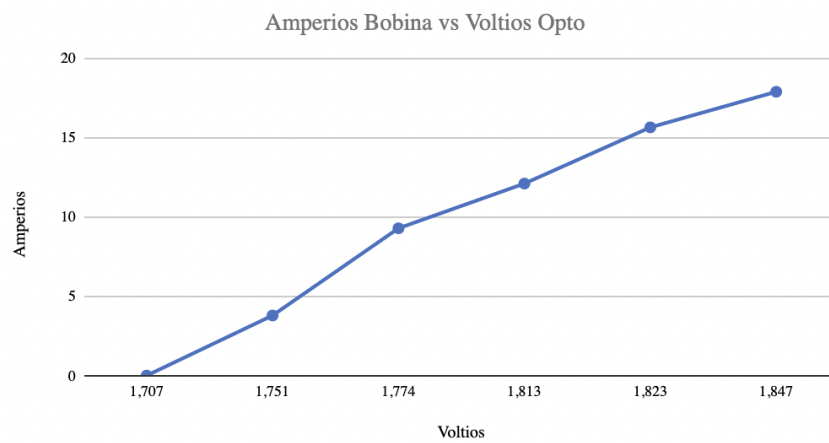


Figura 3.2.47. Gráfica relación amperios-voltios.

Fuente: Propia.

3.2.6. Conectores Potencia.

Finalmente, nos queda por abordar el bloque de los conectores, los cuales ya fueron explicados en apartados anteriores. Es importante destacar que, en los conectores asociados a los MOSFETs, cada señal de *gate* debe ir acompañada de su correspondiente señal de *source*, ya que esta última actúa como su referencia. Además, en el conector de la resistencia *shunt*, la señal del amplificador se encuentra situada entre dos señales de *GND* para minimizar las interferencias y asegurar una transmisión de señal más precisa y libre de ruidos. También, a través de otro conector, se transmiten las señales correspondientes a la medición de temperatura y de batería.

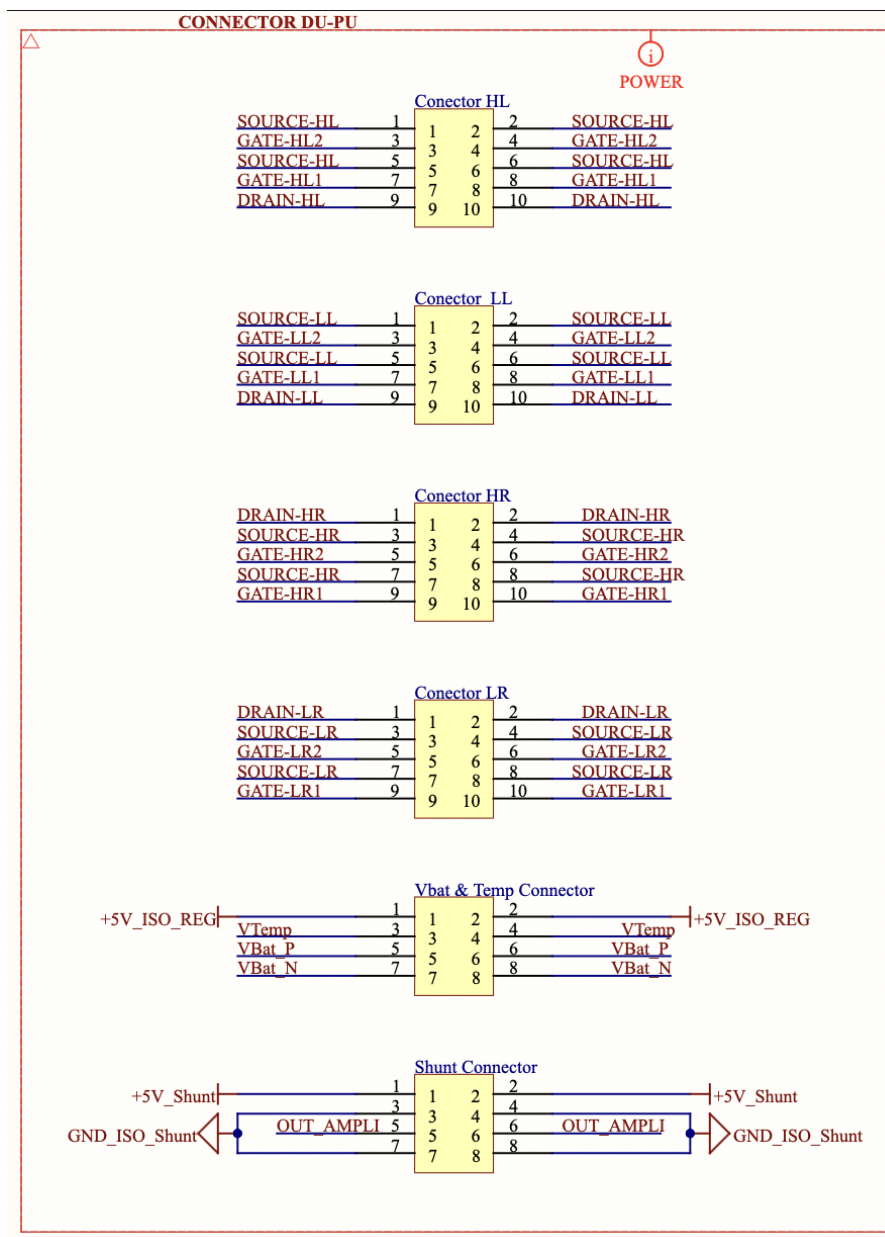


Figura 3.2.48. Esquemático circuito conectores de potencia.

Fuente: Propia.

3.3.7. Ruteado.

En lo que respecta al ruteado de la LDU, se ha utilizado un stack-up de 6 capas con un espesor de 1 onza (35 μm) por capa. Esta configuración proporciona una mayor flexibilidad en el diseño, permitiendo el enrutamiento de señales a través de distintas capas. Además, contribuye a una mejor gestión térmica, ya que es posible apilar varias capas de cobre en secciones críticas, como por ejemplo debajo de las resistencias de puerta, lo que mejora la disipación de calor en estas áreas.

El stack-up utilizado es el siguiente.

#	Name	Material	Type	Weight	Thickness	Dk	Df
	Top Overlay		Overlay				
	Top Solder	SM-001	Solder Mask		1mil	4	0.03
	Top Surface Finish		Surface Finish		0.787mil		
1	Top Layer	CF-004	Signal	1oz	1.378mil		
	Dielectric 1	PP-006	Prepreg		2.8mil	4.1	0.02
	Dielectric 2	PP-006	Prepreg		2.8mil	4.1	0.02
2	Int1 (GND)	CF-004	Signal	1oz	1.378mil		
	Dielectric 3	Core-035	Core		18mil	4.7	0.02
3	Int2 (Sign)	CF-004	Signal	1oz	1.378mil		
	Dielectric 4	PP-006	Prepreg		2.8mil	4.1	0.02
	Dielectric 5	PP-006	Prepreg		2.8mil	4.1	0.02
4	Int3 (Sign)	CF-004	Signal	1oz	1.378mil		
	Dielectric 6	Core-035	Core		18mil	4.7	0.02
5	Int4 (PWR)	CF-004	Signal	1oz	1.378mil		
	Dielectric 7	PP-006	Prepreg		2.8mil	4.1	0.02
	Dielectric 8	PP-006	Prepreg		2.8mil	4.1	0.02
6	Bottom Layer	CF-004	Signal	1oz	1.378mil		
	Bottom Surface...		Surface Finish		0.787mil		
	Bottom Solder	SM-001	Solder Mask		1mil	4	0.03
	Bottom Overlay		Overlay				

Figura 3.2.49. Stack-up LDU.

Fuente: Propia.

Una vez definido el stack-up, el siguiente paso fue el posicionamiento de los componentes. La PCB se diseñó manteniendo una distancia de aislamiento entre la parte de control y la parte de potencia. Esto garantiza que, en caso de un problema en la sección de potencia, la parte de control no se vea afectada. Además, se ha seguido estrictamente el posicionamiento recomendado por los fabricantes de los integrados. A continuación, se presenta el posicionamiento.

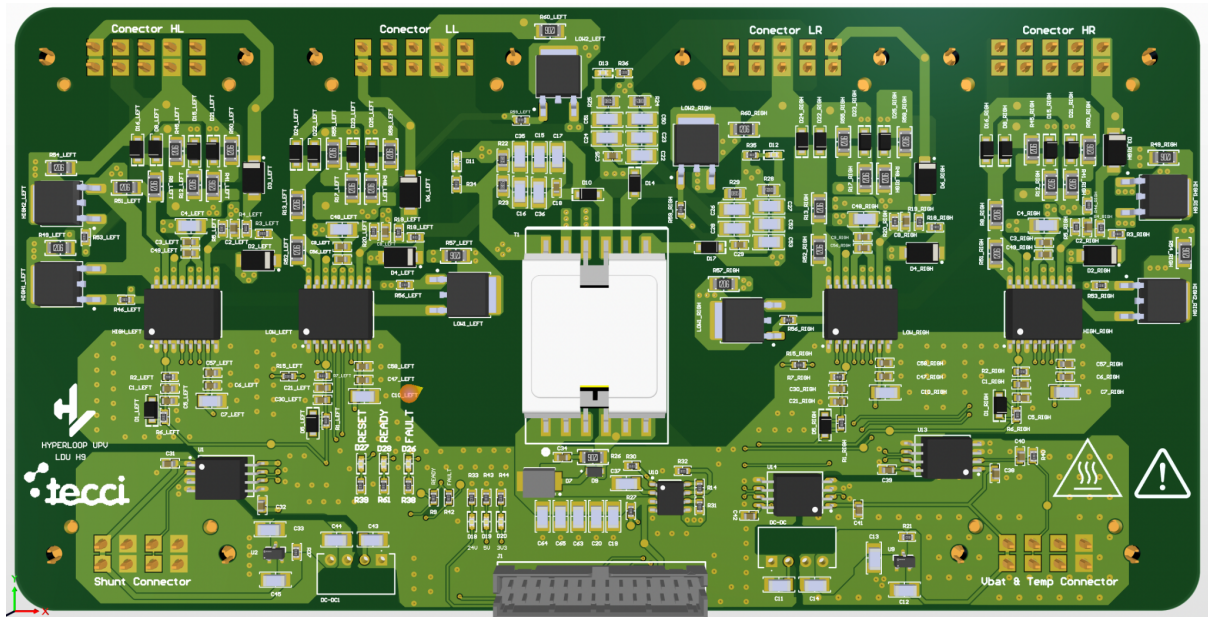


Figura 3.2.50. Vista cenital LDU.

Fuente: Propia.

Como se observa en la imagen, la placa está dividida en dos secciones, la mitad inferior se ha destinado a la parte de control, mientras que la mitad superior se ha reservado para la parte de potencia. Esta disposición facilita la creación de una línea de aislamiento clara entre ambas partes, minimizando el riesgo de interferencias entre ellas.

En cuanto al posicionamiento de los componentes, el convertidor flyback se ha ubicado en el centro de la PCB, lo que le permite estar equidistante de las dos ramas de los gate drivers. Esta ubicación central optimiza la distribución de la energía hacia ambos lados. A los lados del flyback se encuentran las ramas de los gate drivers, con sus respectivos circuitos de disparo de los MOSFETs colocados delante de cada uno. Esta disposición evita cruces de señales, permitiendo una conexión directa y limpia hacia cada conector de señales de MOSFETs.

Debajo de los gate drivers, se han colocado los circuitos de dead time correspondientes, mientras que en la parte inferior del flyback se encuentra el circuito del controlador. En la sección de control, se pueden observar los sensores ópticos, utilizados para aislar las señales, junto con sus convertidores DC-DC. Además, es claramente visible la conexión al conector proveniente de la sección de potencia, con una línea de aislamiento que separa este plano del plano de control.

Las capas de cobre se han distribuido de la siguiente manera.

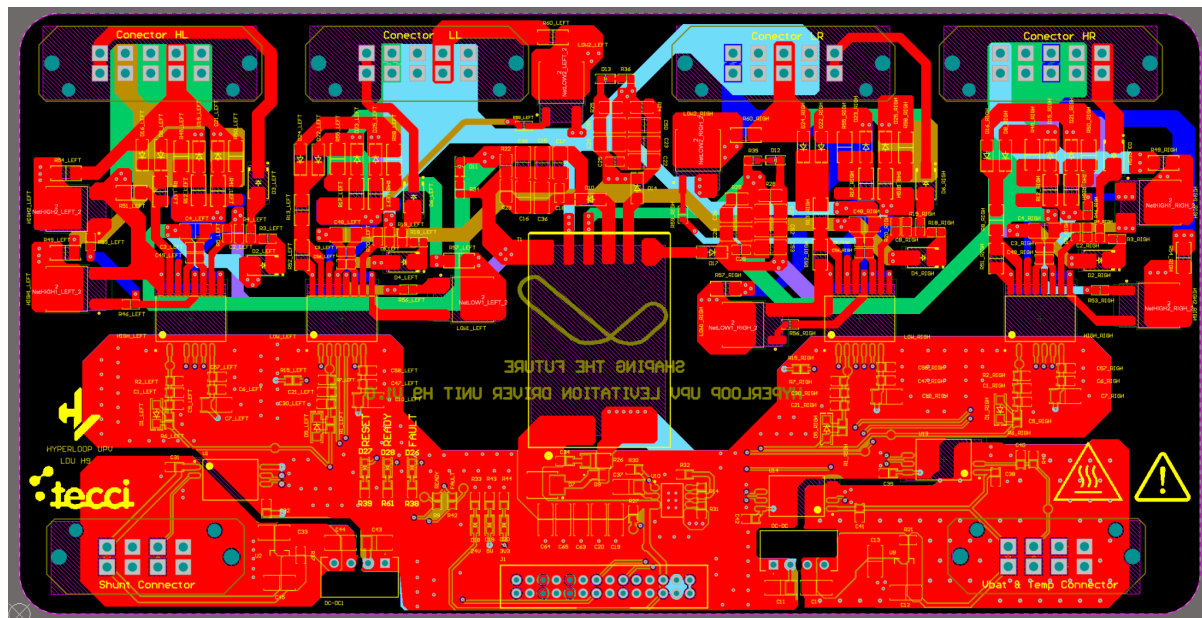


Figura 3.2.51. Multicapa LDU.
Fuente: Propia.

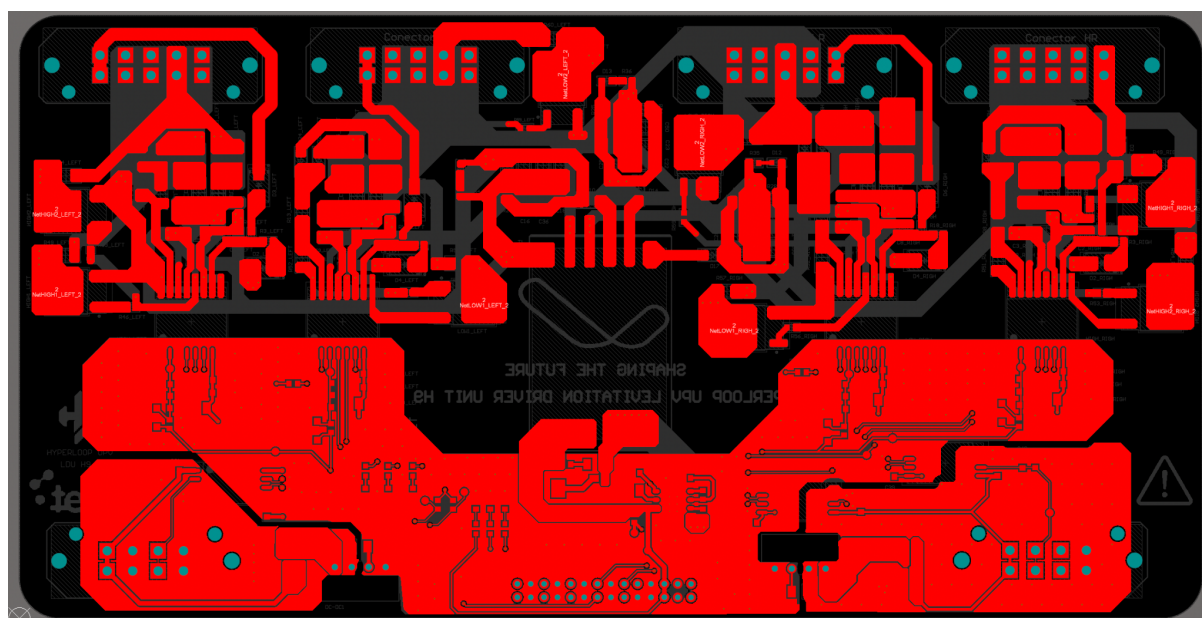


Figura 3.2.52. Capa 1 LDU.
Fuente: Propia.

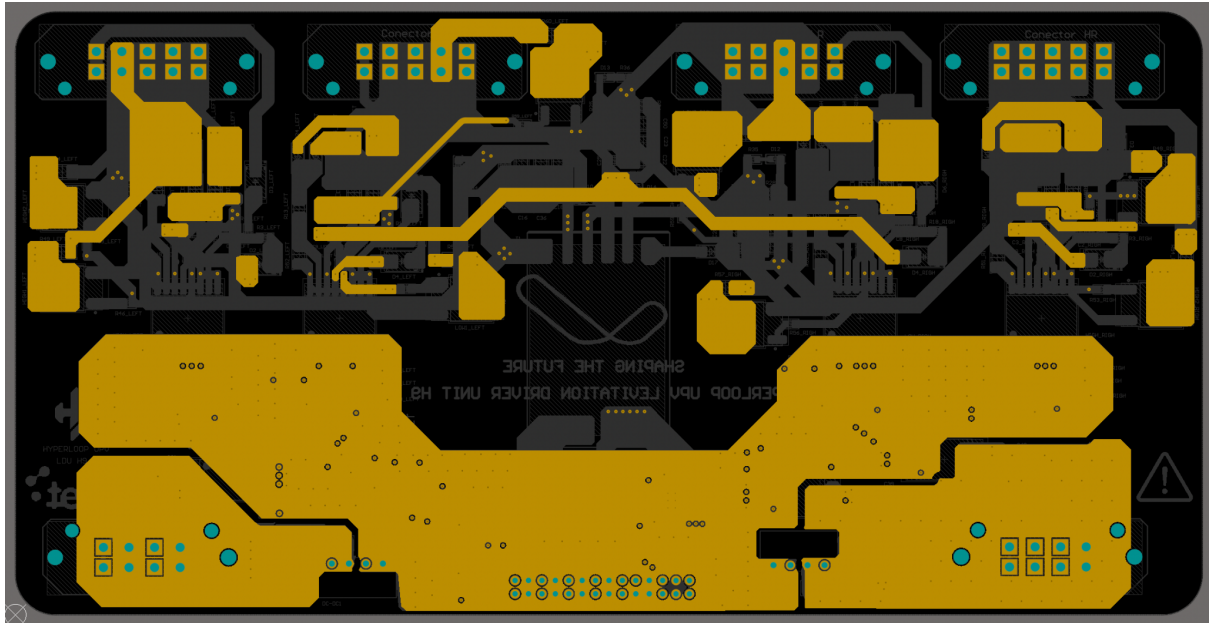


Figura 3.2.53. Capa 2 LDU.
Fuente: Propia.

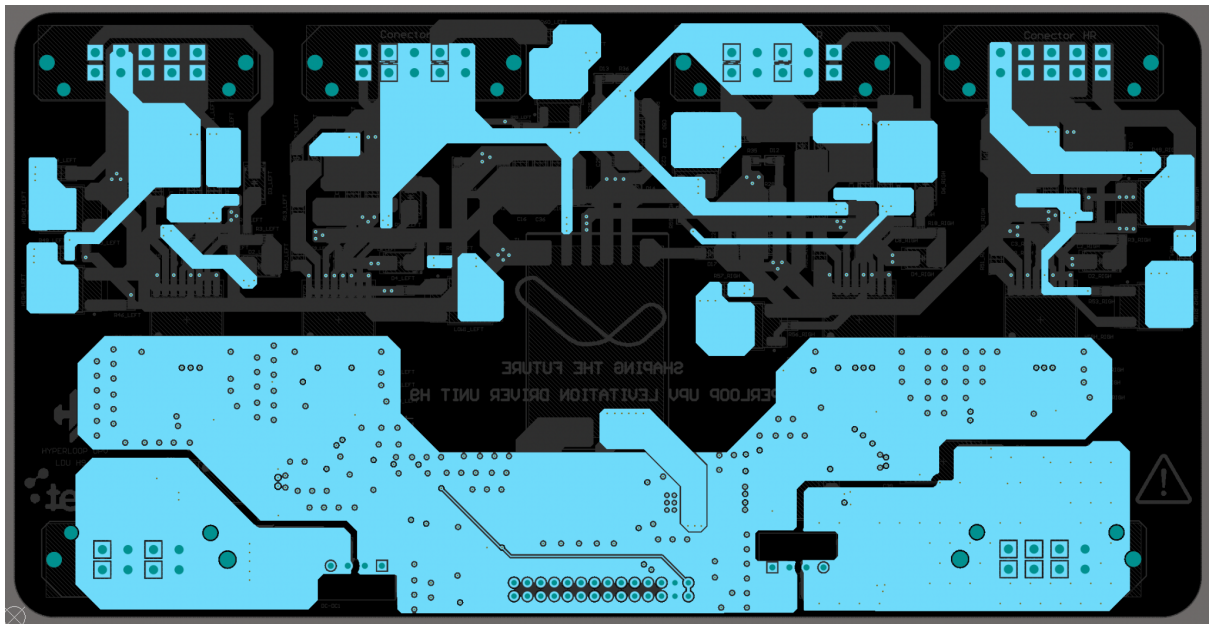


Figura 3.2.54. Capa 3 LDU.
Fuente: Propia.

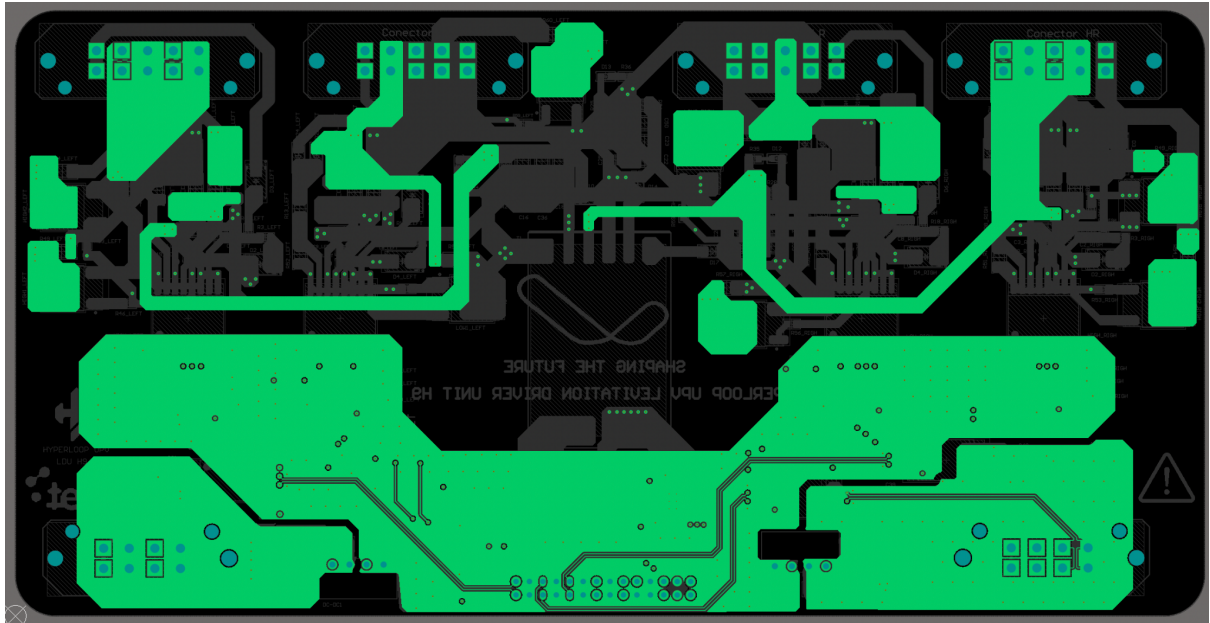


Figura 3.2.55. Capa 4 LDU.
Fuente: Propia.

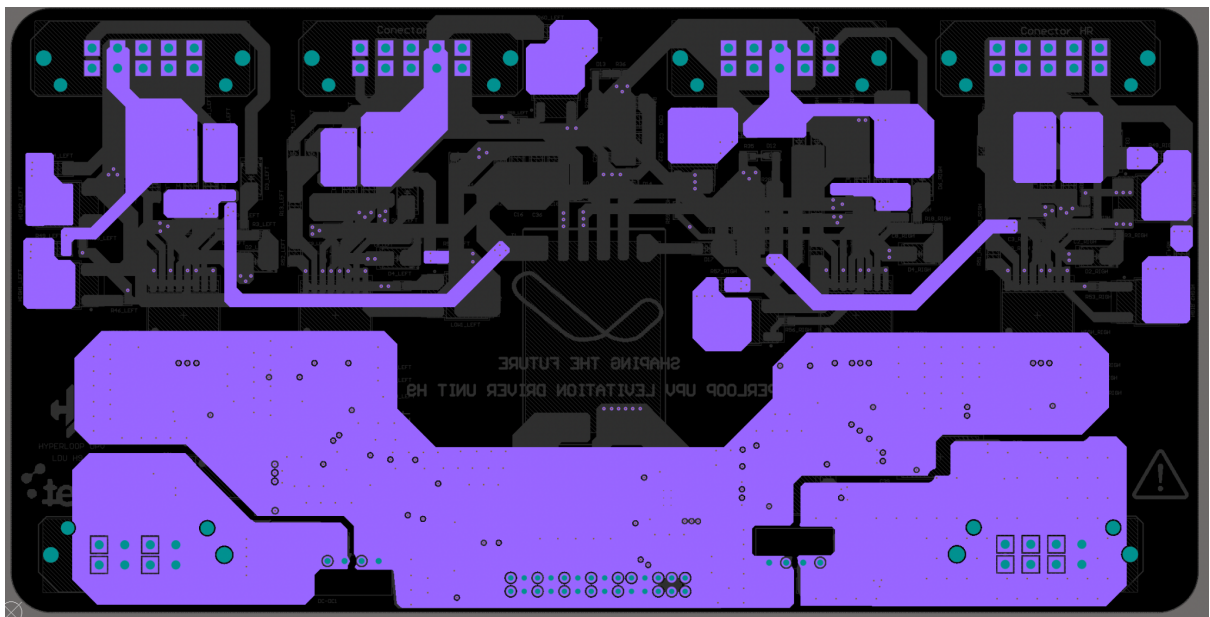


Figura 3.2.56. Capa 5 LDU.
Fuente: Propia.

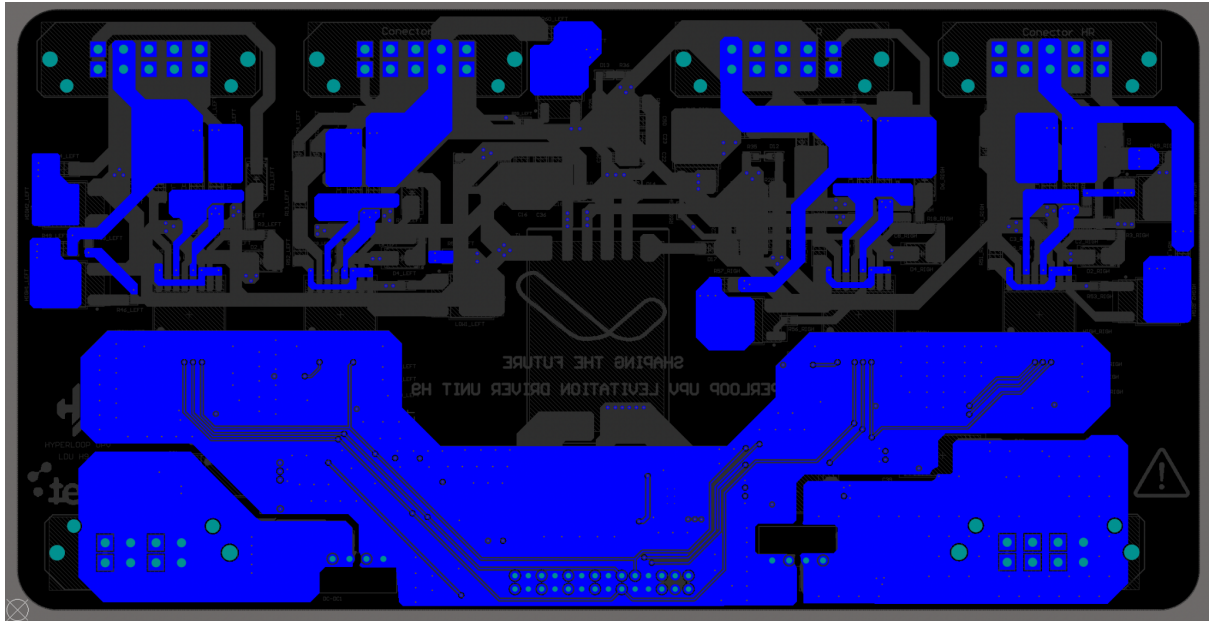


Figura 3.2.57. Capa 6 LDU.
Fuente: Propia.

4. Construcción.

En esta sección se presentará una guía paso a paso para la soldadura y validación del conversor.

Primero, se procederá a soldar y validar la LDU. Los pasos a seguir son los siguientes.

1. **Soldadura de LEDs de Alimentación y Conector de Control:** Comenzar soldando los LEDs de alimentación junto con el conector de control. Una vez completada esta etapa, conectar el conector a la LCU (Unidad de Control y Monitoreo) y verificar que la alimentación es correcta.
2. **Soldadura del Convertidor Flyback:** Proceder a soldar toda la parte del convertidor flyback. Tras la soldadura, aplicar alimentación al convertidor y verificar que este está generando el voltaje deseado sin ninguna anomalía.
3. **Soldadura del Circuito de Gate Drivers:** Una vez verificado el funcionamiento del convertidor flyback, soldar todo el circuito de gate drivers. Aplicar alimentación y comprobar que no hay anomalías en el funcionamiento.
4. **Verificación de los Circuitos de Dead Time y PWM:** Revisar los circuitos de dead time. Medir las señales PWM antes y después del gate driver para asegurarse de que el funcionamiento es correcto.
5. **Soldadura de Circuitos de Medición y Conectores de Potencia:** Finalmente, soldar los circuitos de medición de corriente, temperatura y voltaje, así como todos los conectores de potencia. Validar el funcionamiento una vez que la LPU esté soldada.

Seguidamente, se procederá a soldar y validar la LPU. Los pasos a seguir son los siguientes.

1. **Soldadura de Conectores de Potencia:** Primero, soldar todos los conectores de potencia, siempre que no se requiera el uso de una cama caliente para el proceso de soldadura, como es el caso presente.
2. **Soldadura de la Resistencia NTC:** A continuación, soldar la resistencia NTC y conectarla a la LDU. Aplicar calor con una pistola de calor externa y verificar que el circuito de temperatura funcione correctamente.
3. **Soldadura del DC-Link:** Proceder a soldar toda la parte del DC-Link, incluyendo la medición de voltaje y las resistencias de descarga pasiva. Una vez soldado, conectar el DC-Link junto con la LDU y aplicar un voltaje progresivo de 0 a 252 V a la LPU. Verificar que el voltaje se mida correctamente en todo momento.
4. **Soldadura de MOSFETs y Verificación de PWM:** Soldar todos los MOSFETs junto con sus protecciones. Soldar cables en la puerta de los MOSFETs para conectar las sondas del osciloscopio. Conectar la LPU a la LDU y enviar señales PWM. Verificar la onda de carga y descarga en la puerta de los MOSFETs, así como el tiempo muerto (dead time). Después, alimentar la LPU y conectar la sonda en la salida del convertidor para realizar pruebas en vacío y confirmar el buen funcionamiento.
5. **Soldadura del Circuito de Medición de Corriente:** Finalmente, soldar el circuito de medición de corriente y conectar una carga a la salida del convertidor. Utilizar la sonda de corriente del osciloscopio para verificar el correcto funcionamiento del circuito, realizando pruebas inicialmente a bajo voltaje y corriente, y luego aumentar progresivamente hasta alcanzar los requisitos establecidos.

Estos pasos aseguran una validación exhaustiva y un funcionamiento adecuado del convertidor en todas sus fases.

A continuación, se muestran algunas imágenes del proceso de soldadura.

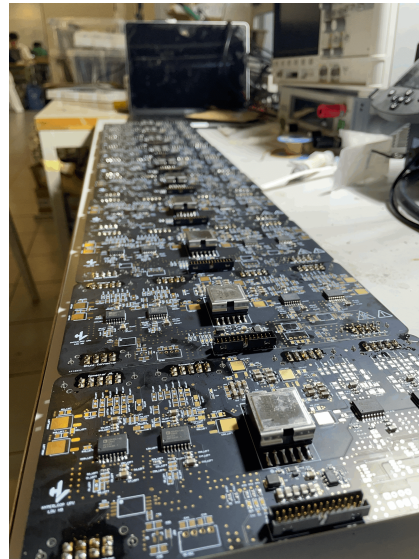


Figura 4.1.1. Proceso de soldadura LDU.

Fuente: Propia.

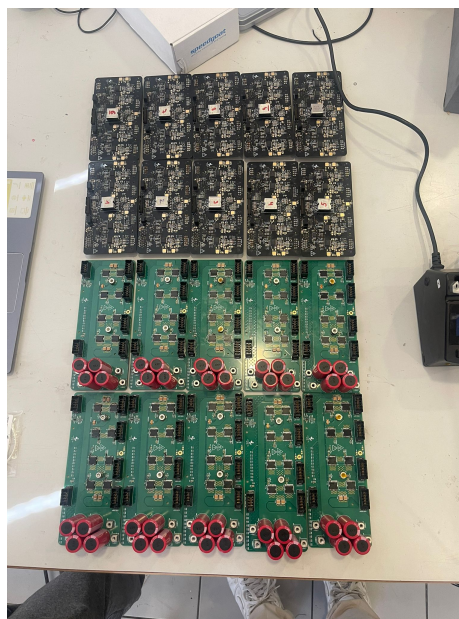


Figura 4.1.2. Proceso de soldadura LDU+LPU.

Fuente: Propia.

5. Experimentales.

Una vez explicado todo el diseño del convertidor, se procede a presentar los ensayos experimentales realizados con potencia. Estos experimentos estuvieron limitados por la capacidad de la fuente de alimentación utilizada, una fuente TDK, modelo Genesys G-400 13, con especificaciones de 400 V, 13 A y 5,2 kW.



Figura 5.1.1. Fuente de alimentación TDK Genesys G-400 13.

Fuente: TDK Corporation.

En la siguiente imagen se muestra el montaje utilizado para la realización de las pruebas.

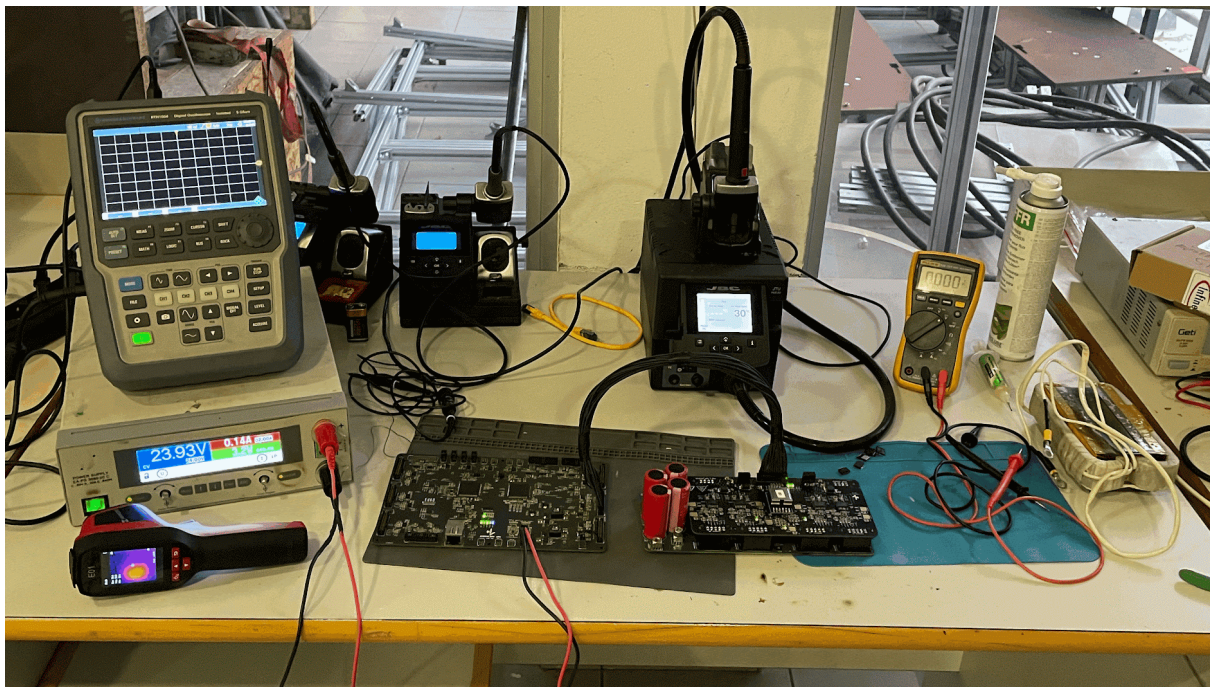


Figura 5.1.2. Montaje realización pruebas.

Fuente: Propia.

Primero se realizaron pruebas a 252 V variando el ciclo de trabajo, lo que permitió ajustar el consumo de energía. Cabe mencionar que la sonda de tensión tendía a mostrar una medida superior debido al ruido. A pesar de esta limitación, las mediciones de corriente fueron precisas y confiables.

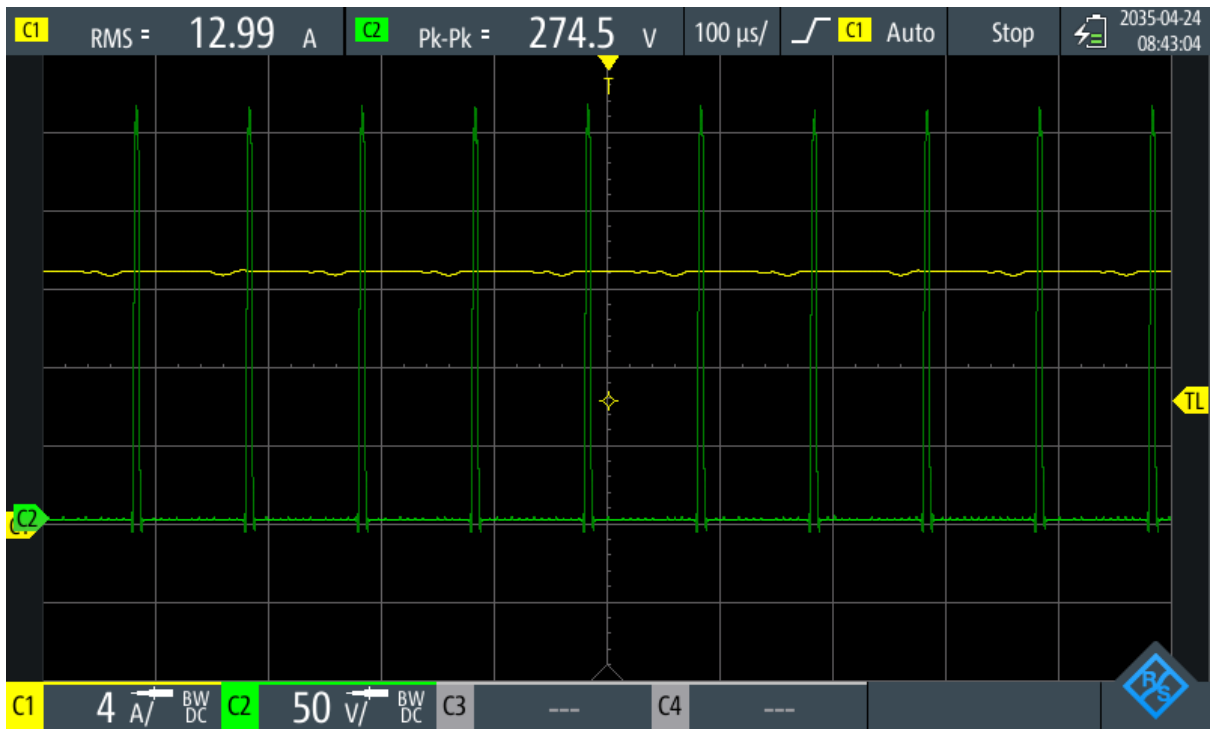


Figura 5.1.3. 252 V 13 A.

Fuente: Propia.

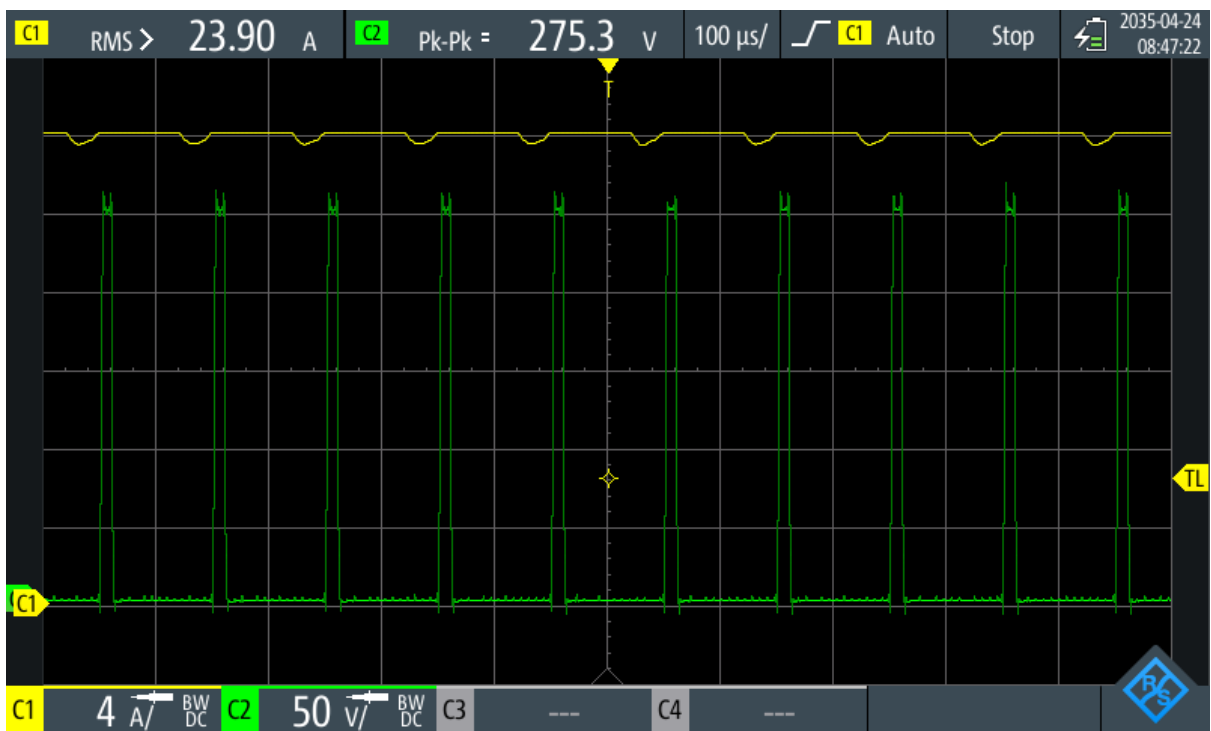


Figura 5.1.4. 252 V 24 A.

Fuente: Propia.

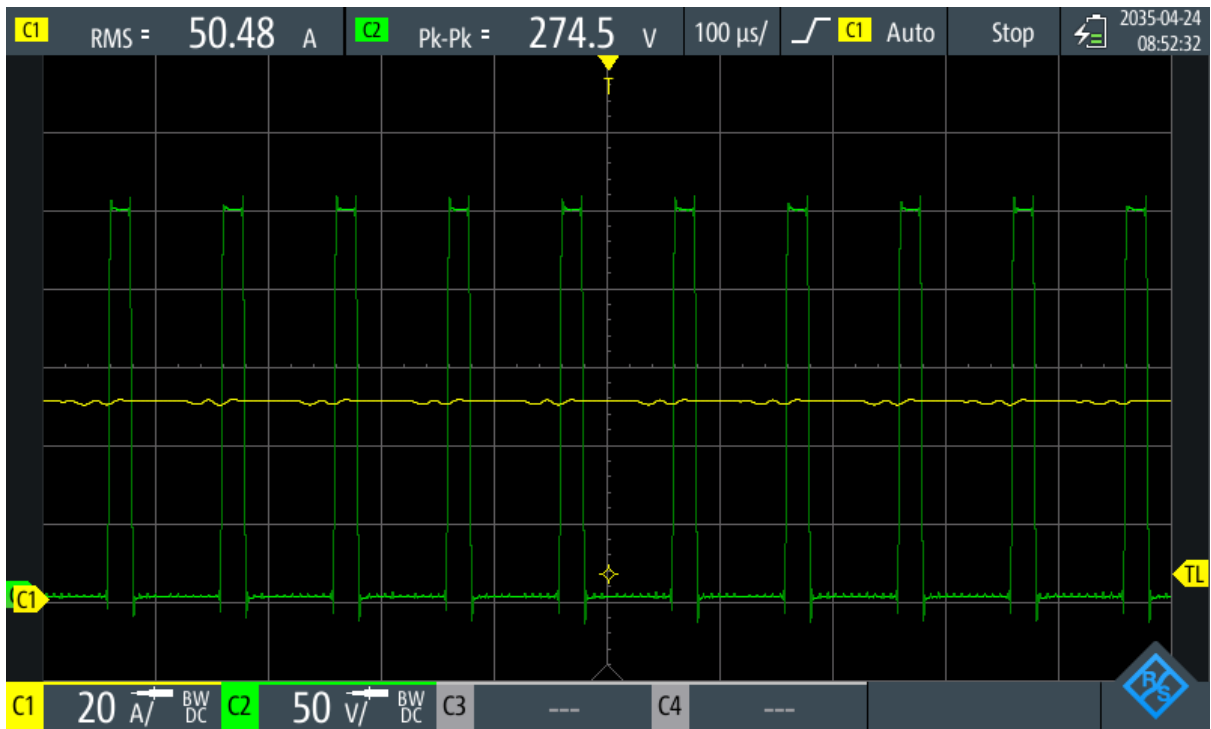


Figura 5.1.5. 252 V 50 A.

Fuente: Propia.

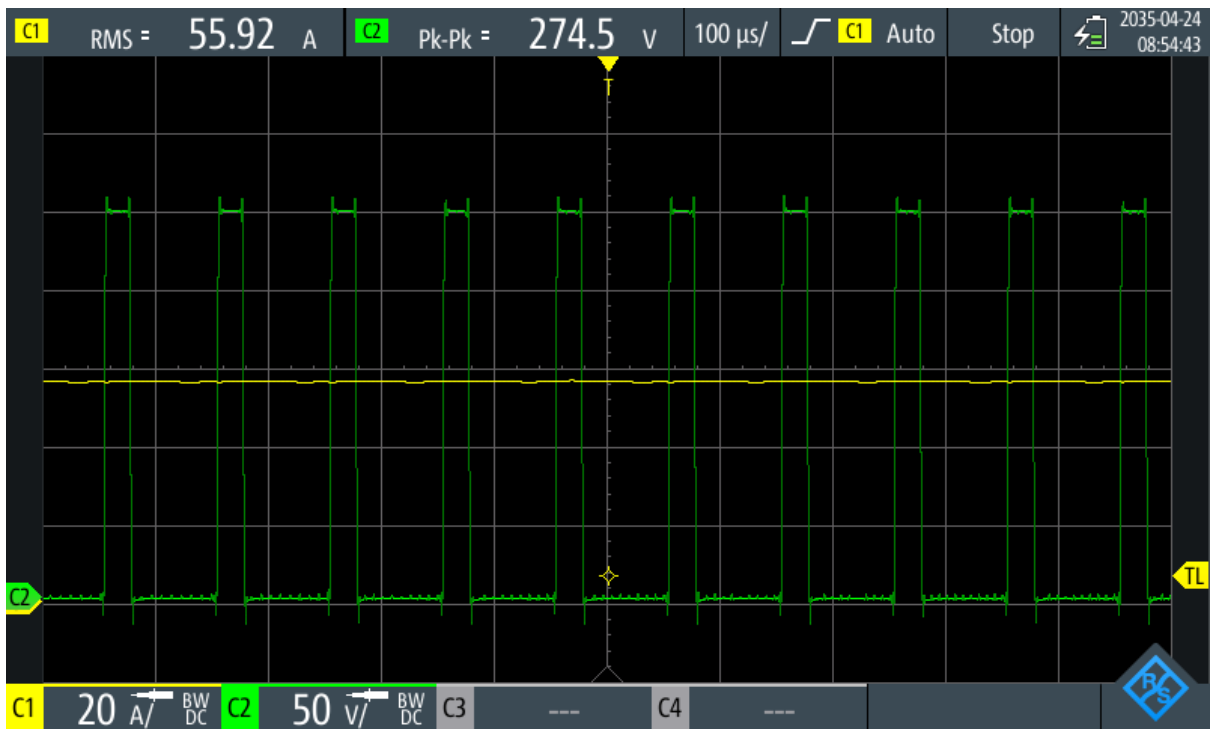


Figura 5.1.6. 252 V 56 A.

Fuente: Propia.

Una vez alcanzado el límite de corriente que podía suministrar la fuente de alimentación, realicé pruebas a 400 V. Esto me permitió recoger datos y observar el comportamiento del convertidor con este voltaje, ya que en el futuro se planea incrementar el voltaje del vehículo a 400 V.

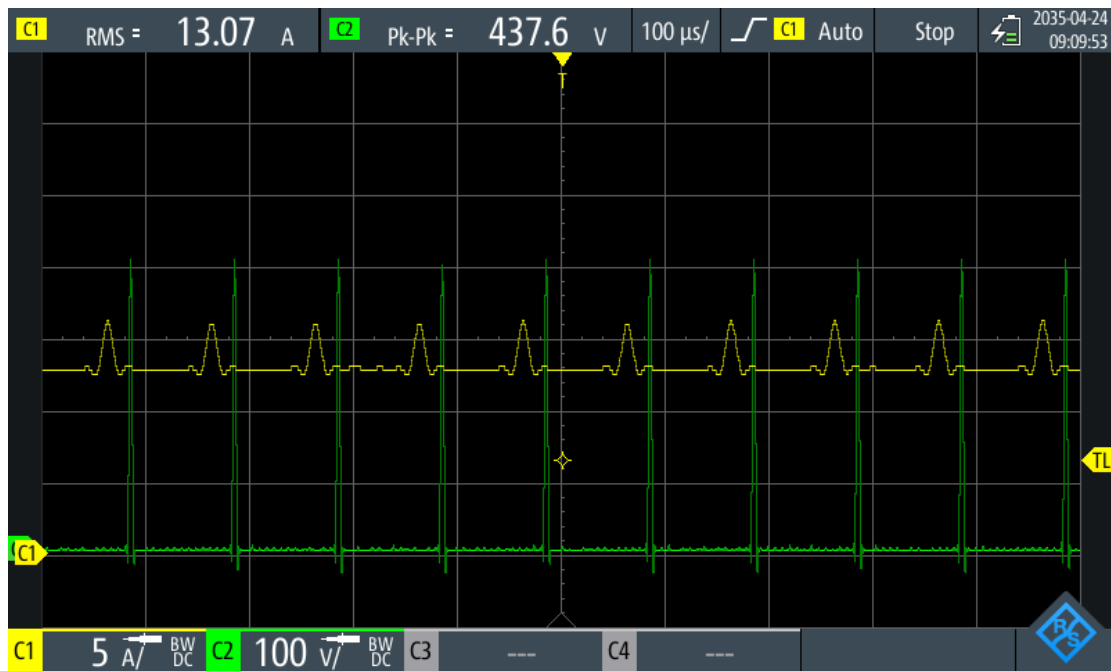


Figura 5.1.7. 400 V 13 A.

Fuente: Propia.

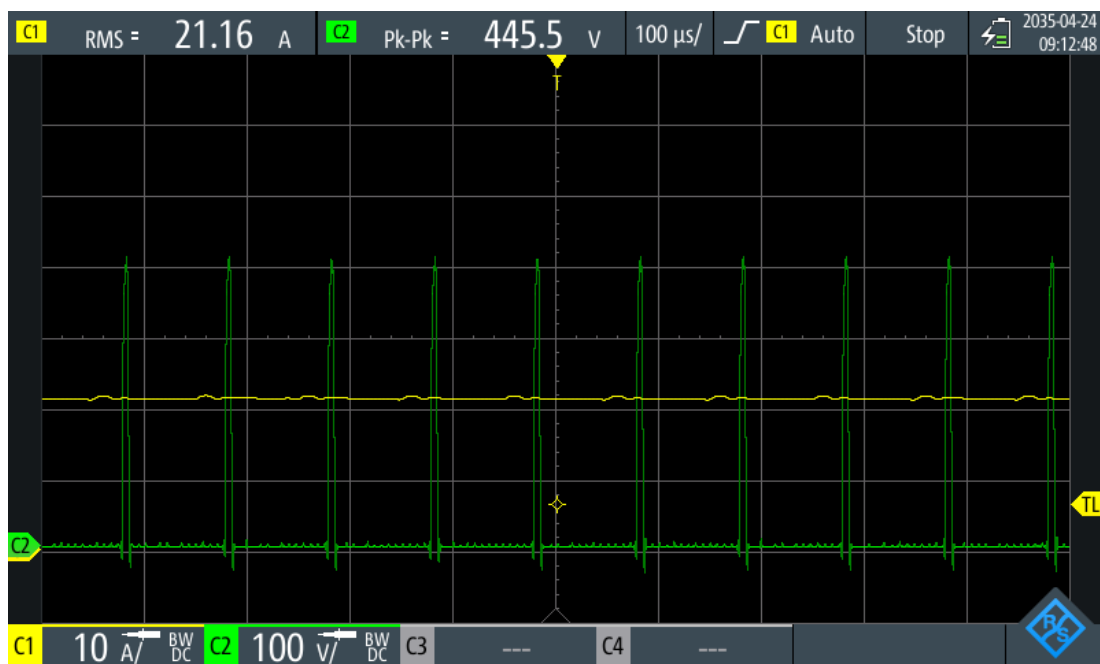


Figura 5.1.8. 400 V 22 A.

Fuente: Propia.

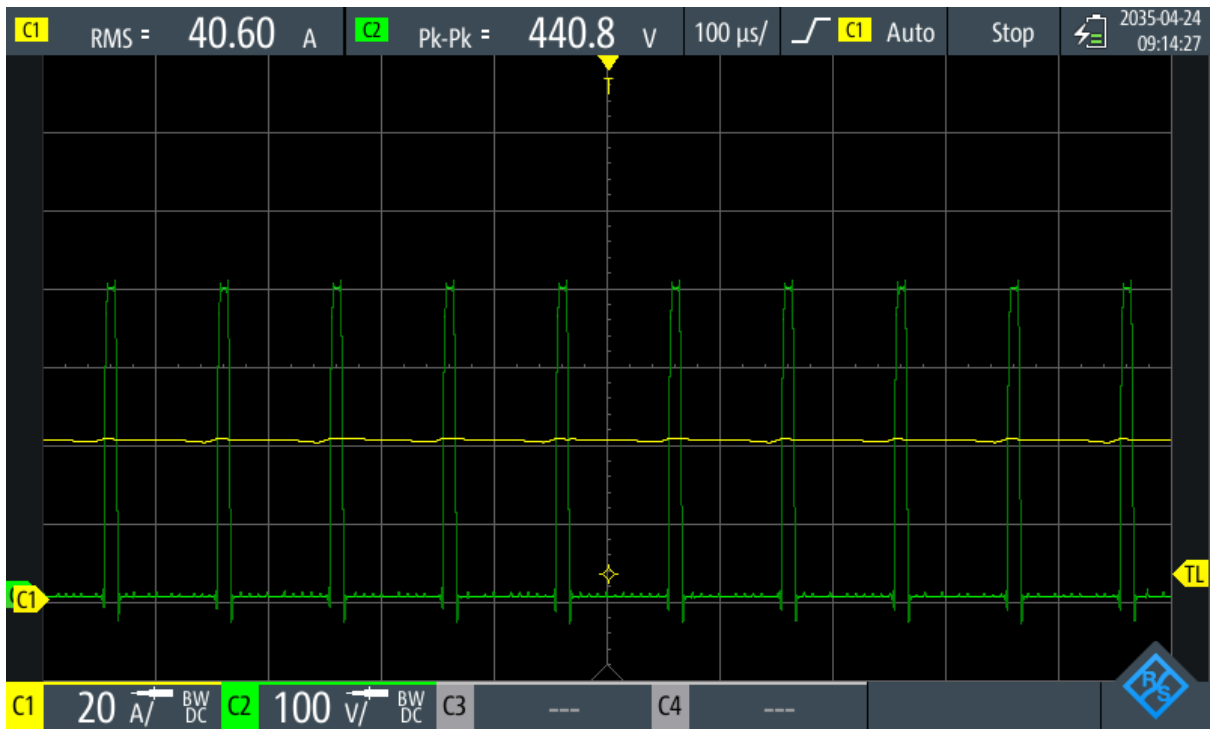


Figura 5.1.9. 400 V 40 A.

Fuente: Propia.

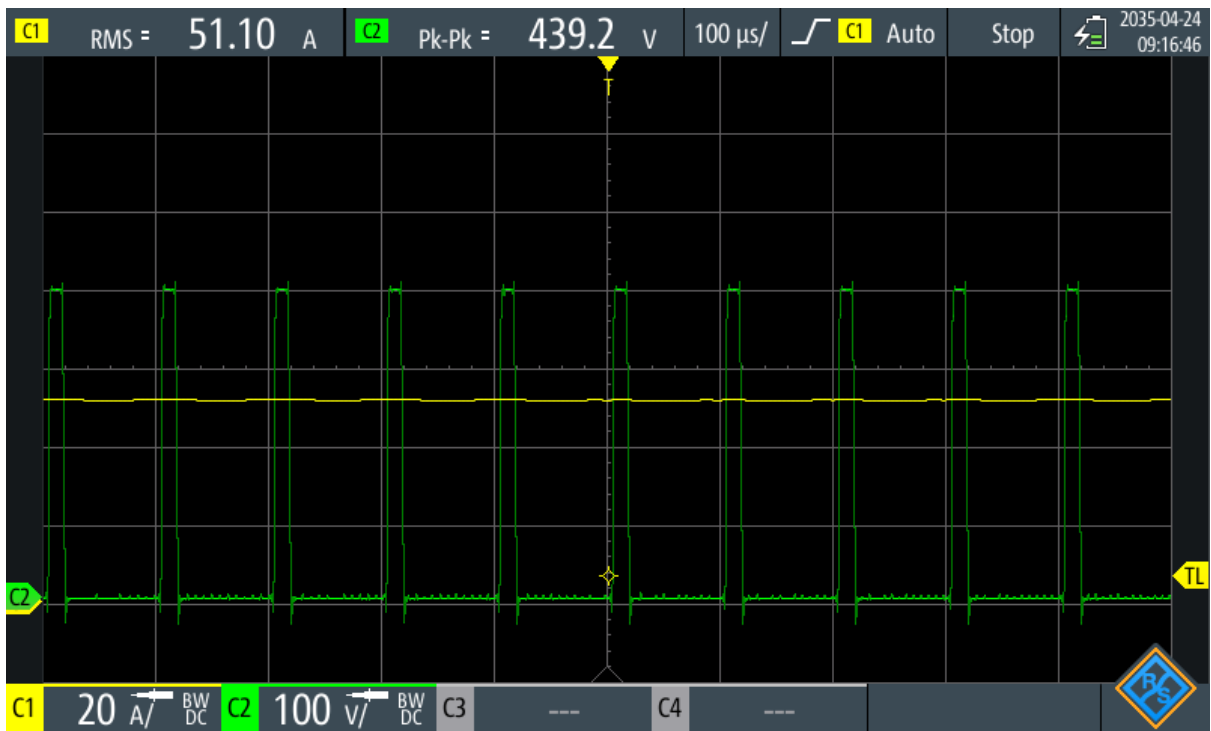


Figura 5.1.10. 400 V 52 A.

Fuente: Propia.

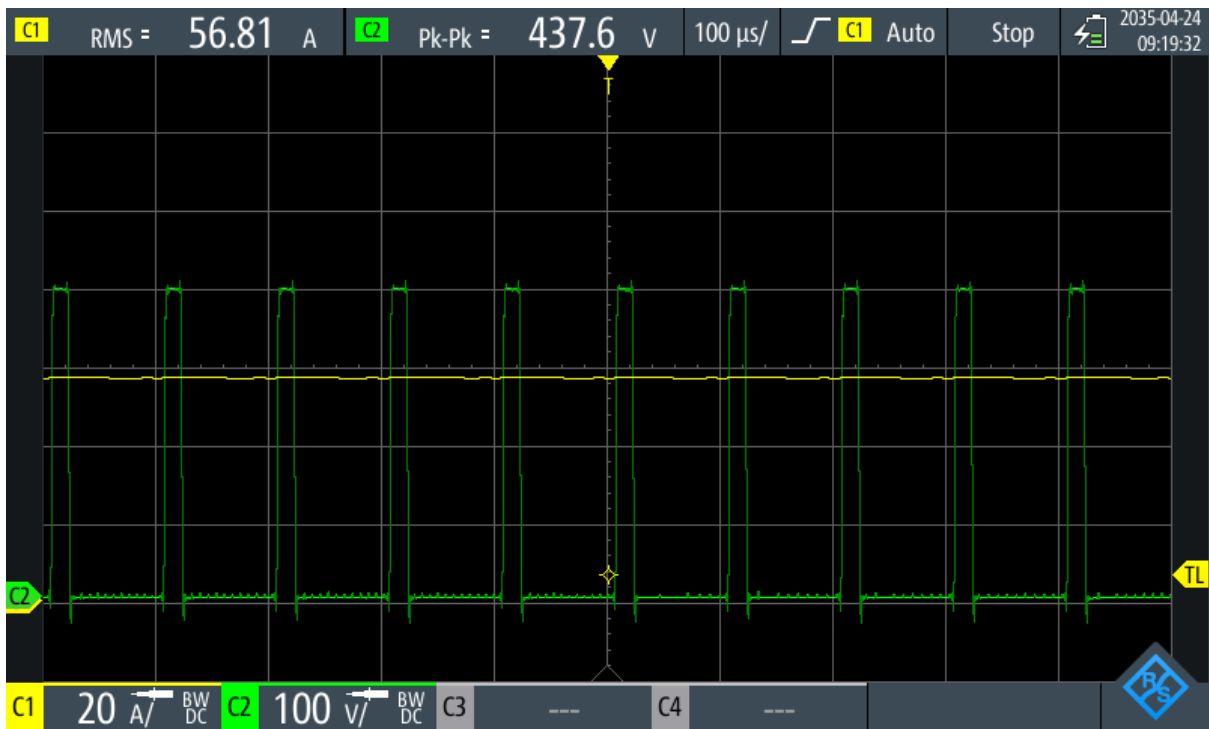


Figura 5.2.11. 400 V 57 A.

Fuente: Propia.

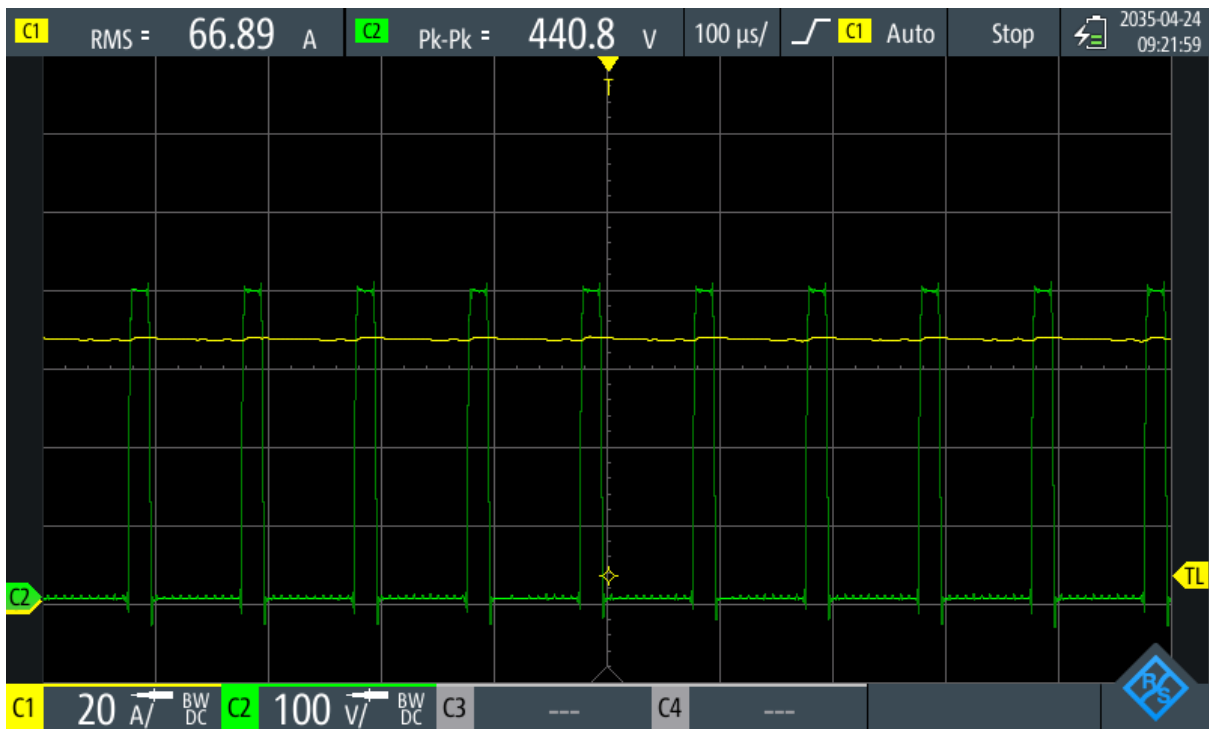


Figura 5.2.12. 400 V 67 A.

Fuente: Propia.

6. Conclusiones.

En la realización de este diseño, se ha desarrollado un convertidor DC-DC con el objetivo de llevar a cabo un proyecto universitario de innovación. Durante el proceso de diseño, se lograron integrar de manera satisfactoria todos los requisitos establecidos por el proyecto. Tras realizar diversas pruebas experimentales, se confirmó el buen funcionamiento del convertidor.

Es importante destacar el conocimiento adquirido a lo largo de este diseño, que incluye el ruteado de placas electrónicas, el dimensionamiento de componentes, la realización de simulaciones, la soldadura y la validación del prototipo. Además, se subraya la importancia de la comunicación continua con las diferentes partes del equipo, como software, firmware, electromagnetismo, mecánica, patrocinadores, economía, diseño y dirección. La colaboración y el trabajo conjunto de todos estos departamentos han sido fundamentales para el éxito del proyecto.

7. Futuras mejoras.

Durante la validación del diseño, se identificaron varias mejoras que podrían implementarse en futuras versiones. En primer lugar, el equipo tiene la intención de aumentar el voltaje de operación a 400 V. Aunque las pruebas realizadas a este voltaje fueron exitosas, se deberán hacer algunas modificaciones para garantizar un diseño seguro.

Por un lado, es necesario aumentar las distancias entre planos para cumplir con los requisitos de aislamiento eléctrico. Además, se debe revisar el DC-Link, ya que los condensadores electrolíticos actualmente utilizados están clasificados para 450 V, lo cual los coloca cerca de su voltaje máximo operativo, lo que podría comprometer su fiabilidad a largo plazo.

Otro ajuste será la eliminación de los transistores BJTs de descarga, dado que durante las pruebas de validación no demostraron ser necesarios. Finalmente, se cambiará el conector por uno con un mejor sistema de enclavamiento, ya que se observó que en ocasiones se soltaba, afectando la calidad del contacto eléctrico.

En primer lugar, en lo que respecta a la distancia de aislamiento, se consultan tablas para determinar la distancia requerida. Altium proporciona tablas de referencia, como se muestra en la siguiente imagen. Estas tablas indican la distancia mínima necesaria según la tensión de operación. En este caso, debemos utilizar la columna B1 y la fila correspondiente a un rango de tensión de 301-500 V, lo que nos indica una distancia mínima de 0,25 mm. Para garantizar un margen de seguridad, se ha decidido aumentar esta distancia a 2 mm.

Table 6-1 Electrical Conductor Spacing

Voltage Between Conductors (DC or AC Peaks)	Minimum Spacing						
	Bare Board				Assembly		
	B1	B2	B3	B4	A5	A6	A7
0-15	0.05 mm [0.00197 in]	0.1 mm [0.0039 in]	0.1 mm [0.0039 in]	0.05 mm [0.00197 in]	0.13 mm [0.00512 in]	0.13 mm [0.00512 in]	0.13 mm [0.00512 in]
16-30	0.05 mm [0.00197 in]	0.1 mm [0.0039 in]	0.1 mm [0.0039 in]	0.05 mm [0.00197 in]	0.13 mm [0.00512 in]	0.25 mm [0.00984 in]	0.13 mm [0.00512 in]
31-50	0.1 mm [0.0039 in]	0.6 mm [0.024 in]	0.6 mm [0.024 in]	0.13 mm [0.00512 in]	0.13 mm [0.00512 in]	0.4 mm [0.016 in]	0.13 mm [0.00512 in]
51-100	0.1 mm [0.0039 in]	0.6 mm [0.024 in]	1.5 mm [0.0591 in]	0.13 mm [0.00512 in]	0.13 mm [0.00512 in]	0.5 mm [0.020 in]	0.13 mm [0.00512 in]
101-150	0.2 mm [0.0079 in]	0.6 mm [0.024 in]	3.2 mm [0.126 in]	0.4 mm [0.016 in]	0.4 mm [0.016 in]	0.4 mm [0.031 in]	0.4 mm [0.016 in]
151-170	0.2 mm [0.0079 in]	1.25 mm [0.0492 in]	3.2 mm [0.126 in]	0.4 mm [0.016 in]	0.4 mm [0.016 in]	0.8 mm [0.031 in]	0.4 mm [0.016 in]
171-250	0.2 mm [0.0079 in]	1.25 mm [0.0492 in]	6.4 mm [0.252 in]	0.4 mm [0.016 in]	0.4 mm [0.016 in]	0.8 mm [0.031 in]	0.4 mm [0.016 in]
251-300	0.2 mm [0.0079 in]	1.25 mm [0.0492 in]	12.5 mm [0.4921 in]	0.4 mm [0.016 in]	0.4 mm [0.016 in]	0.8 mm [0.031 in]	0.8 mm [0.031 in]
301-500	0.25 mm [0.00984 in]	2.5 mm [0.0984 in]	12.5 mm [0.4921 in]	0.8 mm [0.031 in]	0.8 mm [0.031 in]	1.5 mm [0.0591 in]	0.8 mm [0.031 in]
> 500 See para. 6.3 for calc.	0.0025 mm /volt	0.005 mm /volt	0.025 mm /volt	0.00305 mm /volt	0.00305 mm /volt	0.00305 mm /volt	0.00305 mm /volt

B1 - Internal Conductors
 B2 - External Conductors, uncoated, sea level to 3050 m [10,007 feet]
 B3 - External Conductors, uncoated, over 3050 m [10,007 feet]
 B4 - External Conductors, with permanent polymer coating (any elevation)
 A5 - External Conductors, with conformal coating over assembly (any elevation)
 A6 - External Component lead/termination, uncoated, sea level to 3050 m [10,007 feet]
 A7 - External Component lead termination, with conformal coating (any elevation)

Figura 7.1.1. Tabla distancias de aislamiento.

Fuente: Altium Designer.

Para la modificación del DC-Link, se propone la siguiente mejora, colocar los condensadores en serie. Con esta configuración, se lograría un voltaje de operación de 900 V, lo cual proporciona un margen de seguridad considerable respecto al voltaje de 400 V. Sin embargo, al poner los condensadores en serie, la capacidad total se reduce a la mitad. Para compensar esta disminución, se duplicará el número de condensadores, de modo que se mantenga la capacidad actual a 252 V.

Además, se deberán añadir resistencias de balanceo. Esto es necesario porque los fabricantes de condensadores no garantizan una resistencia interna uniforme entre todos los condensadores, lo que podría causar una distribución desigual del voltaje cuando están en serie. Las resistencias de balanceo asegurarán que el voltaje se distribuya de manera equitativa entre los dos condensadores.

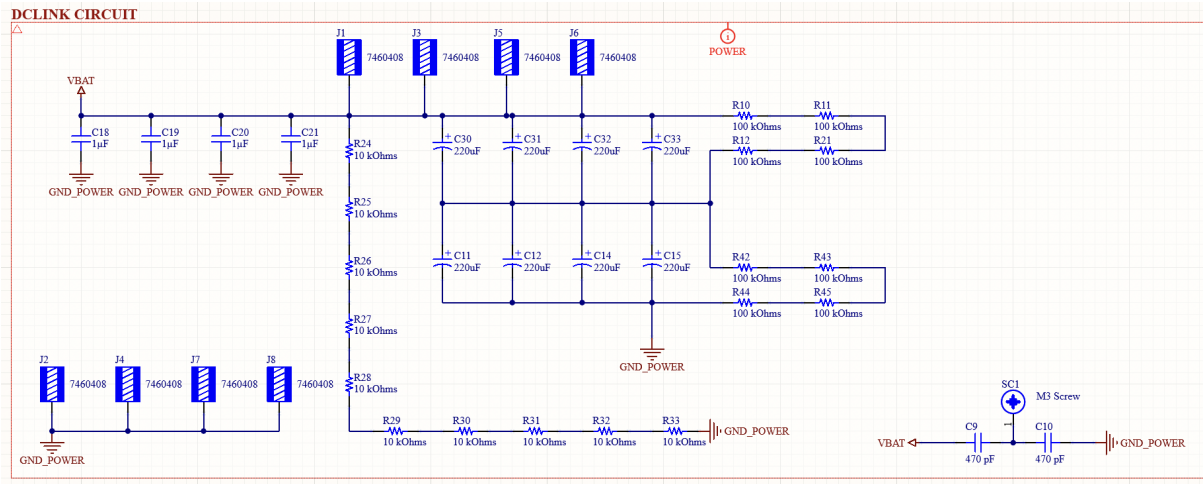


Figura 7.1.2. Esquemáticos circuito DC-Link para 400V.

Fuente: Propia.

En cuanto al conector, se ha identificado una alternativa con un mejor sistema de enclavamiento, que mantiene la misma distancia entre pines y ofrece 26 pines en lugar de 28. Esta nueva opción permite utilizar los pines adicionales para conectarlos a tierra (GND), mejorando así la separación y el aislamiento de las señales. El conector seleccionado es de la marca Hirose, con la referencia HIF6-32PA-1.27DSA(71).

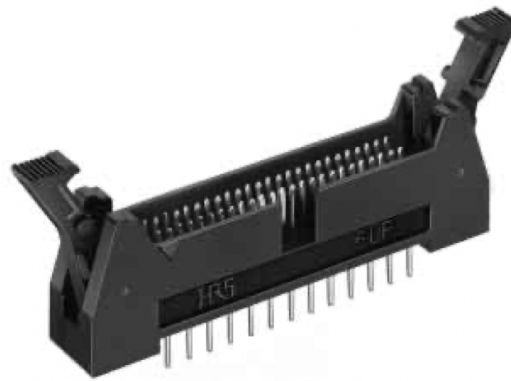


Figura 7.1.3. Conector 09185346904.

Fuente:

En cuanto al diseño de la LPU, quedaría configurado de la siguiente manera.

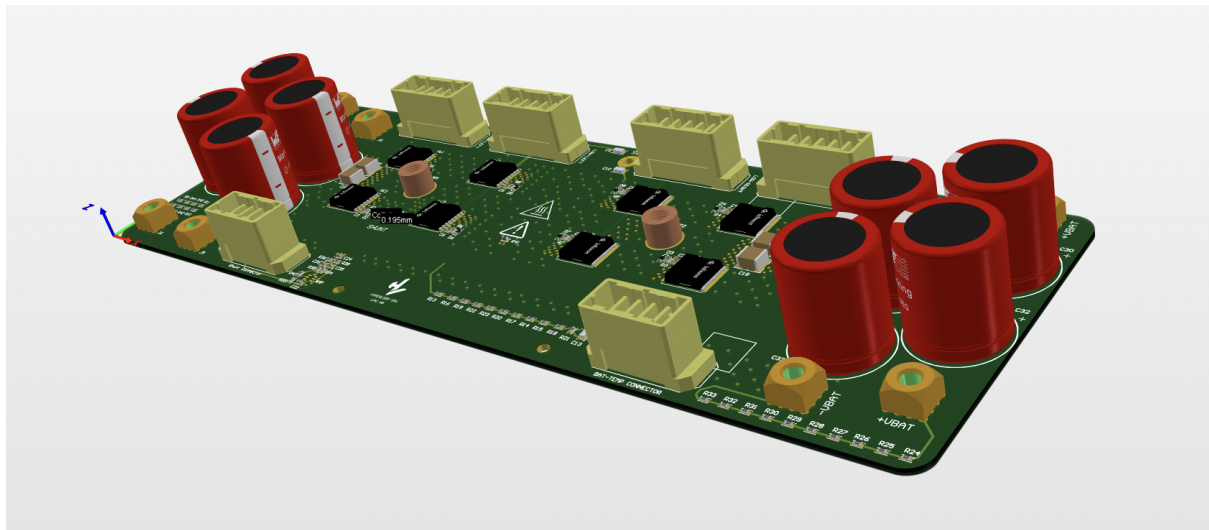


Figura 7.1.4. Ejemplo vista LPU para 400 V.
Fuente: Propia.

8. Bibliografía.

Datasheets LPU.

MOSFET.

https://www.mouser.es/datasheet/2/196/Infineon_IMT65R022M1H_DataSheet_v02_00_EN-3159544.pdf

Terminal 7466205R.

<https://www.we-online.com/components/products/datasheet/7466205R.pdf>

Resistencia Shunt.

https://www.mouser.es/datasheet/2/54/Bourns_CSS2H_2512-3239653.pdf

Terminal 7460408.

<https://www.we-online.com/components/products/datasheet/7460408.pdf>

NTC.

https://product.tdk.com/system/files/dam/doc/product/sensor/ntc/chip-ntc-thermistor/data_sheet/50/db/ntc/ntc_smd_automotive_series_0402-0805.pdf

Conector HIROSE FX30B.

https://www.mouser.es/datasheet/2/185/FX30_Catalog_D49375_en-2585882.pdf

Condensadores 220 uF 450 V.

<https://www.we-online.com/components/products/datasheet/861141483007.pdf>

Condensadores 1 uF 450 V.

https://product.tdk.com/system/files/dam/doc/product/capacitor/ceramic/mlcc/catalog/mlcc_automotive_soft_en.pdf

Amplificador Shunt.

https://www.ti.com/lit/ds/symlink/ina181.pdf?ts=1725965596420&ref_url=https%253A%252F%252Fwww.mouser.es%252F

Datasheets LDU.

Conector 87831-2819.

<https://www.molex.com/en-us/products/part-detail/878312819?display=pdf>

LED 150060YS75020.

<https://www.we-online.com/components/products/datasheet/150060YS75020.pdf>

DC-DC 5V

<https://www.we-online.com/components/products/datasheet/177920511.pdf>

LDO 5V.

https://www.mouser.es/datasheet/2/268/MCP1792_Family_Data_Sheet_DS20006229D-3441636.pdf

Gate Driver ADUM4146.

<https://www.mouser.es/datasheet/2/609/adum4146-2950087.pdf>

Controlador flyback.

https://www.mouser.es/datasheet/2/609/LT8302_8302_3-1716284.pdf

Transformador flyback.

<https://www.mouser.es/ProductDetail/Wurth-Elektronik/750313102?qs=1Kr7Jg1SGW%2FHm2K8ALMdWw%3D%3D>

Diodo salida flyback.

<https://4donline.ihs.com/images/VipMaster/IC/TWSC/TWSC-S-A0002363243/TWSC-S-A0002363243-1.pdf?hkey=CECEF36DEECDDED6468708AAF2E19C0C6>

Diodo zener flyback.

https://www.mouser.es/datasheet/2/308/1SMB5913BT3_D-2309637.pdf

Diodo schottky flyback.

<https://www.rohm.com/datasheet?p=RB068VWM100TF&dist=Mouser&media=referral&source=mouser.com&campaign=Mouser>

Sensor óptico.

https://www.mouser.es/datasheet/2/678/avgo_s_a0003869614_1-2290972.pdf

Transistor BJT.

https://www.mouser.es/datasheet/2/408/TTA003_datasheet_en_20140124-1150732.pdf

Páginas web.

<https://www.mouser.es>

<https://resources.altium.com/es>

<https://www.diarioelectronicohoy.com/blog/el-puente-h-h-bridge>

<https://www.ti.com>

<https://www.analog.com/en/index.html>

<https://www.we-online.com/en>

<https://www.infineon.com>

9. Presupuesto.

En este documento se presenta el presupuesto estimado para la ejecución del proyecto, desglosado en diferentes secciones con el fin de facilitar su comprensión. Las partes son:

- Componentes de cada PCB.
- Recursos humanos.

9.1. Presupuesto LPU.

Presupuesto Placa LPU				
Comentario	Descripción	Precio Unidad (€)	Cantidad	Precio Total (€)
Amplificador	INA181A2	0.651	1	0.651
Conector Potencia	FX30B- 4S- 3. 81DSA Female	3.900	2	7.800
100 pF	CAP CER 100PF 50V C0G/NP0 0603	0.251	8	2.008
470 pF	CAP CER 470PF 500V C0G/NPO 1206	0.650	2	1.300
1 µF	CAP CER 1UF 50V X7R 1206	0.549	1	0.549
1µF	CAP CER 1UF 450V X7T 2220	3.710	4	14.840
0.1 µF	CAP CER 0.1UF 50V X7R 0603	0.484	1	0.484
330 pF	CAP CER 330PF 50V C0G/NP0 0603	0.177	1	0.177
10 pF	CAP CER 10PF 50V C0G/NP0 0603	0.353	2	0.706
220µF	861141483007 WCAP- AI3H 220µF 450V 20% Snap In	9.340	4	37.360
CMOZ20V	DIODE ZENER 20V 300MW SOD523	0.300	8	2.400
Conector Potencia	FX30B- 5S- 3. 81DSA Female	5.450	4	21.800

MOSFET	IMT65R022M1H 650V 79A	15.610	8	124.880
Terminal 7460408	PCB Terminal	3.850	4	15.400
Terminal 7466205R	WP-SMBU SMT Internal blind-hole thread, OD 9mm, M5 x 4mm, 70A	2.590	2	5.180
100 kOhms	RES SMD 100K OHM 0.1% 1/16W 0603	0.110	8	0.880
1.5 kOhms	RES 1.5K OHM 1% 1/4W 0603	0.167	1	0.167
22 kOhms	RES SMD 22K OHM 1% 1/10W 0603	0.112	10	1.120
10 kOhms	RES SMD 10K OHM 1% 1/10W 0603	0.108	13	1.404
12 Ohms	RES SMD 12 OHM 1% 1/10W 0603	0.223	2	0.446
Resistencia Shunt	CSS2H-2512R-L300F SMD .0003 OHM 1% 6W 50PPM	0.930	1	0.930
2.4 kOhms	RES SMD 2.4K OHM 1% 1/10W 0603	0.352	1	0.352
10k	THERMISTOR NTC 10K OHM 3380K 0603	0.640	1	0.640
Placa Electronica	Placa Electronica	50.000	1	50.000
			Suma (€)	291.474

9.2. Presupuesto LDU.

Presupuesto Placa LDU				
Comentario	Descripción	Precio Unidad (€)	Cantidad	Precio Total (€)
1000 pF	CAP CER 1000PF 50V C0G/NP0 0603	0.698	8	5.584
100 pF	CAP CER 100PF 50V C0G/NP0 0603	0.251	5	1.255
0.1 µF	CAP CER 0.1UF 50V X7R 0603	0.484	14	6.776
10 µF	CAP CER 10UF 50V X5R 1206	0.372	28	10.416
4.7 µF	CAP CER 4.7UF 50V X7R 1206	0.911	2	1.822
1 µF	CAP CER 1UF 50V X7R 1206	0.549	7	3.843
470 pF	CAP CER 470PF 50V C0G/NP0 0603	0.650	4	2.600
10000 pF	CAP CER 10000PF 50V X7R 0603	0.158	8	1.264
Conector Potencia	FX30B- 5P- 3. 81DSA20 Male	4.850	4	19.400
TSSW3U45HRVG	DIODE SCHOTTKY 45V 3A SOD123W	0.735	23	16.905
B260AF-13	DIODE SCHOTTKY 60V 2A SMAF	0.419	8	3.352
SZ1SMB5939BT3G	3 W Zener Voltage Regulator, 2-Pin SMB, Pb-Free, Tape and Reel	0.484	1	0.484
RB068VWM100TFTR	100V, 2A, Single, PMDE, Ultra low IR SBD for Automotive	0.530	1	0.530
LED Amarillo	LED YELLOW DIFFUSED 0603 SMD	0.170	9	1.530

DC-DC 5V-5V	Convertidores CC/CC aislados (orificio pasante) WPME-FISM SIP-4 Modu 5Vin 5Vout 1W 1.5kV 1779205111	3.150	2	6.300
TRANSISTOR BJT	TTA003,L1NQ(O 80V 3A	0.614	8	4.912
GATE DRIVER ADuM4146	GATE DIRVER ADuM4146	7.710	4	30.840
Conector 87831-2819	2.00mm Pitch Milli- Grid Header Vertical Through Hole Shrouded 28 Circuits 0.127	5.000	1	5.000
100 Ohms	RES SMD 100 OHM 1% 1/10W 0603	0.195	12	2.340
10 kOhms	RES SMD 10K OHM 1% 1/10W 0603	0.108	10	1.080
30 kOhms	RES SMD 30K OHM 1% 1/10W 0603	0.205	4	0.820
1 kOhms	RES SMD 1K OHM 1% 1/10W 0603	0.102	8	0.816
0 Ohms	RES SMD 0 OHM JUMPER 1/10W 0603	0.093	6	0.558
0 Ohms	RES 0 OHM JUMPER 1206	0.108	16	1.728
10 Ohms	RESHIGHPOWERA 1206 10R 1% 3/4W T	0.400	16	6.400
20 kOhms	RES 20K OHM 0.1% 1/4W 0805	0.158	6	0.948
39 Ohms	RES 39 OHM 1% 1/2W 1206	0.670	1	0.670
33 kOhms	RES SMD 33K OHM 1% 1/10W 0603	0.214	1	0.214

100 kOhms	RES SMD 100K OHM 1% 1/10W 0603	0.110	1	0.110
220 kOhms	RES SMD 220K OHM 1% 1/10W 0603	0.102	1	0.102
12 kOhms	RES SMD 12K OHM 1% 1/10W 0603	0.186	1	0.186
20 kOhms	RES SMD 20K OHM 1% 1/10W 0603	0.108	4	0.432
500 Ohms	RES SMD 500 OHM 0.05% 1/10W 0603	0.363	1	0.363
1 Ohms	RES 1 OHM 5% 1/2W 1206	0.260	8	2.080
Conector Potencia	FX30B- 4P- 3. 81DSA20	4.430	2	8.860
750313102	Transformador 1:1:1:1 3 primarios	4.550	1	4.550
ACPL-C87A-500E	Precision Optically Isolated Voltage Sensor	6.930	3	20.790
MCP1792T-5002H/CB	IC REG LINEAR 5V 100MA SOT23A-3	0.735	2	1.470
LT8302ES8E#PBF	Switching Regulator, Current- mode, 5.4A, 380kHz Switching Freq-Max, BIPolar, PDSO8	9.290	1	9.290
Placa Electronica	Placa Electronica	40.000	1	40
			Suma (€)	226.620

Es importante destacar que todos los componentes han sido adquiridos a través de Mouser y que los precios indicados ya incluyen el IVA correspondiente.

9.3. Presupuesto Recursos Humanos.

Los recursos humanos corresponden al trabajo realizado por el proyectista. Se ha establecido un precio de 30 € por hora como referencia para calcular el costo asociado. A partir de este salario, se puede hacer una aproximación del coste total del trabajo del proyectista. El proyecto ha sido dividido en varias tareas, cada una con una duración específica, lo que facilita la estimación del tiempo y los recursos necesarios para su ejecución.

Recursos Humanos		
Tarea	Horas	Coste (€)
Análisis de especificaciones	40	1200
Simulaciones y cálculos	80	2400
Diseño	160	4800
Fabricación	40	1200
Validación y montaje	80	2400
	Total sin IVA	12000
	Total con IVA	14520

9.4. Presupuesto Coste Total del Proyecto.

El coste total se calcula como la suma de los costes parciales, los cuales se han expuesto previamente. Dado que los precios ya incluyen el IVA, el resultado final se muestra en la siguiente tabla.

Coste Total	
Concepto	Coste (€)
Presupuesto LPU	291.41
Presupuesto LDU	226.62
Recursos Humanos	14520
TOTAL	15038.03

10. Pliego de condiciones.

10.1. Pliego de Condiciones Generales.

10.1.1. Objeto y Alcance del Pliego.

El propósito de este documento es establecer los requisitos técnicos mínimos que deben cumplirse en el desarrollo de un convertidor de potencia DC/DC para un prototipo de Hyperloop UPV.

En este sentido, se detallarán las condiciones técnicas y facultativas que deben tenerse en cuenta para la correcta ejecución del proyecto, definiendo las responsabilidades de las partes involucradas en el proceso.

Es responsabilidad del Contratista asegurarse de que los aspectos constructivos del convertidor de potencia DC/DC, incluyendo la fabricación y selección de componentes, cumplan con las últimas normas de diseño, reglamentos y técnicas aplicables. Por lo tanto, este documento no tiene la intención de recopilar dichos detalles.

En relación a los diferentes agentes del proyecto, se establecen:

Promotor: se refiere al equipo directivo de Hyperloop UPV, quienes son los responsables de encargar el proyecto al contratista y, por ende, al proyectista.

Proyectista: Jorge David Guerrero Porcar, ingeniero eléctrico, es el responsable del diseño del convertidor de potencia DC/DC de acuerdo con las especificaciones impuestas por el equipo de Hyperloop UPV.

Contratista: Dirección del equipo Hyperloop UPV, asume la responsabilidad de garantizar que la ejecución y fabricación del convertidor de potencia DC/DC se realice conforme al diseño definitivo propuesto en la memoria descriptiva del proyecto.

10.1.2. Documentación del Proyecto

Proyecto de un convertidor de potencia DC/DC para un prototipo Hyperloop.

El presente proyecto se compone de los siguientes documentos:

Documento 1: MEMORIA DESCRIPTIVA.

Documento 2: ANEXOS.

Documento 3: PRESUPUESTO.

Documento 4: PLIEGO DE CONDICIONES.

Documento 5: PLANOS.

Se consideran documentos contractuales aquellos que forman parte del contrato y deben cumplirse obligatoriamente, salvo modificaciones debidamente autorizadas. Los documentos contractuales son:

Documento 2: ANEXOS.

Documento 3: PRESUPUESTO.

Documento 4: PLIEGO DE CONDICIONES.

Documento 5: PLANOS.

Los demás documentos son informativos y, aunque no forman parte del contrato, complementan a los documentos mencionados anteriormente.

En consecuencia, el Contratista no puede argumentar cambios en las condiciones del contrato basándose en información contenida en los documentos informativos, excepto en los casos en que aparezcan en cualquiera de los documentos contractuales.

El Contratista es responsable de los errores que puedan surgir por no obtener suficiente información directa para rectificar o ratificar el contenido de los documentos contractuales del proyecto.

10.2. Pliego de Condiciones Técnicas.

Para la realización del proyecto, el promotor y el contratista proporcionarán al proyectista todas las especificaciones que el convertidor debe cumplir, de acuerdo con las necesidades del proyecto principal: el diseño de un prototipo de Hyperloop.

Además, el proyectista deberá mantener informado al promotor sobre el progreso del proyecto y presentar un informe final detallando los resultados obtenidos y los pasos seguidos.

10.2.1. Documentos de Soporte.

En esta sección se establece el contenido mínimo acordado por los diferentes agentes involucrados en el proyecto para los distintos documentos proporcionados:

Documento 1: MEMORIA DESCRIPTIVA: Define los objetivos del proyecto, las especificaciones técnicas del sistema en el que se debe integrar, y el proceso de diseño seguido. También incluye los procesos de fabricación y montaje realizados, así como los resultados obtenidos en las pruebas.

Documento 2: ANEXOS: Incluye todos los documentos debidamente referenciados en los demás documentos del proyecto.

Documento 3: PRESUPUESTO: Cuantifica el costo económico del proyecto desglosado en diferentes partidas.

Documento 4: PLIEGO DE CONDICIONES: Establece las responsabilidades y derechos de cada uno de los agentes que participan en el proyecto, y establece un marco legal común.

Documento 5: PLANOS: Contiene los planos proporcionados por el proyectista para respaldar las especificaciones técnicas del proyecto, así como los planos que definen el diseño definitivo del convertidor.

10.2.2. Disposiciones Legales.

El proyecto deberá llevarse a cabo de acuerdo con los siguientes reglamentos y normativas:

Real Decreto 842/2002: Reglamento electrotécnico de baja tensión.

Real Decreto 1066/2001: Reglamento que establece condiciones de protección del dominio público radioeléctrico, restricciones a las emisiones radioeléctricas y medidas de protección sanitaria frente a emisiones radioeléctricas.

Real Decreto 486/1997, de 14 de abril, por el que se establecen las disposiciones mínimas de seguridad y salud en los lugares de trabajo.

Norma Une-en 60146-1-1:2010: Convertidores de semiconductores. Especificaciones comunes y convertidores conmutados.

Norma UNE 157001:2014: Criterios generales para la elaboración formal de los documentos que constituyen un documento técnico.

10.3. Pliego de Condiciones Facultativas.

En esta sección se describen los diferentes agentes que participan en el proyecto, así como las obligaciones y responsabilidades de cada uno de ellos.

10.3.1. Promotor.

El promotor del proyecto es el equipo directivo de Hyperloop UPV, quienes encargan este proyecto al contratista y, por consiguiente, al proyectista.

Es responsabilidad del promotor definir adecuadamente las especificaciones sobre las cuales se debe diseñar el convertidor. Por lo tanto, el promotor será responsable de cualquier fallo en dichas especificaciones que resulte en retrasos en la finalización del proyecto o en un sobrecoste del mismo.

El promotor tiene derecho a solicitar información al contratista y al proyectista sobre el progreso del proyecto, incluso antes de la fecha de entrega.

10.3.2. Contratista.

La responsabilidad del contratista recae en el equipo directivo de Hyperloop UPV.

Es responsabilidad del contratista asegurarse de que la fabricación del sistema de levitación se realice de acuerdo con lo establecido en los documentos del proyecto.

Al igual que el promotor, el contratista tiene derecho a consultar el estado del proyecto e incluso a rescindir el avance del mismo de acuerdo con las cláusulas que se expondrán más adelante.

10.3.3. Proyectista.

El proyectista es Jorge David Guerrero Porcar.

Es responsabilidad del proyectista resolver cualquier incoherencia que surja durante el desarrollo del proyecto, ya sea en relación con el proceso de fabricación o no. Por lo tanto, cualquier sobrecoste

relacionado con una mala interpretación o aplicación de las especificaciones técnicas establecidas por el promotor será responsabilidad del proyectista.

El proyectista tiene derecho a realizar el diseño de acuerdo con su criterio profesional, sin verse influenciado por las presiones o intereses del promotor o del contratista, siempre y cuando no vayan en contra de las especificaciones técnicas del proyecto.

10.3.4. Plazos y Entrega del Proyecto.

Los plazos de ejecución y la fecha de inicio del diseño están definidos en el contrato y deben cumplirse obligatoriamente por el proyectista. Sin embargo, se mencionan nuevamente en este documento:

Fecha de inicio del proyecto: 11/05/2024

Fecha de finalización del proyecto: 13/09/2024

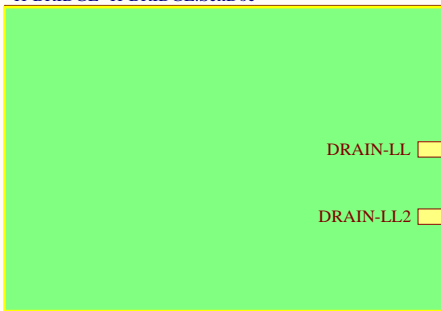
El proyectista tiene derecho a solicitar una extensión de los plazos de entrega, siempre que esté debidamente justificado. Esta solicitud debe ser aceptada por el contratista, quien asumirá la responsabilidad de los retrasos ante el promotor del proyecto.

10.3.5. Garantía.

El diseño del convertidor tiene una garantía de 1 año a partir de la entrega del proyecto al cliente. Por lo tanto, cualquier falla en el diseño será responsabilidad del proyectista, quien deberá proceder a realizar un rediseño. En ningún caso el proyectista será responsable de los costos de fabricación del convertidor nuevamente.

11. Planos.

H-BRIDGE H-BRIDGE.SchDoc



DRAIN-LL  DRAIN-LL

DRAIN-LL2  DRAIN-LL2

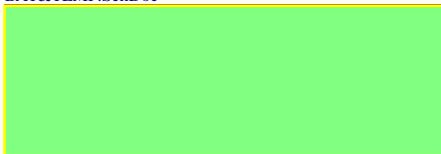
SHUNT.SchDoc SHUNT



DRAIN-LL  DRAIN-LL

DRAIN-LL2  DRAIN-LL2

BAT&TEMP
BAT&TEMP.SchDoc



Title **LPU Hierarchy**

Size: A4

Number:1

Created:

Last Modification: 11/09/2024

Sheet1 of 4

Author: Jorge Guerrero

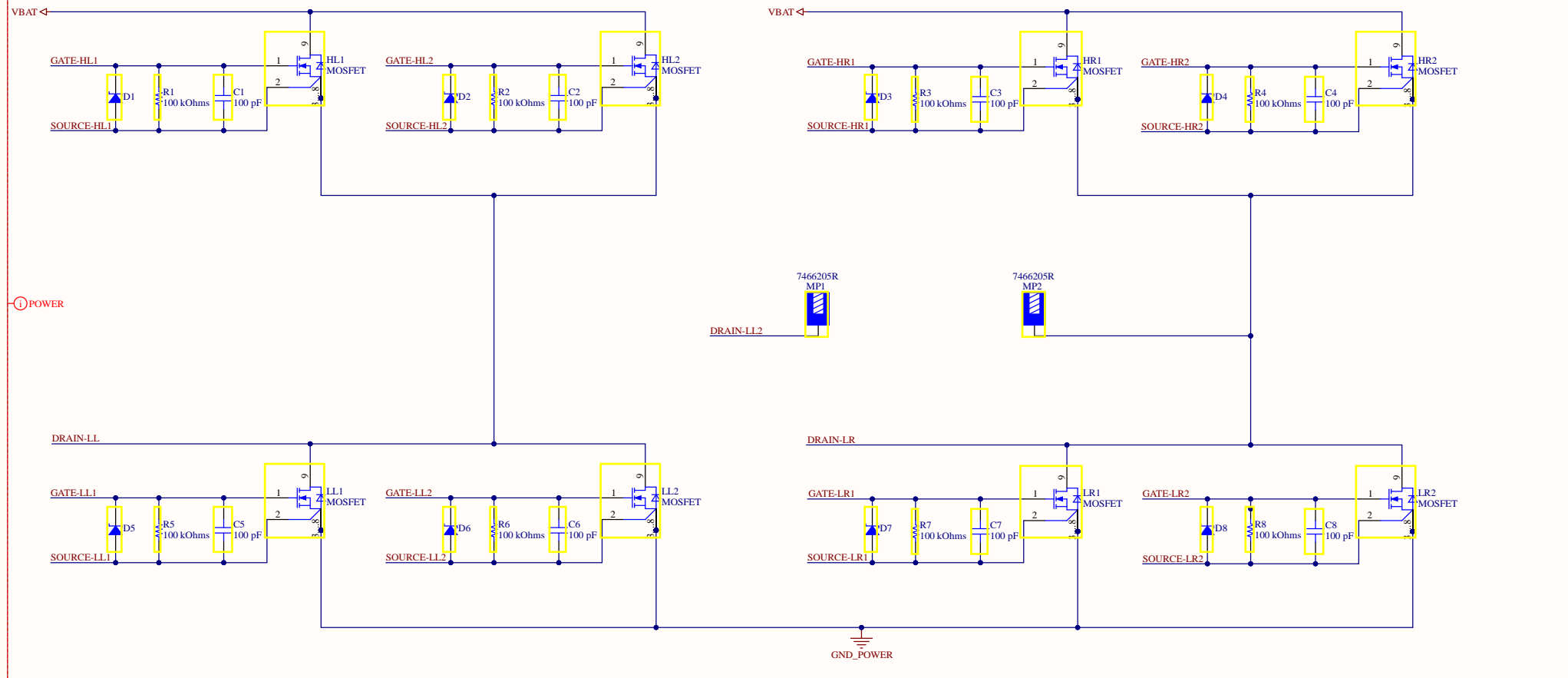
Checked by: Jorge Guerrero



HYPERLOOP UPV



H-BRIDGE



H-BRIDGE CONNECTORS

HIGH-LEFT

VBAT	1	2	2	VBAT
GATE-HL1	3	4	4	GATE-HL1
SOURCE-HL1	5	6	6	SOURCE-HL1
GATE-HL2	7	8	8	GATE-HL2
SOURCE-HL2	9	10	10	SOURCE-HL2

HIGH-RIGHT

GATE-HR1	1	2	2	GATE-HR1
SOURCE-HR1	3	4	4	SOURCE-HR1
GATE-HR2	5	6	6	GATE-HR2
SOURCE-HR2	7	8	8	SOURCE-HR2
VBAT	9	10	10	VBAT

LOW-LEFT

DRAIN-LL	1	2	2	DRAIN-LL
GATE-LL1	3	4	4	GATE-LL1
SOURCE-LL1	5	6	6	SOURCE-LL1
GATE-LL2	7	8	8	GATE-LL2
SOURCE-LL2	9	10	10	SOURCE-LL2

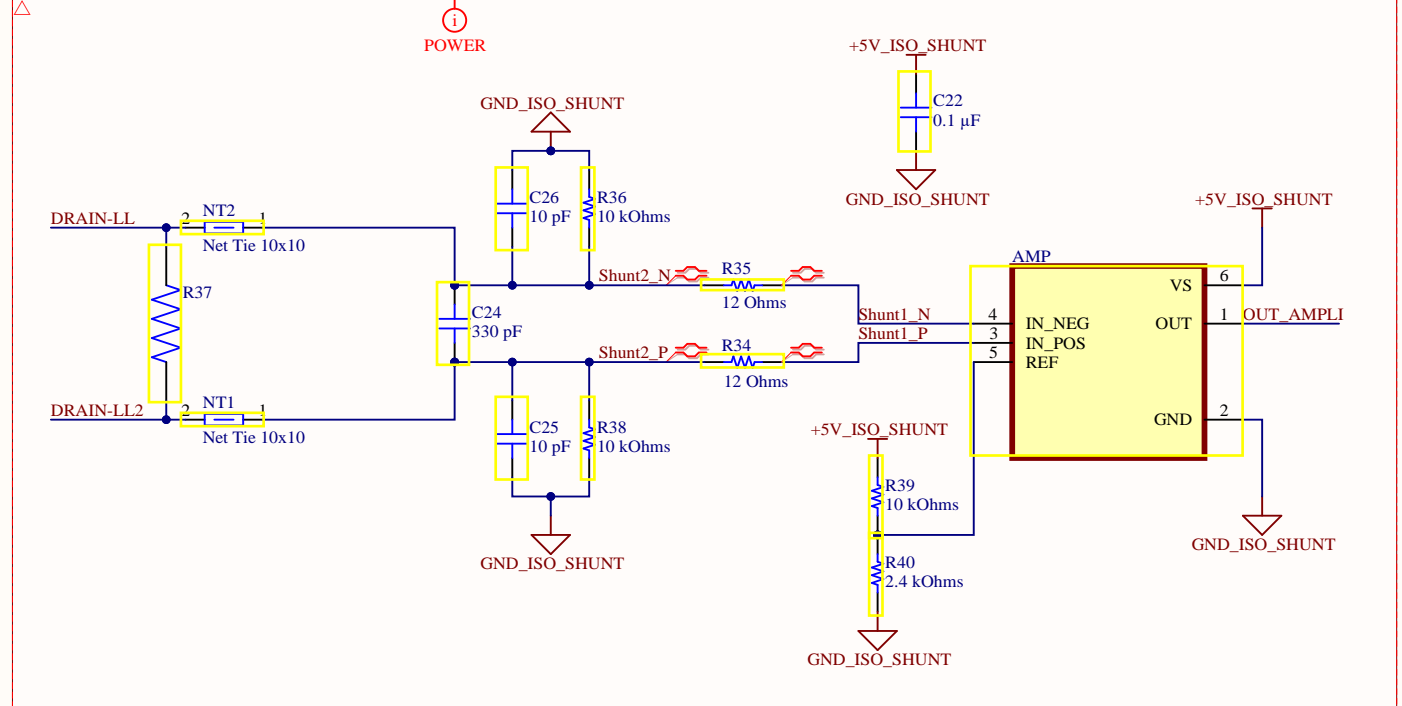
LOW-RIGHT

GATE-LR1	1	2	2	GATE-LR1
SOURCE-LR1	3	4	4	SOURCE-LR1
GATE-LR2	5	6	6	GATE-LR2
SOURCE-LR2	7	8	8	SOURCE-LR2
DRAIN-LR	9	10	10	DRAIN-LR

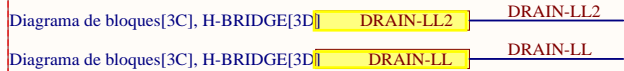
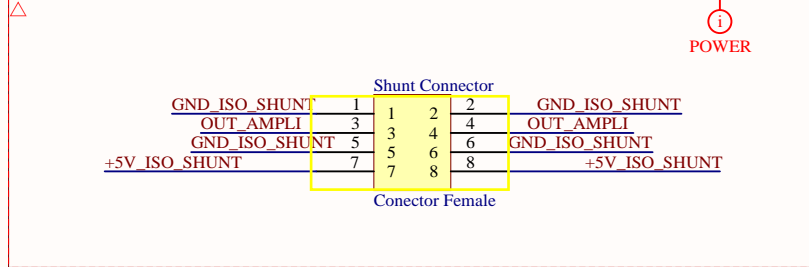
Diagrama de bloques[3B], SHUNT[3D] **DRAIN-LL** DRAIN-LL



Diagrama de bloques[3B], SHUNT[3D] **DRAIN-LL2** DRAIN-LL2

SHUNT CIRCUIT

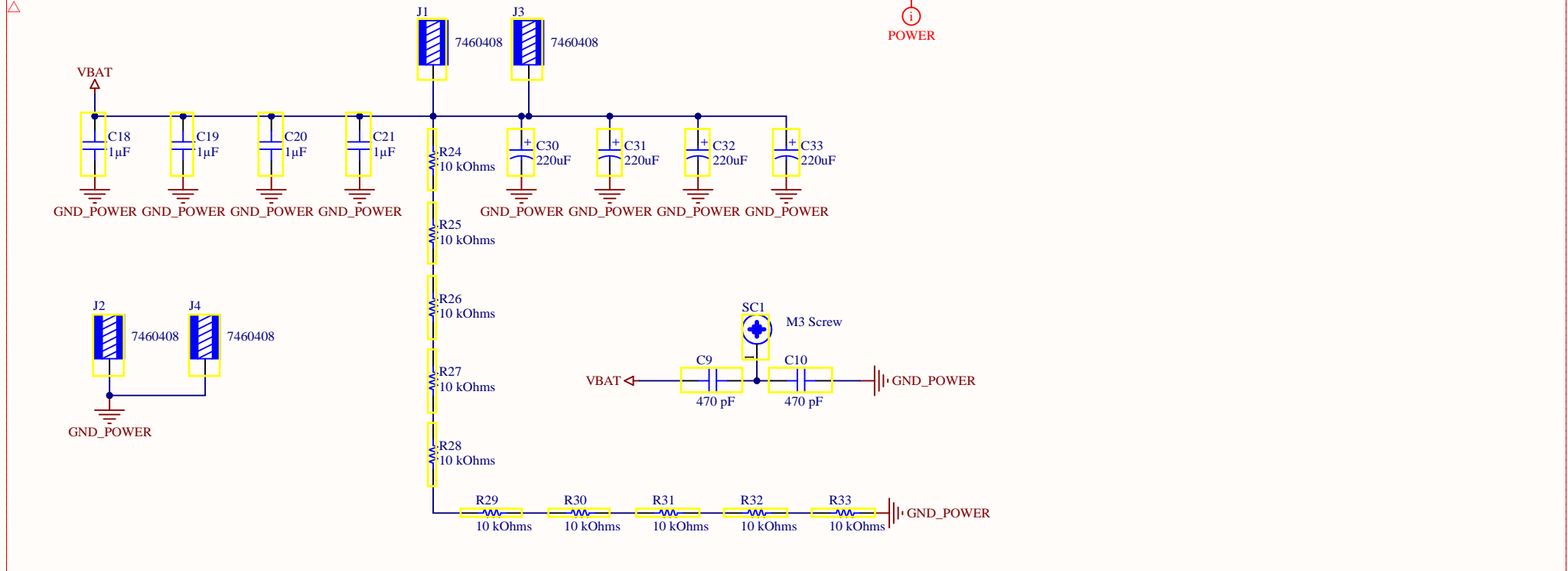


SHUNT CONNECTOR

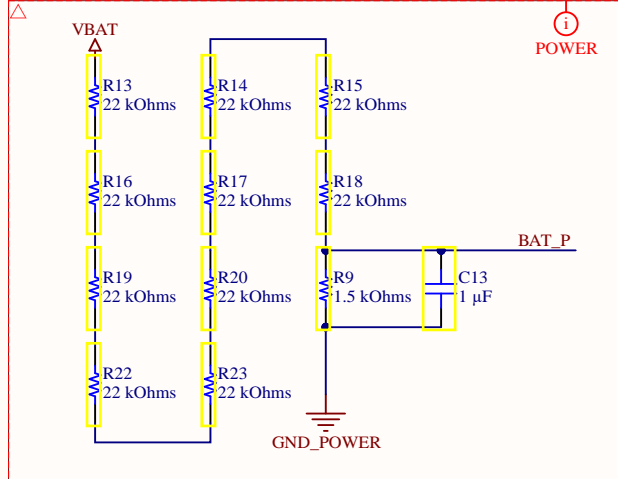


Title Shunt Circuit			 
Size: A4	Number:3	Created:	
Last Modification: 11/09/2024		Sheet3 of 4	
Author: Jorge Guerrero			
Checked by: Jorge Guerrero			

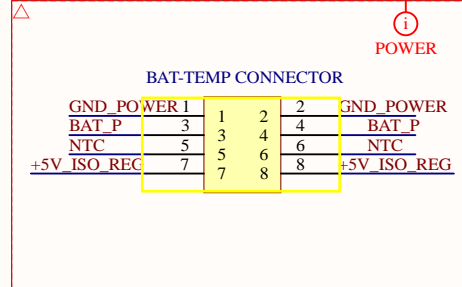
DCLINK CIRCUIT



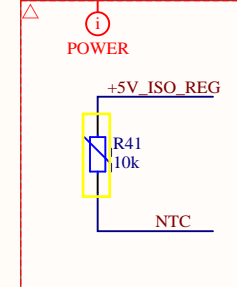
VBAT CIRCUIT



VBAT & TEMP CONNECTOR



NTC



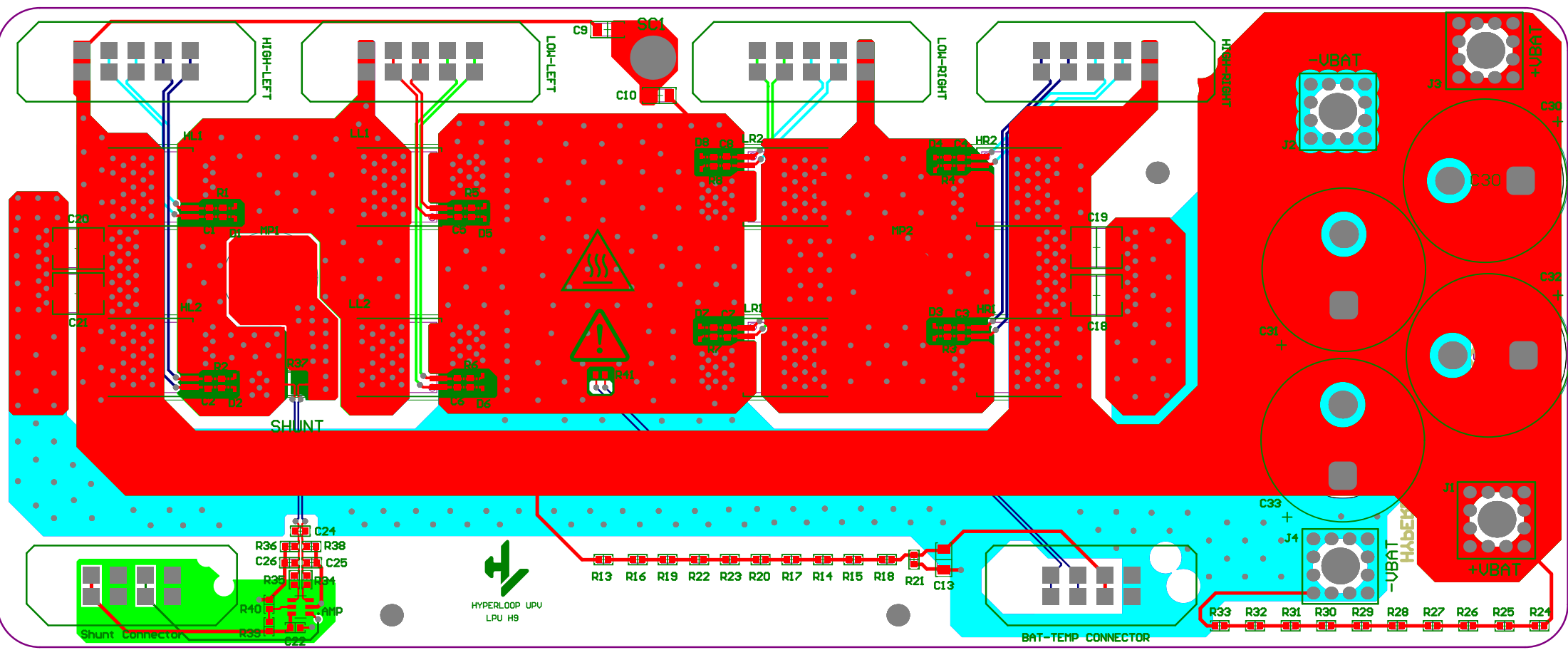
Title **Bat & Temp Circuit**

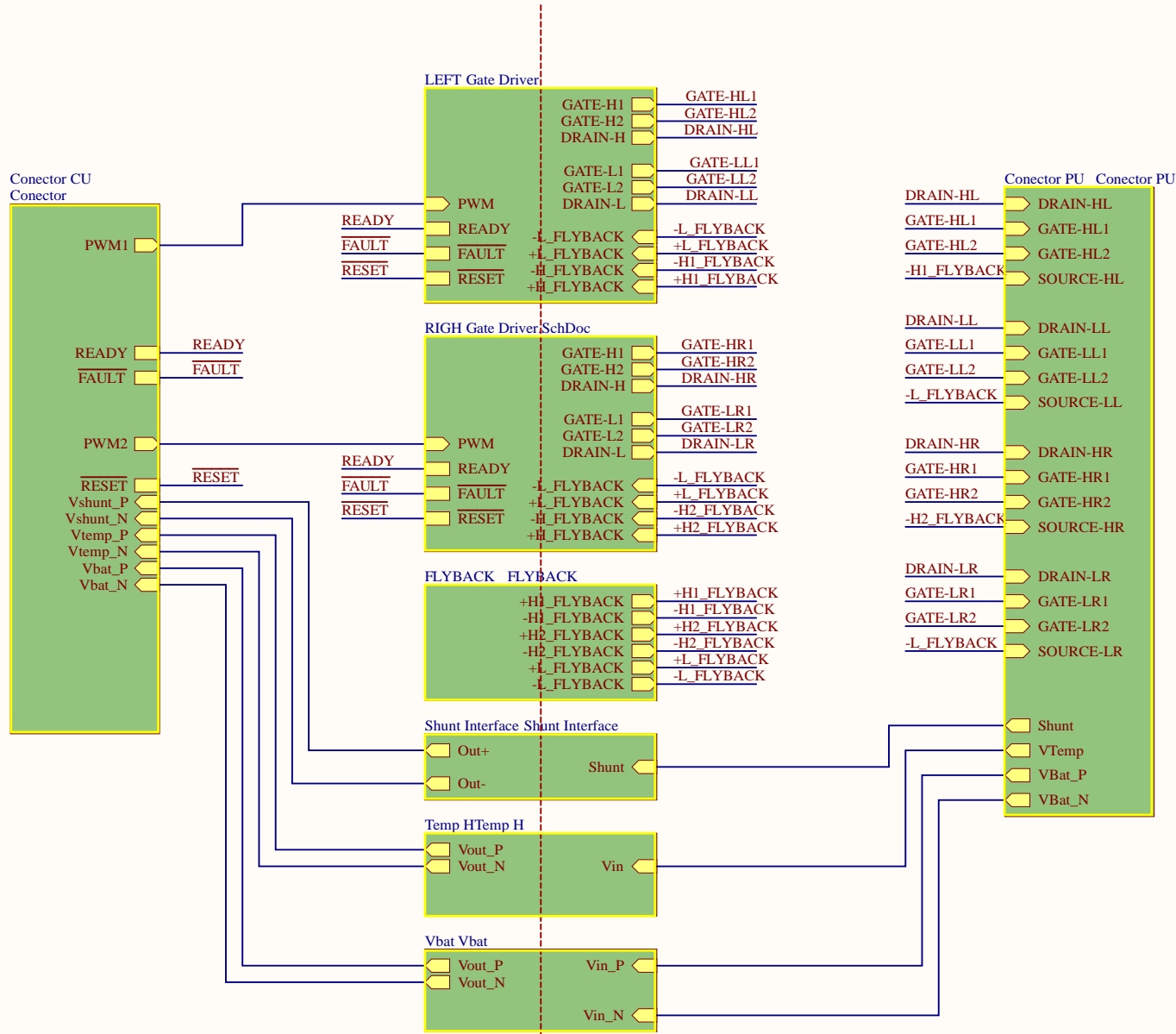
Size: A4 Number:4 Created:
 Last Modification: 11/09/2024 Sheet4 of 4
 Author: Jorge Guerrero
 Checked by: Jorge Guerrero



HYPERLOOP UPV



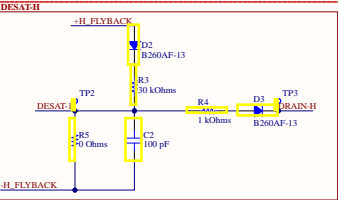
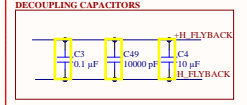
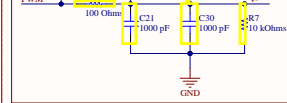
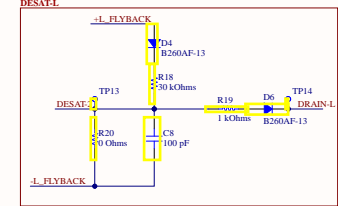
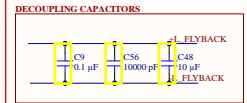
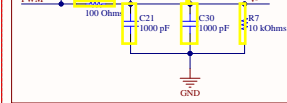
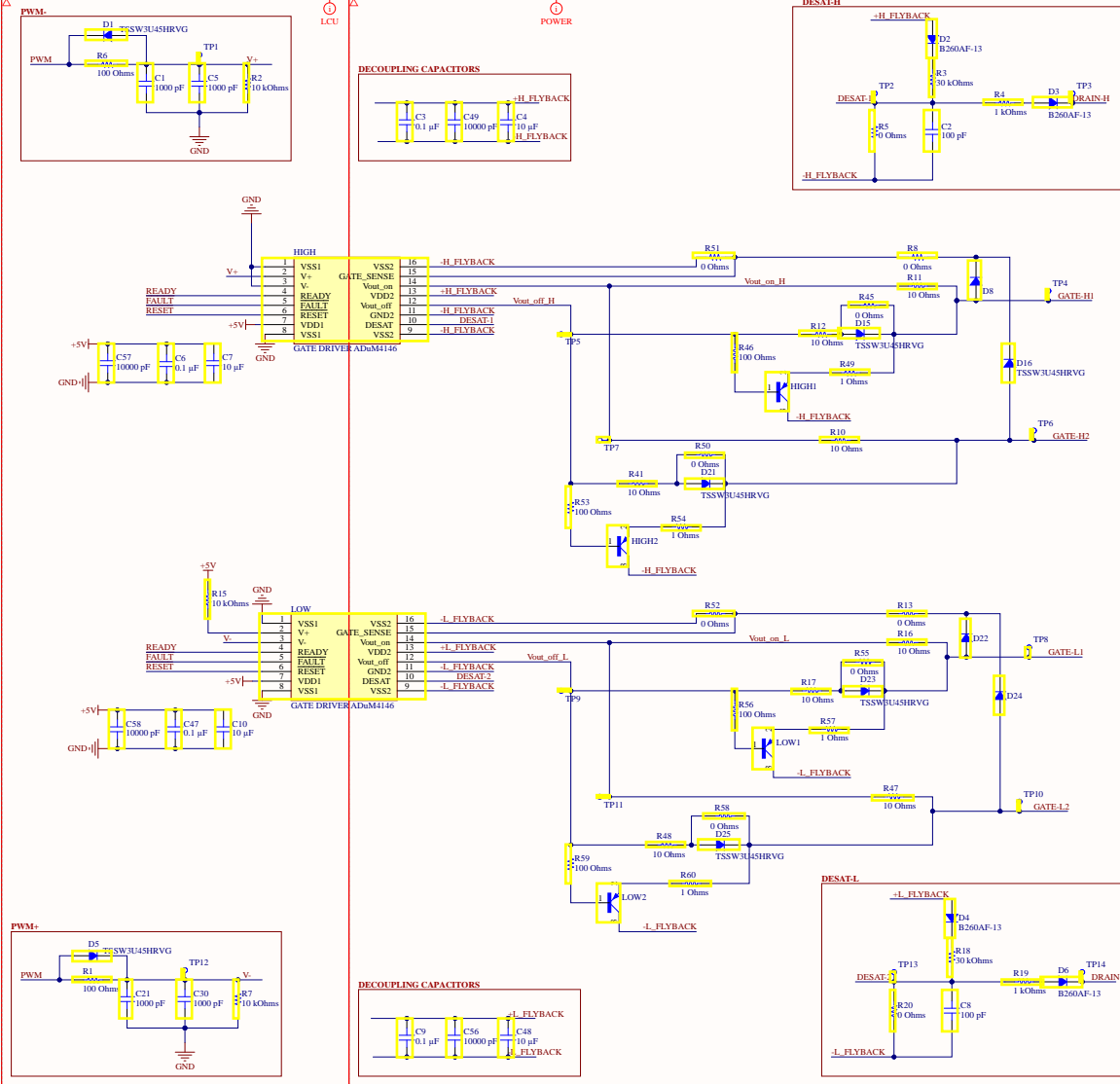




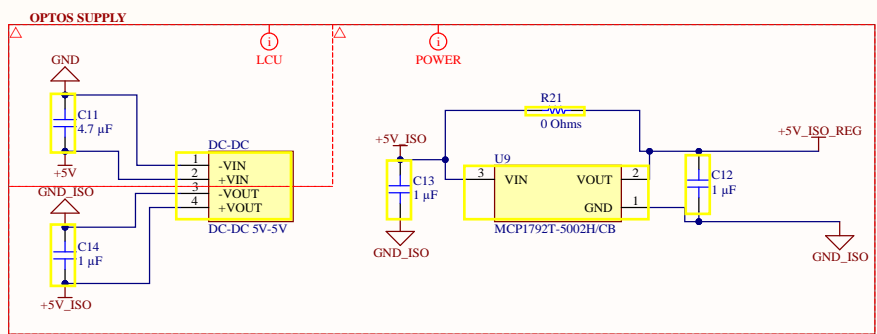
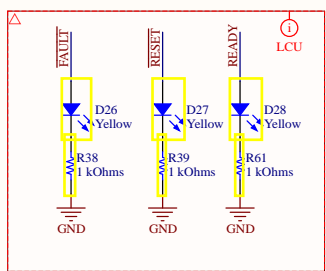
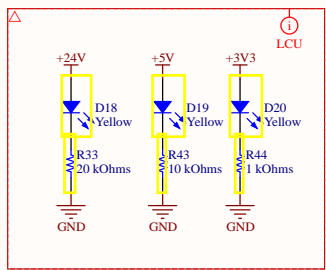
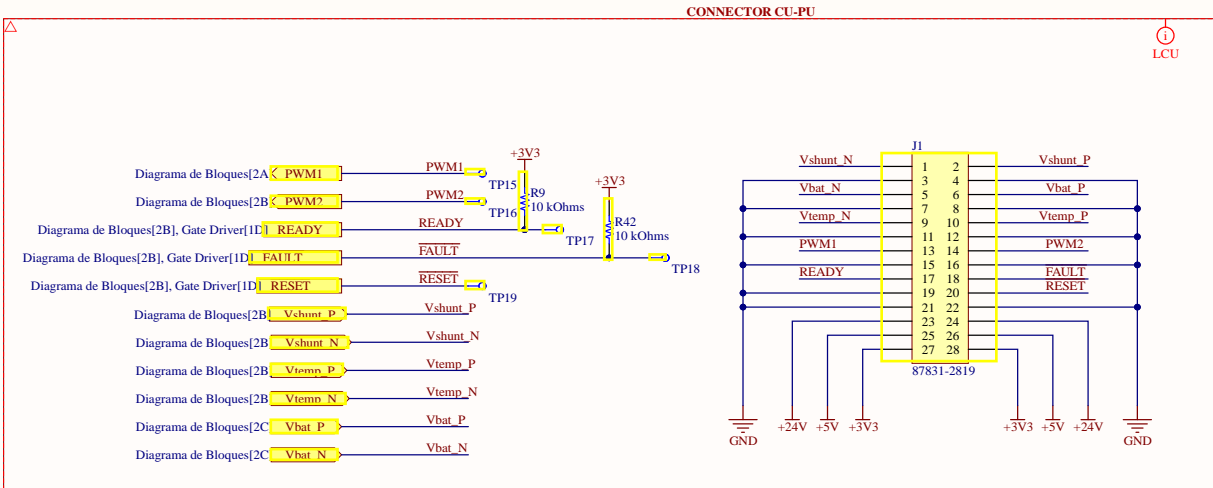
Title LDU Hierarchy		
Size: A4	Number:1	Created:
Last Modification: 11/09/2024	Sheet1 of 8	
Author: Jorge Guerrero		
Checked by: Jorge Guerrero		



GATE DRIVER HIGH-LOW



- Diagrama de Bloques[2A] PWM
- Diagrama de Bloques[2A] Conector[2A] READY
- Diagrama de Bloques[2B] Conector[2B] FAULT
- Diagrama de Bloques[2B] Conector[2B] RESET
- Diagrama de Bloques[3B] -H_FLYBACK
- Diagrama de Bloques[3B] -H_FLYBACK
- Diagrama de Bloques[3B] FLYBACK[2C] -L_FLYBACK
- Diagrama de Bloques[3A] FLYBACK[2C] -L_FLYBACK
- Diagrama de Bloques[3A] GATE-H1
- Diagrama de Bloques[3A] GATE-H2
- Diagrama de Bloques[3A] DRAIN-H
- Diagrama de Bloques[3A] GATE-L1
- Diagrama de Bloques[3A] GATE-L2
- Diagrama de Bloques[3A] DRAIN-L



Title: Connector Control Unit Circuit		
Size: A3	Number: 3	Created:
Last Modification: 11/09/2024	Sheet 5 of 8	
Author: Jorge Guerrero		
Checked by: Jorge Guerrero		



A
B
C
D

A
B
C
D

$$V_{OUT} = V_{REF} \cdot \left(\frac{R_{FB}}{R_{REF}} \right) \cdot \left(\frac{1}{N_{PS}} \right) - V_f$$

UVLO = 18V

Vref=1V Rfb=225kOhm Rref=12kOhm Nps=1 Vf=2V Vo=18,2V

HEMS Flyback Converter

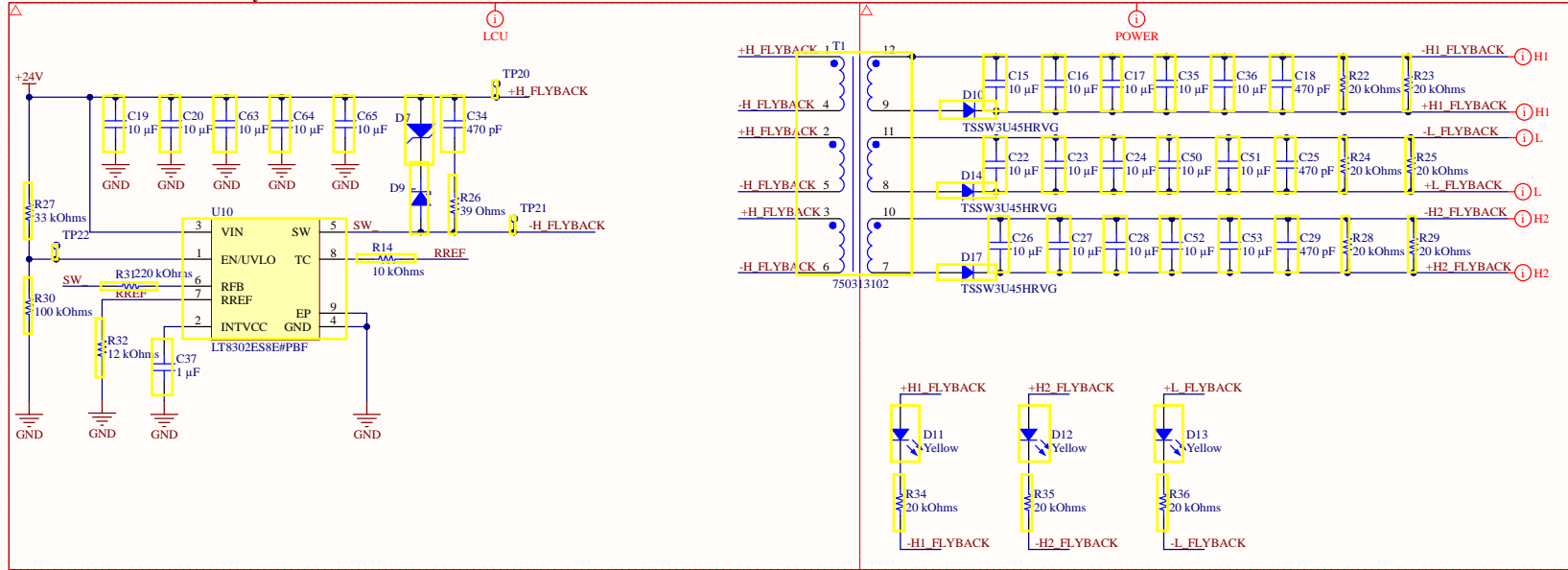


Diagrama de Bloques[3C] +H1_FLYBACK

Diagrama de Bloques[3C] -H1_FLYBACK

Diagrama de Bloques[3C] +H2_FLYBACK

Diagrama de Bloques[3C] -H2_FLYBACK

Diagrama de Bloques[3C], Gate Driver[1L] +L_FLYBACK

Diagrama de Bloques[3C], Gate Driver[1L] -L_FLYBACK

Title **Flyback Converter Circuit**

Size: A3 Number:4 Created:

Last Modification: 11/09/2024 Sheet4 of 8

Author: Jorge Guerrero

Checked by: Jorge Guerrero



HYPERLOOP UPV



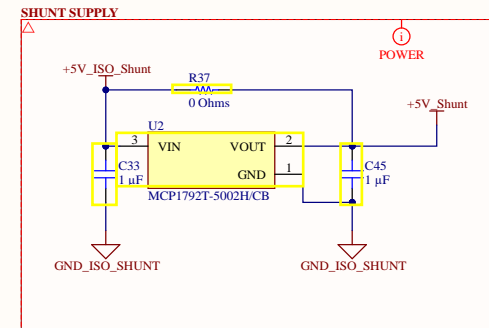
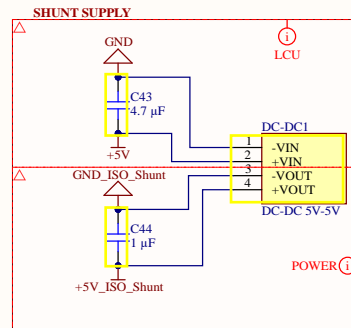
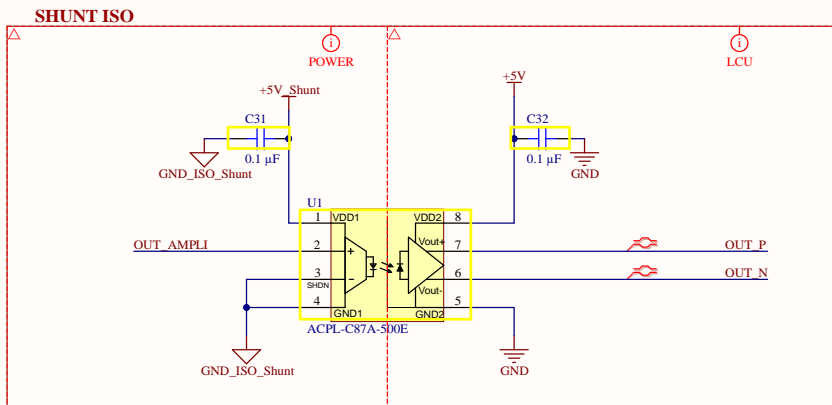
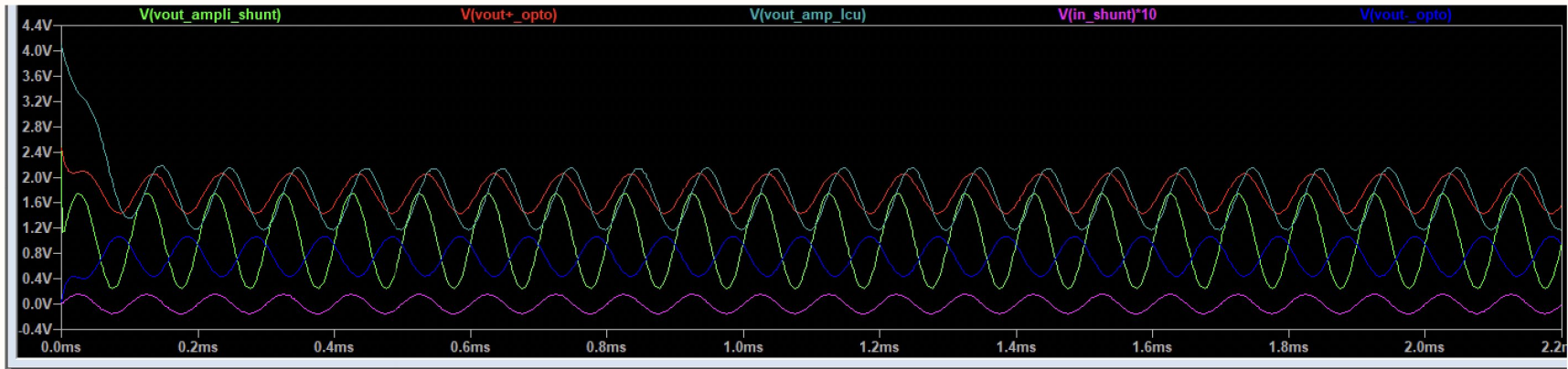
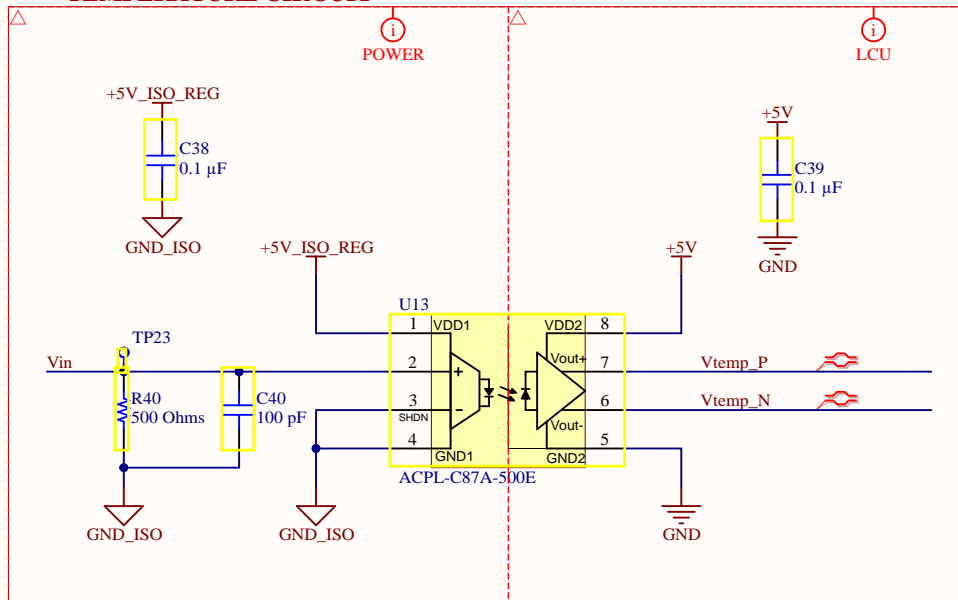


Diagrama de Bloques[3C], Conector PU[1C] Shunt — OUT_AMPLI
 Diagrama de Bloques[2CK_Out+] — OUT_P
 Diagrama de Bloques[2CK_Out-] — OUT_N

Title Shunt Interface Circuit		
Size: A3	Number: 5	Created:
Last Modification: 11/09/2024	Sheet 5 of 8	
Author: Jorge Guerrero		
Checked by: Jorge Guerrero		



TEMPERATURE CIRCUIT



Vin → Vin

Diagrama de Bloques[2C] ← Vout_P → Vtemp_P

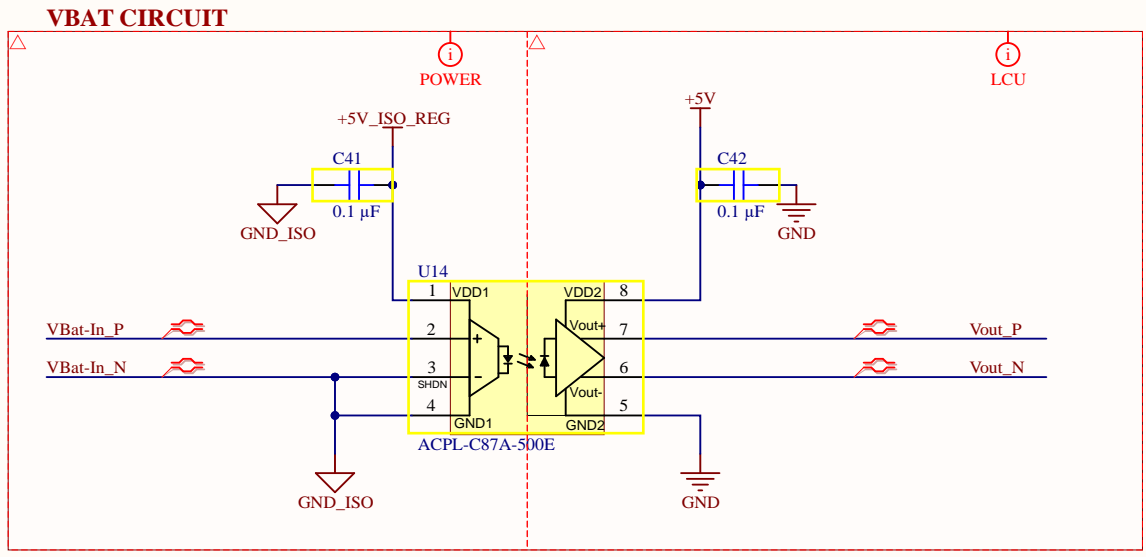
Diagrama de Bloques[2C] ← Vout_N → Vtemp_N

Title Temperature Circuit		
Size: A4	Number:6	Created:
Last Modification: 11/09/2024		Sheet6 of 8
Author: Jorge Guerrero		
Checked by: Jorge Guerrero		





HYPERLOOP UPV





- Diagrama de Bloques[3D] Vin_P — VBat-In_P
- Diagrama de Bloques[3D] Vin_N — VBat-In_N
- Diagrama de Bloques[2D] Vout_P — Vout_P
- Diagrama de Bloques[2D] Vout_N — Vout_N

Title VBAT Circuit			  HYPERLOOP UPV
Size: A4	Number:7	Created:	
Last Modification: 11/09/2024		Sheet 7 of 8	
Author: Jorge Guerrero			
Checked by: Jorge Guerrero			

CONNECTOR DU-PU

POWER

Conector HL

SOURCE-HL	1	1	2	2	SOURCE-HL
GATE-HL2	3	3	4	4	GATE-HL2
SOURCE-HL	5	5	6	6	SOURCE-HL
GATE-HL1	7	7	8	8	GATE-HL1
DRAIN-HL	9	9	10	10	DRAIN-HL

Conector LL

SOURCE-LL	1	1	2	2	SOURCE-LL
GATE-LL2	3	3	4	4	GATE-LL2
SOURCE-LL	5	5	6	6	SOURCE-LL
GATE-LL1	7	7	8	8	GATE-LL1
DRAIN-LL	9	9	10	10	DRAIN-LL

Conector HR

DRAIN-HR	1	1	2	2	DRAIN-HR
SOURCE-HR	3	3	4	4	SOURCE-HR
GATE-HR2	5	5	6	6	GATE-HR2
SOURCE-HR	7	7	8	8	SOURCE-HR
GATE-HR1	9	9	10	10	GATE-HR1

Conector LR

DRAIN-LR	1	1	2	2	DRAIN-LR
SOURCE-LR	3	3	4	4	SOURCE-LR
GATE-LR2	5	5	6	6	GATE-LR2
SOURCE-LR	7	7	8	8	SOURCE-LR
GATE-LR1	9	9	10	10	GATE-LR1

Vbat & Temp Connector

+5V_ISO_REG	1	1	2	2	+5V_ISO_REG
VTemp	3	3	4	4	VTemp
VBat_P	5	5	6	6	VBat_P
VBat_N	7	7	8	8	VBat_N

Shunt Connector

+5V_Shunt	1	1	2	2	+5V_Shunt
GND_ISO_Shunt	3	3	4	4	GND_ISO_Shunt
OUT_AMPLI	5	5	6	6	OUT_AMPLI
	7	7	8	8	

Diagrama de Bloques[3A] DRAIN-HL DRAIN-HL
 Diagrama de Bloques[3A] GATE-HL1 GATE-HL1
 Diagrama de Bloques[3B] GATE-HL2 GATE-HL2
 Diagrama de Bloques[3B] SOURCE-HL SOURCE-HL

Diagrama de Bloques[3B] DRAIN-LL DRAIN-LL
 Diagrama de Bloques[3B] GATE-LL1 GATE-LL1
 Diagrama de Bloques[3B] GATE-LL2 GATE-LL2
 Diagrama de Bloques[3B] SOURCE-LL SOURCE-LL

Diagrama de Bloques[3B] DRAIN-HR DRAIN-HR
 Diagrama de Bloques[3B] GATE-HR1 GATE-HR1
 Diagrama de Bloques[3B] GATE-HR2 GATE-HR2
 Diagrama de Bloques[3B] SOURCE-HR SOURCE-HR

Diagrama de Bloques[3C] DRAIN-LR DRAIN-LR
 Diagrama de Bloques[3C] GATE-LR1 GATE-LR1
 Diagrama de Bloques[3C] GATE-LR2 GATE-LR2
 Diagrama de Bloques[3C] SOURCE-LR SOURCE-LR

Diagrama de Bloques[3C], Shunt Interface[2D] Shunt OUT_AMPLI
 Diagrama de Bloques[3C] VTemp VTemp
 Diagrama de Bloques[3C] VBat_P VBat_P
 Diagrama de Bloques[3C] VBat_N VBat_N

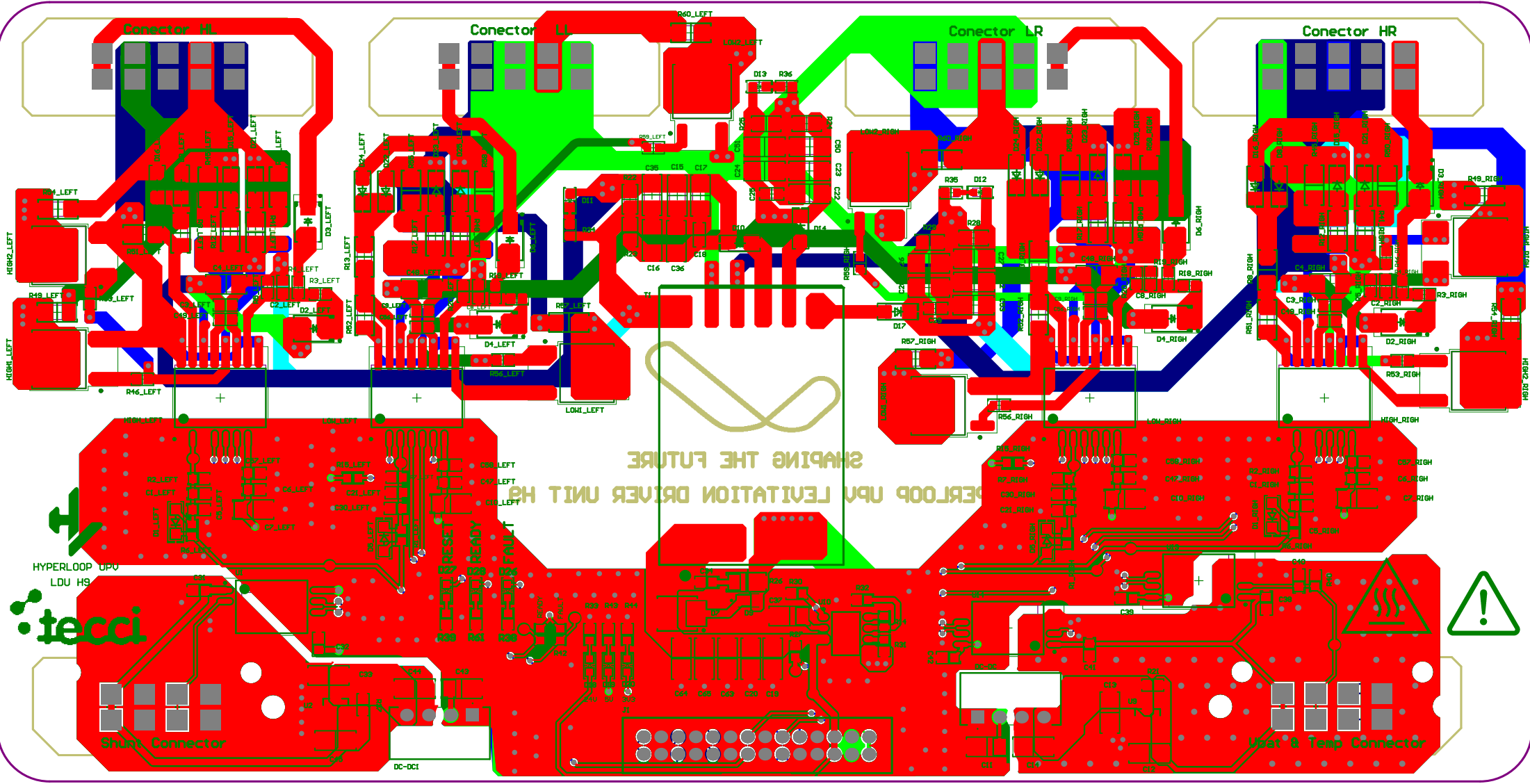
Title **Connector Power Unit Circuit**

Size: A4 Number:8 Created:
 Last Modification: 11/09/2024 Sheet 8 of 8
 Author: Jorge Guerrero
 Checked by: Jorge Guerrero



HYPERLOOP UPV





SHAPING THE FUTURE

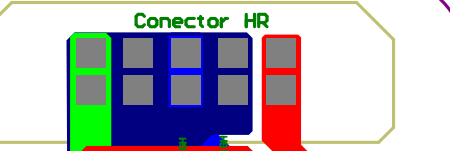
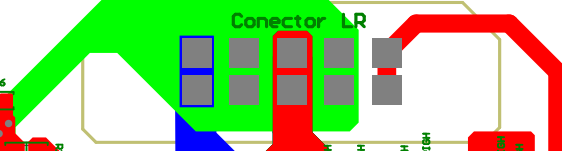
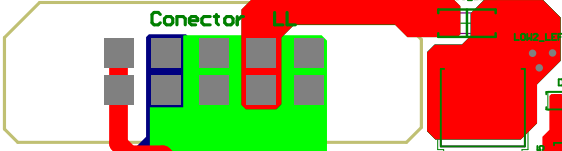
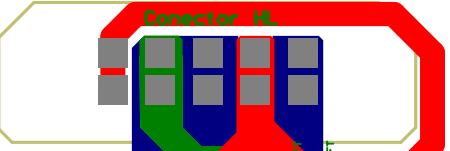
HYPERLOOP UPU LEVITATION DRIVER UNIT H9



HYPERLOOP UPU
LDU H9

Shunt Connector

Heat & Temp Connector



HIGH_LEFT

HIGH_RIGHT

HIGH_LEFT

HIGH_RIGHT

HIGH_LEFT

HIGH_RIGHT

DC-DC