

# Resum

Els sistemes informàtics es troben presents en molts àmbits, des dels relacionats amb la indústria fins als aparells domèstics. Cada vegada amb més freqüència, un dels requisits principals a l'hora de dissenyar sistemes informàtics és que presenten un alt grau de confiabilitat, especialment aquells considerats com a crítics, ja que el seu mal funcionament pot posar en perill la integritat de les persones o pot ocasionar grans pèrdues econòmiques. A més, la confiabilitat també pot ser un factor important en la seua expansió i competitivitat en el mercat. La confiabilitat permet a l'usuari depositar una confiança justificada en el funcionament del producte, i ha de ser avaluada abans de la seua fase operacional per mitjà de la verificació i validació del comportament del sistema segons el servei especificat, tant en condicions normals com en presència de fallades. No obstant la taxa de fallades en un sistema informàtic sol ser baixa i aleshores és necessari recórrer a tècniques de validació experimental com la injecció de fallades que acceleren la validació per mitjà de la introducció deliberada i controlada de fallades en el sistema.

En general, l'efecte de les fallades físiques en els semiconductors actuals, on l'increment de la freqüència de funcionament i la densitat d'integració són notables, és més important que l'observat amb tecnologies menys avançades. Ja no és justificable suposar que una fallada simple només genera un error simple, sent necessari validar el sistema davant d'errors múltiples causats no sols per fallades localitzades en memòria, sinó també en la lògica combinacional o en soldadures i metal·litzacions, acrescuts estos últims per la reducció de la distància entre pistes.

Hi ha diverses tècniques i ferramentes d'injecció de fallades, entre elles, la *Injecció física a nivell de pin*. Un dels principals avantatges d'esta tècnica és la seua aplicació externa, no generant sobrecàrrega addicional en el sistema ni perturbant l'execució normal de les seues tasques, la qual cosa la fa adequada per a validar sistemes encastats i distribuïts de temps real. Els estrictes requisits temporals d'estos sistemes i la seua condició de distribuïts forcen la recerca i desenvolupament de solucions que resolguen tant una integració no agressiva de les ferramentes d'injecció en l'entorn de validació, com la lectura dinàmica dels esdeveniments que ocorren en les diferents parts del sistema al mateix temps, encara que estos es troven físicament distanciat.

L'Arquitectura de Disparament per Temps (TTA, Time Triggered Architecture) és una nova arquitectura que guanya acceptació en sectors industrials tan forts com l'aeronàutica o la indústria de l'automòbil. TTA està orientada al disseny de sistemes distribuïts de temps real crítics, sent important validar els productes basats en esta arquitectura i la confiabilitat dels quals ha de garantir el protocol de comunicacions TTP. Este treball de tesi detalla una part important de la investigació realitzada durant el projecte de col·laboració Europea IST "Fault Injection for TTA". El treball se centra en l'anàlisi de l'arquitectura TTA i la validació del controlador de comunicacions TTP<sup>TM</sup>/C davant de fallades físiques a nivell de pin.