



UNIVERSITAT
POLITÈCNICA
DE VALÈNCIA

ESCUELA TÉCNICA SUPERIOR DE INGENIERÍA DEL DISEÑO

UNIVERSIDAD POLITÉCNICA DE VALENCIA

TRABAJO FINAL DE GRADO

*CONVERTOR BACK TO BACK DE 15 KW+15KW PARA
LABORATORIO DE ENERGÍAS RENOVABLES*

Autor: José Arocas Pérez

Director: Ramón Blasco Giménez

Ingeniería Electrónica Industrial y Automática

Valencia, Septiembre 2014

A todos aquellos a los que después de muchos meses de esfuerzo y sacrificio, tienen la desagradable sensación de haber perdido el tiempo, pues no obtienen ninguna recompensa.

RESUMEN

En el presente trabajo se desarrolla una plataforma rápida de desarrollo de algoritmos de control para la investigación y desarrollo de parques eólicos offshore, bajo los paradigmas de: *Rapid Control Prototyping* o generación automática de código de control en tiempo real para un hardware específico, paradigma de simulación *hardware in the loop* que es la simulación en tiempo real de nuestra planta pero con nuestro controlador hardware y el paradigma de diseño basado en modelos.

Para implementar dicha plataforma, se ha diseñado y construido una planta prototipo, en la que poder probar diferentes algoritmos de control, aunque se ha concebido con gran flexibilidad de configuraciones posibles (doble front end, doble back end, back to back, generación y distribución de redes, etc.), para comprobar el funcionamiento del equipo, se ha implementado un doble convertidor electrónico de potencia en configuración back to back (ambos convertidores constan de un rectificador no controlado como front end y un inversor controlado como back end).

Para controlar ambos convertidores, se ha instalado y configurado el software y hardware de desarrollo en un PC de escritorio en el cual, se ha modelado, diseñado y simulado el algoritmo de control, verificándolo finalmente en la planta real. Este algoritmo está basado en la estrategia de control de motores V/f con modulación senoidal por ancho de pulso en bucle abierto, que nos permite controlar dos motores de forma independiente.

Para adaptar y acondicionar las señales de control con los sensores y actuadores de la planta se ha diseñado e implementado un interfaz acondicionador de señales, realizando los procesos de diseño de esquemas electrónicos, desarrollo y montaje en circuito impreso. Además de adaptar las señales analógico-digitales, el interfaz dispone de un circuito de generación de dead-time, un circuito de gestión de alarmas y un circuito específico de protección ante bloqueos de ejecución.

Los convertidores se han montado en un cuadro de maniobra y control de baja tensión, con los debidos circuitos de marcha, paro, protección contra sobre voltajes y sobre intensidades, añadiendo además un circuito de carga suave del bus de corriente continua y un circuito de transmisión de energía a la red de distribución, independientes para cada convertidor.

Para interactuar con los parámetros de control en tiempo real, visualizar y adquirir datos, así como para supervisar la planta, se ha realizado una interfaz gráfica de usuario.

Finalmente, se ha realizado el análisis de resultados, obteniendo un error de posición debido a las incertidumbres paramétricas, que se puede compensar modificando la relación V/f.

Palabras clave: Rapid control prototyping, Hardware in the loop, control de convertidores electrónicos, dead-time, Inversores modulados.

AGRADECIMIENTOS

En primer lugar tengo que agradecer a mi director Dr. Ramón Blasco el conocimiento adquirido, la estimable guía y ayuda recibida y la oportunidad de trabajar en su círculo de investigación. Debido a este vínculo, tuve la oportunidad de conocer al Dr. Rubén Peña Guiñez de la Universidad de Concepción (Chile), al que agradezco su oportuna, breve e intensa explicación teórica.

A los técnicos del ai2, Miguel Albero, Miguel Martínez, por su colaboración en el diseño y montaje de la PCB, a Francesc Benimeli por su ayuda en los mecanizados y a Ana Alcalá por su infinita paciencia por mi torpeza ante los errores e incompatibilidades de la instalación informática. También tengo que citar a mis compañeros de laboratorio, por las pausas para reponer fuerzas bañadas en litros de cafeína, Eduardo Ariza, Mariela Munoz, Joan González y Ryosuke Yamada. A mi terrible dolor de espalda y picor de ojos, por recordarme que paso demasiadas horas sentado ante una pantalla. Y a todos aquellos que de alguna forma hayan contribuido a la realización de este trabajo.

Toda mi gratitud a mi familia y entorno más cercano, que son los que sufren mi ausencia, frustración, apatía y desengaño ante mi empeño por dedicarme a un mundo, del que cada vez más tengo la sensación que estoy llamando a una puerta que nunca se abrirá.



UNIVERSITAT
POLITÈCNICA
DE VALÈNCIA

ESCUELA TÉCNICA SUPERIOR DE INGENIERÍA DEL DISEÑO

UNIVERSIDAD POLITÉCNICA DE VALENCIA

TRABAJO FINAL DE GRADO

*CONVERSOR BACK TO BACK DE 15 KW+15KW PARA
LABORATORIO DE ENERGÍAS RENOVABLES*

MEMORIA DESCRIPTIVA

Autor: José Arocas Pérez

Director: Ramón Blasco Giménez

Ingeniería Electrónica Industrial y Automática

Valencia, Septiembre 2014

TRABAJO FINAL DE GRADO

CONVERSOR BACK TO BACK DE 15 kW+15kW PARA LABORATORIO DE ENERGÍAS RENOVABLES

Autor: José Arocas Pérez

Director: Ramón Blasco Giménez



Escuela Técnica Superior de Ingeniería del Diseño

ESCUELA TÉCNICA SUPERIOR DE INGENIERÍA DEL DISEÑO

UNIVERSIDAD POLITÉCNICA DE VALENCIA

©2014, José Arocas Pérez. Reservados todos los derechos

En los contenidos que no son originales del autor, se indica su procedencia con referencias a la bibliografía.

Escuela Técnica Superior de Ingeniería del Diseño

Universidad Politécnica de Valencia

Valencia, Septiembre 2014

Índice de contenidos

1.	Introducción	17
1.1.	Objetivo general	17
1.1.1.	Objetivos específicos	17
1.1.1.1.	Instalación del sistema de prototipado rápido para control de convertidores.....	17
1.1.1.2.	Diseño y montaje cuadro de maniobra y control.....	17
1.1.1.3.	Diseño y montaje interfaz adaptador de señales	17
1.1.1.4.	Diseño y análisis algoritmo de control.....	17
1.1.1.5.	Puesta en marcha y análisis de resultados	17
1.2.	Antecedentes y entorno del proyecto.....	17
1.3.	Justificación.....	21
2.	descripción de soluciones alternativas y justificación de la solución adoptada.	22
2.1.	Sistema integrado o embebido	22
2.2.	Plataforma comercial RCP and HIL	24
2.3.	Tarjeta de adquisición de datos.....	25
3.	Descripción de la solución adoptada	26
3.1.	Descripción del sistema y dispositivos físicos	26
3.1.1.	Plataforma software RCP and HIL.....	27
3.1.2.	Computadora de escritorio.....	28
3.1.3.	Plataforma hardware dSPACE	29
3.1.3.1.	Tarjeta de enlace PCI Express DS 819	29
3.1.3.2.	Tarjeta de enlace ISA DS 814	29
3.1.3.3.	PX4 Expansion box	30
3.1.3.4.	DS 1103 Controller Board	30
3.1.3.5.	Panel de Conexiones CLP 1103	33
3.1.4.	Interfaz adaptador de señales	34
3.1.4.1.	Lógica Watchdog	35
3.1.4.2.	Lógica de alarmas y protecciones.....	36
3.1.4.3.	Adaptación de niveles lógicos.....	37
3.1.4.4.	Alimentación	38
3.1.4.5.	Señales analógicas.....	38
3.1.4.6.	Señales digitales	40

3.1.4.7.	Circuito Dead-Time	41
3.1.4.8.	Botonera	44
3.1.5.	Cuadro de maniobra y control.....	44
3.1.5.1.	Circuito de mando	46
3.1.5.2.	Circuito de potencia.....	48
3.1.5.3.	Convertidores	49
3.1.5.4.	Motor	54
4.	Modelo Simulink	55
4.1	Control V/F	55
4.2.	PWM	57
4.3.	Entradas digitales.....	58
4.4.	Salidas digitales.....	59
4.5.	Entradas analógicas	60
4.6.	Salidas Analógicas	62
5.	Análisis de resultados	63
5.1.	Pruebas con el osciloscopio referencia cero.....	63
5.1.1.	Prueba osciloscopio referencia cero 0 Hz	66
5.1.2.	Prueba osciloscopio referencia cero 5 Hz	67
5.1.3.	Prueba osciloscopio referencia cero 10 Hz	67
5.1.4.	Prueba osciloscopio referencia cero 15 Hz	68
5.1.5.	Prueba osciloscopio referencia cero 20 Hz	68
5.1.6.	Prueba osciloscopio referencia cero 25 Hz	69
5.1.7.	Prueba osciloscopio referencia cero 30 Hz	69
5.1.8.	Prueba osciloscopio referencia cero 35 Hz	70
5.1.9.	Prueba osciloscopio referencia cero 40 Hz	70
5.1.10.	Prueba osciloscopio referencia cero 45 Hz.....	71
5.1.11.	Prueba osciloscopio referencia cero 50 Hz.....	71
5.1.12.	Prueba osciloscopio referencia cero 60 Hz.....	72
5.1.13.	Prueba osciloscopio referencia cero 70 Hz.....	72
5.1.14.	Prueba osciloscopio referencia cero 80 Hz.....	73
5.1.15.	Prueba osciloscopio referencia cero 90 Hz.....	73
5.1.16.	Prueba osciloscopio referencia cero 100 Hz.....	74
5.1.17.	Gráficas de resultados pruebas referencia cero.....	74
5.2.	Pruebas con el osciloscopio referencia neutro	78
5.2.1.	Prueba osciloscopio referencia neutro 0 Hz	80
5.2.2.	Prueba osciloscopio referencia neutro 5 Hz	80

5.2.3.	Prueba osciloscopio referencia neutro 10 Hz	81
5.2.4.	Prueba osciloscopio referencia neutro 15 Hz	81
5.2.5.	Prueba osciloscopio referencia neutro 20 Hz	82
5.2.6.	Prueba osciloscopio referencia neutro 25 Hz	82
5.2.7.	Prueba osciloscopio referencia neutro 30 Hz	83
5.2.8.	Prueba osciloscopio referencia neutro 35 Hz	83
5.2.9.	Prueba osciloscopio referencia neutro 40 Hz	84
5.2.10.	Prueba osciloscopio referencia neutro 45 Hz	84
5.2.11.	Prueba osciloscopio referencia neutro 50 Hz	85
5.2.12.	Prueba osciloscopio referencia neutro 60 Hz	85
5.2.13.	Prueba osciloscopio referencia neutro 70 Hz	86
5.2.14.	Prueba osciloscopio referencia neutro 80 Hz	86
5.2.15.	Prueba osciloscopio referencia neutro 90 Hz	87
5.2.16.	Prueba osciloscopio referencia neutro 100 Hz	87
5.2.17.	Gráficas de resultados pruebas referencia neutro	88
6.	Conclusiones	89
7.	Bibliografía	91
8.	Índice de figuras	93
9.	Índice de tablas	96

1. INTRODUCCIÓN

1.1. *Objetivo general*

Implementación de un convertor Back to Back de 15+15 (kW), en laboratorio de energías renovables, para usarlo como plataforma de desarrollo rápido de algoritmos de control, destinados a aplicaciones de investigación y desarrollo de parques eólicos.

1.1.1. *Objetivos específicos*

1.1.1.1. *Instalación del sistema de prototipado rápido para control de convertidores*

Se deberá evaluar y seleccionar una plataforma de desarrollo *Rapid Control Prototyping (RCP)* de las disponibles en el mercado, que se adecue a nuestras necesidades y recursos disponibles. Una vez elegida, se instalará el software y el hardware en nuestro equipo.

1.1.1.2. *Diseño y montaje cuadro de maniobra y control*

Para la utilización de la planta, deberemos diseñar y desarrollar un circuito de maniobra y control, que contemple las medidas exigidas por la normativa para proteger a los usuarios, así como los automatismos necesarios para su puesta en marcha, paro y control. Un objetivo específico del trabajo es el diseño y construcción del cuadro de maniobra y control que contenga el circuito de maniobra y control, así como el convertidor back to back, motor, cargas o cualquier elemento de potencia adicional.

1.1.1.3. *Diseño y montaje interfaz adaptador de señales*

Otro objetivo específico importante del trabajo, es el diseño y realización de los circuitos de adaptación de señales entre el hardware del controlador y las entradas y salidas de los sensores y actuadores, teniendo especial cuidado en los circuitos de aislamiento y protección, ya que trabajaremos con equipos de alta potencia.

1.1.1.4. *Diseño y análisis algoritmo de control*

Para verificar la funcionalidad del sistema, así como errores en el diseño y precisión en la ejecución, se diseñará y comprobará un algoritmo de control para el convertor Back to Back, bajo el paradigma de diseño basado en modelos de simulación *Hardware In the Loop (HIL)*.

1.1.1.5. *Puesta en marcha y análisis de resultados*

Para validar la instalación y el montaje del convertor, así como del algoritmo de control desarrollado, se realizarán diferentes pruebas con un motor como carga, verificando el algoritmo de control mediante el análisis de resultados.

1.2. *Antecedentes y entorno del proyecto*

Este proyecto se desarrolla en el instituto de Automática e Informática Industrial (ai2) de la Universidad Politécnica de Valencia (UPV), situado en el edificio 8G, acceso D, planta primera, sala oeste. Está dirigido por el profesor tutor Dr. Ramón Blasco Giménez y va a ser incluido como parte del equipo experimental a utilizar para el proyecto de investigación "Control de grandes parques eólicos off-shore conectados mediante enlaces HVDC multipunto con rectificadores no controlados" (DPI2010-16714) financiado por el Ministerio De Ciencia e Innovación de España. En esta investigación se evalúa el comportamiento de una granja eólica off-shore, integrada por múltiples aerogeneradores interconectados formando una red, esta red off-shore, se conecta con la red de distribución principal, mediante conversión a HVDC para el transporte hasta tierra donde se convierte a AC y se inyecta en la red principal (1) (2) (3).

El objetivo del presente trabajo es desarrollar un convertor Back to Back, para su uso en laboratorio de energías renovables, de forma que se pueda configurar para emular el

comportamiento de los distintos elementos de un parque eólico, por ejemplo; con dos convertidores en configuración back to back y dos motores eléctricos acoplados, podemos emular el comportamiento de un aerogenerador completo.

Este equipo tiene el objetivo de desarrollar y probar diferentes estrategias de control, es decir, el equipo a desarrollar tiene como objetivo principal, el servir como una plataforma de desarrollo y verificación en un sistema físico, de algoritmos de control destinados al control de motores eléctricos, convertidores, generación y distribución de energía y aplicaciones de investigación y desarrollo del control de parques eólicos. Para cumplir con su cometido, debe ser flexible en cuanto a su configuración, fácil de conectionar y permitir una rápida implementación de los algoritmos en el hardware de control. Para conseguir estos objetivos, se trabajará bajo unos requerimientos básicos:

- Efectiva plataforma software de modelado y simulación.
- Implementación en hardware de tiempo real.
- Generación rápida de código de control en el sistema hardware.
- Herramientas de monitorización y adquisición de datos.
- Simulación hardware in the loop.
- Acondicionamiento de señales entre el hardware y los sensores y actuadores reales.
- Flexibilidad en la configuración de conexión entre los diferentes elementos.
- Protección y aislamiento entre las señales de control y el circuito de potencia.

Un requerimiento del proyecto es implementar el diseño del sistema dentro del marco conceptual de Rapid Control Prototyping, que es una tecnología para acelerar el tiempo de desarrollo de un producto, ofreciendo una transición fácil entre el diseño de control basado en modelos y la implementación en el sistema real, de forma que se puede verificar la estrategia de control en la dinámica del mundo real. El elemento clave del RCP es la generación automática de código, que elimina el proceso de codificación manual el cual es tedioso y propenso a errores, haciendo posible que los ingenieros se centren en el diseño del sistema de control, implementación y evaluación en vez de en la programación a bajo nivel.

El sistema RCP provee una transición rápida y efectiva entre la simulación off-line y la operación en tiempo real en el sistema a controlar. La utilización de este paradigma de diseño consiste en que el ingeniero diseña el controlador con el software habitual de simulación (MATLAB®/Simulink®, LabVIEW®, PSCAD™/EMTDC™, Octave®, etc.) y una vez comprobado el algoritmo de control, este se compila y carga automáticamente en el sistema integrado Real Time, sin que el diseñador, tenga que preocuparse por depurar el código con lenguajes de programación a bajo nivel o enfrentarse a incompatibilidades de código. Nuestro algoritmo se ejecuta en tiempo real, en un sistema integrado que ofrece entradas y salidas para interactuar con el mundo físico, totalmente configuradas y compatibles con los sensores y actuadores de nuestro sistema, esto permite comprobar diferentes estrategias de control de forma eficiente y rápida en un solo día, sintonizar los parámetros de los controladores de forma eficiente y supone una gran ventaja para la investigación y desarrollo de controladores.

Otro requerimiento del proyecto es la simulación hardware in the loop, esta técnica se usa para desarrollar y validar sistemas de control empotrados de forma segura, o bien cuando no se puede disponer de la planta real por otros motivos (grandes dimensiones, pruebas peligrosas, planta en construcción, etc.), para conseguir esto, el comportamiento y dinámica del sistema físico se convierten en un modelo de software que se ejecuta en un simulador en tiempo real, este simulador puede ser un PC de escritorio con tarjeta de adquisición de datos, o bien, Hardware

programable construido ad-hoc. El modelo simula con precisión el comportamiento en estado estacionario del sistema, así como los transitorios. El hardware controlador está conectado a las entradas y salidas del simulador que emula los sensores y actuadores reales, de forma que el controlador cree que está conectado al sistema físico real, esto nos da una gran flexibilidad de testear el controlador bajo cualquier condición de funcionamiento. La simulación HIL requiere tiempos de ejecución de programa rápidos, con tiempos de reacción por debajo de unos pocos microsegundos, así como rápida comunicación I/O, para que el controlador se pruebe en las mismas condiciones de la realidad. También se necesitará un conjunto de herramientas para interactuar con el sistema, visualizar y adquirir datos para interpretar los resultados (scope, gráficas, data logging, etc.).

El flujo de trabajo del diseño basado en modelos, una vez construido el equipo, será el siguiente:

1. Análisis y desarrollo del modelo completo del sistema (modelo del control, modelo del inversor, modelo del motor, etc.).
2. Simulación del modelo y análisis de resultados de la simulación
3. Generación de código para Hardware en tiempo real (RCP).
4. Simulación en tiempo real HIL.
5. Validación del control mediante análisis de resultados.
6. Sustitución del modelo de la planta por el sistema real.
7. Pruebas: comprobación y verificación del funcionamiento del algoritmo de control sobre la planta física.

El diagrama siguiente, resume el flujo de trabajo durante el proceso de desarrollo, agrupando en diferentes colores los principales apartados.

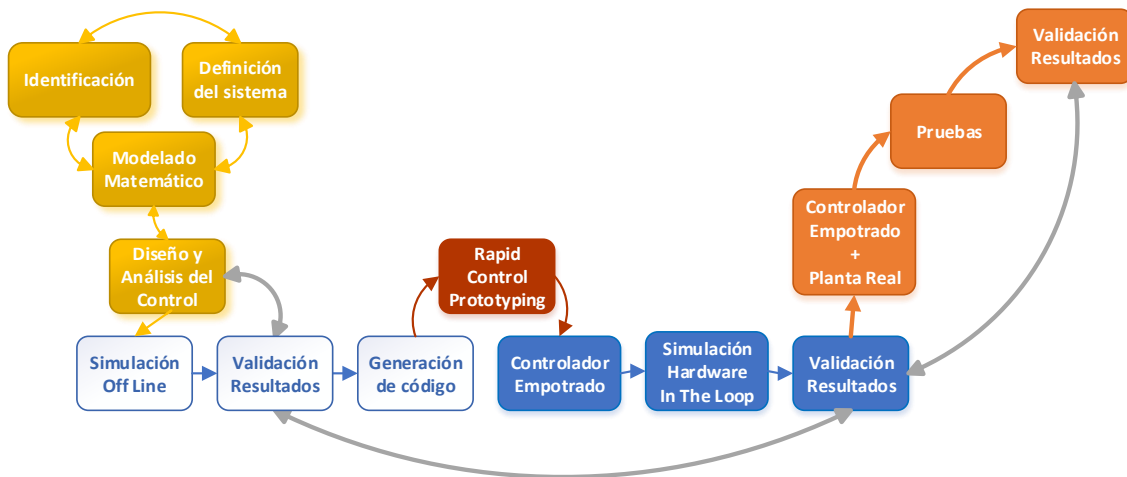


Ilustración 1. Flujo de trabajo

En el primer paso se procede al análisis matemático-físico y al desarrollo del modelo de los diferentes elementos del sistema, efectuando las simplificaciones y suposiciones requeridas según la precisión deseada de los resultados, realizando si es necesario una identificación de parámetros, en el caso de que se disponga de los elementos reales (inversores, motores, actuadores, sensores, etc.). Realizado el modelo de planta, se selecciona una estrategia de control, según la cual se plantea el modelo del controlador.

Para comprobar el funcionamiento del sistema, se realiza la simulación off-line del controlador junto con el modelo de planta, hasta aquí son los pasos convencionales que se realizan en cualquier desarrollo de producto.

Una vez seguros de que en el mundo virtual nuestros resultados son los deseados, debemos pasar a una primera aproximación del mundo real en un entorno seguro, esto se consigue con la generación de código para hardware de tiempo real (controlador integrado), realizando la simulación HIL del sistema, de esta forma se comprueba que nuestro controlador cumple las especificaciones con la dinámica del entorno real. El esquema típico de simulación HIL en este paso sería el siguiente:

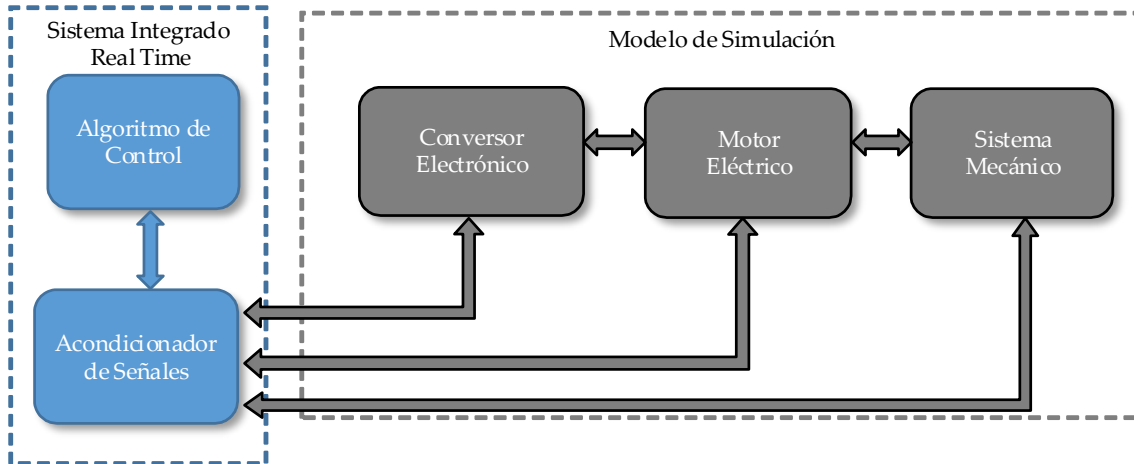


Ilustración 2. Sistema de Bloques Hardware In the Loop

Una vez analizados los resultados en este entorno seguro, donde podemos realizar cualquier prueba sin peligro de dañar a las personas o al sistema, podemos sustituir los elementos virtuales simulados, por el sistema real, para validar y verificar nuestro algoritmo de control sobre la planta, con la dinámica real de la planta física, sensores y actuadores, así depuraremos nuestro controlador y sintonizaremos los parámetros definitivos, corrigiendo errores de diseño, que sólo aparecen en la realidad, finalmente podemos adquirir los datos necesarios para analizar los resultados. El diagrama de bloques del sistema con los elementos físicos finales, se muestra en la figura siguiente.

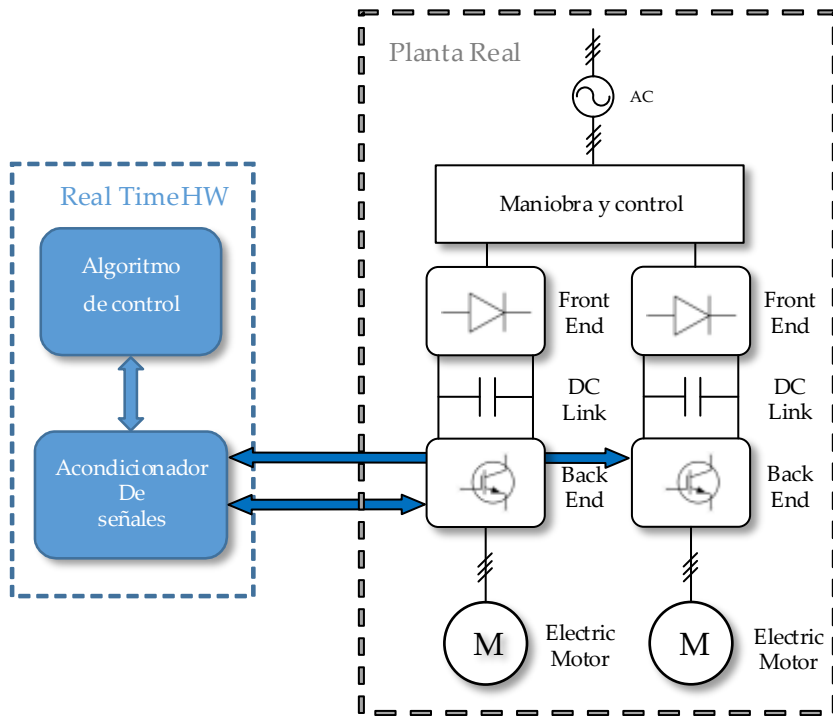


Ilustración 3. Sistema Bloques real

1.3. Justificación

Se deduce del entorno y propósito del proyecto, que un equipo para desarrollar y probar algoritmos de control de forma rápida, es una herramienta muy útil en el marco de investigación presentado, acelerando los tiempos de desarrollo, evitando laboriosas tareas de configuración, programación de código, depuración, errores e incompatibilidades, que retrasan ampliamente los tiempos de desarrollo.

En cualquier proceso de desarrollo, una fase importante son las pruebas, sin embargo, realizarlas con prototipos de turbinas o convertidores a escala real, se presenta inabordable, debido al costo de las unidades de pruebas y al rango de señales que tendríamos que manejar, basándonos en las condiciones de viento y emplazamiento. Asimismo, el carácter y la exhaustividad de las pruebas de análisis de fallos que deberíamos realizar, supondrían costos y riesgos desorbitados. Disponer de una plataforma alternativa de desarrollo nos permite realizar toda clase de pruebas en un entorno seguro, con un ahorro de recursos considerable. Incluso se pueden simular pruebas destructivas, que no serían posibles con el equipo real.

Con la plataforma de desarrollo de algoritmos, es posible monitorizar variables de estado que serían imposibles de medir en un proceso real. También es posible experimentar con características que no están disponibles en la planta real (alta frecuencia de muestreo, mayor velocidad de procesamiento), de esta forma se puede evaluar la respuesta si se mejora el hardware de la planta, o la respuesta de los sensores y actuadores.

Se pueden probar diferentes estrategias de control de forma rápida y eficiente, sin necesidad de reconectar los elementos, esto junto a la generación rápida de código, hace posible que el investigador se concentre en la teoría de control y estrategia.

La necesidad de monitorizar, visualizar y analizar los datos, para verificar los algoritmos y poder avanzar en la investigación, demanda una interfaz entre el hombre y la máquina (HMI), que haga posible el análisis de resultados y la toma de datos.

En la generación y distribución de energía eólica, intervienen diferentes procesos de conversión de energía, los cuales demandan un gran abanico de sistemas de control (frecuencia, velocidad, par, potencia, ganancia, etc.), así como de diferentes máquinas eléctricas (PMSG, DFIG, IM, SG, IGBT, Tiristores, VSC, CSC, LCC, STATCOM), esta complejidad de elementos y estrategias, hace necesario un sistema de prototipado rápido, para validar los algoritmos de control en el marco del laboratorio de investigación.

2. DESCRIPCIÓN DE SOLUCIONES ALTERNATIVAS Y JUSTIFICACIÓN DE LA SOLUCIÓN ADOPTADA.

Para transmitir las señales de consigna al convertidor, tenemos varias posibilidades; utilizar un sistema integrado con un micro controlador programable, o con un Procesador digital de señales (DSP) o bien FPGA, formando parte de un sistema embebido (1), utilizar una plataforma de desarrollo comercial RCP/HIL (2), o bien una tarjeta de adquisición de datos (DAQ) como enlace entre el convertidor y la computadora (3), ver Ilustración 4.

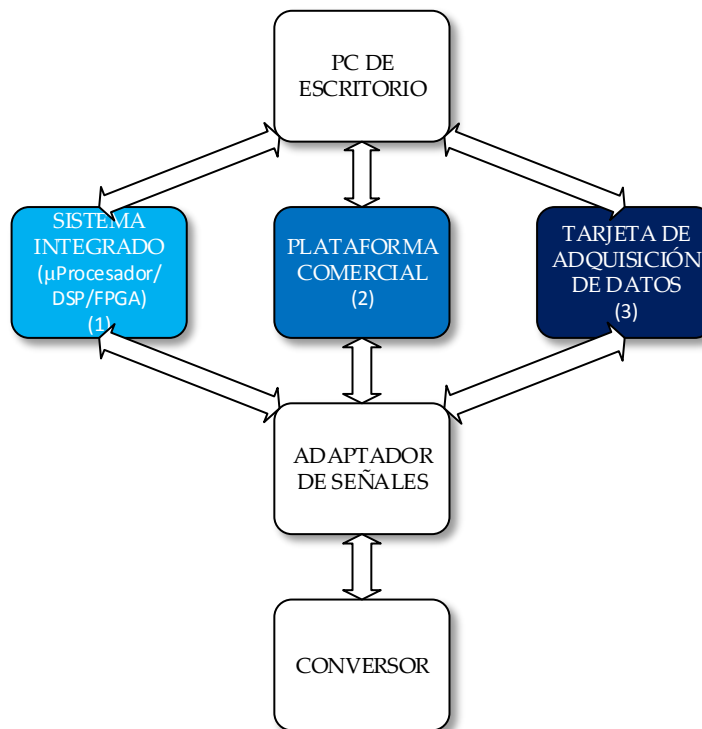


Ilustración 4. Soluciones alternativas

2.1. Sistema integrado o embebido

El cerebro de un sistema embebido es típicamente un microcontrolador (MCU), aunque los datos también pueden ser procesados por un procesador digital de señales (DSP), una FPGA (Field programmable gate array), un microprocesador o un circuito integrado de aplicación específica (ASIC), y su diseño está optimizado para reducir su tamaño y su costo, aumentar su fiabilidad y mejorar su desempeño. Algunas aplicaciones también tienen requisitos de bajo consumo, como por ejemplo un smartphone o un MP3, que se satisfacen gracias a los avances en la tecnología.

Esta opción, consiste en implementar el control del sistema físico, en uno de estos sistemas. El sistema estaría embebido en un circuito impreso, con las entradas y salidas adecuadas.

Existen plataformas de desarrollo para hardware que combinan un microprocesador con DSP y/o FPGA en un módulo que integra memorias, periféricos, comunicaciones, etc. Y todo lo necesario para desarrollar cualquier aplicación de control, tanto en hardware como en software. Algunas de estas plataformas son:

- Basadas en MCU
 - Arduino
- Basadas en Microprocesadores ARM
 - STM32 Discovery boards
 - Beagle Board
 - Panda Board
 - Raspberry pi
- Basadas en DSP
 - Texas Instrument TMS320C6416 DSP Starter Kit
 - Texas Instrument C2000 Piccolo LaunchPad LAUNCHXL-F28027F
 - Texas Instrument H52C1 Concerto Experimenter Kit
 - TMDSDOCKH52C1
 -
- Basadas en FPGA
 - Xiling X
 - Altera
 - Papilio
- Basadas en ASIC
 - Altera Stratix V
 - Xiling virtex
- Basadas en Metal Programmable Block (MP), también llamados Customizable Microcontroler
 - Atmel AT91CAP7A-STK

En cualquier caso se requiere de un computador para la programación del programa a ejecutar en el sistema embebido y de un software especializado. Uno de los inconvenientes de esta solución es, que una vez programado, para realizar cualquier cambio, debemos parar la ejecución y cambiar el código de nuestro programa, no podemos realizar cambios en marcha.

Tampoco podemos visualizar o monitorizar los datos de la ejecución, y en el caso de programar un interface de usuario, necesitaríamos un dispositivo de entrada y salida de datos, o bien utilizar este sistema embebido, como subsistema de un computador, el cual se encargaría de comunicarse con nuestro circuito, visualizando los datos.

Si bien estas plataformas de desarrollo nos proporcionan el software necesario para configurar y programar el sistema, el proceso de programación y comunicación entre los distintos elementos requiere una alta especialización y conocimientos informáticos de las peculiaridades del fabricante del sistema embebido, por lo que la curva de aprendizaje y obtención de resultados se prolonga demasiado en el tiempo.

Teniendo en cuenta los requerimientos básicos del proyecto como son el uso de una plataforma amigable de modelado y simulación, la generación rápida de código, la compatibilidad del código

de programación entre las aplicaciones y las comunicaciones entre estas, esta no es la elección adecuada, aunque supone un ahorro considerable en software y hardware, ya que representa el paradigma de “*házte lo tú mismo*”. Pero supone un gasto considerable de recursos de tiempo y aprendizaje en ingeniería no recurrente (NRE).

2.2. Plataforma comercial RCP and HIL

En los últimos años está proliferando la oferta en el mercado de este tipo de plataformas, inicialmente diseñadas para aplicaciones en la automoción y aeronáutica, en la actualidad se utilizan en casi todos los campos. Con estas plataformas sólo tenemos que preocuparnos de instalar y configurar el software y el hardware que viene integrado. La ventaja de no tener que programar la generación de código cada vez, las incompatibilidades entre comunicaciones, lenguajes de programación, etc., se convierte en un aprovechamiento óptimo de los recursos y el tiempo empleado en desarrollar algoritmos de control y no tener que emplearlo en problemas de código.

El mercado de estas plataformas está liderado por dos compañías, OPAL-RT technologies Inc. y dSPACE GmbH. OPAL RT ofrece un entorno de desarrollo llamado RT-LAB, el cual usa Real Time Workshop (RTW) de MathWorks para la generación de código, la plataforma hardware de control está basada en microprocesadores Intel multi núcleo como cualquier PC standard, pero usando en sistema operativo a tiempo real Linux (Redhat o bien QNX), que ejecuta el software de forma distribuida en los diferentes núcleos en paralelo. Para gestionar las I/O y la adquisición de datos, utiliza una o varias FPGA's junto a unos módulos de acondicionamiento aislados ópticamente que son dedicados según sean entradas digitales, salidas digitales, entradas analógicas o salidas analógicas (cuatro tipos diferentes de módulos). La plataforma hardware es escalable y se pueden conectar varias en paralelo formando un cluster. Desde el panel frontal, se pueden monitorizar las señales directamente a un osciloscopio, pero el sistema de conexión es estándar para todas las señales, mediante conectores DB-37. El software se instala en un PC (command station), que sirve para gestionar el sistema y como interfaz de usuario. Desde aquí el usuario prepara el modelo para la ejecución distribuida a tiempo real, controla la compilación y ejecución e interactúa con la simulación en tiempo real. La simulación se ejecuta en uno o varias plataformas hardware (tarjet nodes) en configuración cluster. El Command station se comunica con los tarjet nodes utilizando Ethernet, y los tarjet nodes se comunican entre ellos usando enlaces de tiempo real como IEEE 1394 (Firewire at 88 Mbits/s o PCI Express Dolphin Communication a 20 Gbits/s).

dSPACE ofrece varios sistemas específicos, según sea el entorno de utilización todos ellos basados en procesador Intel Power PC con DSP integrado, el software de desarrollo se llama ControlDesk, el cual también usa el RTW para la generación de código. Al contrario que OPAL RT, que ofrece un sistema en un único formato y con conexión mediante conectores DB37, dSPACE ofrece diferentes configuraciones de plataforma que van desde una simple tarjeta PCI, pasando por formatos específicos para automoción (ECUS), hasta complejos racks modulares configurados con diversos módulos específicos. Otra diferencia con OPAL RT es que ofrece diferentes tipos de conexión integrado en el sistema, según sea el tipo de señal (CAN, RS422, Encoder, BNC, DB37, DB50, etc). El funcionamiento es similar en ambas plataformas, el software de modelado, compilación e interacción, se instala en un Host PC, que se comunica con el tarjet PC, donde se ejecuta el código a tiempo real, la comunicación entre el host y el tarjet, puede ser por Ethernet, fibra óptica o mediante bus industrial (FlexRay, CAN).

Ambas soluciones, consisten en un equipo hardware a tiempo real, con gran variedad de salidas y entradas de señales, así como puertos de comunicaciones integrados, con lo que tenemos resuelto una gran variedad de aplicaciones específicas como comunicarse por Ethernet, puerto RS-422, puerto Can o bien conectar un encoder. También disponen de su propio software de desarrollo RCP and HIL a tiempo real, totalmente configurado y compatible con el hardware integrado. Esto permite al usuario, olvidarse de todos los procesos complejos internos de funcionamiento de la propia plataforma, como son; la programación de generación automática de código, programación de aplicaciones HIL, configuración y programación de comunicaciones, programación de interfaz gráfica de usuario (GUI), etc. Tampoco tendremos que resolver incompatibilidades entre elementos de la plataforma, porque ya están resueltos por el fabricante. Con la plataforma comercial, tan sólo hay que familiarizarse con el entorno de desarrollo y empezar a comprobar estrategias y algoritmos de control.

2.3. Tarjeta de adquisición de datos

Otra opción es utilizar una tarjeta de adquisición de datos junto con un computador, así la tarjeta se encarga de acondicionar y digitalizar las señales analógicas y el computador se encarga de todo el procesamiento, almacenamiento y monitorización de los datos.

De esta forma disponemos de un sistema ampliamente configurable y versátil, que nos ofrece toda la potencia de cálculo de los procesadores modernos y toda la capacidad de almacenamiento de la memoria disponible en el computador, pudiendo analizar los datos gráficamente y visualizarlos en pantalla.

Como nuestro sistema tiene que ejecutarse en tiempo real, necesitaremos de un software que disponga de esta capacidad, así como de una tarjeta compatible con este software.

Hay que tener en cuenta, que la tarjeta de adquisición de datos, debe ser soportada por el software, ya que tiene que funcionar con un núcleo dedicado a la ejecución a tiempo real, este modo, no soporta llamadas a las librerías del sistema operativo y por lo tanto no nos sirve cualquier tarjeta compatible con el sistema operativo, si no que necesitamos una tarjeta que esté integrada y soportada en el software de simulación, pues, los ingenieros que diseñan el software, han debido de programar la comunicación con la tarjeta en lenguaje ensamblador, a nivel de los registros de la tarjeta.

Esta configuración es atractiva, ya que en un entorno de laboratorio, donde se van a analizar gran cantidad de datos, visualizar gráficas y hacer modificaciones de parámetros para realizar diferentes ensayos, la versatilidad y capacidad de adaptación de esta configuración es ventajosa. La mayoría de tarjetas tienen varias entradas analógicas y varias salidas analógicas, por lo tanto, añadir cualquier entrada o salida al sistema no es problema. Pero el requisito fundamental del sistema a desarrollar consiste en controlar dos inversores a la vez, por lo que necesitamos la generación de seis canales PWM (doce si se considera el interlock por hardware), para esto es necesario que la tarjeta tenga integrado al menos un DSP con esta capacidad. Otro requisito es la frecuencia de muestreo, ya que vamos a utilizar frecuencias de conmutación de al menos 4 kHz y para poder analizar estas señales con detalle, se necesita muestrear al menos diez veces más rápido. Todo esto hace que las tarjetas DAQ que cumplen las especificaciones del proyecto sean bastante sofisticadas, semejantes a la solución de adquirir una plataforma comercial, salvo en el inconveniente de que tendríamos que desarrollar por nosotros mismos la generación rápida de código y las comunicaciones.

3. DESCRIPCIÓN DE LA SOLUCIÓN ADOPTADA

3.1. Descripción del sistema y dispositivos físicos

Se ha elegido para la solución final, la instalación de una plataforma comercial RCP and HIL de la compañía dSPACE, ya que esta solución es la más rápida de implementar, está comprobada y nos ofrece la garantía del fabricante.

A continuación se describe el diagrama de bloques del sistema, explicando los elementos físicos que intervienen y la interconexión entre ellos. En primer lugar se encuentra el PC de escritorio, donde se encuentra instalado el software de modelado y simulación para la programación de los algoritmos de control (MATLAB/Simulink), al mismo tiempo este PC a través del monitor, nos sirve como HMI, para el control y la visualización de los datos. En esta máquina es donde desarrollaremos los modelos del sistema que una vez estén validados mediante simulación off-line, procederemos a la compilación e instalación en una segunda máquina, nuestro controlador embebido real time. Mediante la herramienta software de RCP (dSPACE) instalada en el PC, compilaremos el código, instalándolo automáticamente en el controlador. La interconexión de estas dos máquinas y una interfaz dedicada a el acondicionamiento de señales con los sensores y actuadores, nos permite conectar el controlador con la simulación a tiempo real, para que crea que está conectado con la realidad, de esta forma, podemos validar mediante simulación en tiempo real, que nuestro controlador consigue las especificaciones requeridas. Sólo nos queda una última fase, que consiste en integrar la planta real, conectándola al controlador a través de la interfaz y los sensores y actuadores reales.

Nuestra planta real, consiste en dos convertidores en configuración back to back que reciben la energía de la red trifásica y la entrega a sendos motores trifásicos, para conectar nuestras señales de control con las señales de potencia, necesitamos un circuito de maniobra y control, el cual contiene las debidas protecciones y medidas de seguridad necesarias. También se instala un autotransformador entre la red y el cuadro, para cargar de forma suave los condensadores del bus de corriente continua (DC link), así como para permitirnos trabajar con mayor rango de tensiones y no sólo con la disponible en la red.

En la Ilustración 5, se refleja el diagrama de bloques del convertidor a implementar para el desarrollo de algoritmos de control, aunque este diagrama no refleja todos los equipos auxiliares necesarios para el desarrollo previo del sistema, como equipos de instrumentación utilizados en la fase de montaje (polímetros, pinzas amperimétricas, osciloscopio, etc.).

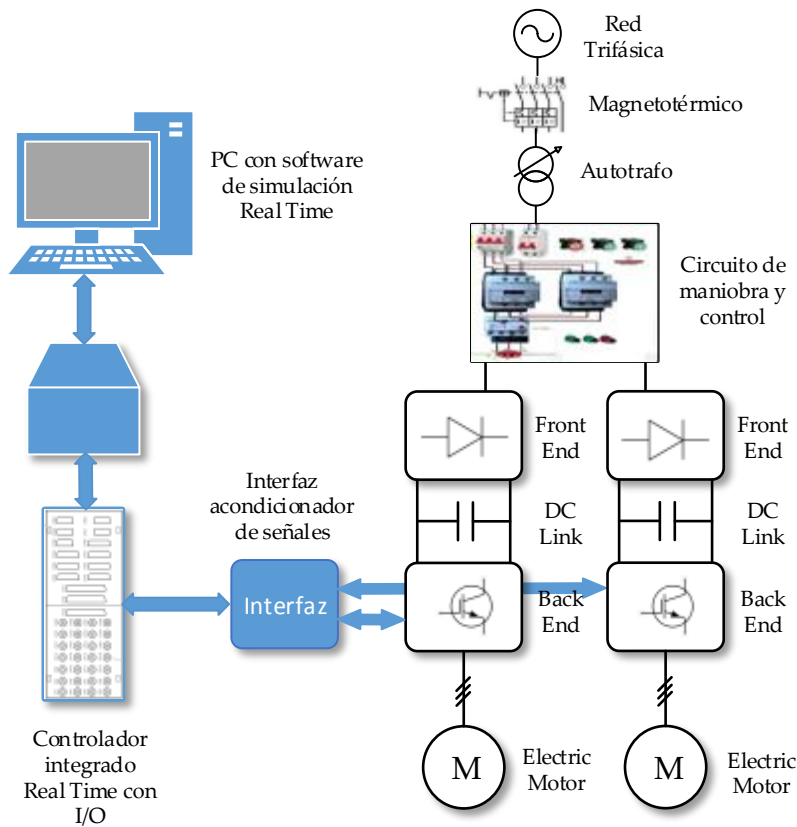


Ilustración 5. Diagrama del sistema desarrollado

3.1.1. Plataforma software RCP and HIL

Para el desarrollo y simulación de algoritmos bajo el paradigma RCP, se ha seleccionado la suite dSPACE R2013A 64 bits que junto con software de MathWorks®, MATLAB/Simulink ofrecen un entorno de desarrollo adecuado a nuestros propósitos, el software de dSPACE es una suite de programas, que implementan de forma automática los modelos diseñados en Simulink, en el hardware específico que dSPACE ofrece junto a su software.

La suite contiene una interfaz gráfica llamada *Real-Time Interface (RTI)*, que consiste en un conjunto de bloques de Simulink que conectándolos en nuestro modelo, ofrecen acceso a las entradas y salidas del hardware, además de otras funciones como rutinas y comunicaciones. Esta interfaz también genera automáticamente el código para el hardware específico, RTI es el enlace entre el hardware de tiempo real de dSPACE y el software de desarrollo de MathWorks, es una extensión del Simulink Coder™ (formalmente Real-Time Workshop® y Stateflow® Coder™), permitiendo implementación automática de los modelos de Simulink y Stateflow en el hardware de tiempo real.

Dentro de la suite también encontramos el software *ControlDesk*, desde donde se pueden coordinar todas las tareas, como configurar la plataforma hardware, ejecutar y parar el programa, crear la interfaz gráfica de usuario (GUI) desde donde podemos interactuar con el programa, entradas y salidas, crear elementos de instrumentación o captura de datos sincronizada.

Esta suite se integra en el sistema operativo del PC de escritorio, Microsoft Windows 7 Enterprise® sobre 64 bits. Para la instalación de la plataforma software, se ha tenido en cuenta la

compatibilidad de versiones, la versión de 64 bits de MathWorks con mayor compatibilidad con dSPACE R2012A, es MATLAB R2012b, para comprobar los requerimientos con detalle, consultar en los anexos el documento “System_Requirements_for_dSPACE Release 2013_A.pdf” y en las siguientes direcciones web:

- <http://www.mathworks.es/support/sysreq/release2012b/index.html>
- <http://www.dspace.com/en/inc/home/support/supvers/supverssfc/rls2013a.cfm>

Para una guía detallada de la instalación junto a los principales problemas encontrados consultar el anexo “Guía de instalación y configuración dSPACE_x64.pdf”

En la tabla siguiente, se relaciona el software necesario que se instala en el PC de escritorio, para la plataforma de desarrollo.

Tabla 1. Plataforma software del equipo

Microsoft Windows 7 Enterprise® 64 bits
Microsoft SDK 7.1 con .NET Framework 4
MATLAB R2012b
Simulink Coder
MATLAB Coder
Microtec PowerPC C Compiler
Texas instruments C2000 C/C++ CODE GENERATION TOOLS
dSPACE RCP and HIL software
dSPACE ControlDesk 5.0
dSPACE Controldesk 3.7
dSPACE Python extensions 1.4
dSPACE HIL API NET 1.4

3.1.2. Computadora de escritorio

Para la elección de la computadora de escritorio, debemos comprobar los requerimientos mínimos del sistema, que nos demanda el software de desarrollo que queremos instalar. Después de consultar todos los requerimientos y compatibilidades tanto del software de MATLAB como del dSPACE, se ha elegido el PC de escritorio con las características de la Tabla 2.

Tabla 2. Características principales del PC de escritorio

Nombre del sistema operativo	Microsoft Windows 7 Enterprise
Versión del sistema operativo	6.1.7601 Service Pack 1 Compilación 7601
Fabricante del sistema operativo	Microsoft Corporation
Configuración del sistema operativo	Estación de trabajo miembro
Tipo de compilación del sistema operativo	Multiprocessor Free
Id. del producto (Windows)	00392-918-5000002-85811
Fecha de instalación original	12/12/2013, 11:07:22
Tiempo de arranque del sistema	16/05/2014, 8:57:09
Fabricante del sistema	MSI
Modelo el sistema	MS-7823
Tipo de sistema	X64-based PC
Procesador(es)	Intel64 Family 6 Model 60 Stepping 3 Genuine Intel ~3401 MHz
Versión del BIOS	American Megatrends Inc. V2.2, 07/06/2013
Cantidad total de memoria física	8.070 MB
Memoria física disponible	4.895 MB
Memoria virtual: tamaño máximo	16.138 MB
Memoria virtual: disponible	11.964 MB
Memoria virtual: en uso	4.174

3.1.3. Plataforma hardware dSPACE

La plataforma hardware de dSPACE consiste en el controlador integrado modelo DS 1103, dos tarjetas que hacen de enlace mediante fibra óptica, entre el PC y el Controlador, y un panel de conexiones para las entradas y salidas del controlador con el mundo real.

La tarjeta DS 819 va instalada en el PC de escritorio, esta se comunica con la tarjeta DS 814 que va instalada en la PX4 Expansion Box, que no es más que un chasis adecuado al tamaño de la tarjeta controladora, donde viene incluido la fuente de alimentación y los conectores necesarios. De esta forma, la tarjeta se comunica con el PC a través de las tarjetas de enlace por fibra óptica y con el panel de conexión a través de unos conectores específicos. En la Ilustración 6 se refleja de forma clara la estructura de la plataforma.

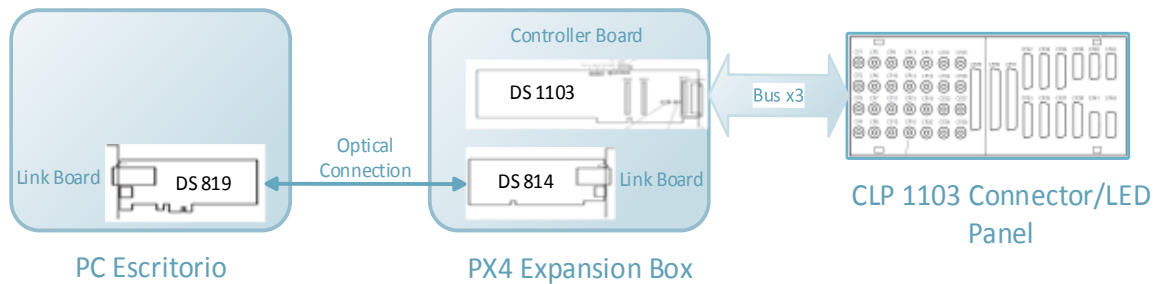


Ilustración 6. Plataforma hardware dSPACE

3.1.3.1. Tarjeta de enlace PCI Express DS 819

La tarjeta de enlace DS819, es del tipo PCI Express x1, se instala en el PC de escritorio y proporciona el enlace con el controlador, en la Tabla 3 se exponen las principales características.

Tabla 3. Características tarjeta DS 819

Parameter	Specification
Host interface	PCI Express x1 interface PCI Express slot (x1 ... x32)
Required software	dSPACE Release 5.2 or later
Supported link interfaces	DS814, DS830, MicroAutoBox
Physical connection	Crossed-over patch cable: twisted pair (CAT5 STP) Fiber-optic cable: multimode (62.5/125 μm)
Cable length per connection	Max. 10 m (crossed-over patch cable) Max. 100 m (fiber-optic cable)
Protocol	High-speed serial link (proprietary)
Max. transfer rate	100 MBit/s
Power supply	From PC: +3.3 V ±5%, 0.5 A +12 V ±5%, 0.2 A
Physical size	120 x 75 x 18 mm (4.7 x 3.0 x 0.7 in.)
Ambient temperature	0 ... 70 °C (32 ... 158 °F)

3.1.3.2. Tarjeta de enlace ISA DS 814

La tarjeta de enlace DS 814, va instalada en la caja de expansión junto al controlador, requiere un zócalo libre de 16 bits ISA. Esta tarjeta proporciona conexión con el PC a través de la anterior tarjeta. En la Tabla 4 se especifican las principales características.

Tabla 4. Características tarjeta DS 814

Parameter	Specification
Slave interface	16-bit ISA slot in dSPACE expansion box
Supported link interfaces	DS815, DS817, DS819, DS821, DS830
Physical connection	Crossed-over patch cable: twisted pair (CAT5 STP) Fiber-optic cable: multimode (62.5/125 μ m)
Cable length per connection	Max. 10 m (crossed-over patch cable) Max. 100 m (fiber-optic cable)
Protocol	High-speed serial link (proprietary)
Max. transfer rate	100 MBit/s
Power supply	+5 V \pm 5%, 1.0 A
Physical size	158 x 80 x 18 mm (6.3 x 3.1 x 0.7 in.)
Ambient temperature	0 ... 70 °C (32 ... 158 °F)

3.1.3.3. PX4 Expansion box

Este elemento o caja de expansión, proporciona la alimentación del controlador, así como un chasis de protección y aislamiento adecuados. La siguiente Tabla 5 muestra las principales características.

Tabla 5. Características de la caja de expansión PX4

Parameter	Specification
Chassis	Desktop box 4 full-size 16-bit ISA slots 1 slot reserved for Link Board 1 additional slot required if AutoBoot option is used Active cooling with low-noise fan
Power supply	Mains voltage 100 ... 240 V / 50-60 Hz, autoranging 80 W maximum output power
Maximum output current (The sum of the output power supply rails must not exceed the maximum output power.)	10 A @ +5 V 3 A @ +12 V 0.8 A @ -12 V
Grounding	Circuit ground is connected to the chassis and through that to the power system's protective ground.
Physical size	Refer to <i>PX4 Dimension Drawings</i> on page 277
Weight (without boards)	3.2 kg (7.0 lbs)
Ambient temperature ¹	0 ... 50 °C (32 ... 122 °F)
Humidity	5 ... 95 %, non-condensing

3.1.3.4. DS 1103 Controller Board

La tarjeta controladora DS1103 está diseñada especialmente para el desarrollo de controladores multivariables de alta velocidad y simulaciones en tiempo real. Es un sistema completo de tiempo real basado en un procesador PowerPC, para operaciones avanzadas de I/O, la tarjeta incluye un subsistema DSP esclavo, basado en el DSP micro controlador de Texas Instruments TMS320F240. Esta tarjeta se puede conectar directamente al bus ISA del PC o bien se puede insertar en una caja de expansión comunicándose con el PC a través de una extensión del bus ISA, vía Ethernet o fibra óptica.

El corazón de la tarjeta es un procesador PowerPC a frecuencia de reloj de 1 GHz, dispone de 8 salidas y 20 entradas analógicas con 16 bits de resolución, 32 entradas y salidas digitales configurables, 6 canales independientes para entrada de encoder digital, un canal para encoder analógico, un puerto UART RS 232, un puerto UART RS 422 y un puerto CAN. También dispone de Timer e interrupciones. Este procesador se comunica internamente con el subsistema basado

en DSP con frecuencia de reloj de 20 MHz, ampliando las entradas y salidas, ofreciendo funciones de señales de alta velocidad, como PWM.

Todo este potencial de entradas y salidas, se facilita ampliamente con la utilización del panel de conexiones, que incluye los conectores adecuados para cada salida y entrada (DB 15, DB 25, BNC, etc). A continuación se enumeran las características de la tarjeta controladora con más detalle, como la lista es muy extensa, se han dividido las características en varios apartados; características generales, entradas/salidas analógico digitales, interfaces y DSP esclavo. En la Tabla 6 se enumeran las características principales de la tarjeta controladora.

Tabla 6. Características principales tarjeta controladora DS 1103

Parameter	Specification	
Processor	PowerPC Type	PPC750GX
	CPU clock	1 GHz
	Cache	<ul style="list-style-type: none"> • 2 x 32 KB level 1 (L1) (on-chip) • 1 MB level 2 (L2)
	Bus frequency	133 MHz
	Temperature sensor	Reads actual temperature at the PPC
Memory	Local memory (as program memory for application)	32 MB SDRAM
	Global memory (for data storage and data exchange with host)	96 MB SDRAM
Timer	2 general-purpose timers	<ul style="list-style-type: none"> • One 32-bit down counter • Reload by software • 15 ns resolution • One 32-bit up counter with compare register • Reload by software • 30 ns resolution
	1 sample rate timer (decrementer)	<ul style="list-style-type: none"> • 32-bit down counter • Reload by software • 30 ns resolution
	1 time base counter	<ul style="list-style-type: none"> • 64-bit up counter • 30 ns resolution
Interrupt controller	Interrupt controller with 20 interrupt sources: <ul style="list-style-type: none"> • 3 timer interrupts • 7 incremental encoder index line interrupts • 1 UART interrupt • 1 CAN interrupt • 1 slave DSP interrupt • 2 slave DSP PWM interrupts • 1 host interrupt • 4 external interrupts (user interrupts) 	
Physical size	<ul style="list-style-type: none"> • 340 x 125 x 45 mm (13.4 x 4.9 x 1.77 in) • The board requires one length PC/AT ISA slot and three brackets 	
Ambient temperature	0 ... 50 °C (32 ... 122 °F)	
Cooling	Passive cooling	
Power supply	<ul style="list-style-type: none"> • +5 V ±5 %, 4 A • +12 V ±5 %, 0.75 A • -12 V ±5 %, 0.25 A 	

En la Tabla 7 se exponen las características de las entradas/salidas analógico digitales, tanto ADC como DAC, ambas con convertidores de 16 bits de resolución y las 32 I/O digitales, que se pueden configurar por grupos de 8 canales, como entradas o como salidas.

Tabla 7. Características entradas/salidas analógico digitales

Parameter		Specification
ADCs (muxed)	Channels	16 muxed channels equipped with 4 sample & hold ADCs (4 channels belong to one ADC. 4 consecutive samplings are necessary to sample all channels belonging to one ADC.) Note: 8 ADC channels (4 x muxed + 4 x parallel) can be sampled simultaneously.
	Resolution	16 bit
	Input voltage range	±10 V
	Overvoltage protection	±15 V
	Conversion time	1 us
	Offset error	±5 mV
	Gain error	±0.25%
	Offset drift	40 uV/K
	Gain drift	50 ppm/K
	Signal-to-noise-ratio	>83 dB
ADCs (parallel)	Channels	<ul style="list-style-type: none"> • 4 parallel channels each equipped with one sample & hold ADC • Note: 8 ADC channels (4 x muxed + 4 x parallel) can be sampled simultaneously
	Resolution	16 bit
	Input voltage range	±10 V
	Overvoltage protection	±15 V
	Conversion time	800 ns
	Offset error	±5 mV
	Gain error	±0.25%
	Offset drift	40 uV/K
	Gain drift	50 ppm/K
	Signal-to-noise-ratio	>83 dB
DACs	Channels	8 channels
	Resolution	16 bit
	Output range	±10 V
	Settling time	5 us (14 bit)
	Offset error	±1 mV
	Gain error	±0.5%
	Offset drift	30 uV/K
	Gain drift	25 ppm/K
	Signal-to-noise-ratio	>83 dB
	I _{max}	±5 mA
C _I max	10 nF	
Digital I/O	Channels	<ul style="list-style-type: none"> • 32-bit parallel I/O • Organized in four 8-bit groups • Each 8-bit group can be set to input or output (programmable by software)
	Voltage range	TTL input/output levels
	I _{out} max	±10 mA

En el siguiente grupo de características Tabla 8, se refiere a los interfaces o puertos de comunicación como encoder digital, encoder analógico, interface CAN, interface serie e interface host.

Tabla 8. Características Interfaces

Parameter		Specification
Digital Incremental Encoder Interface	Channels	<ul style="list-style-type: none"> 6 independent channels Single-ended (TTL) or differential (RS422) input (software programmable for each channel)
	Position counters	<ul style="list-style-type: none"> 24-bit resolution Max. 1.65 MHz input frequency, i.e. fourfold pulse counts up to 6.6 MHz Counter reset or reload via software
	Encoder supply voltage	<ul style="list-style-type: none"> 5 V/1.5 A Shared with analog incremental encoder interface
Analog Incremental Encoder Interface	Channels	<ul style="list-style-type: none"> 1 channel Sinusoidal signals: 1 Vpp differential or 11 uApp differential (software programmable)
	Position counters	<ul style="list-style-type: none"> <5° resolution 32-bit loadable position counter Max. 0.6 MHz input frequency, i.e. fourfold pulse counts up to 2.4 MHz
	ADC performance	<ul style="list-style-type: none"> 6-bit resolution 10 MSPS
	Encoder supply voltage	<ul style="list-style-type: none"> 5 V/1.5 A Shared with digital incremental encoder interface
CAN Interface	Configuration	<ul style="list-style-type: none"> 1 channel based on SAB 80C164 microcontroller ISO DIS 11898-2 CAN High-speed standard
	Baud rate	Max. 1 Mbit/s
Serial Interface	Configuration	<ul style="list-style-type: none"> TL16C550C single UART (universal asynchronous receiver and transmitter) with FIFO RS232/RS422 compatibility
	Baud rate	<ul style="list-style-type: none"> Up to 115.2 kBd (RS232) Up to 1 MBd (RS422)
Host interface	<ul style="list-style-type: none"> Eight 16-bit I/O ports in the 64K host I/O space Processor/host and host/processor interrupts Plug-and-Play support 	

Por último se exponen las principales características del DSP esclavo que lleva integrada la tarjeta controladora DS 1103, Tabla 9.

Tabla 9. Características DSP esclavo

Parameter	Specification	
Slave DSP	Type	Texas Instruments TMS320F240 DSP
	Clock rate	20 MHz
	Memory	<ul style="list-style-type: none"> 64Kx16 external code memory 28Kx16 external data memory 4Kx16 dual-port memory for communication 32 KB flash memory
	I/O channels	<ul style="list-style-type: none"> 16 ADC inputs 12 PWM outputs 4 capture inputs 2 serial ports
	Input voltage range	<ul style="list-style-type: none"> TTL input/output level ADC inputs: 0 ... 5 V
	Output current	Max. ±13 mA

3.1.3.5. Panel de Conexiones CLP 1103

El panel de conexiones proporciona un fácil acceso a todas las señales de entrada o salida de la tarjeta controladora DS 1103, de forma que podemos conectar cualquier dispositivo a la tarjeta, sin tener que recablear o soldar, esto se consigue a través de conectores BNC y conectores sub-D, que vienen integrados en el panel de conexiones. Además, este panel de conexiones, contiene una matriz de leds, que nos informan de los estados de las señales digitales, facilitando la resolución

de problemas. En la Tabla 10 se muestran las características del panel de conexiones y LEDs, CLP 1103.

Tabla 10. Características Panel de conexiones CLP 1103

Parameter	Specifications
Power consumption	5 V; max. 750 mA (via DS1103 board)
Grounding	The enclosure and the front panel are not grounded.
Cable length	2 m (6.6 ft) standard
Physical size (with desktop enclosure) (length x depth x height)	647 x 142.5 x 70 mm (25.47 x 5.61 x 2.75 in)
Space needed for 19" rack mount	Height 3 U; width 16.8" + height 3 U; width 8.4" (2 slots needed)
Weight	Approx. 4.3 kg (9.5 lbs); incl. enclosure and shielded ribbon cables

3.1.4. Interfaz adaptador de señales

Para conectar los convertidores con el panel de conexión del hardware de desarrollo, necesitamos un circuito que acondicione las señales entre los equipos, ya que tanto las señales lógicas como las analógicas tienen diferentes niveles en el equipo dSPACE que en los inversores. También se necesita un sistema de protección que evite que ante errores de ejecución del software, como un posible bloqueo del procesador (bloqueo de software), se produzcan daños en los equipos de potencia o en las personas, estos equipos descontrolados son potencialmente peligrosos y también son equipos caros, para ello se ha diseñado un sistema que ante cualquier fallo de ejecución, bloquea las señales de los disparos de puerta de los convertidores (watchdog).

Otro problema importante es proporcionar aislamiento entre las señales de control y las señales de potencia ante cualquier cortocircuito en la parte de potencia. También necesitamos alimentar a los circuitos integrados en los convertidores, como la alimentación de los drivers de puerta, los sensores integrados o los circuitos lógicos de alarma y protección integrados.

Asimismo, se ha diseñado un sistema de detección de alarmas y protección que mediante una botonera de pulsadores, asegura la detención del sistema a través de un paro de emergencia y obliga al usuario a resetear las alarmas para la puesta en marcha del equipo. El interfaz adapta los niveles de las señales digitales y analógicas entre los diferentes dispositivos del equipo, la siguiente Ilustración 7 muestra cómo se conectarán los diferentes elementos del sistema a través del interfaz adaptador de señales.

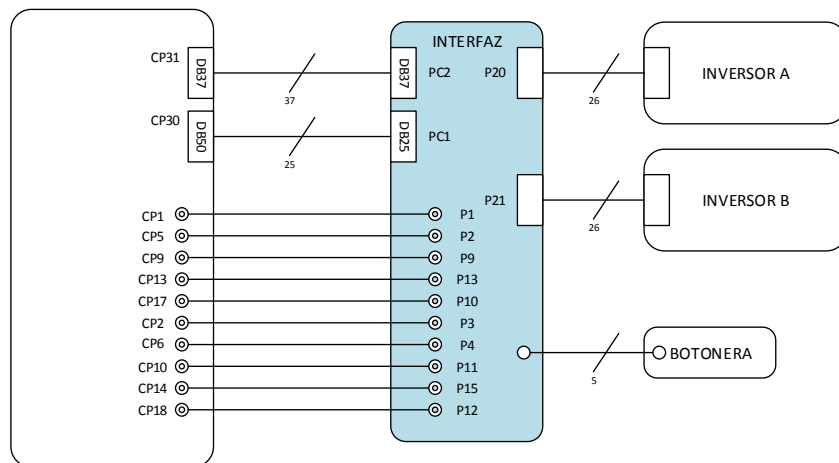


Ilustración 7. Conexión de señales

En los siguientes apartados se describen los diferentes elementos del circuito de adaptación desarrollado con detalle.

3.1.4.1. Lógica Watchdog

La función de este circuito es evitar que ante un bloqueo del procesador de control, ya sea por fallo de software o por fallo de hardware, puedan llegar señales de disparo de puerta a los inversores de forma descontrolada, lo que provocaría un cortocircuito en la línea de potencia. Esto se consigue enviando una señal de interrupción (INT WTD0G) desde el programa en ejecución a un circuito lógico, diseñado para que en el momento que esta señal deja de llegar (fallo en el programa), dispara una alarma (WATCHDOG = 1) que evita que las salidas de modulación por ancho de pulsos (PWM) lleguen a los inversores. Este circuito no realiza una petición al procesador, sino que revisa cada cierto periodo de tiempo que la señal de interrupción está llegando, para asegurar que el programa se está ejecutando adecuadamente, si en el periodo prefijado no llega la señal, se dispara la alarma.

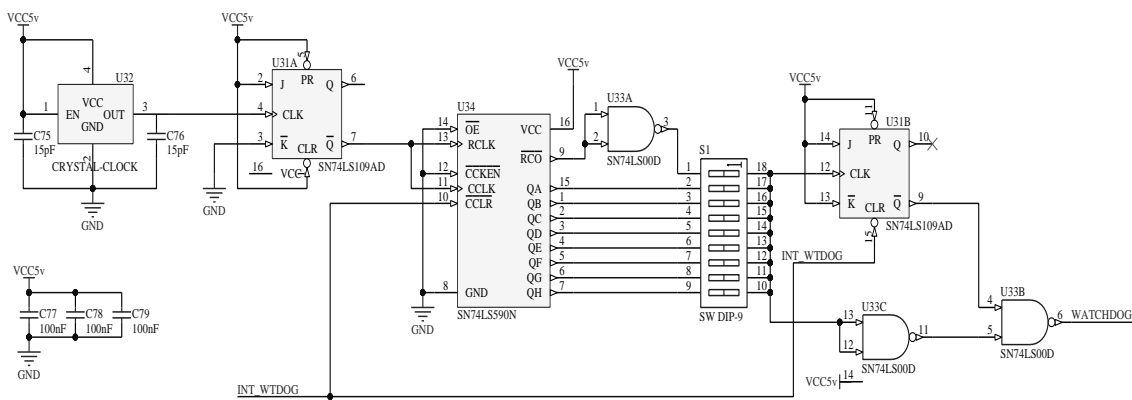


Ilustración 8. Circuito de lógica watchdog

Para conseguir el comportamiento anterior, se ha diseñado el siguiente circuito lógico, ver Ilustración 1 Ilustración 8. Un oscilador de cristal genera un tren de pulsos de frecuencia 1MHz, esta frecuencia se divide a 500 kHz ($T = 2\mu s$) por mediación de un biestable JK funcionando en modo toggle, generando una señal de reloj que va incrementando la cuenta de un contador binario de 8 bits, de tal forma que este se desborda cada $2^8 * 2\mu s = 512\mu s$ generando un tren de pulsos de $2\mu s$ de duración en estado bajo, que mediante una puerta NAND se convierte en $2\mu s$ en estado alto. Este pequeño pulso es suficiente, para generar una alarma al finalizar la primera cuenta, de modo que si no llega la señal de interrupción antes de que finalice la cuenta, se genera la alarma de watchdog.

Se ha añadido un interruptor a cada bit, para poder seleccionar diferentes periodos de conteo, así si activamos el interruptor del bit Q7 del contador obtenemos un tren de pulsos cuadrado de $T = 512\mu s$, si activamos el interruptor del bit Q6 obtenemos un pulso cuadrado de $T = 256\mu s$, hasta llegar sucesivamente al bit Q0 que obtendríamos un tren de pulsos cuadrado de $T = 4\mu s$.

Este tren de pulsos ataca a un biestable JK en modo reset y a una puerta NAND que invierte los pulsos, de tal manera que la alarma de watchdog este siempre activa, salvo en el caso de que se ponga en modo set el biestable y a la vez se anule la cuenta del contador, antes de que se cumpla el periodo de conteo seleccionado con el lineal de interruptores, esto se consigue mediante la señal de interrupción, que debe tener un periodo menor al de conteo, para que el contador nunca alcance la cuenta seleccionada. En el convertidor implementado, se ha elegido un periodo de cuenta de $T = 256\mu s$ y la señal de interrupción es generada por el PWM cada $T = 250\mu s$, ya

que la frecuencia de conmutación de los convertidores es de 4 kHz y la interrupción la genera la señal de PWM en cada ciclo.

3.1.4.2. Lógica de alarmas y protecciones

Para gestionar las diferentes alarmas provenientes de distintos elementos, tenemos el siguiente circuito de control (Ilustración 9). Aquí se muestra el circuito correspondiente a un solo inversor, aunque este circuito esta duplicado, uno por cada inversor del equipo. El circuito funciona con lógica CMOS de 15V, ante cualquier uno lógico de entrada de set, la señal STOPSIGNAL impide que le lleguen pulsos de PWM al inversor, cualquier alarma queda memorizada, siendo necesario realizar un reset manualmente mediante una botonera (RESET_A_15V) para poder reanudar las señales de control, obligando al usuario a revisar el fallo. De esta forma cualquier posible alarma impide rápidamente que la señal de PWM llegue al inversor. En las salidas Q de los Latches, hay conectados unos leds para visualizar las alarmas.

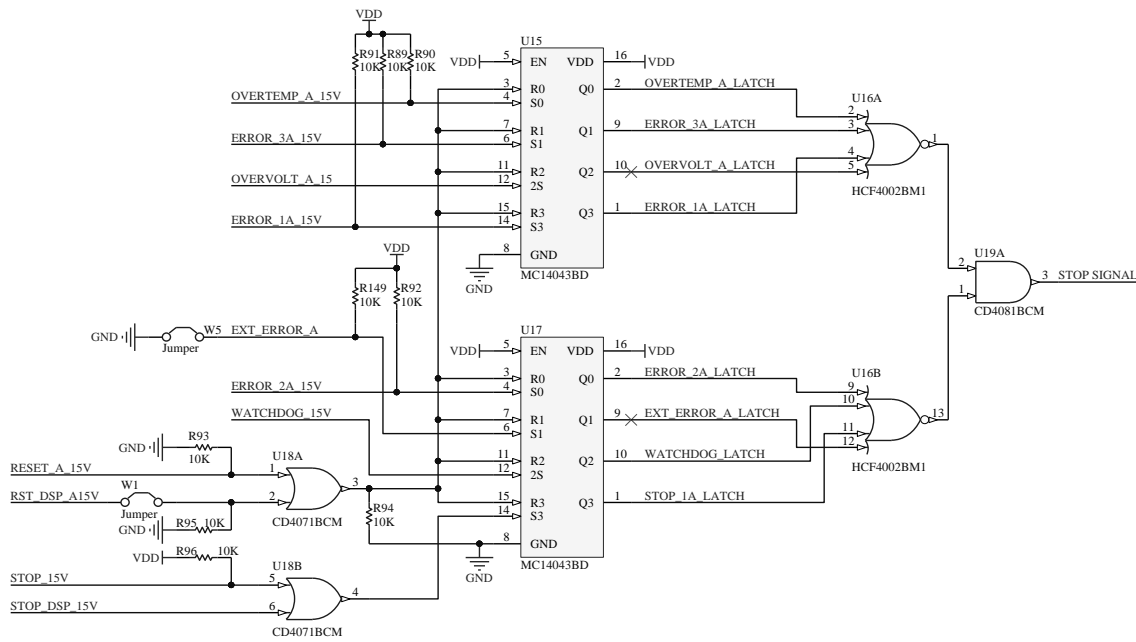


Ilustración 9. Gestión de alarmas

Entre las diferentes alarmas que llegan al circuito tenemos las alarmas que llegan del inversor de; sobre temperatura (OVERTEMP A 15V) y una alarma por cada rama de corriente (ERROR 1A 15V, ERROR 2A 15V y ERROR 3A 15V). También tenemos una alarma por sobre voltaje, que es generada por el siguiente circuito de detección (Ilustración 10), el circuito se ha diseñado para que cuando lleguen más de 9V al terminal MTC_UdcA, la señal OVERVOLT_A sea un uno lógico, este umbral de 9V significa que en el bus de continua se ha llegado al máximo permitido de 800 Vdc.

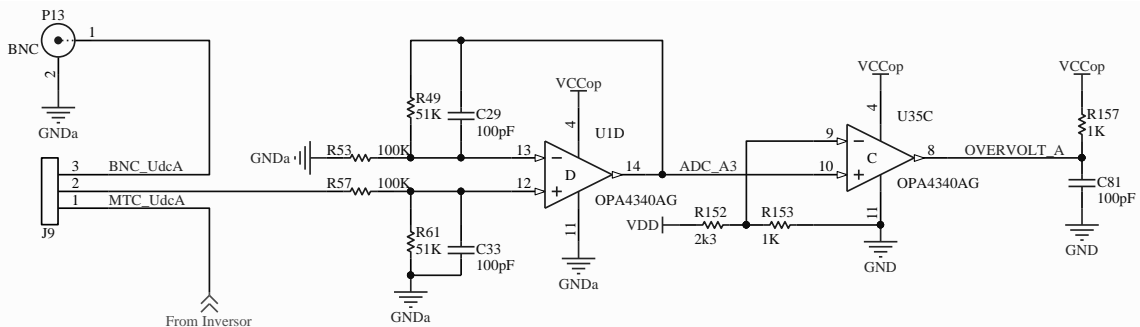


Ilustración 10. Circuito alarma por sobre voltaje

También tenemos un terminal auxiliar EXT_ERROR_A donde podemos conectar una alarma externa. La alarma WATCHDOG_15V es la alarma proveniente del circuito de lógica watchdog anteriormente descrito. La señal STOP 15V llega de la botonera donde hay un stop de emergencia con enclavamiento y tenemos otras entradas de alarma que podemos configurar para realizar el paro y el reset por software (STOP_DSP_15V, RST_DSP_A15V).

Para conseguir que ante la detección de una alarma se impida que las señales PWM lleguen al inversor, se ha diseñado el circuito de la Ilustración 11. Mediante las puertas AND, nos aseguramos de que los disparos de puerta no se activan a menos que la señal STOP SIGNAL este en un uno lógico, lo que quiere decir que no hay ninguna alarma activa. Además de esto, se ha añadido un circuito especial de protección, mediante las puertas inversoras, que funcionan por parejas (bottom y top) inhibiéndose mutuamente, impidiendo que en la misma rama de corriente del inversor puedan estar las dos puertas activas al mismo tiempo, lo que provocaría un cortocircuito en la rama del inversor. El objetivo es asegurarse que cuando se dispara un IGBT, la misma señal de disparo desactiva la puerta opuesta y viceversa.

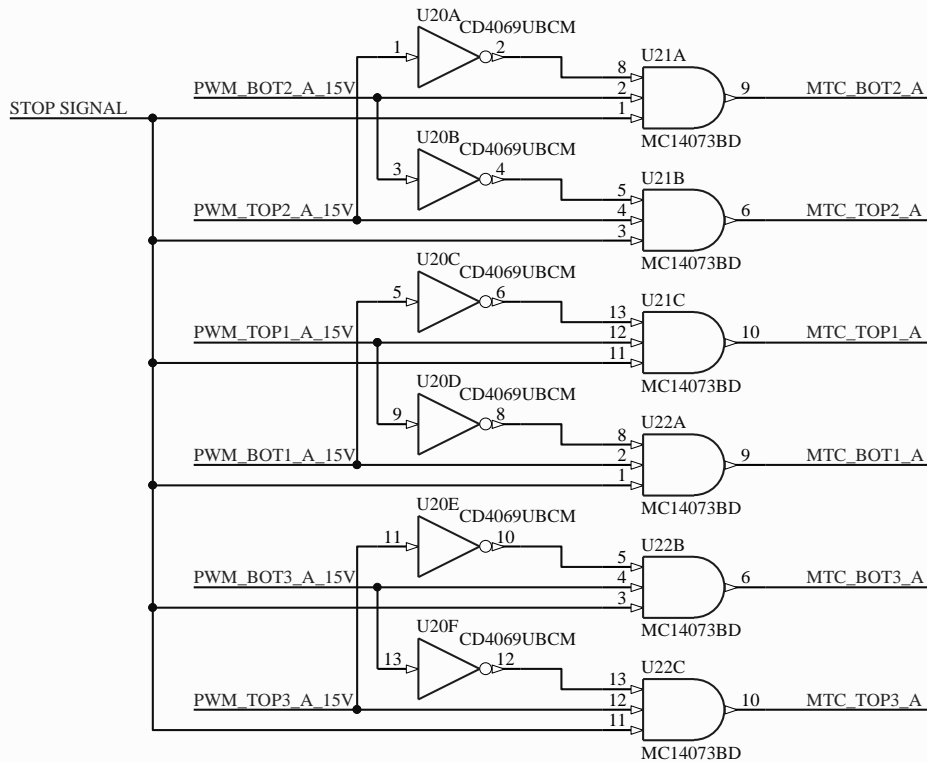


Ilustración 11. Circuito inhibidor de señales PWM

3.1.4.3. Adaptación de niveles lógicos

Las señales digitales de la tarjeta controladora son de lógica CMOS 5V y las señales digitales de los inversores utilizan lógica CMOS 15V, como hay intercambio de señales en ambos sentidos, necesitamos dos circuitos adaptadores, esto se consigue con la utilización de un mismo integrado el MC14504B Hex Level Shifter for TTL to CMOS or CMOS to CMOS. En este integrado una entrada de control permite adaptar los niveles lógicos entre CMOS y CMOS o entre TTL y CMOS, mientras que seleccionando los niveles de alimentación VDD (para la salida) y VCC (para la entrada) seleccionamos una elevación o una reducción de niveles. Por ejemplo, para adaptar las señales de PWM que envía la tarjeta de control a los disparos de puerta del inversor tenemos el

circuito de la izquierda de la Ilustración 12 y para adaptar los niveles de las alarmas que envía el inversor hacia la tarjeta de control el circuito de la derecha.

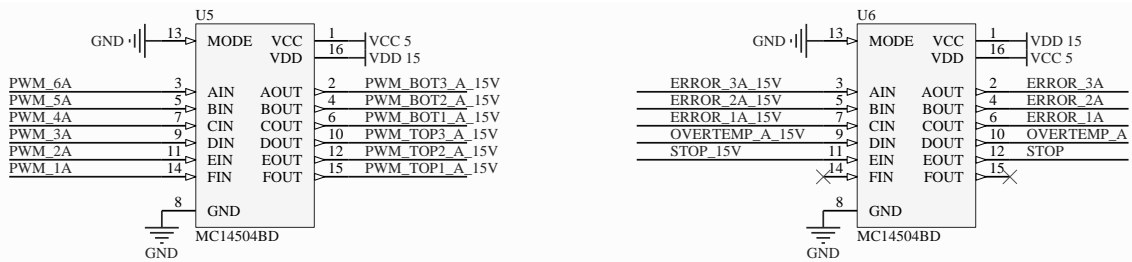


Ilustración 12. Circuito de adaptación entre los niveles lógicos

3.1.4.4. Alimentación

Para la alimentación necesitamos dos tipos de alimentación, la alimentación de los circuitos de acondicionamiento de señales del interfaz (15 V y 5 V) y la alimentación de los circuitos integrados en los inversores (24 V). Para los primeros se ha utilizado un adaptador AC comercial que entrega 15 V / 2 A y se conecta al pin 2 del conector P17 ver Ilustración 13. Esta alimentación de 15 V ha sido filtrada y regulada convenientemente para obtener otra alimentación de 5 V.

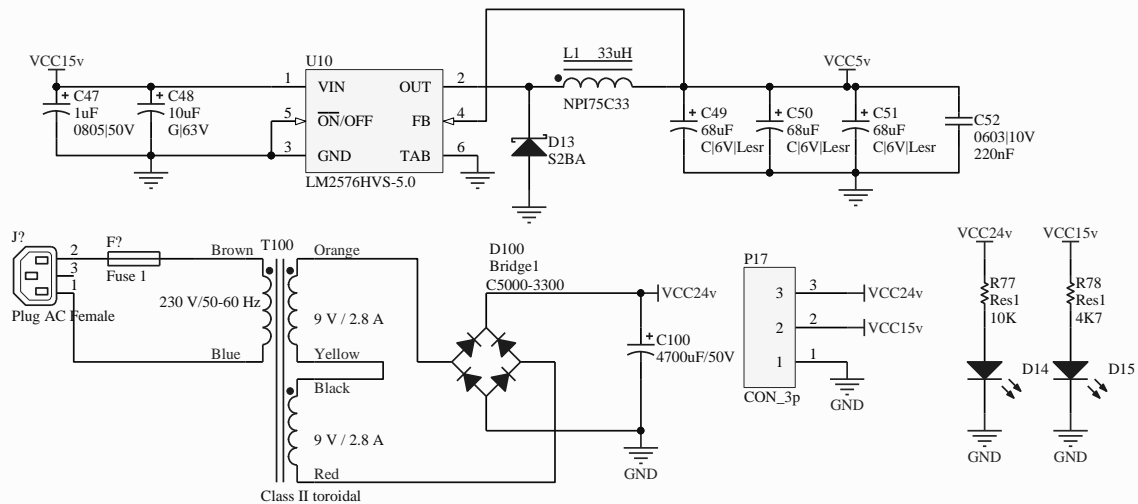


Ilustración 13. Alimentación

La alimentación de 24 V se ha obtenido mediante un transformador toroidal unido a un puente de diodos y un filtro, para su diseño se ha tenido en cuenta las especificaciones del fabricante de los inversores, que nos permite una variación de la tensión de alimentación entre 20-30 V.

3.1.4.5. Señales analógicas

Entre las señales analógicas que se deben acondicionar, tenemos la alimentación para los drivers de puerta de 24 V y los sensores de los inversores. Asimismo, estos sensores, envían información de la corriente de cada rama, la temperatura de la unión de los IGBT y la tensión del bus de continua a la tarjeta de control.

SEÑALES ANALÓGICAS

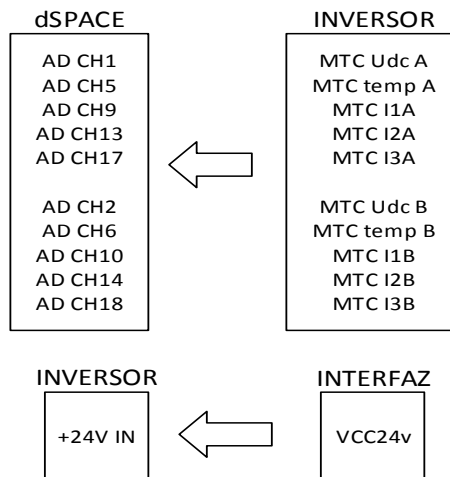


Ilustración 14. Señales analógicas

Los inversores disponen de un conector de 26 pines de cable plano, compatible con otros modelos de inversor (SEMIKRON), asimismo, se han instalado sendos conectores iguales en el interfaz, para intercambiar las señales con estos. Las señales analógicas que llegan de los sensores integrados en los inversores, están puenteadas hasta unos conectores BNC dispuestos en el frontal del interfaz, de esta forma podemos conectar estas señales con la tarjeta controladora directamente a través de cables BNC estándar. Tenemos dos tipos de señales analógicas diferentes, las que indican la tensión del bus de continua tienen el mismo rango de tensiones que las que indican la temperatura $R = [0, +10]$ V. Las que indican la corriente de cada rama tienen un rango diferente $R = [-10, +10]$ V. Aunque existe diferencia entre ambos tipos, no se ha acondicionado la señal en ningún caso, pues las entradas analógicas de la tarjeta controladora soportan un rango de $R = [-10, +10]$ V. Además, las salidas analógicas del inversor, están protegidas contra sobre-corriente, superior a 30 mA. La Ilustración 15 refleja un diagrama de bloques con un ejemplo de cada tipo y el circuito de entrada que lleva incorporado la tarjeta controladora dSPACE para cada entrada analógica. En total, tenemos diez señales analógicas, cinco por cada inversor.

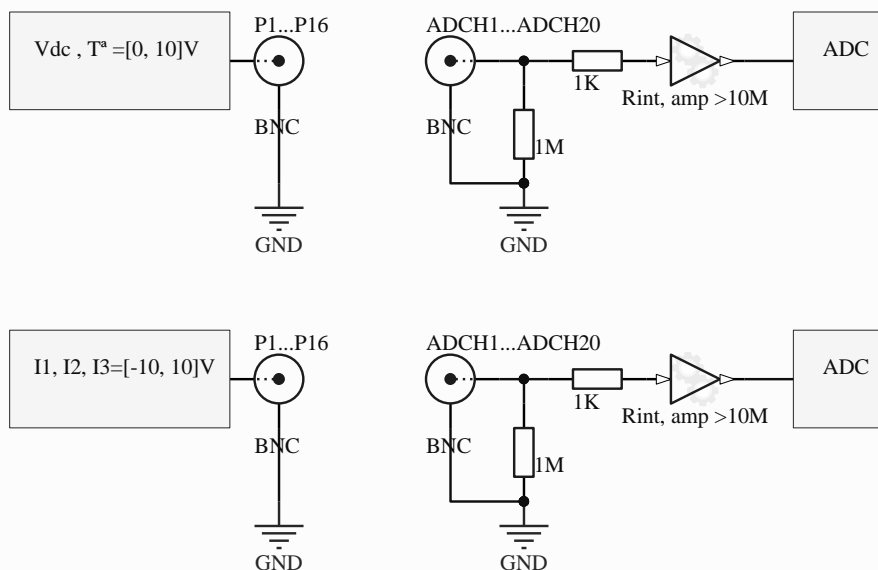


Ilustración 15. Señales analógicas

3.1.4.6. Señales digitales

Entre las diferentes señales digitales, podemos distinguir cuatro grupos distintos, tenemos las señales de PWM que envía la tarjeta de control a los inversores, las señales de alarma que envían los inversores a la tarjeta de control, las señales de alarma y protección que genera el interface y por último las señales de protección que genera el programa de control por software, Ilustración 16.

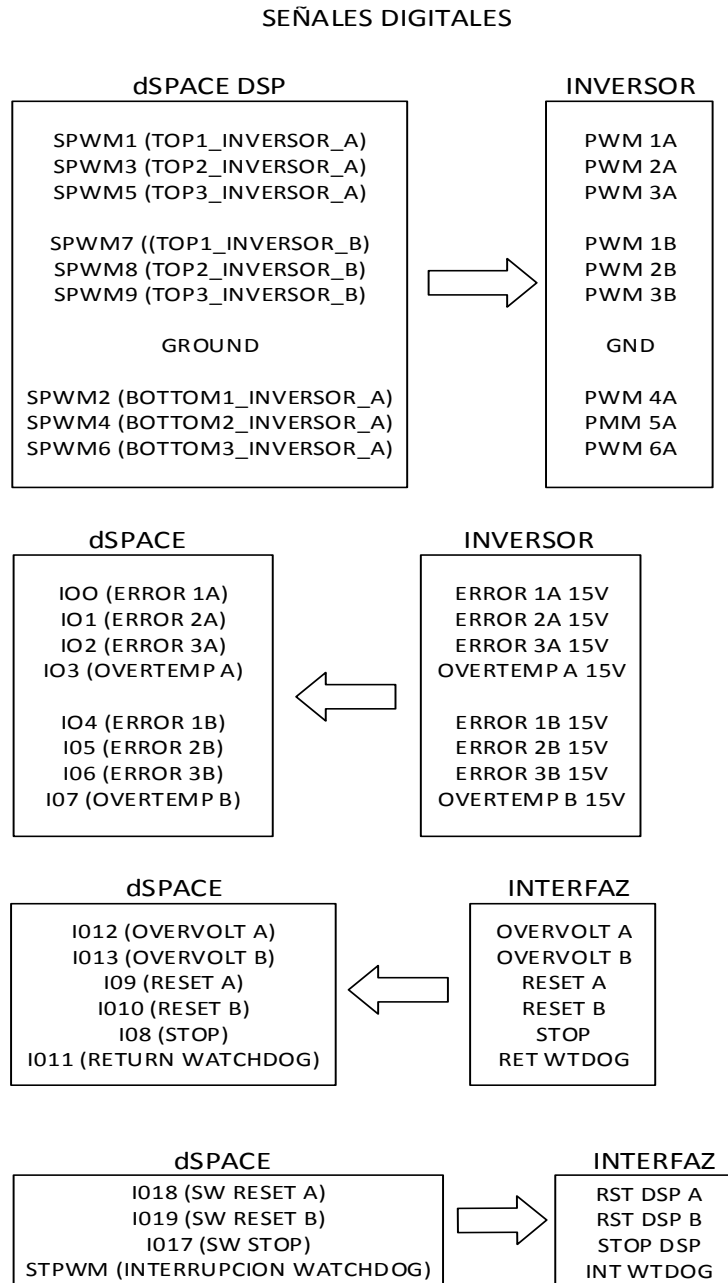


Ilustración 16. Señales digitales

Tanto para las señales de PWM, como para las salidas digitales generadas por la tarjeta de control (SW_RESET_A, SW_RESET_B; SW_STOP; STPWM), se han adaptado mediante el integrado MC 14504 level shifter, elevando el nivel lógico de 5 V CMOS a 15 V CMOS. Las señales de PWM, antes de llegar a los inversores se someten a los circuitos de protección explicados en apartados anteriores. En Ilustración 17 se muestra con detalle la adaptación entre las salidas digitales de la tarjeta controladora y los demás equipos.

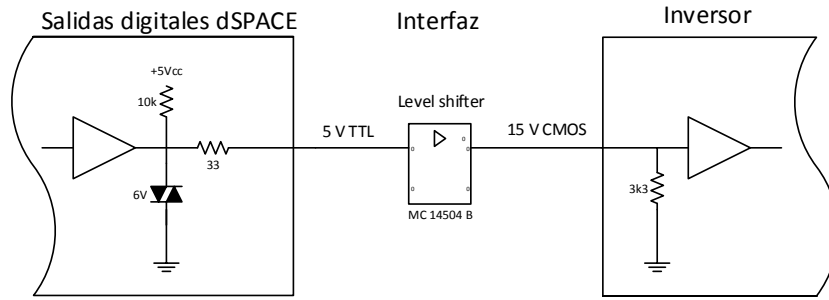


Ilustración 17. Adaptación salidas digitales

Las señales de alarma que envían los inversores a la tarjeta de control y las señales de alarma y protección que genera el interface, son todas de nivel lógico 15V CMOS, por lo que se adaptan a través del mismo integrado convertidor de nivel lógico, de forma como se indica en la Ilustración 18 Ilustración 17 . Todas estas señales, son entradas digitales de la tarjeta de control.

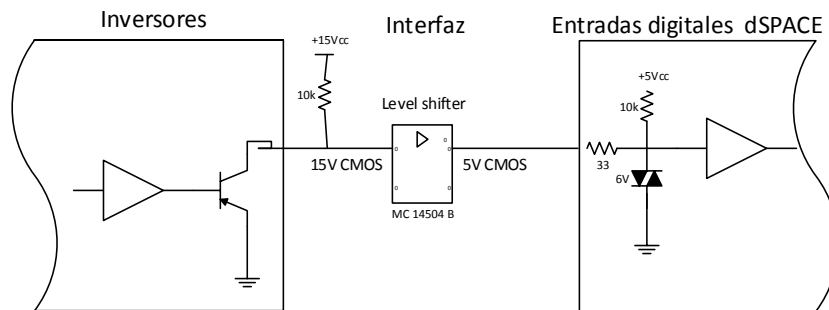


Ilustración 18. Adaptación entradas digitales

3.1.4.7. Circuito Dead-Time

La operación de los convertidores VSI (Voltage Source Inverter) requiere una condición que evite la conducción simultánea de los dos interruptores electrónicos que actúan en la misma rama de corriente (Ilustración 19), esto provocaría un cortocircuito de la fuente de voltaje de entrada. En operación normal los dos interruptores de una misma rama, se activan y desactivan alternativamente.

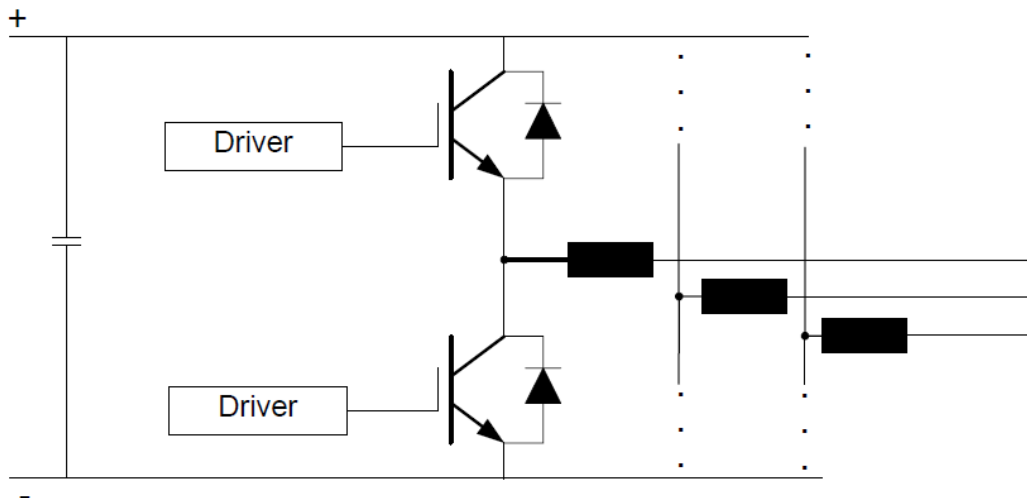


Ilustración 19. Esquema simplificado de VSI multifase

Cualquier modulador, cualquiera que sea su implementación o su ley de modulación, debe estar protegido para este suceso. En el supuesto ideal, esto se puede evitar fácilmente imponiendo que las señales de puerta, tengan lógicas complementarias. Pero en la realidad los IGBT no son interruptores ideales, el tiempo de activación (time on) y el tiempo de desactivación (time off) son diferentes y dependen de otras variables (corriente conmutada, tensión de conmutación, temperatura, etc.). Una protección efectiva contra esto se implementa introduciendo tiempos muertos de conmutación (dead-time), que es un retardo entre la señal lógica de puerta generada y la señal de puerta aplicada. Con este retardo un IGBT se desactiva primero y el otro se activa después de que expire el dead time.

Este retardo introduce distorsión en la corriente y la tensión de salida, si escogemos un dead time demasiado largo el sistema, este efecto indeseado es más pronunciado si escogemos uno demasiado corto durante un breve periodo de tiempo se cortocircuitan los IGBTs de la misma rama, por lo que su elección debe ser cuidadosa, para el cálculo del dead time se ha utilizado la siguiente fórmula (4).

$$t_{dead} = \left[(t_{D_{OFF_{MAX}}} - t_{D_{ON_{MIN}}}) + (t_{PDD_{MAX}} - t_{PDD_{MIN}}) \right] \times 1.2$$

Donde:

$$t_{D_{OFF_{MAX}}} = \text{retardo máximo de desactivación}$$

$$t_{D_{ON_{MIN}}} = \text{retardo mínimo de activación}$$

$$t_{PDD_{MAX}} = \text{retardo máximo de propagación del driver}$$

$$t_{PDD_{MIN}} = \text{retardo mínimo de propagación del driver}$$

$$1.2 = \text{factor de seguridad}$$

La idea principal es que el tiempo máximo que tarda un flanco de bajada en desactivar el IGBT, sea siempre menor que el tiempo mínimo que tarda un flanco de subida en activarlo, de forma que siempre se desactiva antes un interruptor que el otro se activa. Para medir estos tiempos, debemos tener en cuenta el retardo de activación y desactivación de toda la circuitería por donde pasa la señal más los tiempos de activación y desactivación del IGBT en el peor caso. En nuestro caso es suficiente con 1 us.

Para controlar los dos inversores trifásicos del equipo al mismo tiempo, se necesitan 12 señales de PWM. El DSP esclavo de la tarjeta controladora DS1103 tiene 12 salidas de PWM, pero debido a que el número de pins de entrada/salida de la tarjeta está limitado, algunos pins del entrada/salida del DSP están compartidos por otras señales del DSP. Por esta limitación sólo se dispone de 9 señales de PWM más una de interrupción, distribuidas en dos bloques, con uno de los bloques de software para Simulink que proporciona la librería dSPACE RTI, se controla un inversor, tres señales top y sus respectivas señales negadas bottom, además este bloque dispone de dead time configurable por software. Con el otro bloque sólo podemos obtener tres señales de PWM, por este motivo se ha diseñado el circuito de la Ilustración 20, con este circuito, convertimos las tres señales del segundo bloque en las seis que necesitamos (3 top +3 bottom) y además tenemos un dead time integrado por hardware.

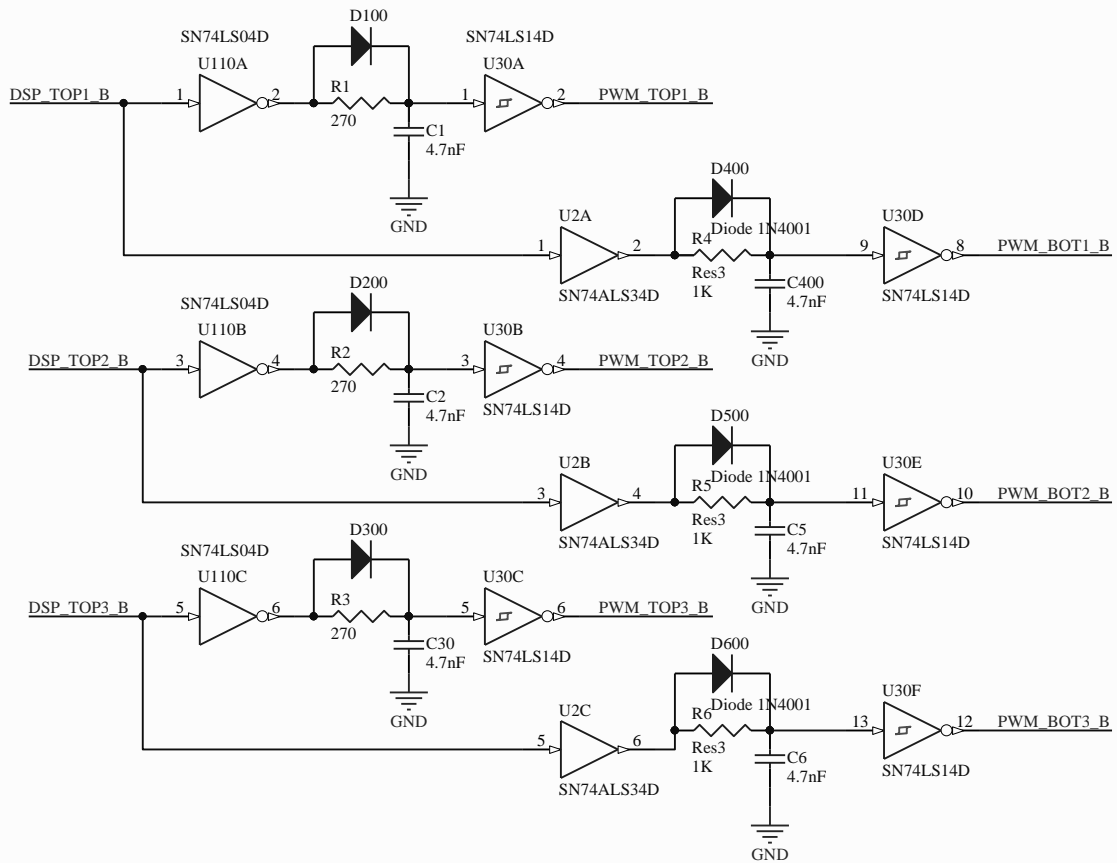


Ilustración 20. Circuito Dead Time

Mediante las puertas inversoras se implementan las señales complementarias, pero se ha añadido otras no inversoras, para que cada señal pase por una puerta y así tengan el mismo retardo, después hay un filtro pasa bajos de primer orden que induce un retardo sólo durante los flancos de bajada, ya que en los flancos de subida la corriente pasa por el diodo rápidamente, por último para que la señal final sea cuadrada, pasa por unas puertas inversoras trigger- schmitt con ciclo de histéresis, que recortan la señal filtrada y la invierten de nuevo, de esta forma el retardo se aplica sólo al flanco de subida de cada una de las tres entradas.

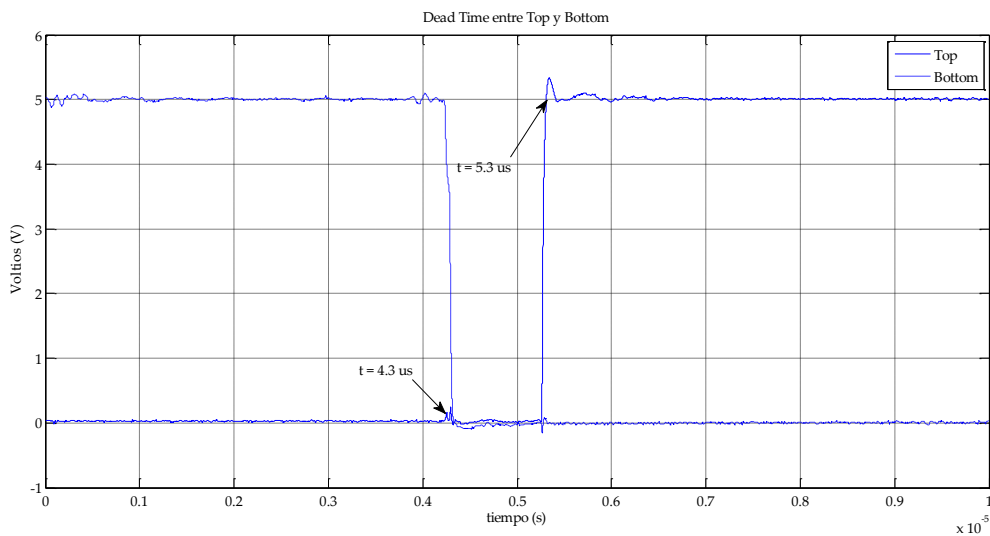


Ilustración 21. Dead Time obtenido mediante hardware

El la Ilustración 21, se puede observar el resultado obtenido mediante este circuito. Al aplicar un flanco de subida en una de las entradas Top, se han tomado los datos de las salidas en la respectiva señal de salida Top y su complementaria Bottom, obteniendo con bastante precisión 1 us de retardo.

3.1.4.8. Botonera

Para resetear las alarmas del circuito de gestión de alarmas y protecciones, necesitamos unos pulsadores. Cuando ocurre una alarma este circuito inhibe instantáneamente los disparos de puerta de los inversores, memorizando esta alarma con un uno lógico, por ejemplo por sobre voltaje del bus de continua del inversor A (OVERVOLT_A_LATCH). Para poder reiniciar las señales, debemos asegurarnos que el motivo de la alarma a cesado y sólo entonces podremos reiniciar los disparos de puerta, pulsando en RESET A provocando que la alarma vuelva a cero lógico, mediante el pulsador correspondiente de la botonera. Este pulsador resetea cualquier alarma ocurrida en el inversor A, también hay otro correspondiente al segundo inversor, RESET B.

El la botonera también se ha puesto el paro de emergencia, este es un interruptor con enclavamiento (seta), para detener los disparos de puerta de forma manual ante cualquier emergencia.

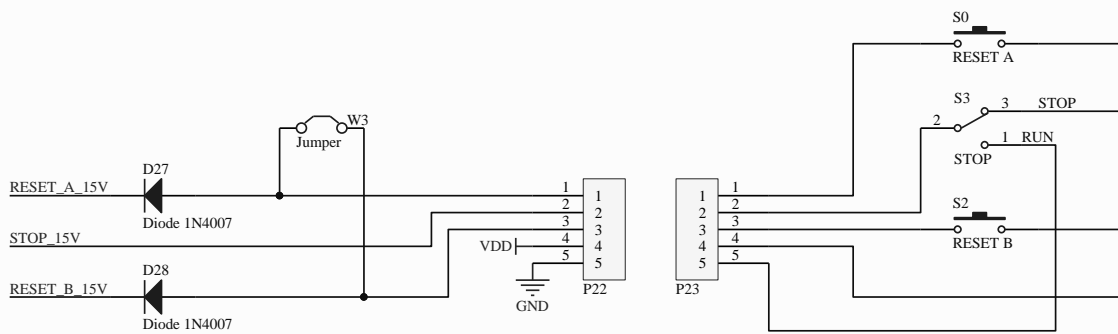


Ilustración 22. Circuito de la Botonera

3.1.5. Cuadro de maniobra y control

El cuadro de maniobra y control conecta los elementos de potencia a la red eléctrica, incorporando elementos de protección y el circuito de puesta en marcha y paro, Ilustración 23.

Title Alimentación y botonera

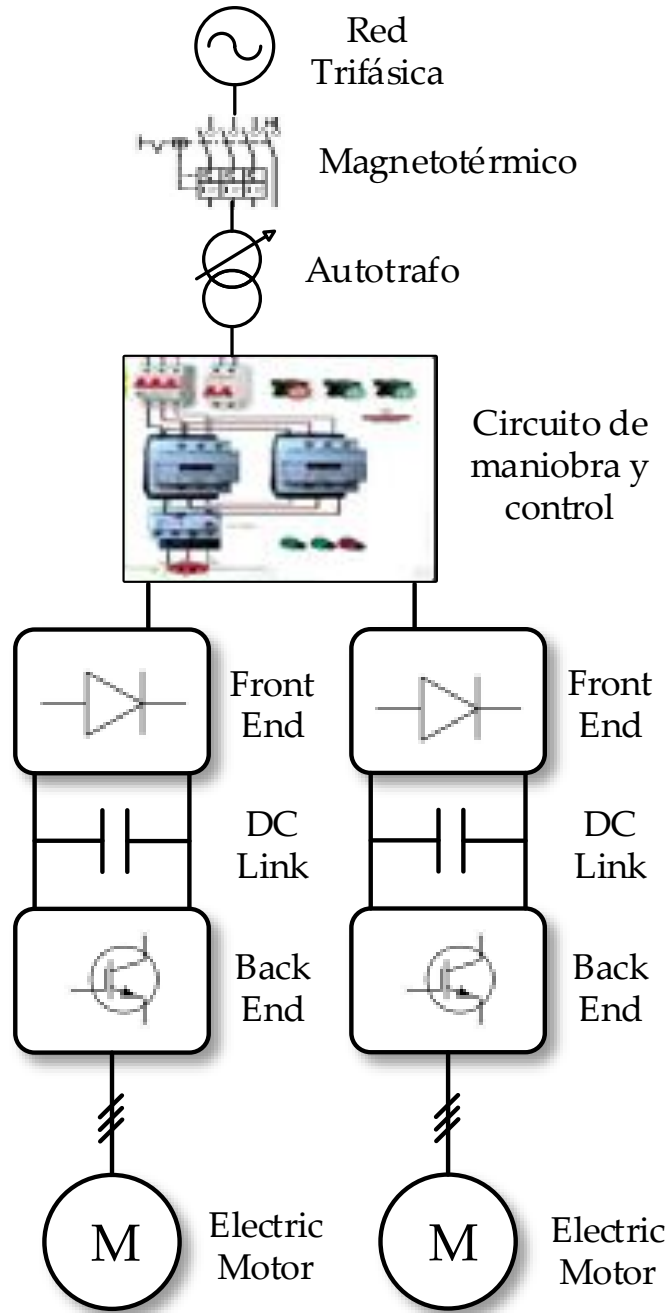


Ilustración 23, Diagrama de bloques del sistema de potencia

Para este cuadro se ha utilizado un bastidor de metal, donde se ubican todos los elementos de potencia, así como el circuito de mando que hace posible la puesta en marcha y paro de la instalación de forma segura, así como un circuito especial de carga suave de los condensadores del bus de corriente continua y un circuito auxiliar para inyección de corriente a la red, en previsión de una futura utilización como generador. En este bastidor están ubicados todos los elementos de mando (cableado, contactores, borneras, magneto-térmico, temporizadores, inversores, rectificadores, botoneras, inductancias, etc). Los motores se sitúan físicamente en su propia bancada y el autotrafo en su propio chasis, debido a las dimensiones y características de estos elementos. En la siguiente ilustración se muestra el cuadro junto al autotrafo y uno de los motores.

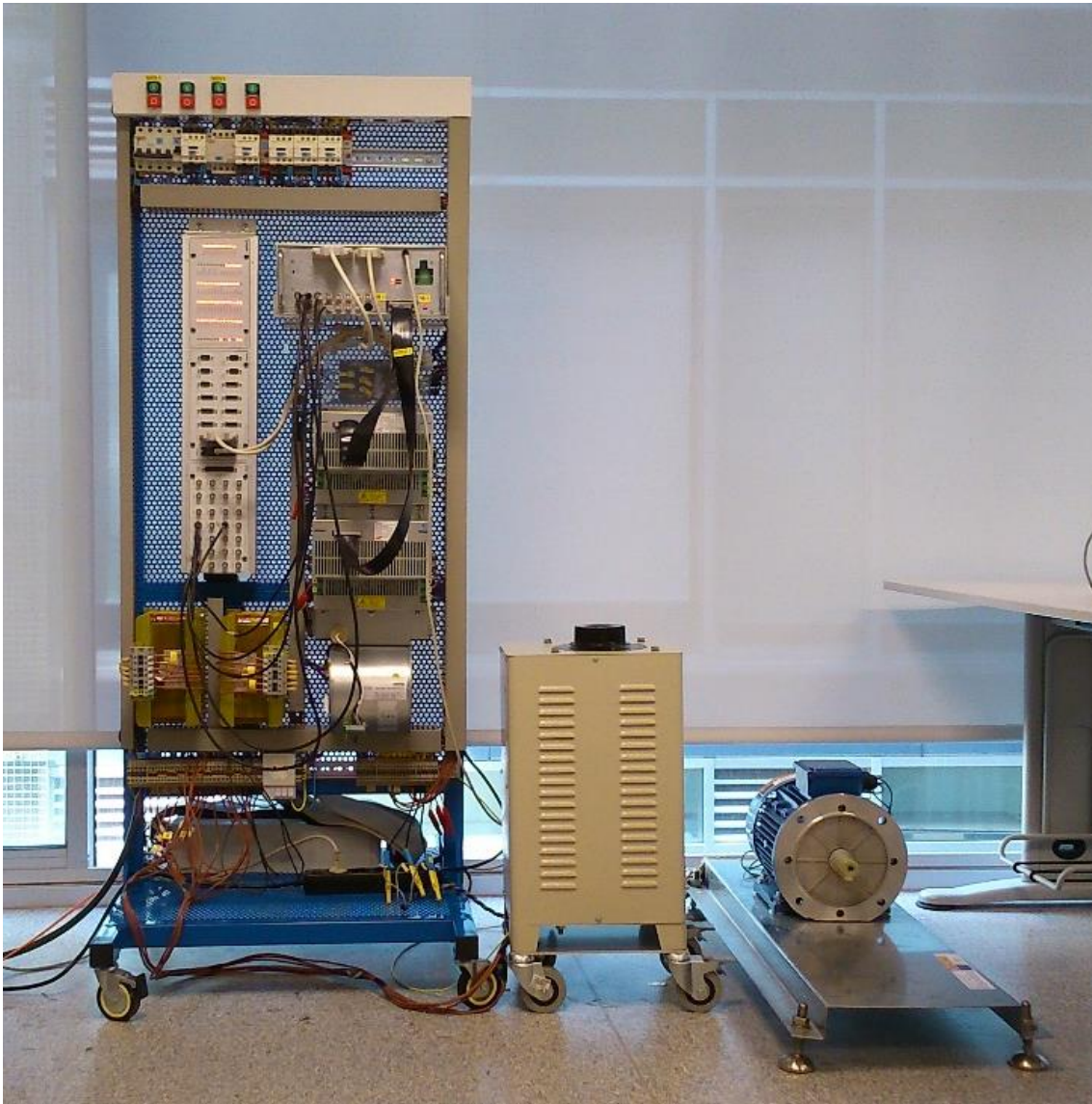


Ilustración 24. Imagen del conversor back to back

Seguidamente se explica con más detalle los diferentes elementos que componen el cuadro de maniobra y control.

3.1.5.1. Circuito de mando

En primer lugar, la conexión a la red trifásica se realiza a través de un interruptor magneto-térmico como protección principal. Este alimenta a los elementos auxiliares; el ventilador de refrigeración de los inversores, la toma de red 240V para la tarjeta de control que está integrada en el cuadro y el circuito de control para la puesta en marcha y paro. También alimenta a un autotransformador trifásico, que nos sirve para variar la tensión de entrada a los convertidores, Ilustración 25.

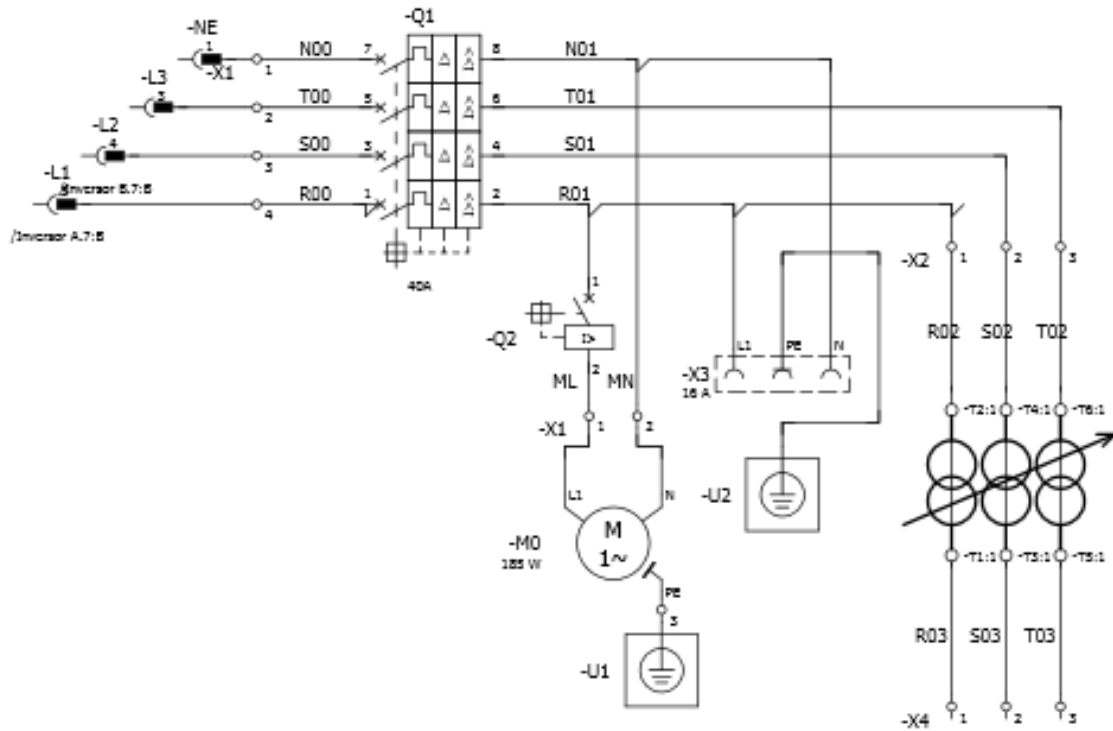


Ilustración 25. Entrada del cuadro de maniobra y control

Los convertidores se conectan al autotransformador, a través de unos contactores que son accionados desde el circuito de control, en la Ilustración 26 se muestra el circuito correspondiente al convertor A, este circuito está duplicado para el segundo convertor B.

Cuando pulsamos el interruptor de marcha la corriente circula a través de las resistencias R12/R13/R14 para limitar la corriente que circula por el bus de condensadores. Esto es necesario para que los condensadores se carguen de forma suave y que los diodos y condensadores no sufran picos de corriente perjudiciales en la puesta en marcha. Al mismo tiempo que se pulsa la marcha, se activa el temporizador T1, este está programado con el tiempo necesario para la carga completa de los condensadores, al finalizar este tiempo, se activa KM2, que libera el paso de la corriente a través de las resistencias de carga, dejando pasar la corriente del autotrafo directamente al convertidor, este es el modo normal de funcionamiento. Si pulsamos PARO se desconecta los contactores KM1 y KM2 desconectando el equipo de la red.

Para rectificar la corriente alterna de la red se ha utilizado un rectificador trifásico no controlado PD1, este ataca directamente al bus de continua del inversor controlado, este último es el que recibe las señales de control PWM y tiene conectado como carga el motor M3, que es un motor asíncrono de jaula de ardilla.

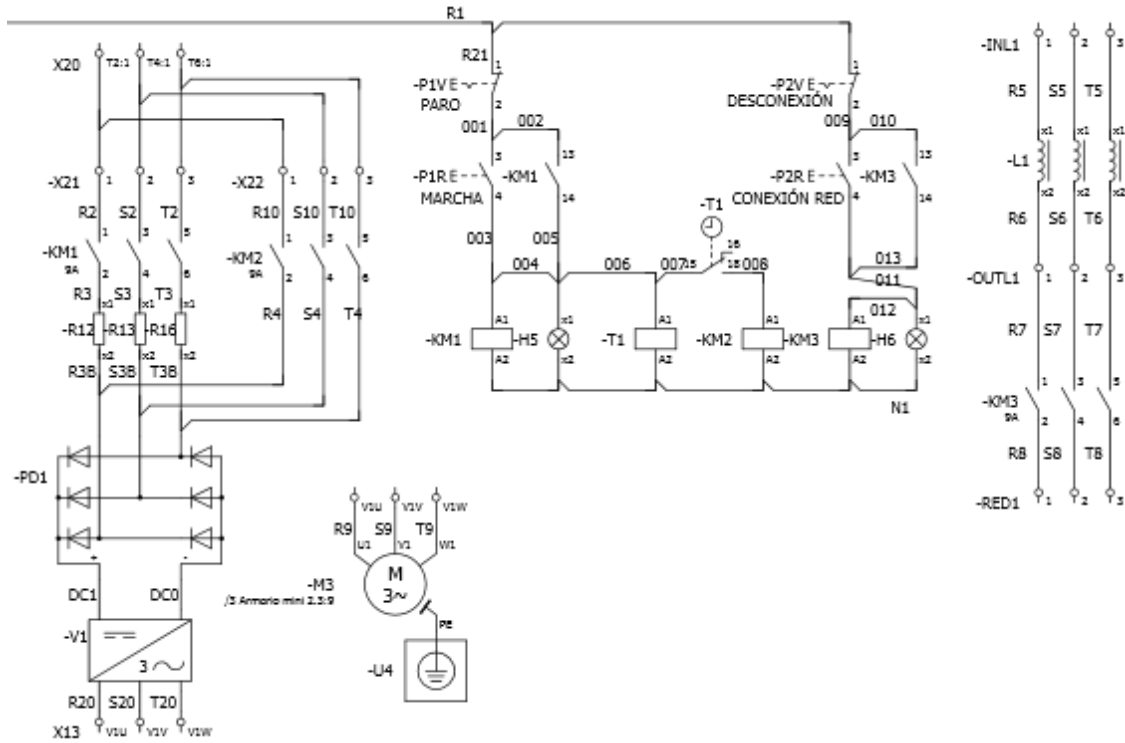


Ilustración 26. Cuadro de maniobra inversor A

En el circuito se puede observar unos interruptores llamados CONEXIÓN RED y DESCONEXIÓN, estos controlan el contactor KM3 que está conectado a una inductancia trifásica L1, este circuito auxiliar, esta pensado para darle flexibilidad al equipo de desarrollo en un futuro, si queremos conectar el equipo como generador y desarrollar los algoritmos de control para inyectar a la red esta energía, conectaríamos este circuito para realizar la conexión a red.

Una vez explicado cuales son las acciones que genera el circuito de maniobra, vamos a enumerar los elementos que lo componen.

Tabla 11. Elementos de maniobra

Cantidad	Referencia	Descripción	Características
2	M1EDO	Temporizador Broyce Control	Retardo a la conexión entre 0.5-10s
4	XB4BW73731M5	Double headed push buttons with pilot light	240 V

3.1.5.2. Circuito de potencia

El circuito de potencia está compuesto por diferentes elementos, como son los interruptores y contactores, los rectificadores, el bus de condensadores, los inversores, los motores, resistencias y demás elementos de potencia. En la siguiente tabla se enumeran los diferentes elementos de potencia del cuadro, así como sus características.

Tabla 12. Elementos de potencia

Cantidad	Referencia	Descripción	Características
1	24365	Interruptor automático Merlin Guerin C60N C25	4 polos/Curva tipo C /400 V/25A
1	SH201 C10	Interruptor automático ABB para el ventilador	Monofásico/Curva tipo C /230 V/10A
6	LC1 DT 25	Contactores Schneider	Trifásico/400 V/25A
2	M1EDO	Temporizador Broyce Control	Retardo a la conexión entre 0.5-10s
4	XB4BW73731M5	Double headed push buttons with pilot light	240 V
1	CMV 20E-3	Autotransformador Carrol and meinell	Trifásico /415 V/20A
2	62 16N07	Puente rectificador trifásico IXYS	Trifásico/1600 V/63A
2		Inductancia de carga	
2	NFS 50 15	Inversor Powerlex	800 V/26 A
1	MS 112L-4polos B5	Motor CIME	5.5 kW/50 Hz/Y 11.16 A
1	MS 132M-4polos B5	Motor CIME	7.5 kW/50 Hz/Y 14.64 A

3.1.5.3. Convertidores

En los convertidores se realizan dos transformaciones, la primera etapa convierte la tensión alterna de la red en continua, que se almacena en el bus de condensadores y la segunda etapa convierte esta tensión continua almacenada, en alterna a la frecuencia deseada para alimentar el motor. La primera etapa (front end) se realiza con un puente rectificador trifásico no controlado y la segunda con un inversor controlado (back end), Ilustración 27.

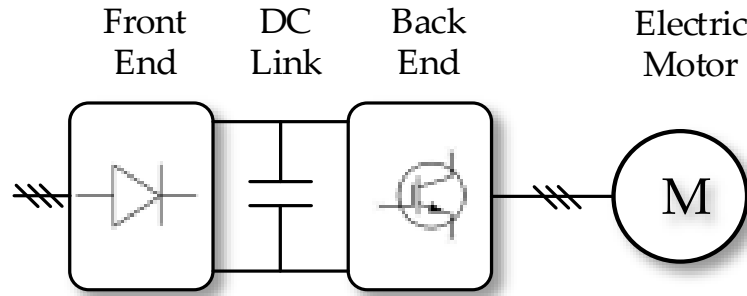


Ilustración 27. Esquema del conversor

Para el rectificador se ha elegido el rectificador de onda completa (seis pulsos) modelo IXYS 62 16N07 (Ilustración 28), que soporta hasta 1600V y 63 A, este está diseñado para diversas aplicaciones como; fuentes para equipamiento de potencia DC, rectificadores de entrada para inversores PWM, fuentes de potencia DC a baterías o alimentación de campo de motores DC. Para más información ver “datasheet_Puente rectificador_IXYS 62-16N07.pdf” del anexo.

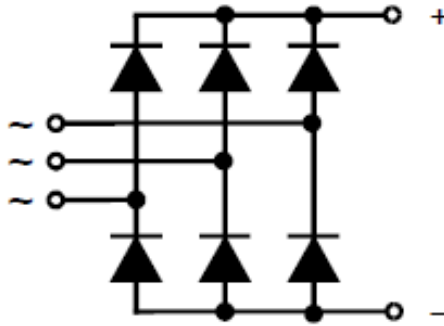


Ilustración 28. Rectificador trifásico no controlado

El voltaje promedio V_{DC} de salida máximo que podemos obtener con el autotransformador al 100%, que es como si el convertidor estuviera conectado directamente a la red eléctrica, cuya tensión de línea a línea es $V_{LL} = 415 V$, se calcula a continuación.

$$V_{DC} = \frac{3\sqrt{2}}{\pi} V_{LL} = \frac{3\sqrt{2}}{\pi} 415 = 560.45 V$$

Para el inversor controlado, se ha elegido el modelo POWEREX NFS-50, los inversores Powerex son equipos de potencia para controlar cargas trifásicas, en aplicaciones de control de motores, regeneración de corriente trifásica a la red y UPS (Uninterruptible Power Supply) entre otras, los interruptores electrónicos controlados son del tipo IGBT de última generación POWEREX CM75TJ-24F 75 Amperes/1200 Volts. Dispone de circuitos de protección y alarmas integrados, así como varios sensores; tres sensores de corriente (uno por cada rama), dos sondas NTC para la medición de la temperatura del disipador (la temperatura más alta disponible se monitoriza) y tarjeta para medición de la tensión del DC-Link con salida analógica aislada, por lo tanto las salidas analógicas que entrega son cinco (tres de corriente, una de tensión y una de temperatura). Dispone de un conector para cable plano de 26 Pin, para las entradas y salidas, Ilustración 29.

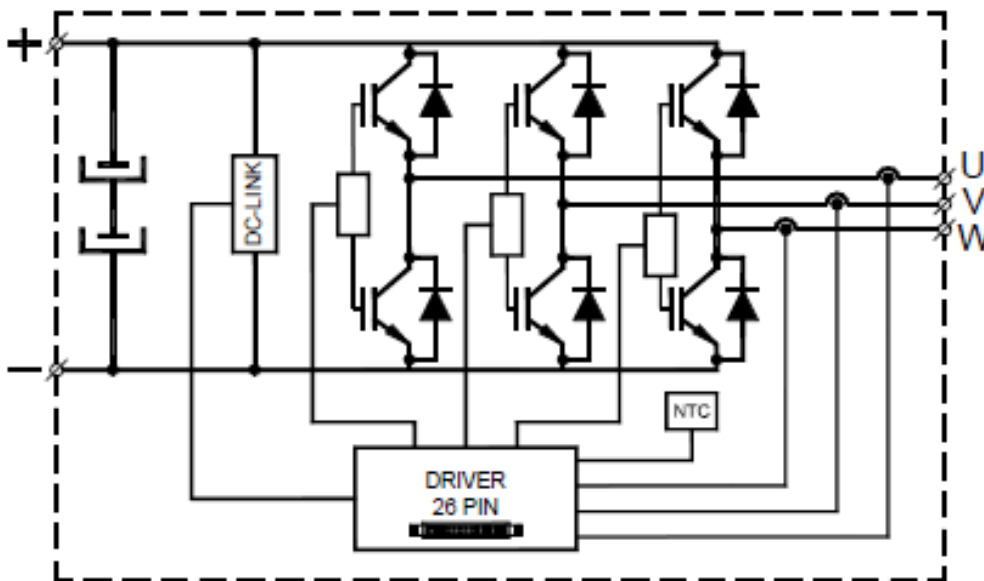


Ilustración 29. Esquema de bloques del inversor POWEREX

La asignación de pines del conector para cable plano de 26 Pin tiene compatibilidad con el conexionado SEMIKRON, véase la siguiente tabla.

Tabla 13. Conexionado SEMIKRON

Pin	Signal	Remark
1	shield	
2	HB 1	BOT IN
3		ALARM OUT
4		TOP IN
5	HB 2	BOT IN
6		ALARM OUT
7		TOP IN
8	HB 3	BOT IN
9		ALARM OUT
10		TOP IN
11	Overtemperature OUT	
12	free	
13	V DC. LINK	
14	+24V IN	
15	+24V IN	
16	free	
17	free	
18	GND	
19	GND	
20	Temp. Analog OUT	
21	GND aux.	
22	I analog OUT HB 1	
23	GND aux.	
24	I analog OUT HB 2	
25	GND aux.	
26	I analog OUT HB 3	

El circuito lógico de alarmas para protección del equipo, ante cualquier anomalía, inhibe los disparos y bloquea el equipo hasta que transcurran al menos 200ms sin disparos en las entradas, Ilustración 30. Supone una seguridad adicional ante un eventual bloqueo del control externo. Este circuito lógico monitoriza las siguientes alarmas:

- Alarma individual por sobre-corriente en cualquiera de las tres ramas.
- Alarma sobre-temperatura del disipador mediante sondas dos NTCs
- Alarma sobre-tensión en bus DC-link (>800V)
- Alarma caída tensión alimentación externa (<20V)
- Protección de los IGBTs por Vce sat. y caída de alimentación de disparo.

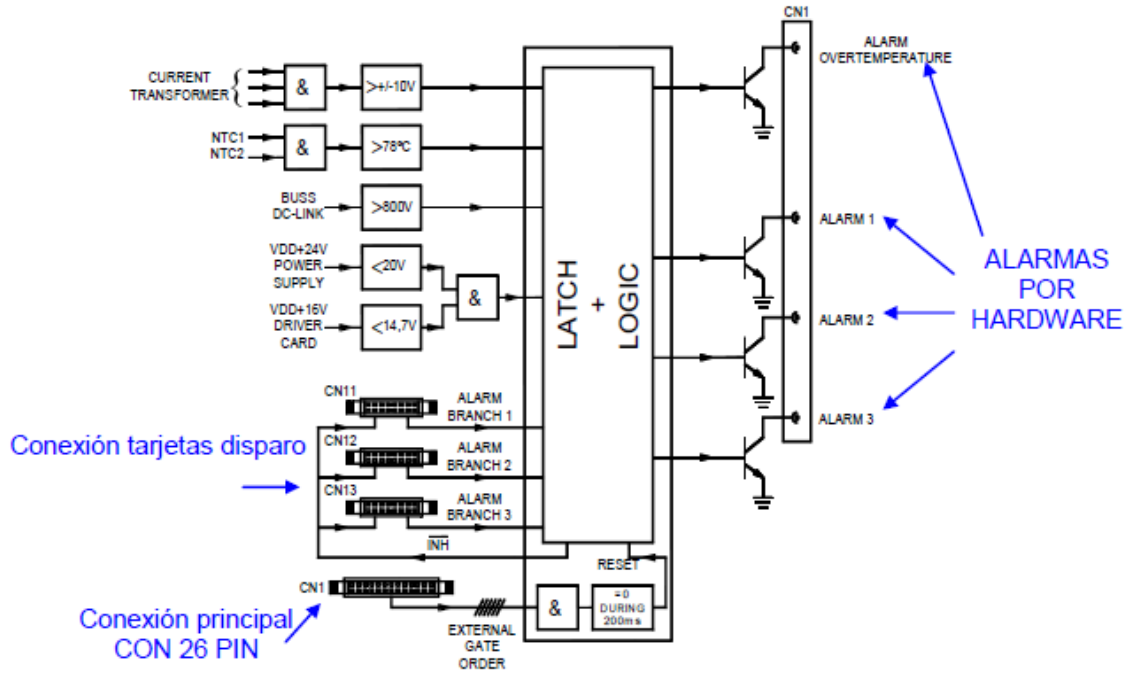


Ilustración 30. Circuito de alarmas inversor POWEREX

Las salidas correspondientes a las alarmas por hardware, son en colector abierto (15 V) y se encuentran protegidas contra cortocircuito (máximo 30 mA), estas alarmas son las que recibe el circuito lógico de alarmas y protecciones implementado en el interfaz (OVERTEMP A 15V, ERROR 1A 15V, ERROR 2A 15V y ERROR 3A 15V), que memoriza cuál de ellas está activa y a la vez inhibe los disparos de puerta (ver pág. 36). Esto significa que tenemos una doble protección en el equipo, la lógica de alarmas integrada en el inversor Powerex y la lógica implementada en el interfaz.

Hay que tener en cuenta que las alarmas de sobre corriente, tensión de bus alta y tensión de alimentación baja no se diferencian por hardware, como indica la tabla de verdad del circuito de alarmas del inversor, Ilustración 31.

CONDITIONS	ALARM TEMP	ALARM1	ALARM2	ALARM3
ALARMA RAMA 1	0	1	0	0
ALARMA RAMA 2	0	0	1	0
ALARMA RAMA 3	0	0	0	1
SOBRETENPERATURA	1	0	0	0
SOBRECORRIENTE	0	1	1	1
V _{BUS} ALTA	0	1	1	1
V _{ALIMENTACIÓN} BAJA	0	1	1	1

Ilustración 31. Tabla de verdad de las alarmas del inversor POWEREX

Las principales características de los inversores quedan resumidas en la siguiente Tabla 14.

Tabla 14. Características Inversor POWEREX NFS 50-15

POWEREX MOD: NFS 50-15				
Tensión de alimentación control	24V DC. (Rango de 20 a 30V). I _{Máx} = 0.56 A (Fsw = 15kHz)			
Tensión DC Máx. de trabajo	800 V			
Entradas disparos	CMOS 15 V (max 20V). Impedancia de 3K3 ohmios.			
Datos obtenidos a 560VDC, Fsw = 4kHz, TAMB = 40°C	I _{RMS} (A)		I _{CPICO} (A)	
	I _{RMS1} ¹	I _{RMS2} ²	8 V	10 V
	29	26	44	56
	4(1500)=1500uF			
Salidas Analógicas	Mín.	Máx.	Protecciones del equipo	
Salidas de corrientes	-10	+10	+/-10V +/-1%	STOP
Salida temperatura	0	+10	71°C +/- 2 °C	STOP
Salida Bus DC	0	+10	9V(800V) +/-5%	STOP

La tensión máxima alterna entre línea y línea que podemos obtener a la salida del inversor, suponiendo un índice de modulación unitario, se calcula a continuación.

$$V_{LL_max}(RMS) = \frac{\sqrt{3}}{2\sqrt{2}} \cdot V_{DC} \cdot m_a = \frac{\sqrt{3}}{2\sqrt{2}} 560.45 = 343.2 V$$

Siendo $m_a = \frac{V_{portadora}}{V_{triangular}}$ el índice de modulación en amplitud.

Y la tensión entre línea y neutro:

$$V_{LN_max}(RMS) = \frac{V_{LL_max}}{\sqrt{3}} = 198.15 V$$

¹ I_{RMS.1} Intensidad con sobrepasar admisible de 50%

² I_{RMS.2} Intensidad par constante o sobrepasar controlado

3.1.5.4. Motor

La carga conectada a los convertidores de potencia, es un motor de corriente alterna asíncrono trifásico de rotor jaula de ardilla, como tenemos dos convertidores, cada uno de ellos tendrá un motor conectado, se dispone de dos motores de estas características en el laboratorio, en el inversor A se ha conectado el motor CIME MS 112L-4polos B5, cuyas principales características son; 5.5 kW/50 Hz/Y 11.16 A, Ventilación exterior IC 411, servicio continuo S1, Aislamiento clase F, protección IP 55, 50 Hz. Para un mayor detalle consultar la Tabla 15.

Tabla 15. Características motor CIME MS 112L4

Motor CIME MS 112L 4polos B5	
Característica	Valor
Rendimiento (η) (Determinación indirecta)	85.7%
Deslizamiento (rpm)	$\pm 20\%$ para $PN \geq 1 \text{ kW}$ $\pm 30\%$ para $PN < 1 \text{ kW}$
Intensidad de arranque (I_A)	+20% (sin límite inferior)
Par de arranque (M_A)	-15% a +25%
Par nominal máximo (M_k)	-10% (con este valor M_k/M_n deberá ser como mínimo de 1,6)
Par mínimo (M_s)	-15%
Momento de inercia (J)	$\pm 10\%$
Nivel sonoro (presión sonora)	68 dB (A)
Potencia nominal	5.5 kW
Velocidad nominal	1440 rpm
Intensidad nominal a 400V	11.16A
Relación I_A/I_n	7
Factor de potencia $\cos \varphi$	0.83
Relación M_A/M_N	2.2
M_s/M_N	1.4
M_k/M_N	2.2
Masa	34.8 kg

En el convertidor B se ha conectado el motor de corriente alterna, asíncrono trifásico de rotor jaula de ardilla CIME MS 132M-4polos B5, cuyas principales características son; 7.5 kW/50 Hz/Y 14.64 A, Ventilación exterior IC 411, servicio continuo S1, Aislamiento clase F, protección IP 55, 50 Hz. Para un mayor detalle consultar la Tabla 16.

Tabla 16. Características motor CIME MS 132M4

Motor CIME MS 132M-4polos B5	
Característica	Valor
Rendimiento (η) (Determinación indirecta)	87%
Deslizamiento (rpm)	$\pm 20\%$ para $PN \geq 1 \text{ kW}$ $\pm 30\%$ para $PN < 1 \text{ kW}$
Intensidad de arranque (I_A)	+20% (sin límite inferior)
Par de arranque (M_A)	-15% a +25%
Par nominal máximo (M_k)	-10% (con este valor M_k/M_n deberá ser como mínimo de 1,6)
Par mínimo (M_s)	-15%
Momento de inercia (J)	$\pm 10\%$
Nivel sonoro (presión sonora)	71 dB (A)
Potencia nominal	7.5 kW
Velocidad nominal	1450 rpm
Intensidad nominal a 400V	14.64A
Relación I_A/I_n	7
Factor de potencia $\cos \varphi$	0.85
Relación M_A/M_N	2.2
M_s/M_N	1.4
M_k/M_N	2.2
Masa	49.6 kg

4. MODELO SIMULINK

Para comprobar el funcionamiento del sistema desarrollado, debemos diseñar un algoritmo de control con el sistema de bloques de Simulink y a partir de este generar el código de tiempo real que se ejecute en la tarjeta de control, comprobando que es capaz de controlar la planta real, es decir, el doble convertidor de 15+15kW para laboratorio de energías renovables. Para conseguir nuestro objetivo, se ha desarrollado un algoritmo de control de motores, basado en mantener constante la relación V/f. Con la implementación del control se utiliza la mayoría de recursos de la tarjeta controladora como; generación de PWM, entradas y salidas analógicas, digitales, interrupciones, etc. Como el modelo de bloques implementado es muy extenso, en las siguientes secciones se explican con detalle los bloques y funciones más importantes del modelo, para una consulta completa consultar los anexos.

4.1 Control V/F

La estrategia de control de motores basada en el principio de mantener constante la relación V/F lo que persigue es mantener constante el par independientemente de la velocidad de giro del motor, para lograr esto, debemos mantener el flujo constante, ya que el par eléctrico es directamente proporcional al flujo de magnetización. La Ilustración 32 muestra el circuito simplificado del motor asíncrono de inducción, despreciando las inductancias de dispersión (pérdidas), la caída de tensión en la resistencia del estator y asumiendo que el sistema está en estado estacionario.

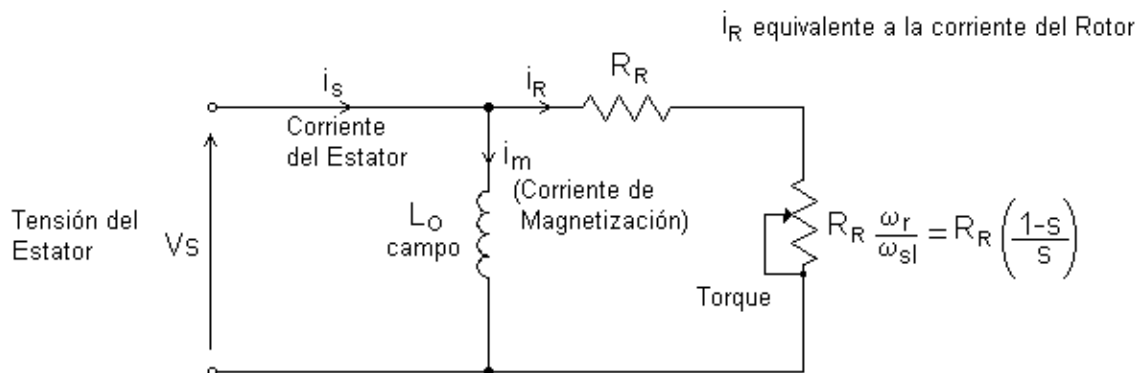


Ilustración 32. Circuito simplificado motor asíncrono de inducción. Tomado de (5)

Las ecuaciones dinámicas para el estator son:

$$\bar{V}_s = j\omega\hat{\varphi}_m$$

$$\hat{\varphi}_m = L_0\hat{I}_m$$

Con $\bar{V}_s, \hat{I}_m, \hat{\varphi}_m$ los fasores de la tensión del estator, Corriente de magnetismo y flujo y ω la velocidad angular de la tensión de alimentación. Supuesto el estado estacionario, la corriente de magnetización es:

$$i_m = \frac{V_s}{\omega L_0}$$

Para mantener el par constante debemos mantener el flujo $\varphi_R = L_0 i_m$ constante y para conseguir esto la corriente i_m ha de ser constante, por lo tanto.

$$i_m = cte = \frac{V_s}{2\pi f L_0} = \{2\pi L_0 i_m = cte\} = \frac{V_s}{f}$$

De esta forma el par es independiente de la frecuencia de la fuente, excepto en dos casos. Cuando la frecuencia y el voltaje son pequeños (en el arranque por ejemplo), la caída de voltaje a través de la resistencia de estator no puede ser despreciada y se debe compensar.

$$\vec{V}_s = R_s \hat{I}_s + j\omega \hat{\phi}_m$$

A frecuencias por encima de la nominal, hay que limitar el voltaje para evitar la rotura del aislante. Como el flujo del estator se mantiene constante e independiente de la frecuencia de alimentación, el par desarrollado sólo depende del deslizamiento, entonces regulando la velocidad de deslizamiento, se puede controlar el par y la velocidad de un motor de inducción asíncrono con el principio de V/f. Para los objetivos del proyecto, no es necesaria una gran precisión en el seguimiento de la velocidad, por lo que se asume que el motor sigue una velocidad próxima a la de sincronismo, sin necesidad de implementar un control en lazo cerrado.

A continuación se calculan las constantes a aplicar para el control del motor A y el B.

$$k_A = \frac{V_s}{f} = \frac{400 \text{ V}}{50 \text{ Hz}} = 8$$

$$k_B = \frac{V_s}{f} = \frac{400 \text{ V}}{50 \text{ Hz}} = 8$$

Para aplicar la ley de control, no hay más que hacer una sencilla transformación de las tensiones de ejes síncronos rotativos dq0 a las tensiones de línea-neutro que queremos aplicar al motor, utilizando la transformada inversa de Park, con el eje de referencia de rotación alineado con el eje de la fase A (6) (7). Las relaciones que dan lugar a la transformación de ejes son las siguientes.

$$U_s = u_d + ju_q = (u_\alpha + ju_\beta)e^{-j\omega t} = \frac{2}{3}(u_a + u_b e^{j\frac{2\pi}{3}} + u_c e^{j\frac{4\pi}{3}})e^{-j\omega t}$$

$$u_0 = \frac{1}{3}(u_a + u_b + u_c)$$

La transformada directa de Park es:

$$\begin{bmatrix} u_d \\ u_q \\ u_0 \end{bmatrix} = \frac{2}{3} \begin{bmatrix} \cos(\omega t) & \cos\left(\omega t - \frac{2\pi}{3}\right) & \cos\left(\omega t + \frac{2\pi}{3}\right) \\ -\sin(\omega t) & -\sin\left(\omega t - \frac{2\pi}{3}\right) & -\sin\left(\omega t + \frac{2\pi}{3}\right) \\ \frac{1}{2} & \frac{1}{2} & \frac{1}{2} \end{bmatrix} \begin{bmatrix} u_a \\ u_b \\ u_c \end{bmatrix}$$

Y la transformada inversa:

$$\begin{bmatrix} u_a \\ u_b \\ u_c \end{bmatrix} = \frac{2}{3} \begin{bmatrix} \cos(\omega t) & -\sin(\omega t) & 1 \\ \cos\left(\omega t - \frac{2\pi}{3}\right) & -\sin\left(\omega t - \frac{2\pi}{3}\right) & 1 \\ \cos\left(\omega t + \frac{2\pi}{3}\right) & -\sin\left(\omega t + \frac{2\pi}{3}\right) & 1 \end{bmatrix} \begin{bmatrix} u_d \\ u_q \\ u_0 \end{bmatrix}$$

En la Ilustración 33 se ha implementado el código con bloques de Simulink. Con la consigna de frecuencia se genera una rampa suave, para evitar picos de corriente y generar nuestra referencia. Seguidamente obtenemos el ángulo con un integrador e introducimos nuestras referencias para las tensiones de los ejes dq0 junto con el ángulo en un el bloque "Inv_park", en cuyo interior tiene implementado con lenguaje de bloques de programación, las ecuaciones anteriores de la transformada inversa de Park, así obtenemos a la salida de este bloque las tensiones que queremos aplicar al motor. Para aplicar las consignas de tensión al ciclo de trabajo del PWM, que

tiene como entrada un rango entre [0,1], debemos normalizar estas señales al rango unitario, esto se realiza con el bloque "Voltaje2Duty", que no es más que un escalamiento adecuado.

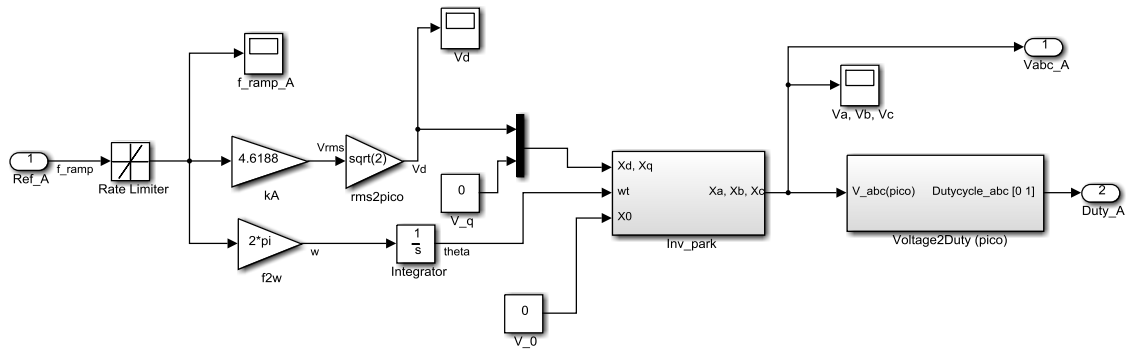


Ilustración 33. Bloques Simulink control V/f

4.2. PWM

La generación de modulación por ancho de pulso PWM es crucial en la mayoría de aplicaciones con motores y control de movimiento. Las señales de PWM son trenes de pulsos con frecuencia y magnitud fija y ancho de pulso variable, hay un pulso de magnitud fija en cada periodo. El ancho de los pulsos cambia de periodo a periodo de acuerdo a una señal moduladora. Cuando la señal de PWM se aplica al disparo de puerta de un transistor de potencia, está controla los intervalos de activación/desactivación en cada periodo, de acuerdo a la señal moduladora. La frecuencia de las señales PWM es mucho más alta que los de la señal moduladora por lo que la energía suministrada a la carga, depende fundamentalmente de la señal moduladora.

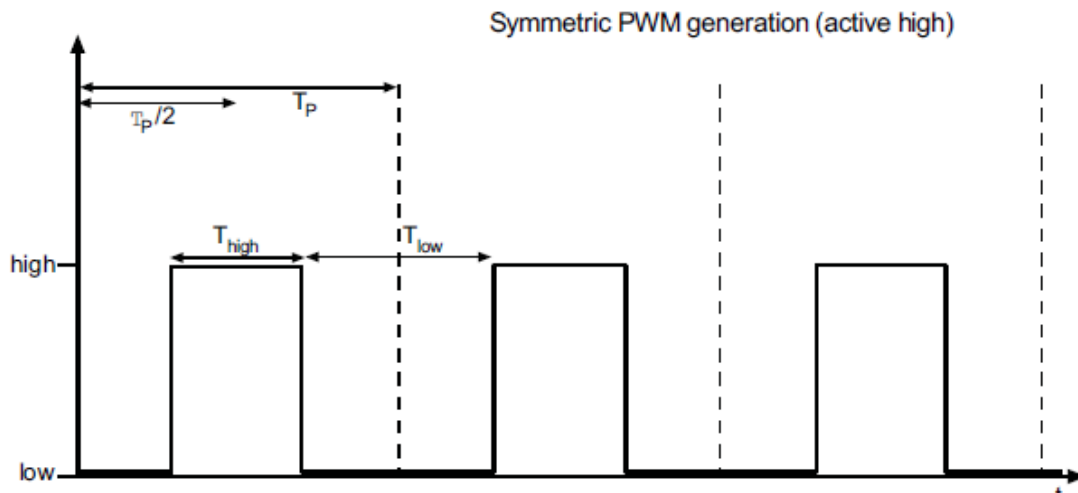


Ilustración 34. Generación de PWM simétrico

Para configurar las señales de PWM se ha seleccionado la generación simétrica PWM, la frecuencia de conmutación, que en nuestra plataforma tiene un rango de [1.25 Hz, 5 MHz], se ha seleccionado 4kHz, que es la mínima frecuencia de trabajo de los inversores Powerex, cuyo rango de frecuencias es [4kHz, 15kHz].

El ciclo de trabajo (Duty cycle) en cada instante es la verdadera señal de control, se define como la relación entre el tiempo que la señal está activada en un periodo respecto a la duración del periodo, esta es la señal moduladora, el rango de esta señal en nuestro sistema es [0,1]:

$$d = \frac{T_{High}}{T_p}$$

Para la generación de PWM se han seleccionado dos bloques distintos de la librería dSPACE RTI, debido a la limitación de O/I, no se pueden usar dos bloques iguales, así que cada uno de los inversores tiene unas opciones de configuración diferentes, pero estas diferencias se han solucionado añadiendo un circuito hardware, como se ha explicado anteriormente (Circuito Dead-Time). En el inversor A se ha elegido un bloque DS1103SL_DSP_PWM3, que controla la generación trifásica de PWM con las seis señales de puerta necesarias para el control del inversor, dispone de dead time por software seleccionable entre [0, 100] us, se ha configurado en 1us. También dispone de un stop general, que inhibe las señales, pero internamente las sigue generando en espera de una reanudación. Este bloque es el que genera la interrupción INT WTOG (Lógica Watchdog) necesaria para el funcionamiento seguro del equipo (Ilustración 35).

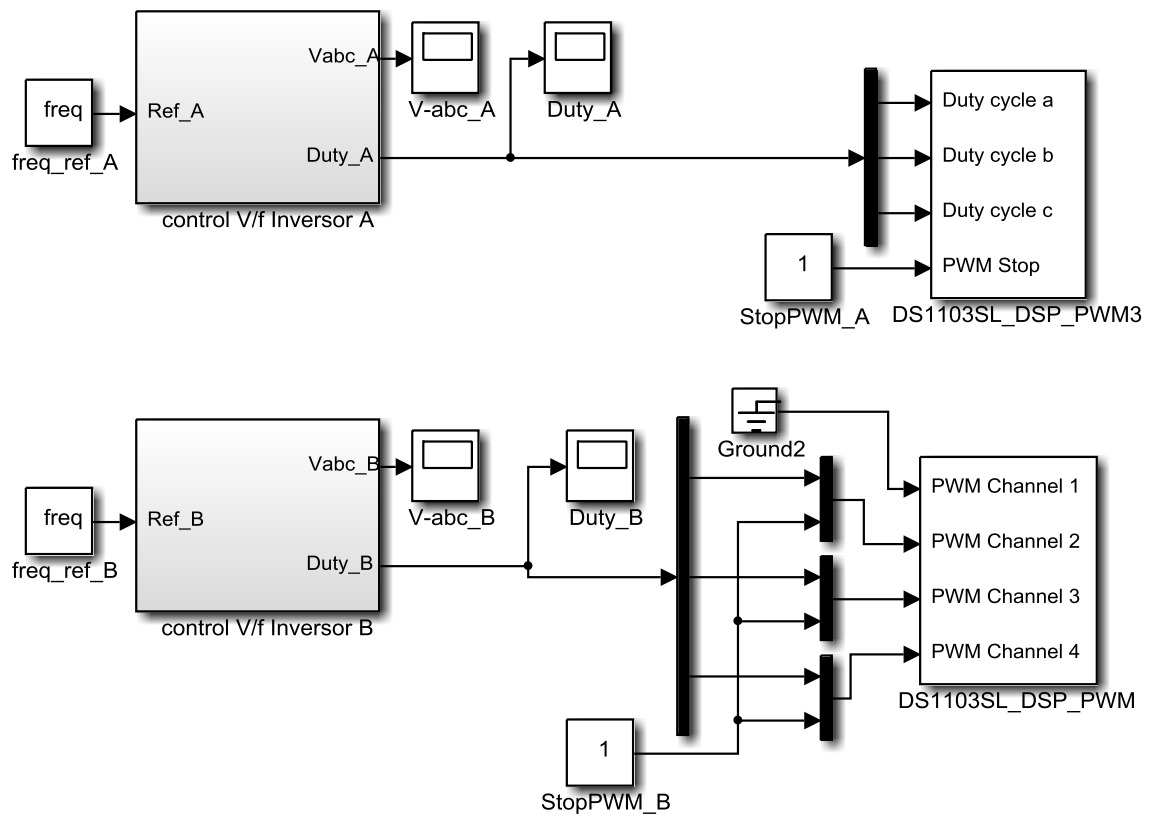


Ilustración 35. Bloques Simulink PWM

Para el inversor B se ha utilizado el bloque DS1103SL_DSP_PWM, que controla la generación de 4 fases de PWM independientes, para poder utilizarlo como generador de PWM trifásico, se han seleccionado tres canales con la misma frecuencia de conmutación, que se han utilizado como generación de las tres señales top de un PWM trifásico, las otras tres señales Bottom son las que se han generado por hardware (Circuito Dead-Time) y como este bloque no permite generar dead-time, se ha integrado en el hardware. Se ha sincronizado el stop, uniendo las tres señales independientes de stop.

4.3. Entradas digitales

Las entradas digitales se configuran con los bloques de la librería dSPACE DS1103BUI_IN_Gx, que van en grupos de ocho bits, estos grupos se pueden configurar como entrada y como salida,

los que no se utilizan se deben de conectar a un terminal. Se han utilizado dos grupos como entradas, de los cuales han sobrado dos (Ilustración 36).

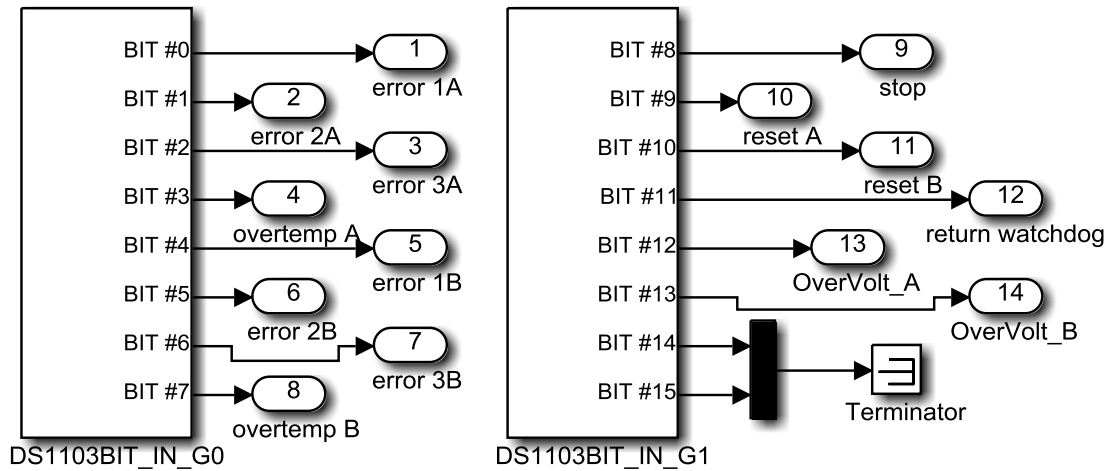


Ilustración 36. Bloques Simulink entradas digitales

Estas entradas digitales se usan para monitorizar el estado de las alarmas y las acciones de stop y reset, para ello se ha programado una interfaz gráfica de usuario desde donde podemos monitorizar estas señales, así como las entradas analógicas.

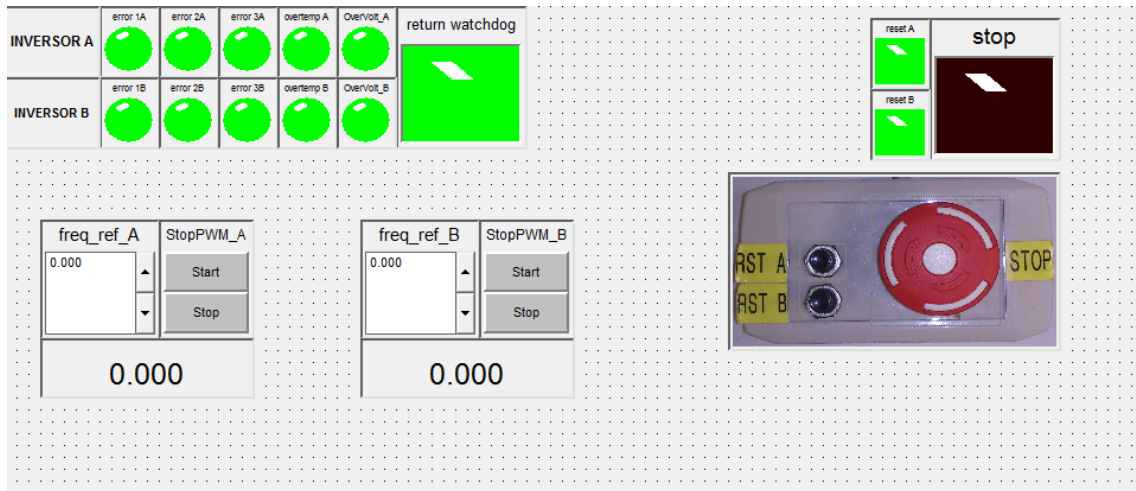


Ilustración 37. Interfaz gráfica de usuario

4.4. Salidas digitales

Las salidas digitales se configuran igual que las entradas, salvo la diferencia que utilizan el bloque DS1103BIT_OUT_G2. También van en grupos de ocho bits, por lo que podríamos utilizar un total de 32 canales digitales contando las entradas y las salidas, sólo se han necesitado tres salidas, estas son el stop por software, el reset del inversor A por software y el reset del inversor B por software, son salidas adicionales, que se pueden configurar mediante jumpers del interfaz, para realizar las maniobras de stop y reset, desde el PC de escritorio, además de desde la botonera.

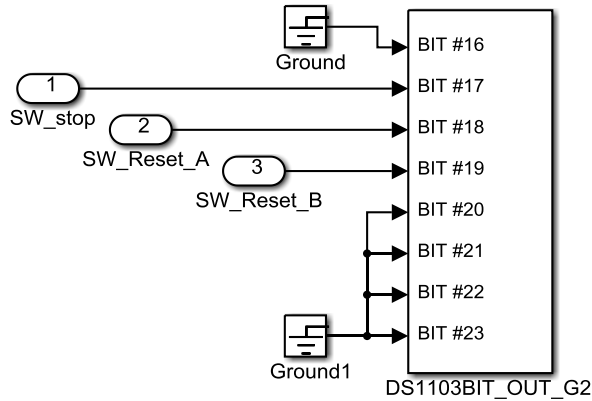


Ilustración 38. Bloques Simulink salidas digitales

4.5. Entradas analógicas

Para la lectura de los convertidores analógico-digitales (A/D) tenemos dos opciones, seleccionar uno de los cuatro bloques DS1103MUX_ADC_CONx, cada bloque controla un convertidor (ADC1... ADC4) multiplexado con cuatro canales, lo que nos da un total de 16 canales. Otra posibilidad es elegir uno de los cuatro bloques DS1103ADC_Cx que controlan un convertidor cada uno (ADC5... ADC8). Para el equipo implementado se ha elegido la siguiente configuración, Ilustración 39.

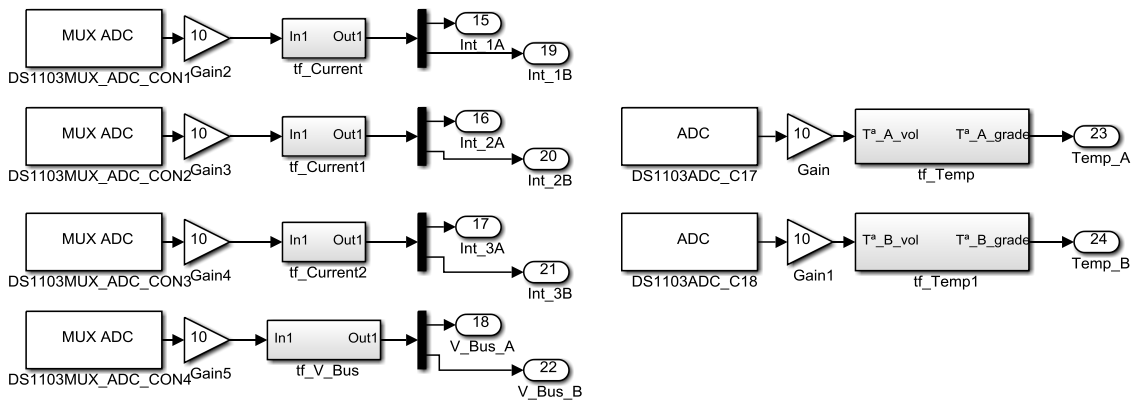


Ilustración 39. Bloques Simulink entradas analógicas

Se han repartido las señales entre los diferentes convertidores A/D, para no cargar demasiado uno de ellos y tener mejor definición de la señal. En todos los bloques hay una ganancia de 10, ya que los bloques software están normalizados [-1,1] y el rango de las entradas físicas es [-10,10] V. Según el tipo de señal, se ha tenido que hacer alguna transformación, para adaptarnos a la función de transferencia del sensor.

Para el sensor de corriente de cada rama, el fabricante tan sólo nos da dos puntos de la curva de transferencia, y debido a que son sensores inductivos, la curva del sensor no es lineal, sobretodo en valores cercanos a cero, extrapolando los dos puntos que tenemos cuando la corriente es positiva a sus correspondientes valores en la zona de corriente negativa, obtenemos dos puntos más, y suponiendo que la corriente pasa por cero al cambiar de sentido, hacen un total de cinco puntos, Ilustración 40.

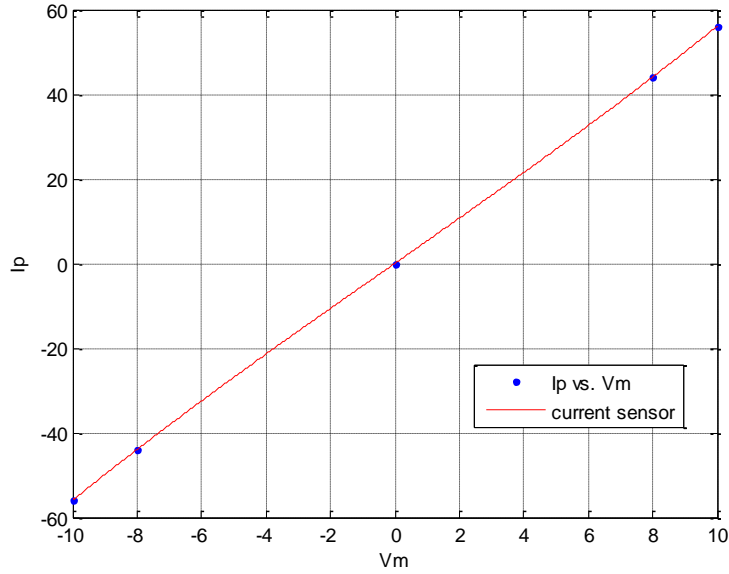


Ilustración 40. Gráfica función de transferencia sensor de corriente

Con estos datos se ha realizado un curve fitting utilizando una función polinómica de tercer grado, que nos da una aproximación óptima, los datos del polinomio se pueden consultar en la Tabla 17.

Tabla 17. Función de transferencia sensor de corriente

<p>Linear model Poly3: $ans(x) = p1*x^3 + p2*x^2 + p3*x + p4$ Coefficients (with 95% confidence bounds): p1 = 0.002778 (0.002778, 0.002778) p2 = 1.399e-17 (-2.196e-15, 2.224e-15) p3 = 5.322 (5.322, 5.322) p4 = 0 (-1.66e-13, 1.66e-13) Goodness of fit: SSE: 2.019e-28 R-square: 1 Adjusted R-square: 1 RMSE: 1.421e-14</p>

Con estos datos, se ha implementado con código de bloques el polinomio que representa la función de transferencia de las corrientes de cada fase, dentro de los bloques "tf_currentx" de la Ilustración 39.

La tensión de bus es una relación lineal, que se implementa fácilmente con el bloque "tf_V_Bus", que contiene los siguientes bloques, Ilustración 41.

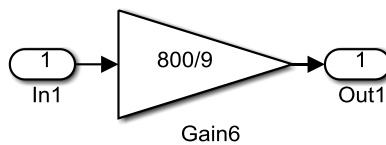


Ilustración 41. Bloques función de transferencia V_DC

Para el caso de la temperatura el fabricante nos proporciona la siguiente gráfica Ilustración 42, de donde se han obtenido las siguientes coordenadas de puntos.

Tabla 18. Coordenadas sensor de temperatura

Vout=[1.65 2.6 3.75 5 6.2 7.35 8.4 9.35];
Temp=[20 30 40 50 60 70 80 90];

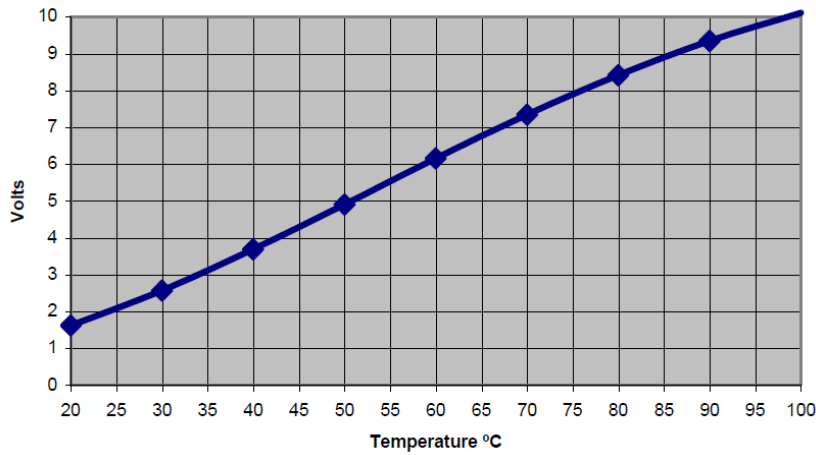


Ilustración 42. Gráfica función de transferencia temperatura

Con estos datos se ha realizado un ajuste de los puntos a una curva polinómica de tercer grado, obteniendo una aproximación óptima de los datos, Tabla 19.

Tabla 19. Función de transferencia sensor de temperatura

Linear model Poly3: $f(x) = p1*x^3 + p2*x^2 + p3*x + p4$ Coefficients (with 95% confidence bounds): p1 = 0.06703 (0.04561, 0.08844) p2 = -1.05 (-1.407, -0.6938) p3 = 13.56 (11.78, 15.34) p4 = 0.3552 (-2.183, 2.893) Goodness of fit: SSE: 0.2415 R-square: 0.9999 Adjusted R-square: 0.9999 RMSE: 0.2457

Esta función de transferencia se ha implementado en los bloques “tf_Temp” del modelo, para poder adquirir los datos con una buena precisión.

4.6. Salidas Analógicas

En este equipo no ha sido necesario la utilización de ninguna salida analógica.

5. ANÁLISIS DE RESULTADOS

Para comprobar el funcionamiento del equipo, se han efectuado varias pruebas con ambos convertidores, variando la frecuencia de referencia en los siguientes valores; (0 Hz, 5 Hz, 10 Hz, 20 Hz, 25 Hz, 30 Hz, 35 Hz, 40 Hz, 45 Hz, 50 Hz, 60 Hz, 70 Hz, 80 Hz, 90 Hz, 100 Hz). La tensión en el bus de continua es aproximadamente de 560 V en todas las pruebas, ya que este valor es el máximo que podemos obtener con el autotransformador al 100 %. Como carga se ha conectado un motor eléctrico, sin par de carga en el eje. La adquisición de los datos se ha realizado con un osciloscopio Metrix 3354 150 MHz de cuatro canales. Se han realizado dos tipos de toma de datos, una serie con los voltajes referenciados al negativo del bus de continua (tensión entre cada rama del inversor y el polo negativo del Vdc) y otra serie con los voltajes referenciados al neutro del motor (tensión entre cada rama del inversor y el conector neutro del motor conectado en estrella). Aunque se han realizado las pruebas con los dos convertidores del equipo, debido a la extensión de las pruebas, sólo se muestran los resultados obtenidos con un convertidor, ya que estos resultados son análogos en uno y otro convertidor.

5.1. Pruebas con el osciloscopio referencia cero

Para esta serie de pruebas con el osciloscopio, solo disponemos de cuatro canales, por lo que se han adquirido dos tensiones de fase (V_a , V_b), medidas entre la fase y el polo negativo del bus de continua y dos corrientes de rama (I_a , I_b). Con estos pares de valores, podemos evaluar el funcionamiento del convertidor, ya que las otras dos variables que faltan (V_c , I_c) se pueden obtener como combinación lineal de las variables adquiridas.

Para poder evaluar que la tensión obtenida sigue nuestra referencia de control, debemos referenciar las tensiones medidas, al punto medio del bus de continua, o punto cero (0) de la siguiente figura, ya que nuestra consigna de control es V_{a0} , V_{b0} , V_{c0} . Como no podemos acceder al punto cero físicamente, tomaremos las medidas referenciadas al negativo del bus de continua (que toman desde el valor cero hasta 560 Vdc) y posteriormente, le restaremos el valor medio de la señal adquirida (offset de aproximadamente $V_{dc}/2$), así tenemos los valores de la señal igual que si nos hubiésemos conectado físicamente entre el punto cero y cada una de las tres ramas del inversor.

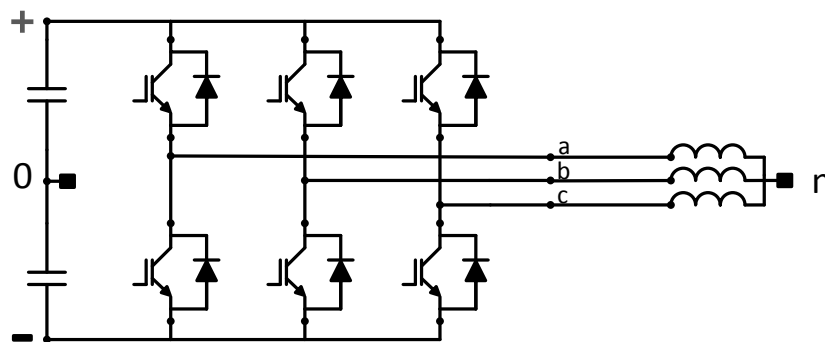


Ilustración 43. Referencias del convertidor-motor

Veamos un ejemplo, primero adquirimos la señal V_a - $V_{negativo}$ (a partir de ahora le llamamos V_{a_minus}).

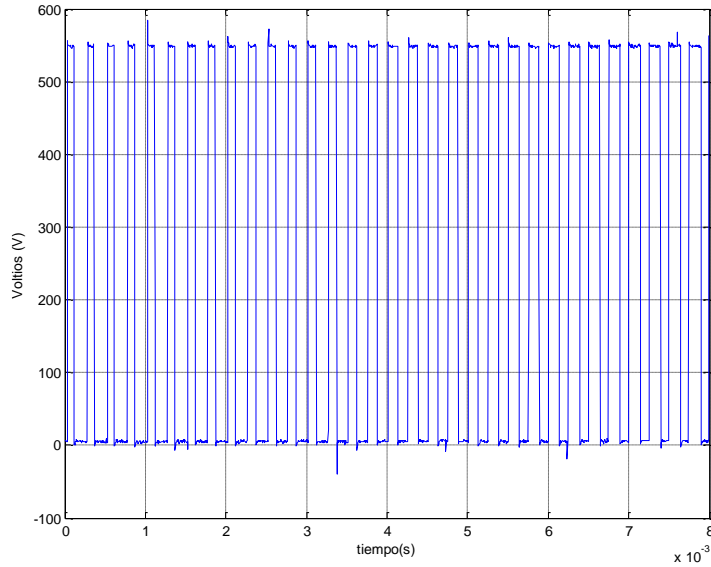


Ilustración 44. Va referenciada al negativo (Va_minus)

Ahora calculamos el valor promedio de esta señal y le restamos este valor medio a cada uno de los puntos de Va_minus, de esta forma obtenemos Va0.

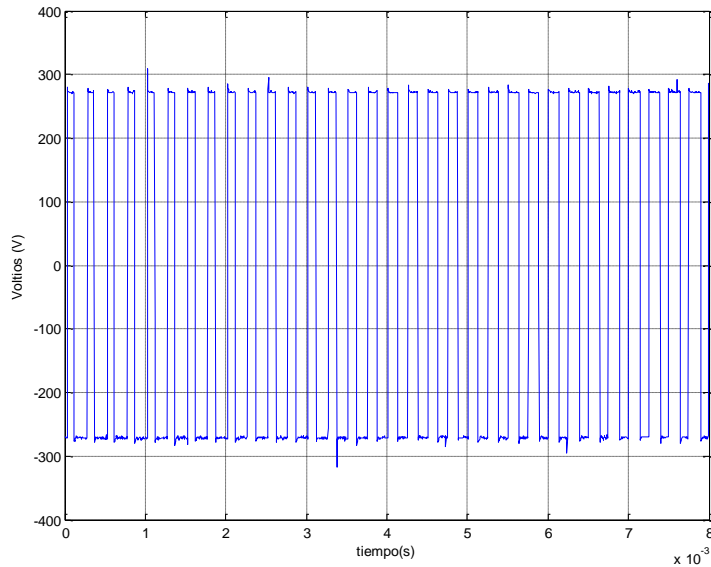


Ilustración 45. Va referenciada a cero (Va0)

Ahora a esta señal, podemos aplicarle toda clase de transformaciones y cálculos, para compararla con nuestra consigna.

Para comparar la señal de pulsos obtenida con nuestra referencia que es una señal senoidal pura, debemos filtrar la señal adquirida con un filtro paso bajos que elimine las componentes de alta frecuencia (conmutación IGBT's) de nuestra señal Va0, pero si aplicamos un filtrado con mucha atenuación en las frecuencias más altas que la frecuencia fundamental, es decir un filtrado muy agresivo, obtendremos una señal filtrada con demasiado desfase respecto a la adquirida y corremos el riesgo de atenuar la magnitud de la señal filtrada, con lo cual no podremos comparar

la señal adquirida con la referencia, ya que el filtrado agresivo desvirtuará demasiado la señal en magnitud y fase. Es decir debemos dejar pasar el mayor número de armónicos posibles en el filtrado, pero eliminando la frecuencia de conmutación.

Se ha diseñado un filtro pasa bajos de tipo butterworth con las siguientes características:

Tabla 20. Parámetros filtro pasa bajos

Fpass = 100;	% Passband Frequency
Fstop = 2000;	% Stopband Frequency
Apass = 1;	% Passband Ripple (dB)
Astop = 20;	% Stopband Attenuation (dB)
Fs = 250000;	% Sampling Frequency

Las señales filtradas se han superpuesto a la gráfica de voltajes, de esta forma se puede observar fácilmente las características de la señal, como el periodo, desfase, magnitud, etc.

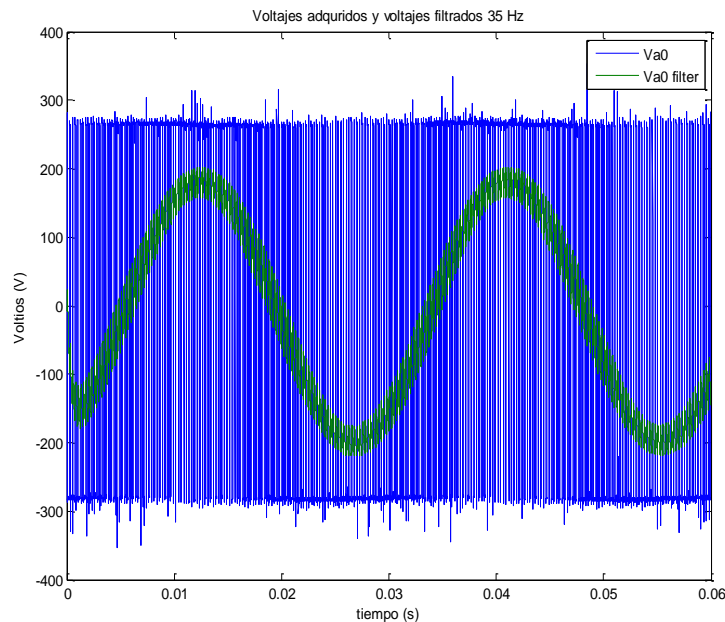


Ilustración 46. Voltaje adquirido y voltaje filtrado

Al eliminar las componentes de alta frecuencia, se comprueba que en baja frecuencia, las señales de pulsos se comportan para la carga, como una señal senoidal, esta señal además es de la misma frecuencia que la corriente y adelantada aproximadamente 90° respecto a la corriente de la misma rama, como se puede observar en las siguientes gráficas, hay que tener en cuenta que el filtrado desfasa un poco la señal, por lo que si despreciamos este efecto del filtro, podemos decir que la señal de voltaje esta 90° desfasada con respecto a la corriente.

En todas las gráficas se ha superpuesto las señales filtradas (Va0 filter, Vb0 filter), con las adquiridas referenciadas al cero (Va0, Vb0), también se han calculado los valores eficaces (I_a rms, I_b rms, Va0 rms filter, Vb0 rms filter) y se han añadido en las gráficas, para una mejor visualización de los datos.

5.1.1. Prueba osciloscopio referencia cero 0 Hz

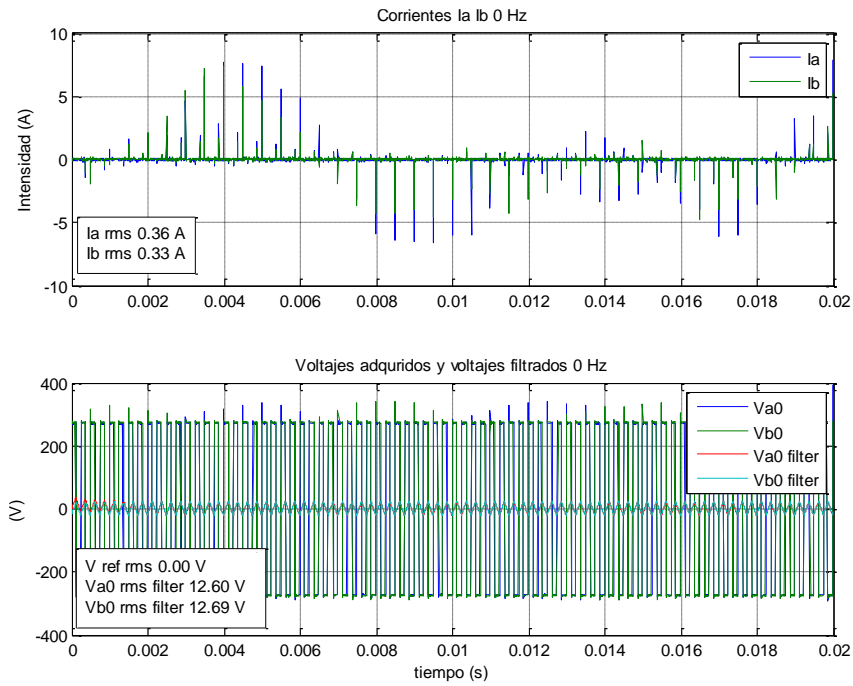


Ilustración 47. Gráficas referencia cero 0 Hz

En la siguiente gráfica se muestra un zoom de 2 milisegundos para observar mejor la frecuencia de conmutación del PWM, si contamos cuatro pulsos altos por cada milisegundo, se obtiene la frecuencia de conmutación de los inversores $f_{sw} = \frac{4}{1 \times 10^{-3}} = 4000 \text{ Hz}$.

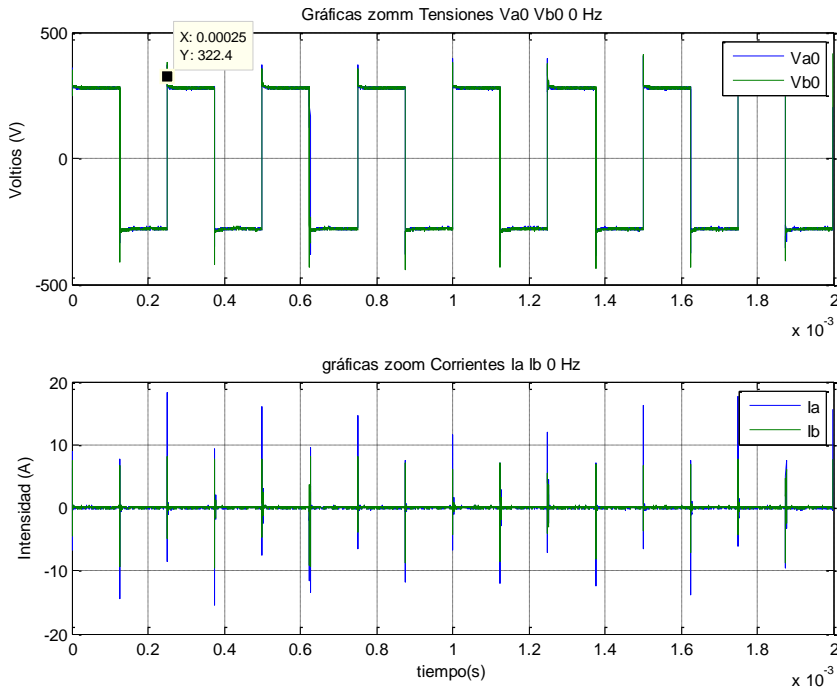


Ilustración 48. Gráficas zoom

5.1.2. Prueba osciloscopio referencia cero 5 Hz

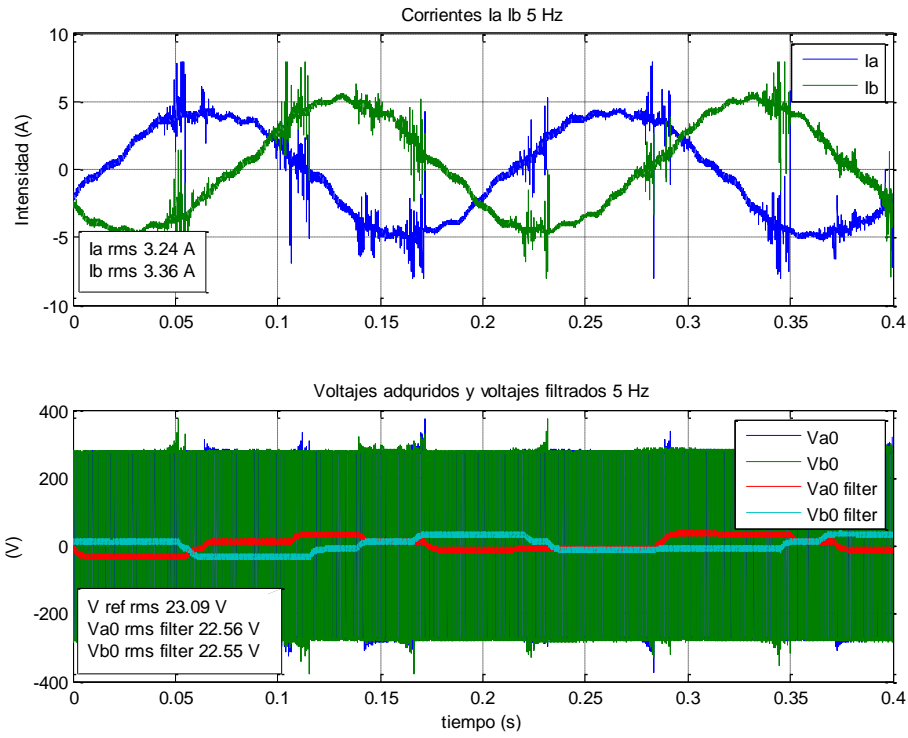


Ilustración 49. Gráficas referencia cero 5 Hz

5.1.3. Prueba osciloscopio referencia cero 10 Hz

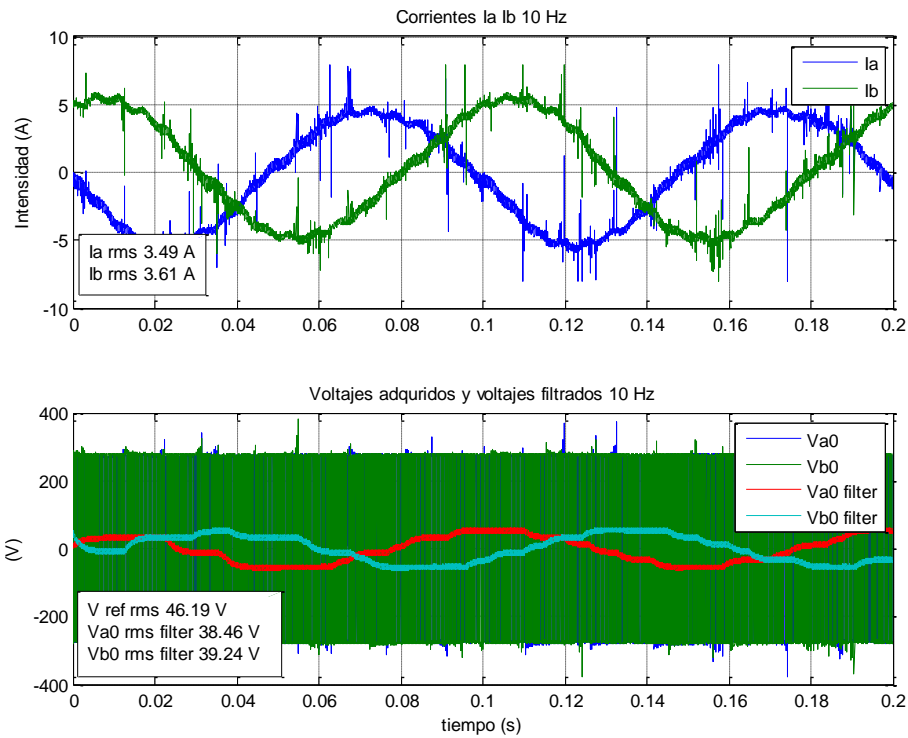


Ilustración 50. Gráficas referencia cero 10 Hz

5.1.4. Prueba osciloscopio referencia cero 15 Hz

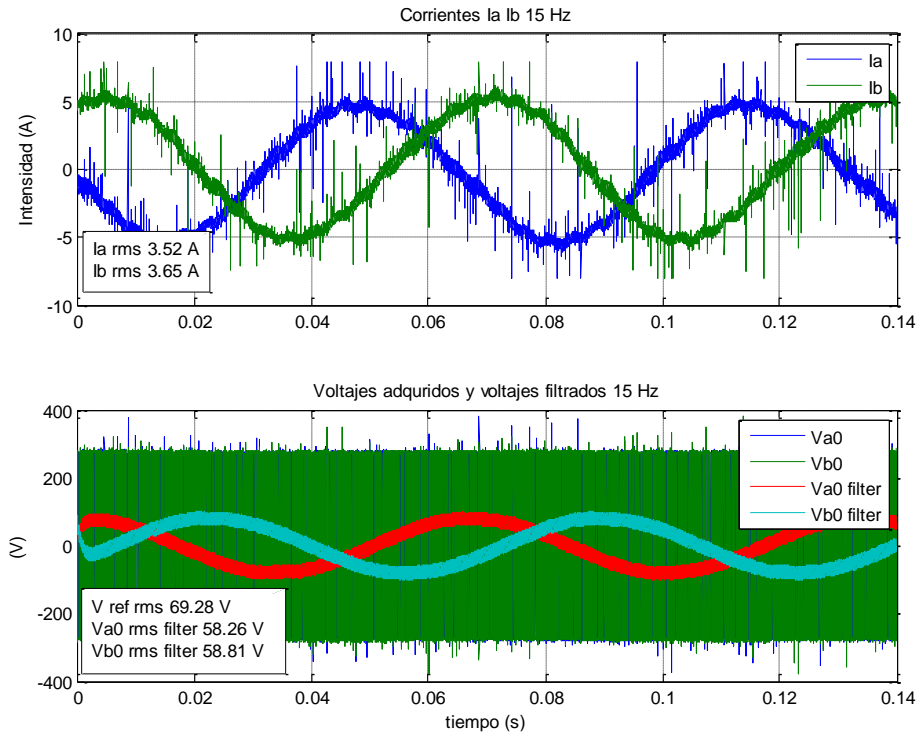


Ilustración 51. Gráficas referencia cero 15 Hz

5.1.5. Prueba osciloscopio referencia cero 20 Hz

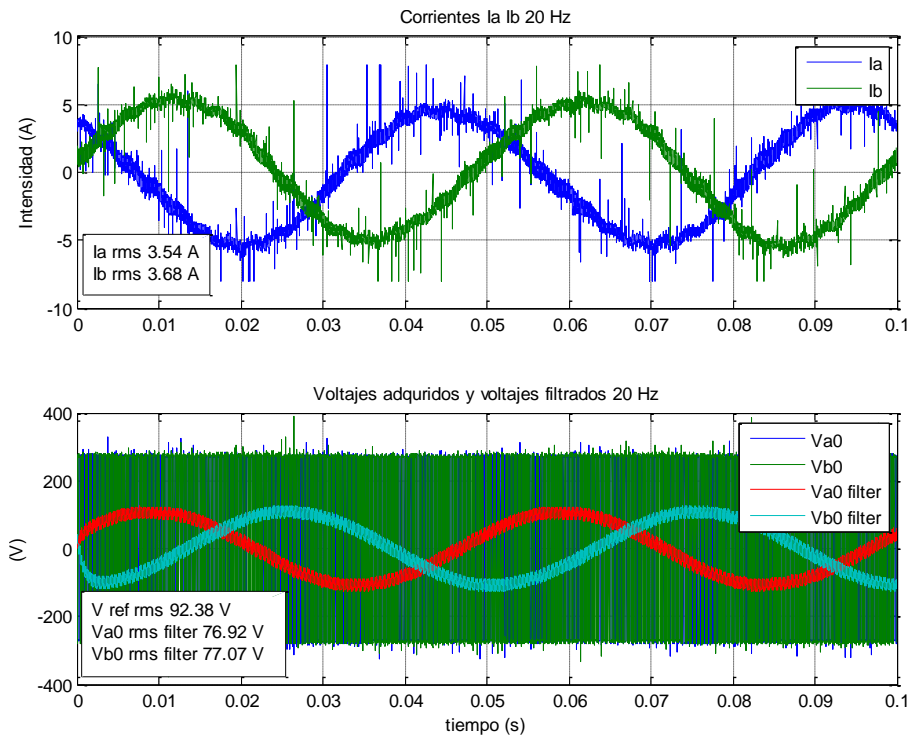


Ilustración 52. Gráficas referencia cero 20 Hz

5.1.6. Prueba osciloscopio referencia cero 25 Hz

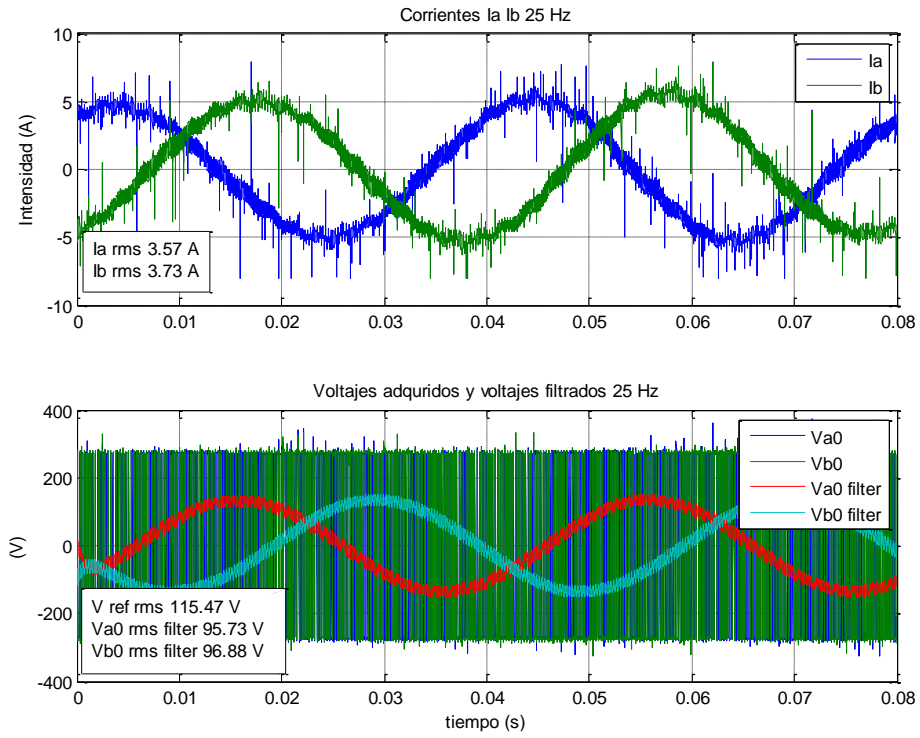


Ilustración 53. Gráficas referencia cero 25 Hz

5.1.7. Prueba osciloscopio referencia cero 30 Hz

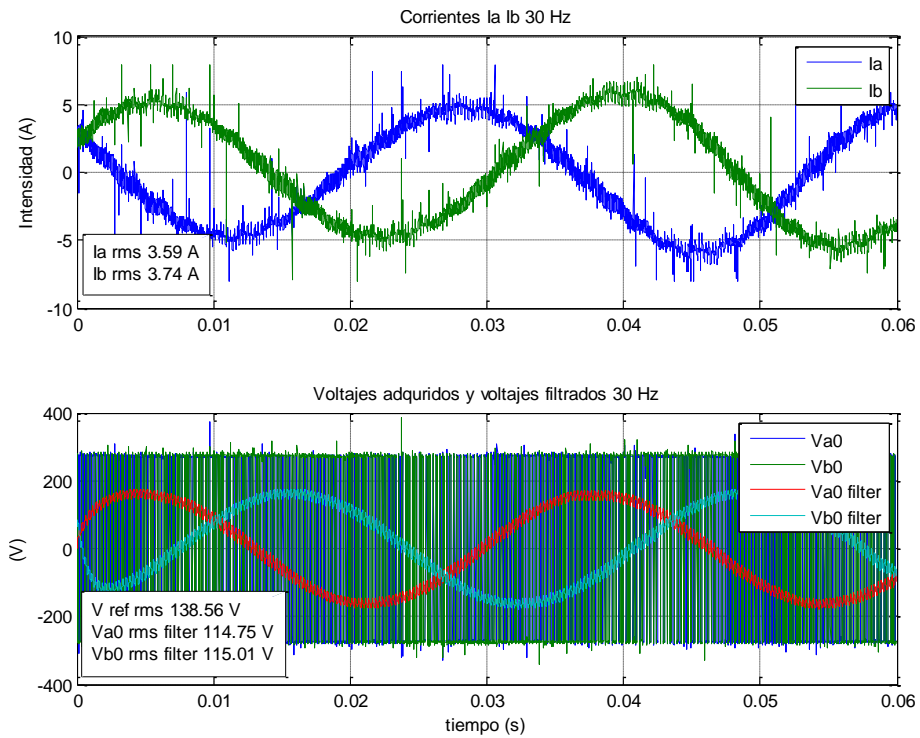


Ilustración 54. Gráficas referencia cero 30 Hz

5.1.8. Prueba osciloscopio referencia cero 35 Hz

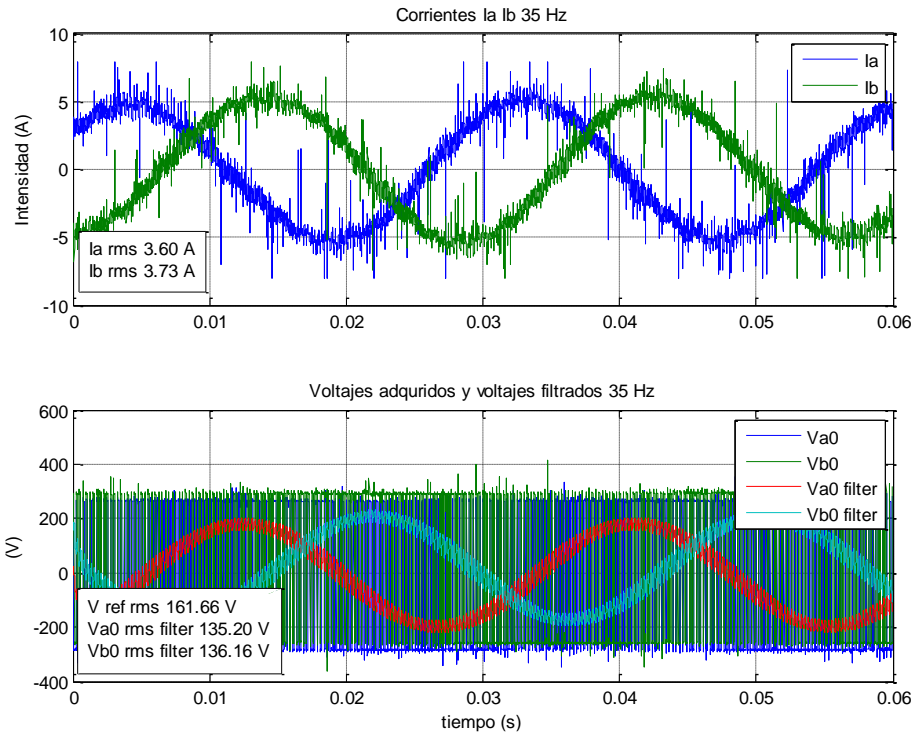


Ilustración 55. Gráficas referencia cero 35 Hz

5.1.9. Prueba osciloscopio referencia cero 40 Hz

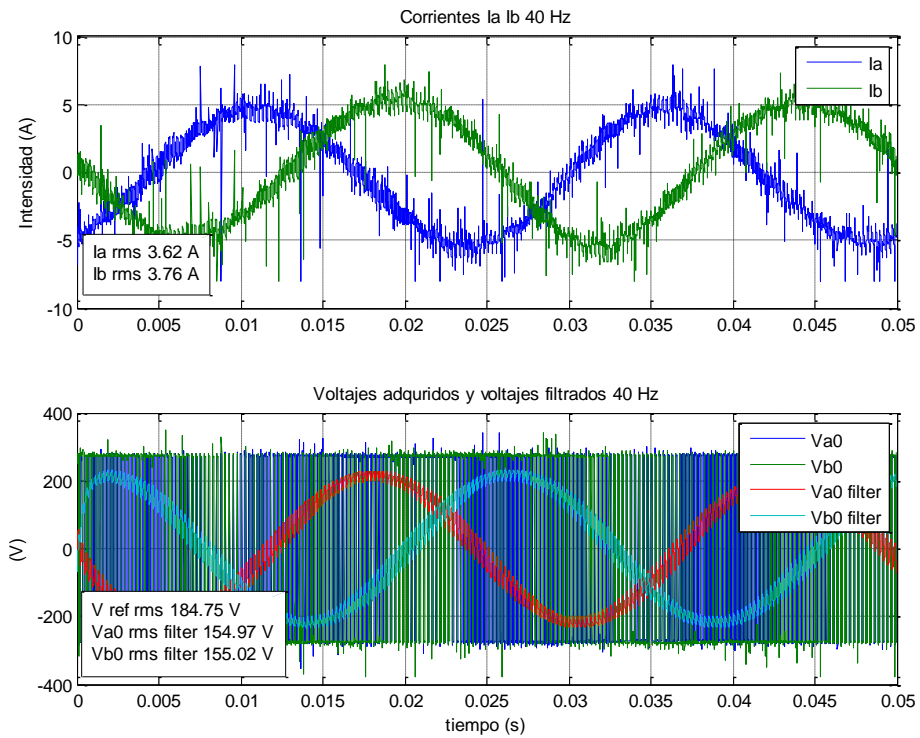


Ilustración 56. Gráficas referencia cero 40 Hz

5.1.10. Prueba osciloscopio referencia cero 45 Hz

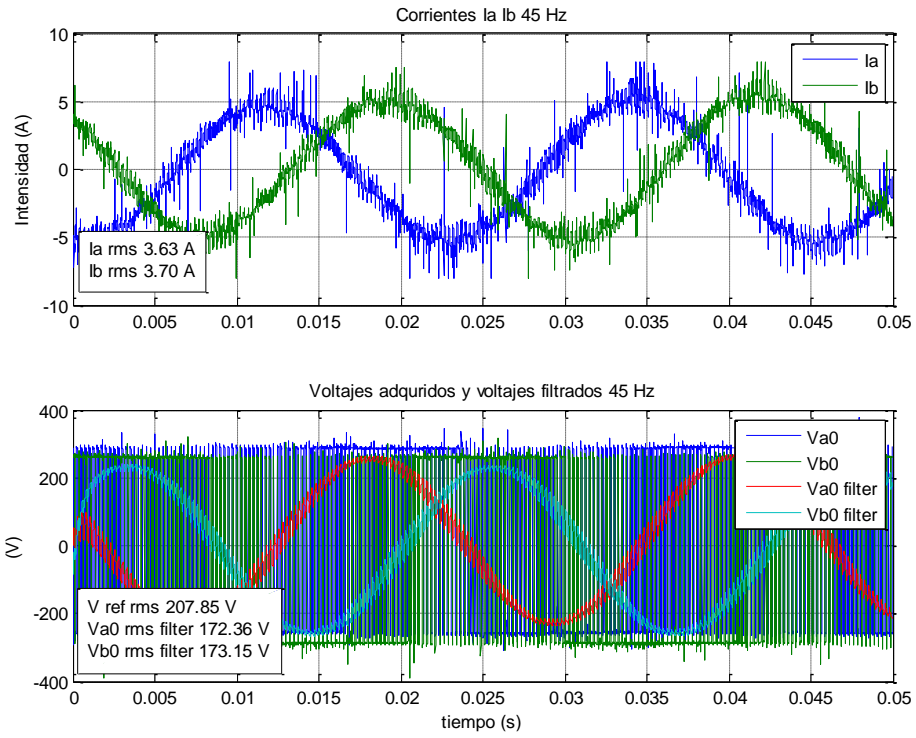


Ilustración 57. Gráficas referencia cero 45 Hz

5.1.11. Prueba osciloscopio referencia cero 50 Hz

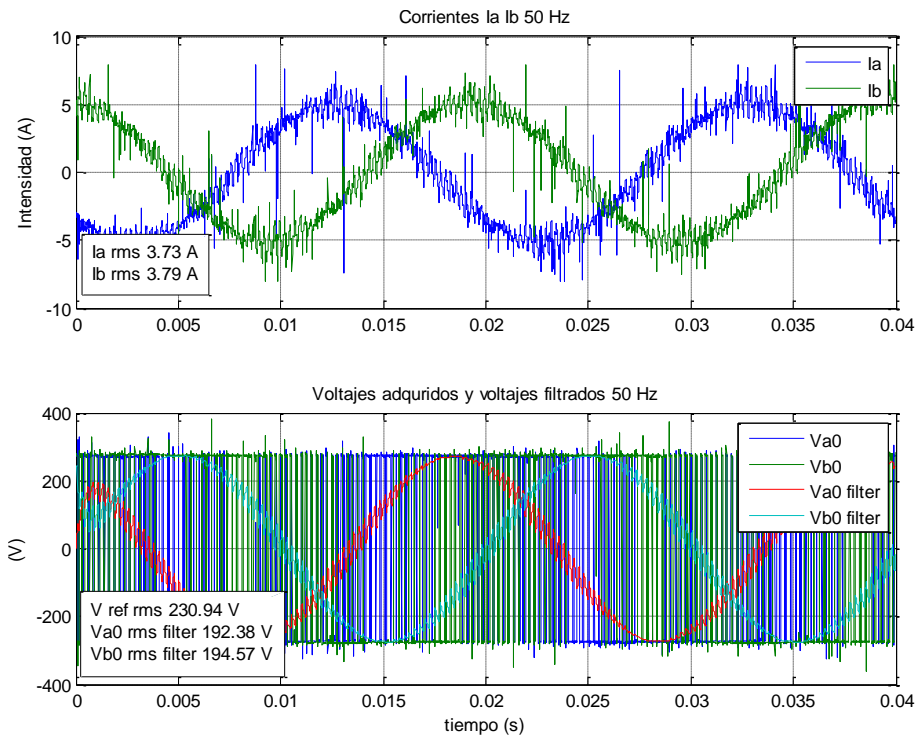


Ilustración 58. Gráficas referencia cero 50 Hz

5.1.12. Prueba osciloscopio referencia cero 60 Hz

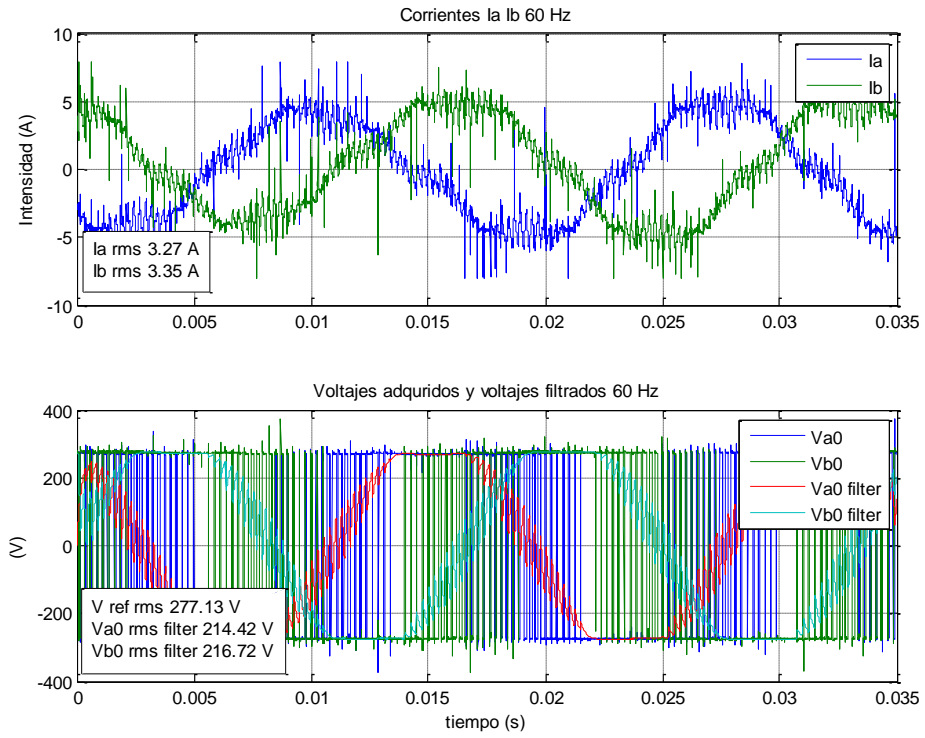


Ilustración 59. Gráficas referencia cero 60 Hz

5.1.13. Prueba osciloscopio referencia cero 70 Hz

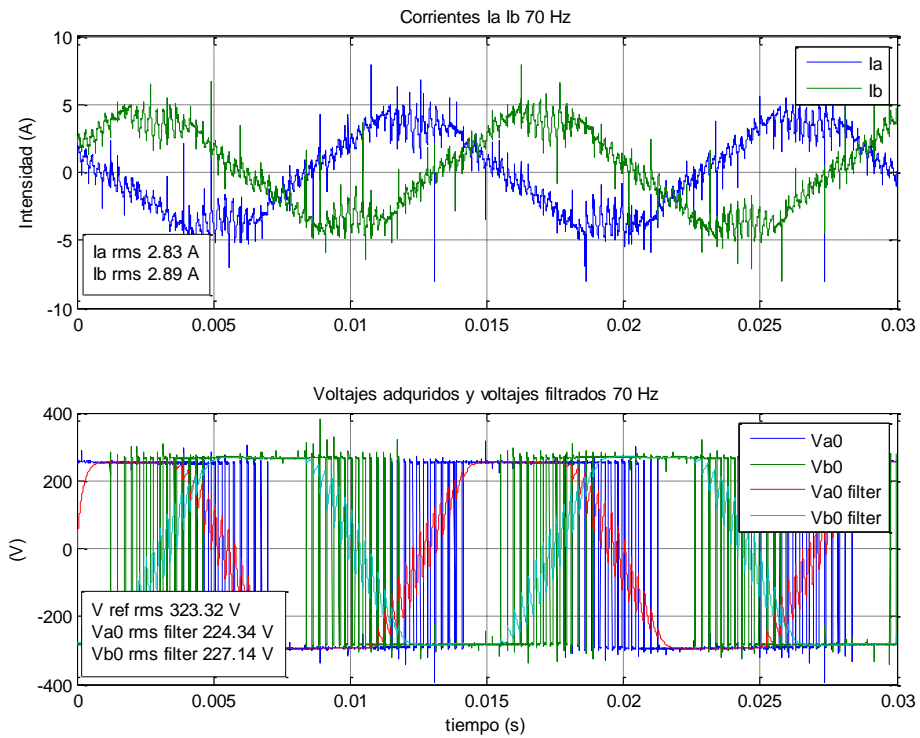


Ilustración 60. Gráficas referencia cero 70 Hz

5.1.14. Prueba osciloscopio referencia cero 80 Hz

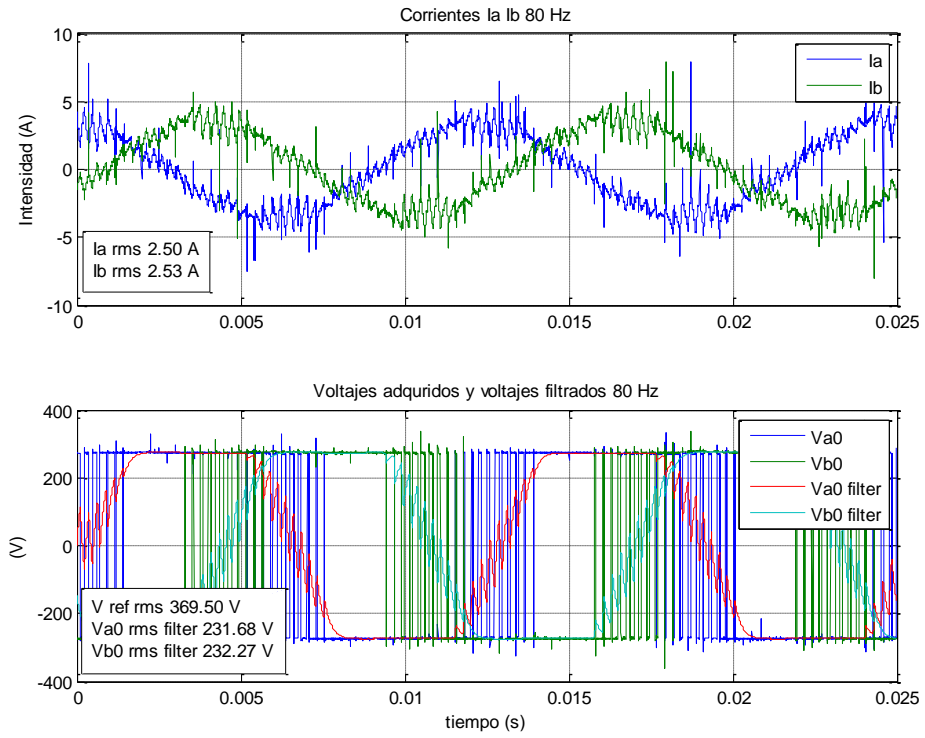


Ilustración 61. Gráficas referencia cero 80 Hz

5.1.15. Prueba osciloscopio referencia cero 90 Hz

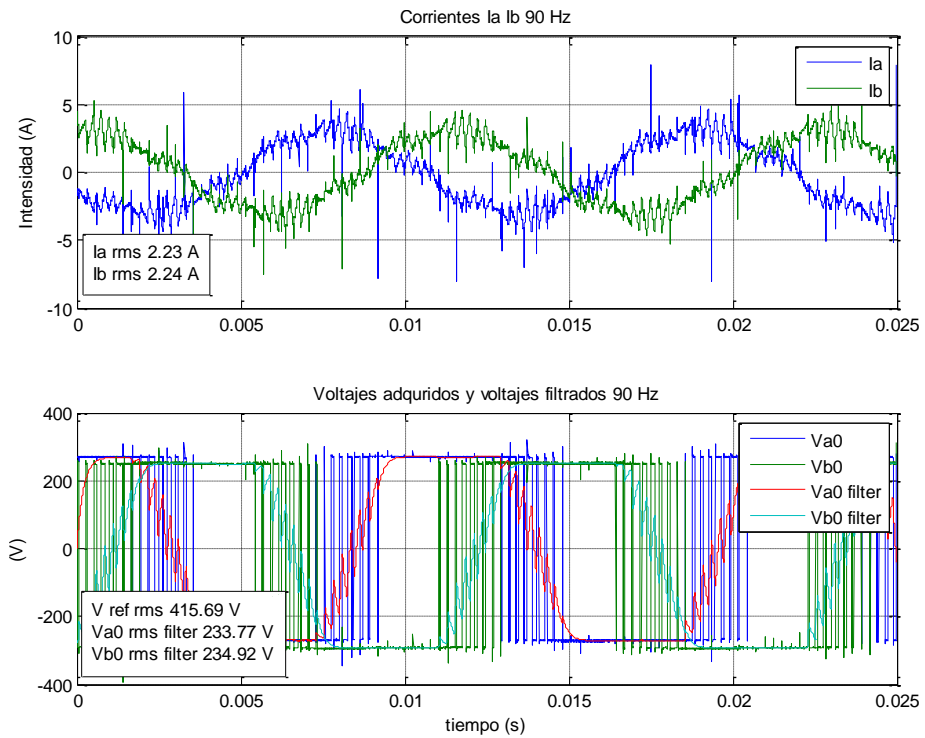


Ilustración 62. Gráficas referencia cero 90 Hz

5.1.16. Prueba osciloscopio referencia cero 100 Hz

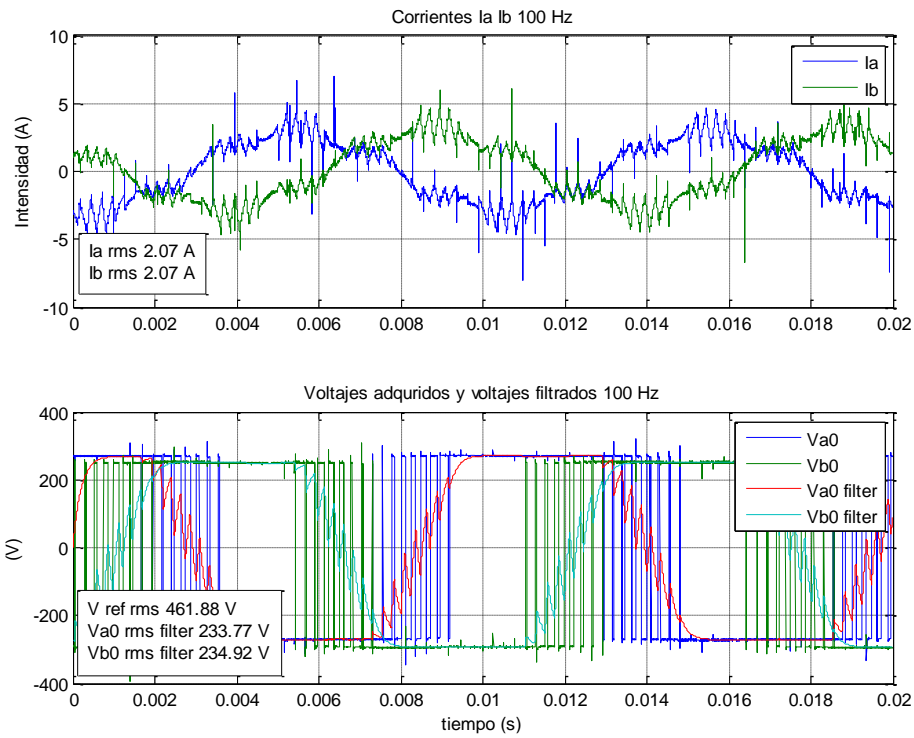


Ilustración 63. Gráficas referencia cero 100 Hz

5.1.17. Gráficas de resultados pruebas referencia cero

Para determinar de forma global y con claridad los resultados obtenidos, en este apartado, se presentan las curvas de tensión en función de la frecuencia y de intensidad en función de la frecuencia. La gráfica siguiente representa en rojo, los valores de V/f para toda la serie de tensiones realizada en los apartados anteriores, se ha superpuesto en la misma gráfica los valores teóricos de referencia y el límite físico máximo de tensión que podemos obtener con el auto transformador al 100 % y la red eléctrica existente en el laboratorio.

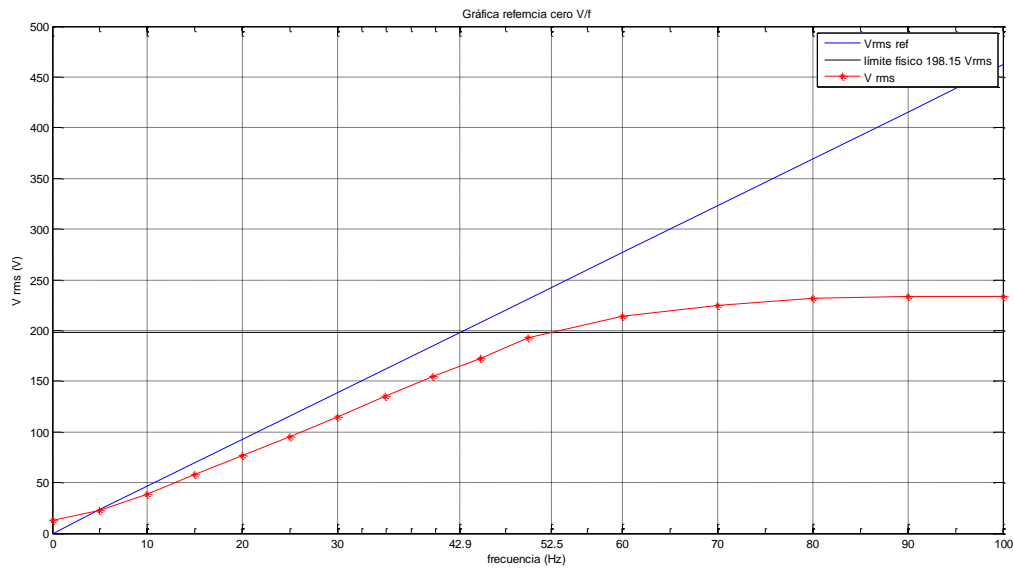


Ilustración 64. Gráfica V/f

Respecto al límite físico en la siguiente gráfica se representan los valores máximos de tensiones que podemos obtener en cada uno de los dispositivos del convertidor, con los cálculos necesarios representados al pie de la ilustración.

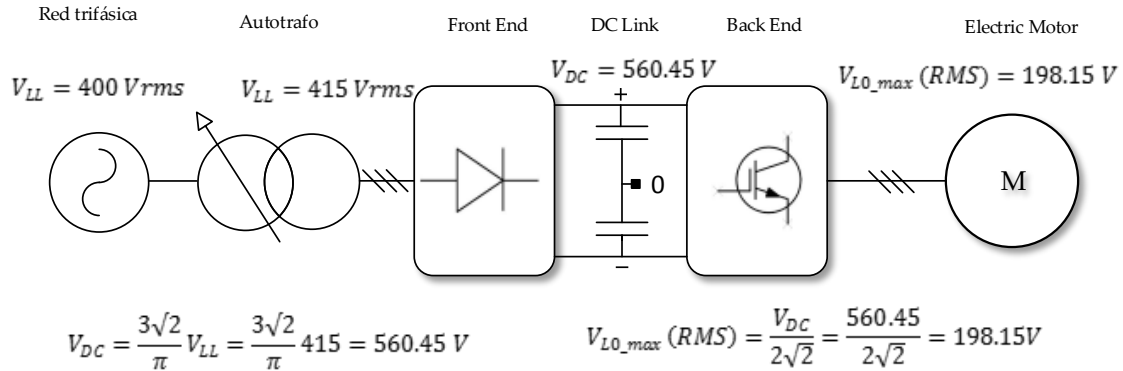


Ilustración 65. Valores máximos de tensión posibles

Si observamos la serie de gráficas de las pruebas, coincide que a partir de los 50 Hz la señal obtenida, deja de ser sinusoidal y aparece una fuerte saturación, esta saturación es debida al mismo efecto, el convertidor no puede generar un valor mayor de tensión, pero sigue generando una señal a la frecuencia de referencia, aunque deja de ser una senoide, apareciendo el quinto y séptimo armónico, que hacen que esta señal saturada, tenga un valor eficaz mayor que si fuera senoidal, por este motivo la relación V/f deja de ser lineal y deja de ser una recta durante la saturación.

Si comparamos la señal obtenida con la de referencia, tenemos una diferencia notable de valores, debemos tener en cuenta los posibles errores de medida y otros errores debidos a la caída de tensión en los dispositivos y los errores debidos al dead-time, seguidamente vamos a analizar la aportación de cada uno.

El error debido al dead-time supone una caída fija de voltaje, ya que la señal generada, no está activa durante todo el intervalo de tiempo que la modulación genera, a este intervalo, le quitamos un pequeño periodo de tiempo de seguridad, por lo tanto tenemos un error proporcional al dead-time.

$$\Delta_{Dead-time} = \frac{Dead-time}{Periodo} \cdot V_{dc} = \frac{1e-6}{250e-6} \cdot 560 = 2.24 V$$

El error debido a la caída de tensión en los dispositivos, se debe a la caída de tensión que se genera en los interruptores electrónicos controlados, por sus características físicas. Para calcular este error debemos referenciarlos a los datasheets del fabricante, se debe tener en cuenta que en cada conmutación, siempre hay dos dispositivos en "on", un diodo de rodamiento libre y un IGBT y en ambos se produce una pequeña caída de tensión.

Según el datasheet de los IGBT's powerex CM75TJ-24F, teniendo en cuenta que nuestra corriente de rama máxima es $I_{m\acute{a}x} = 3.79 A$, podemos determinar la caída en saturación de cada IGBT es de $V_{CE(sat)} = 1.25 V$, según las siguientes gráficas.

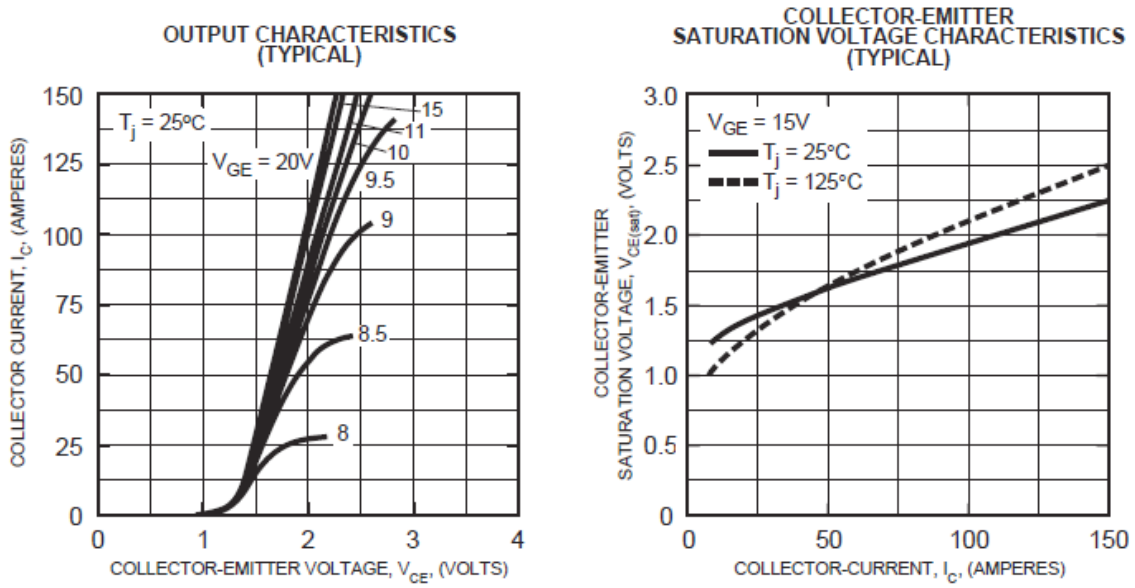


Ilustración 66. Gráficas voltaje de saturación colector-emisor

Y la caída de tensión en conducción de cada diodo de rodamiento libre según la siguiente gráfica del fabricante es de $V_{ECFWD} = 1.5\text{ V}$.

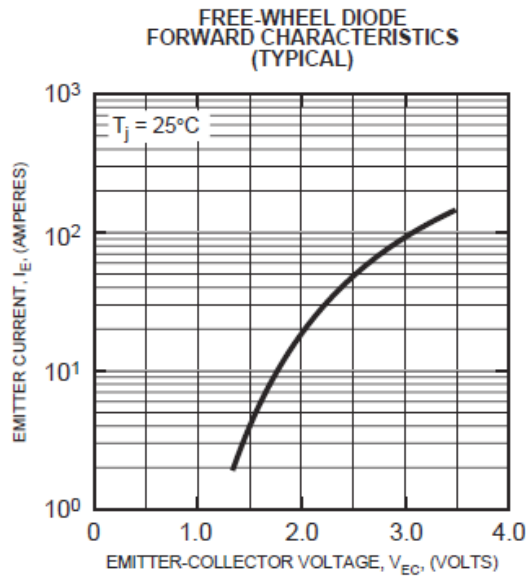


Ilustración 67. Gráfica voltaje diodo de rodamiento libre

Por lo tanto, podemos establecer un error debido a los dispositivos de:

$$\Delta_{IGBT} = V_{ECFWD} + V_{CE(sat)} = 1.5 + 1.25 = 2.75\text{ V}$$

Si sumamos ambos errores tenemos un error en defecto de 4.99 V en cada tensión.

$$\Delta_{Dead-time} + \Delta_{IGBT} = 2.24 + 2.75 = 4.99\text{ V}$$

Sin embargo en la gráfica V/f el error que se aprecia más claramente es un error de ganancia o relación V/f , es decir una diferencia notable en la pendiente de ambas rectas, Si observamos la gráfica V/f , podemos ver que el valor máximo se debería alcanzar cuando la frecuencia es 42.9 Hz y sin embargo se alcanza a los 52.5 Hz. Esto puede ser debido a que la inductancia de

magnetización que hemos supuesto según los valores proporcionados por el fabricante, es menor que el valor real y necesitamos aplicar más corriente para conseguir el voltaje de referencia, es decir, que podemos compensar este efecto aumentando la constante V/f.

$$k_A = V_S/f = 2 \cdot \pi \cdot L_0 \cdot i_m$$

Para calcular el valor que debemos compensar en nuestra constante, debemos calcular la pendiente de la recta V/f obtenida, para ello se realiza un ajuste de los puntos obtenidos a una recta lineal, desechando los valores donde estos puntos distan de ser lineales, como los dos primeros valores y los valores en la zona de saturación, si tomamos los puntos entre 10 Hz y 50 Hz, obtenemos la siguiente recta.

Tabla 21. Parámetros recta de ajuste referencia cero

Linear model Poly1:	
f(x) = p1*x + p2	
Coefficients (with 95% confidence bounds):	
p1 =	3.845 (3.805, 3.885)
p2 =	0.09278 (-1.211, 1.396)
Goodness of fit:	
SSE:	2.991
R-square:	0.9999
Adjusted R-square:	0.9998
RMSE:	0.6537

En la siguiente figura se superpone la recta obtenida por ajuste con los valores reales y los de referencia.

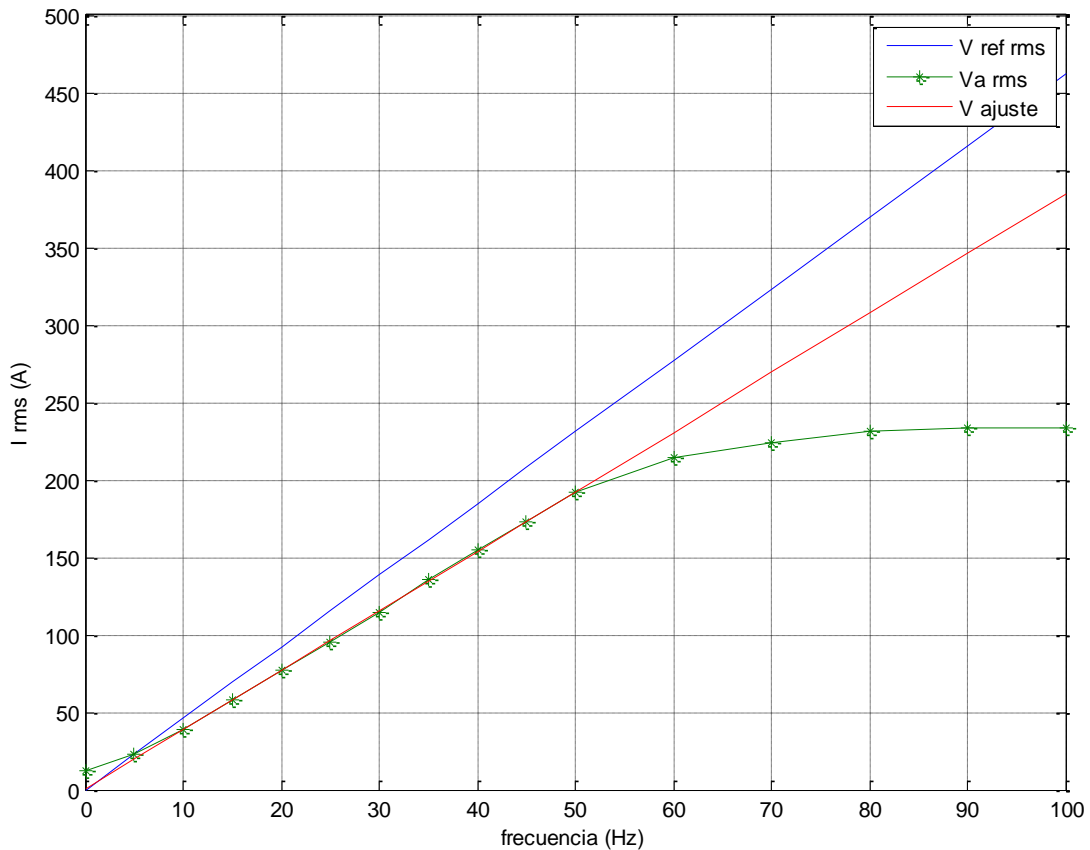


Ilustración 68. Gráficas V/f referencia cero

Nuestra nueva constante que compense los errores de referencia será:

$$k_{new} = k_A \cdot \frac{k_{ref}}{k_{ajuste}} = 4.6188 \cdot \frac{4.6188}{3.845} = 5.548$$

Aplicando esta nueva constante, los valores obtenidos estarán más próximos a la recta de referencia, y compensaremos todos los errores anteriormente comentados.

Veamos que ocurre con la intensidad, en la siguiente gráfica se representan los valores obtenidos de las intensidades (I_{a_rms} e I_{b_rms}) en función de la frecuencia.

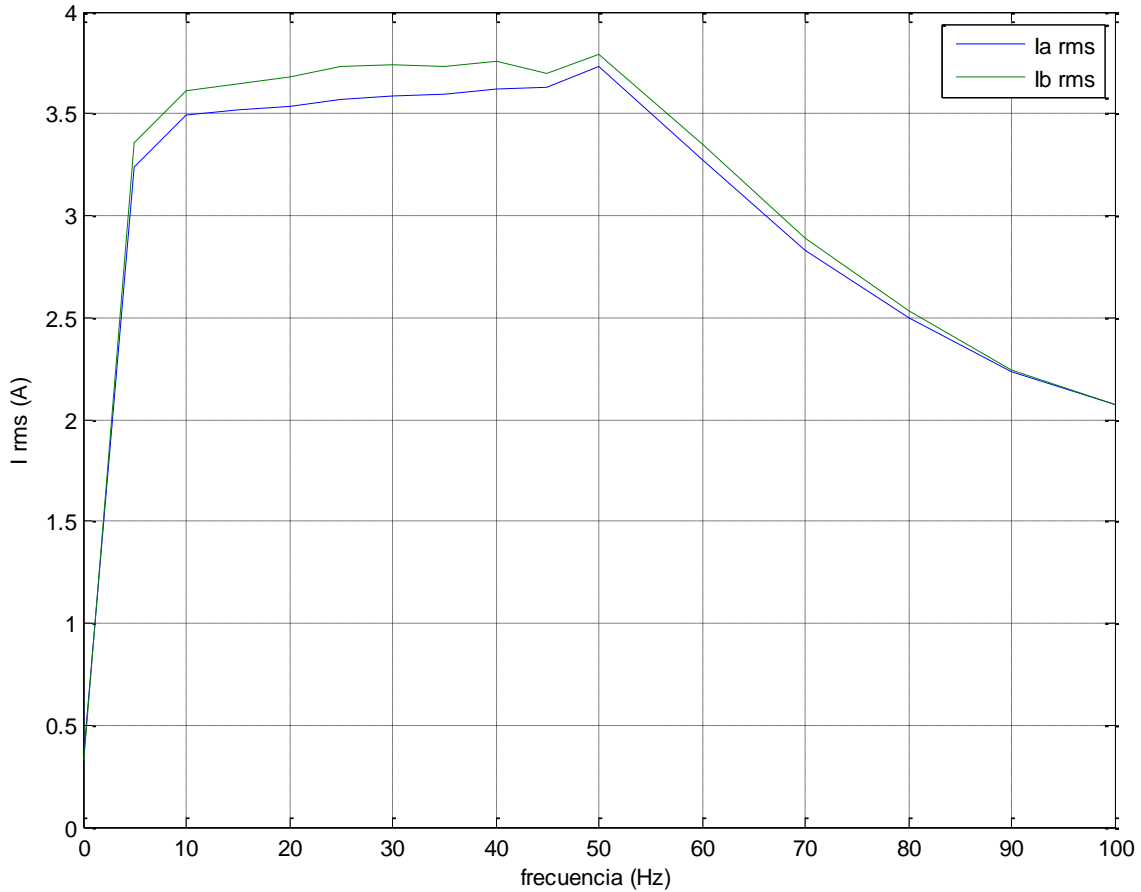


Ilustración 69. Gráfica I/f

Según la gráfica la intensidad sigue una recta constante hasta que se alcanza el Voltaje máximo. A partir de aquí en la zona de saturación los valores de intensidad forman una curva elíptica, su valor es inversamente proporcional a la frecuencia, esto se puede deducir más claramente de la fórmula siguiente.

$$i_{sat} = \frac{V_{smax}}{2 \cdot \pi \cdot L_0} \cdot \frac{1}{f(t)}$$

Como la tensión no puede aumentar, para conseguir un aumento de la frecuencia la intensidad disminuye proporcionalmente. Este fenómeno se conoce como debilitamiento de flujo.

5.2. Pruebas con el osciloscopio referencia neutro

Para corroborar los resultados, se ha efectuado la misma serie de pruebas anteriores, variando la frecuencia de referencia en los siguientes valores; (0 Hz, 5 Hz, 10 Hz, 20 Hz, 25 Hz, 30 Hz, 35 Hz,

40 Hz, 45 Hz, 50 Hz, 60 Hz, 70 Hz, 80 Hz, 90 Hz, 100 Hz). Pero esta vez con los voltajes referenciados al neutro del motor, es decir tomados entre el punto neutro del motor y cada una de las dos ramas (V_{an} , V_{bn}).

Las señales obtenidas son señales de cinco niveles, como vamos a demostrar seguidamente.

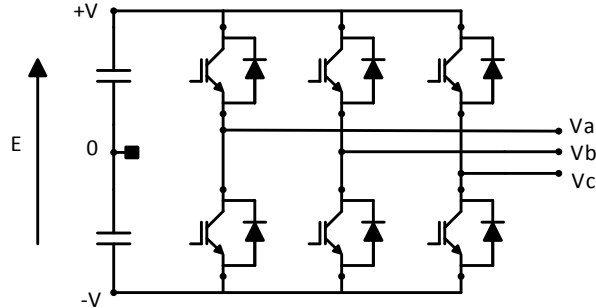


Ilustración 70. Referencia Voltajes inversor trifásico

Según la ilustración anterior, tenemos las siguientes tensiones compuestas:

$$V_{ab} = V_a - V_b$$

$$V_{bc} = V_b - V_c$$

$$V_{ca} = V_c - V_a$$

Haciendo algunas operaciones básicas:

$$\left\{ \begin{array}{l} V_{ab} - V_{ca} = V_a - V_b - V_c + V_a = 2V_a - (V_b + V_c) \\ \text{en un sistema trifásico equilibrado } V_b + V_c = -V_a \end{array} \right\} = V_{ab} - V_{ca} = 3V_a$$

Tenemos que:

$$V_a = \frac{1}{3}(V_{ab} - V_{ca}) = \left\{ \begin{array}{l} V_{ab} = V_{ca} = \text{pueden tomar tres valores} \\ \left. \begin{array}{c} +E \\ 0 \\ -E \end{array} \right\} \end{array} \right\}$$

Por lo tanto las combinaciones posibles son:

$$V_a = \left\{ \begin{array}{c} \frac{2}{3}E \\ \frac{1}{3}E \\ 0 \\ -\frac{1}{3}E \\ -\frac{2}{3}E \end{array} \right\}$$

Estos son los cinco valores posibles que puede tomar la señal adquirida entre la línea y el neutro del motor, veamos a continuación las gráficas reales.

5.2.1. Prueba osciloscopio referencia neutro 0 Hz

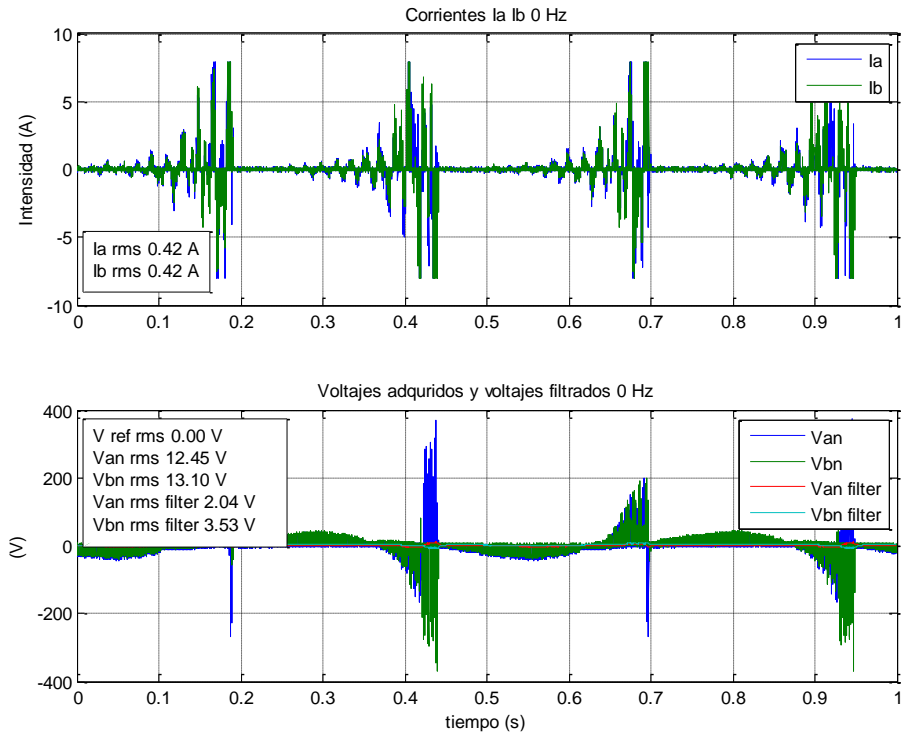


Ilustración 71. Gráficas referencia neutro 0 Hz

5.2.2. Prueba osciloscopio referencia neutro 5 Hz

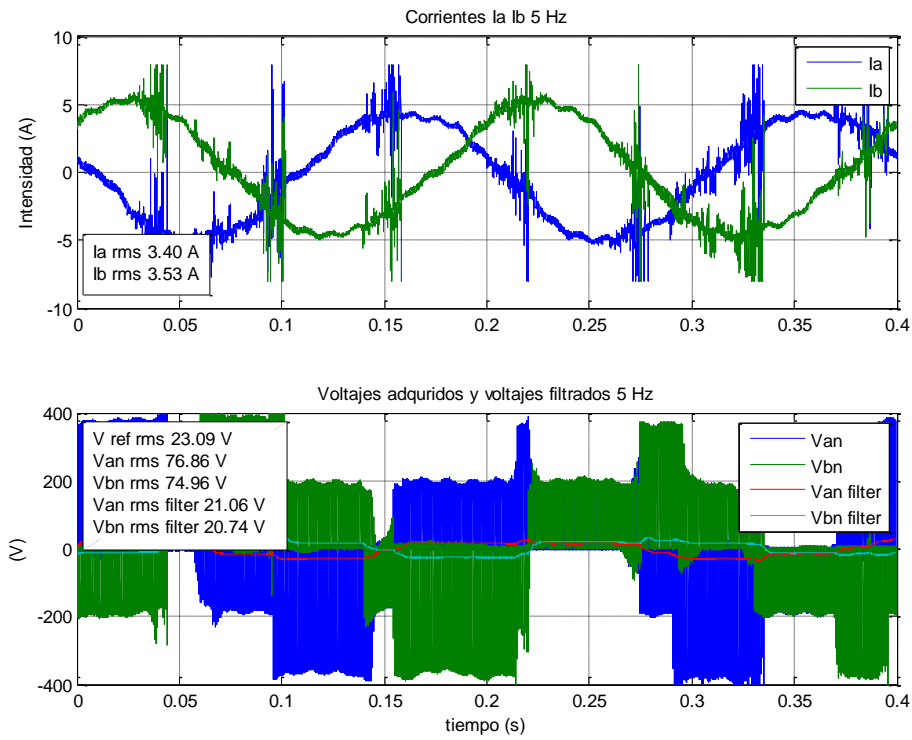


Ilustración 72. Gráficas referencia neutro 5 Hz

5.2.3. Prueba osciloscopio referencia neutro 10 Hz

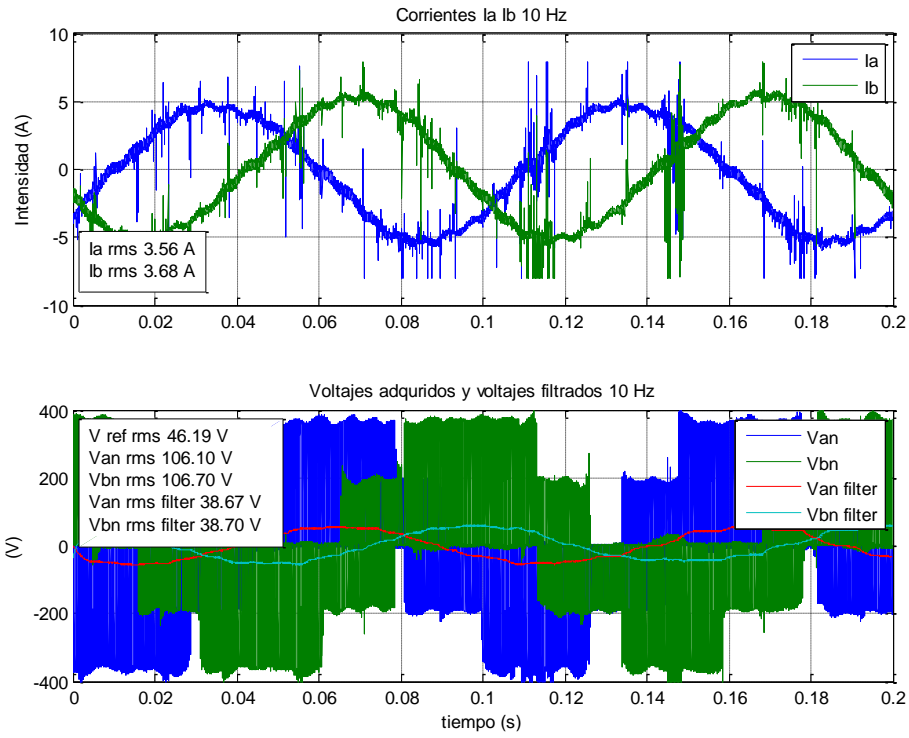


Ilustración 73. Gráficas referencia neutro 10 Hz

5.2.4. Prueba osciloscopio referencia neutro 15 Hz

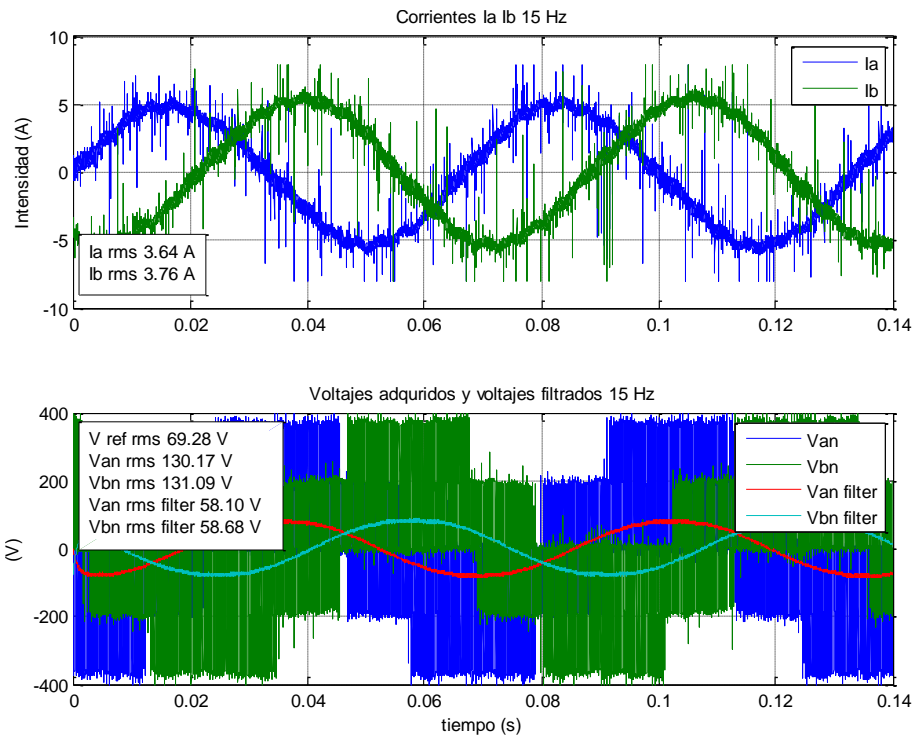


Ilustración 74. Gráficas referencia neutro 15 Hz

5.2.5. Prueba osciloscopio referencia neutro 20 Hz

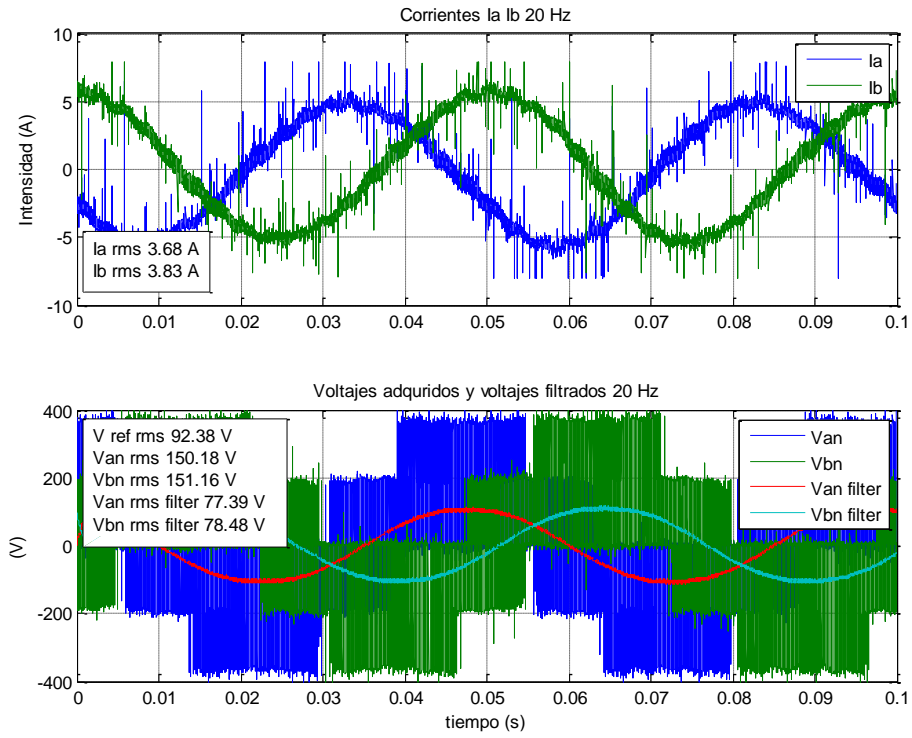


Ilustración 75. Gráficas referencia neutro 20 Hz

5.2.6. Prueba osciloscopio referencia neutro 25 Hz

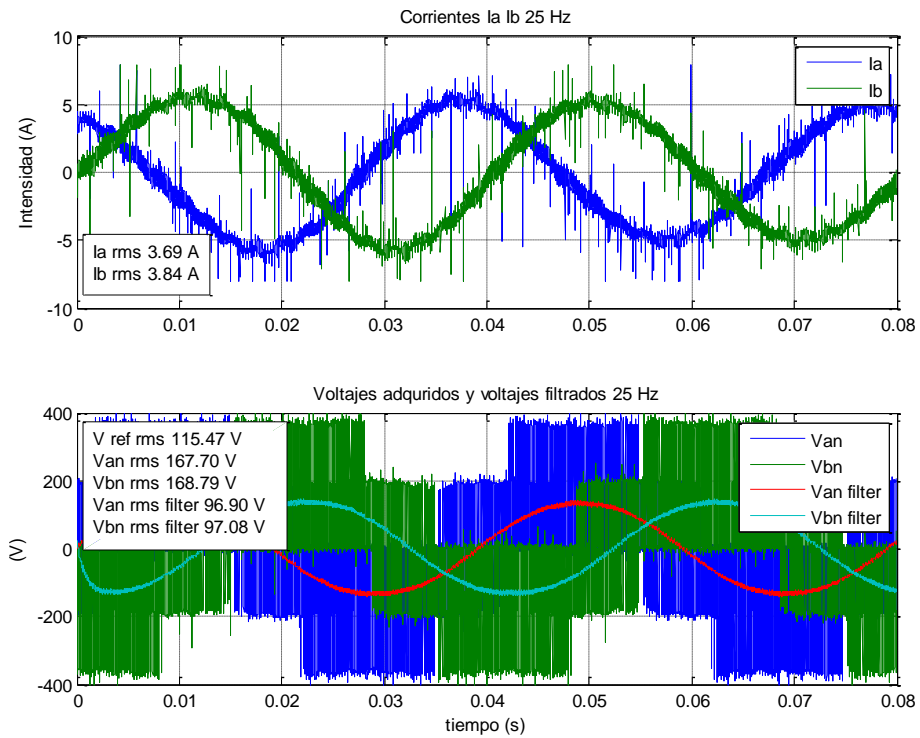


Ilustración 76. Gráficas referencia neutro 25 Hz

5.2.7. Prueba osciloscopio referencia neutro 30 Hz

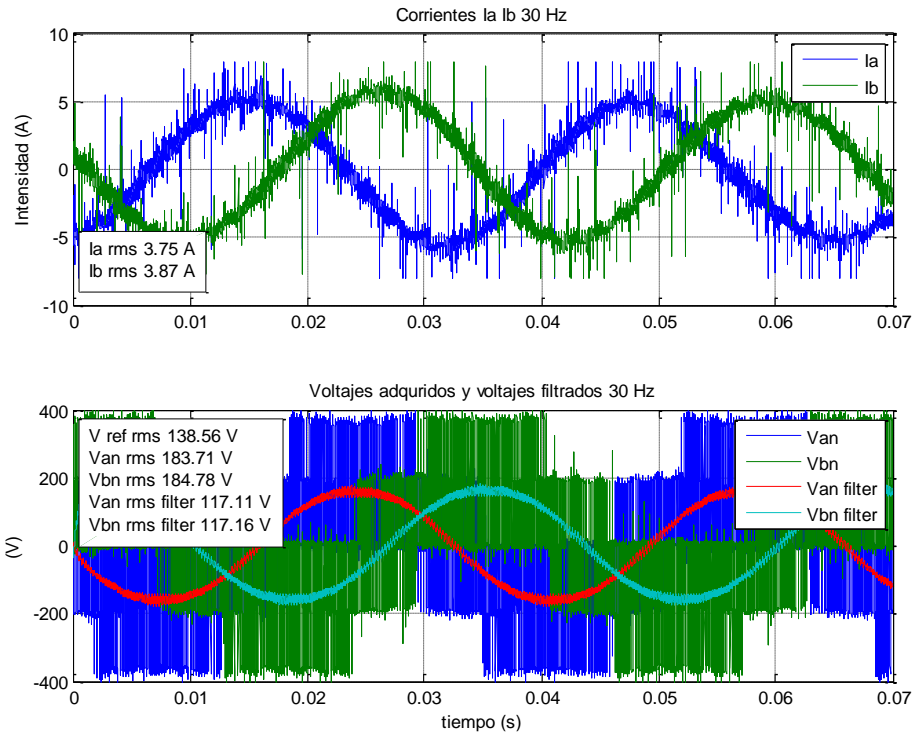


Ilustración 77. Gráficas referencia neutro 30 Hz

5.2.8. Prueba osciloscopio referencia neutro 35 Hz

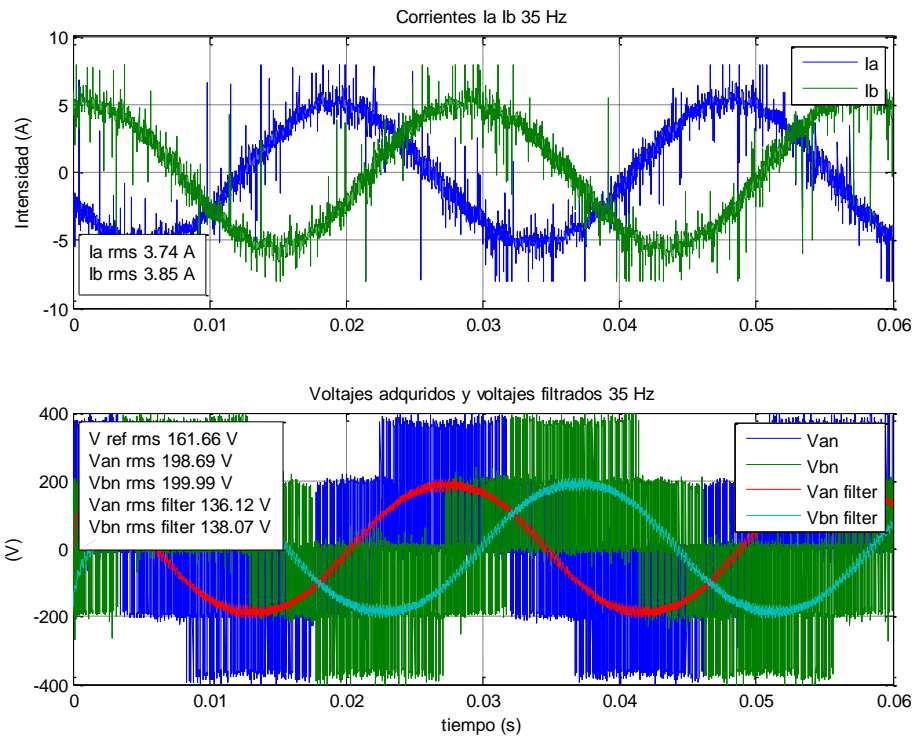


Ilustración 78. Gráficas referencia neutro 35 Hz

5.2.9. Prueba osciloscopio referencia neutro 40 Hz

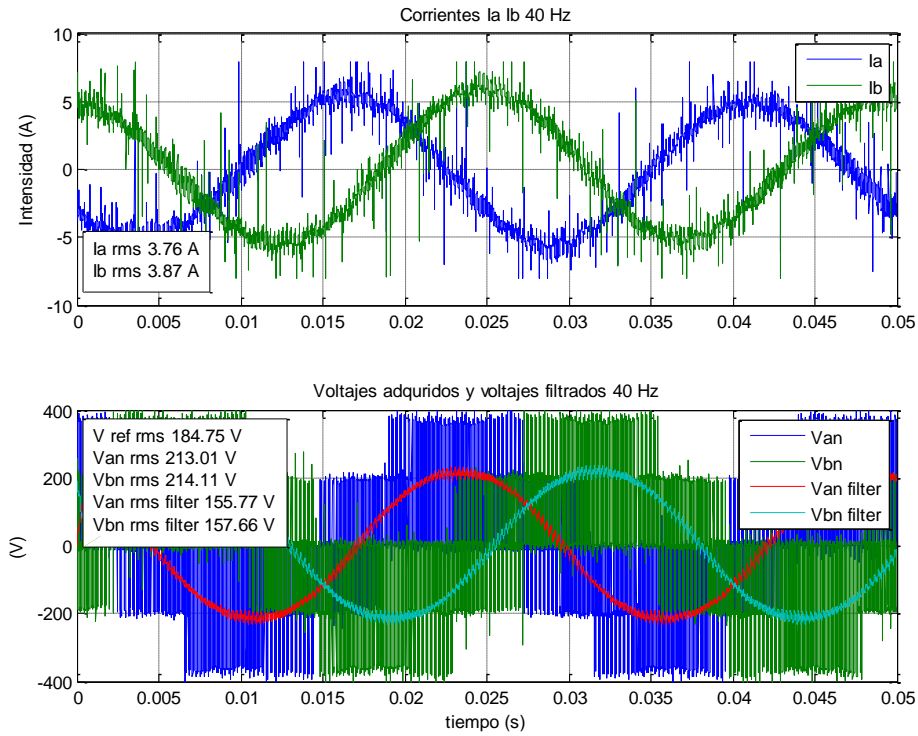


Ilustración 79. Gráficas referencia neutro 40 Hz

5.2.10. Prueba osciloscopio referencia neutro 45 Hz

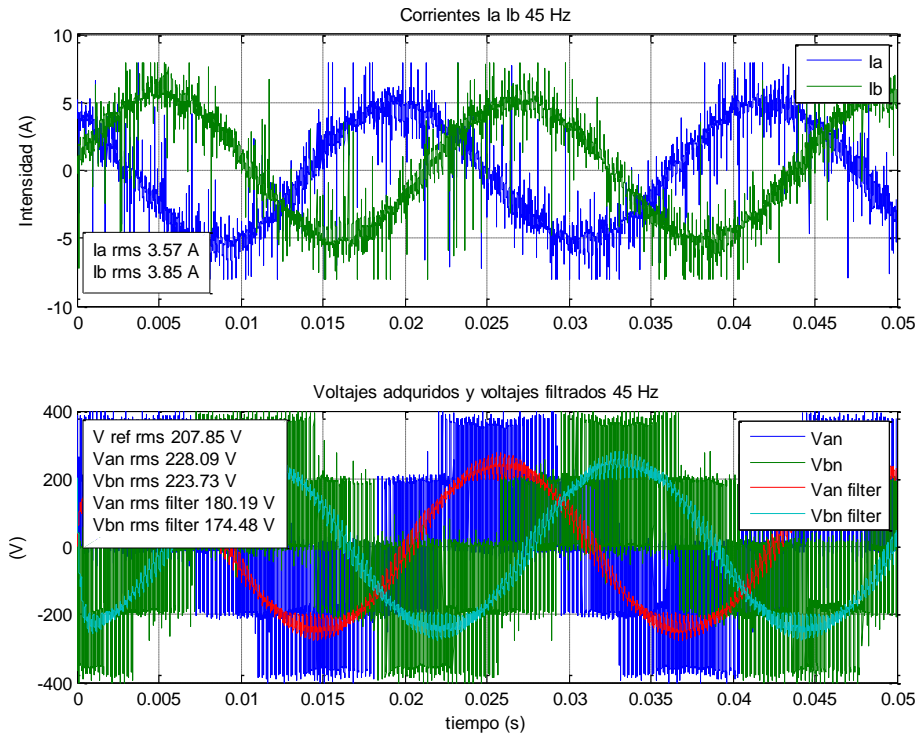


Ilustración 80. Gráficas referencia neutro 45 Hz

5.2.11. Prueba osciloscopio referencia neutro 50 Hz

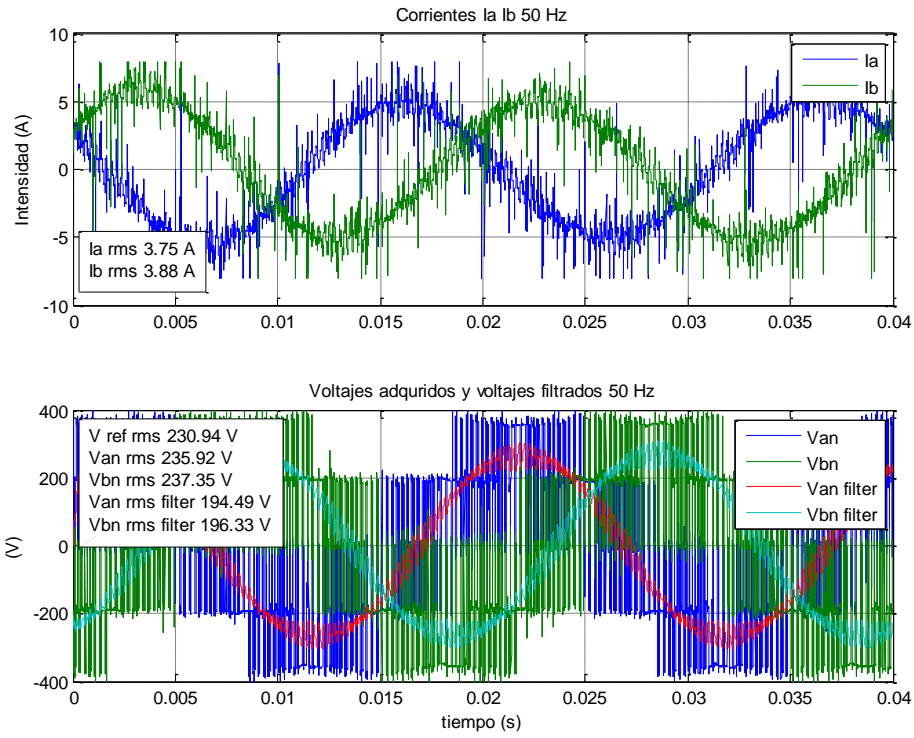


Ilustración 81. Gráficas referencia neutro 50 Hz

5.2.12. Prueba osciloscopio referencia neutro 60 Hz

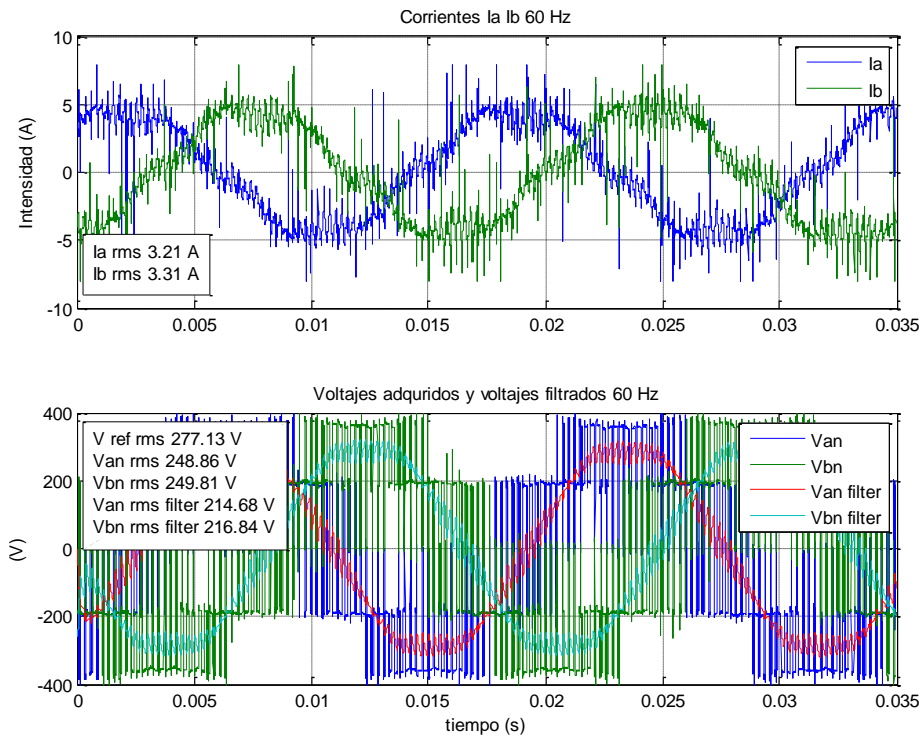


Ilustración 82. Gráficas referencia neutro 60 Hz

5.2.13. Prueba osciloscopio referencia neutro 70 Hz

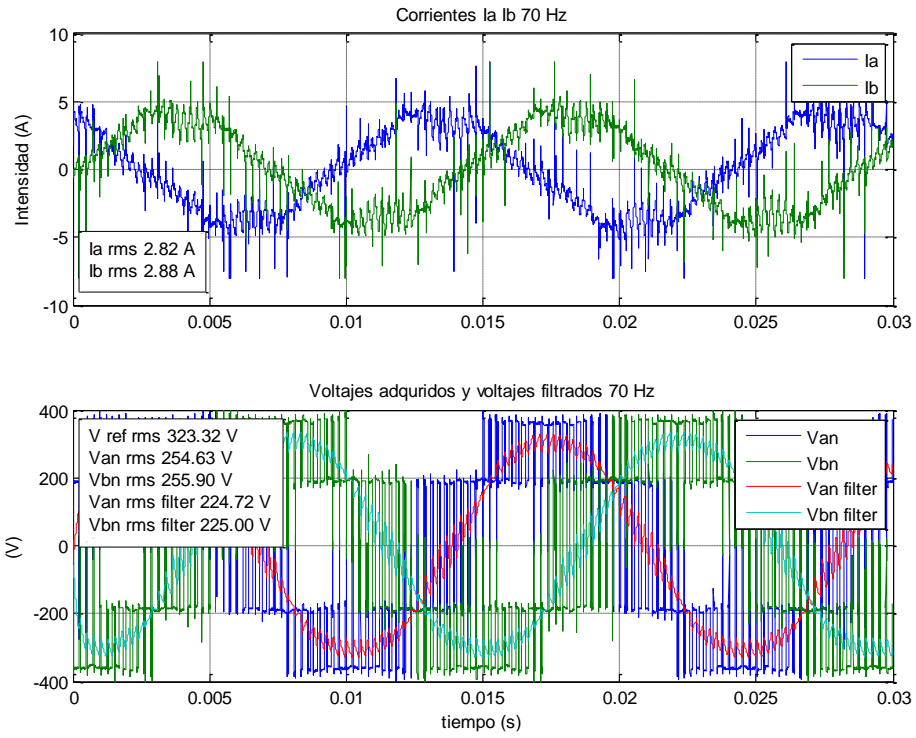


Ilustración 83. Gráficas referencia neutro 70 Hz

5.2.14. Prueba osciloscopio referencia neutro 80 Hz

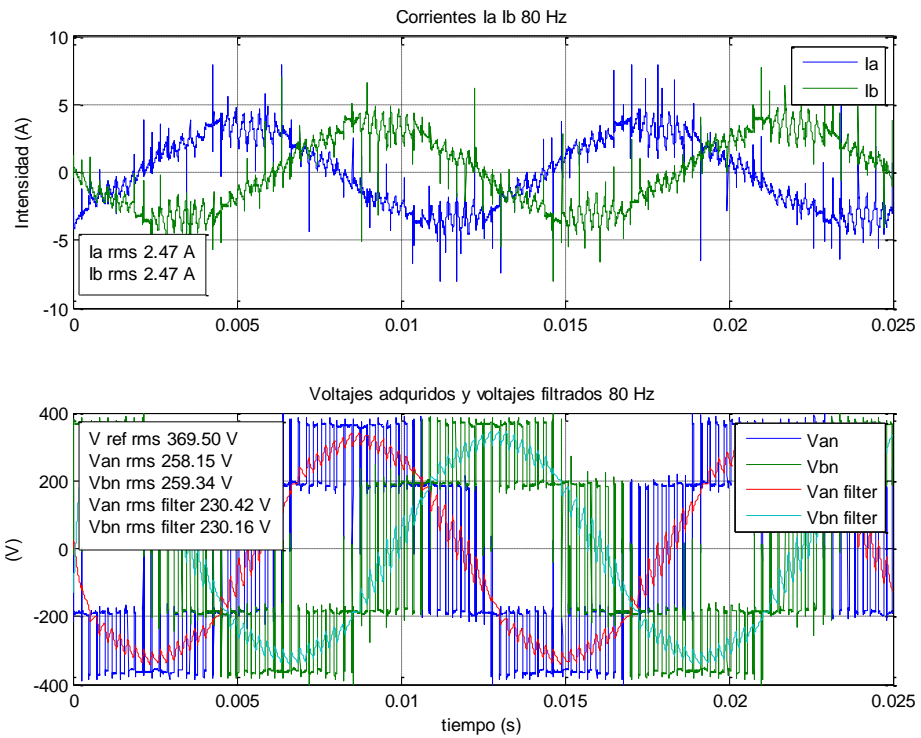


Ilustración 84. Gráficas referencia neutro 80 Hz

5.2.15. Prueba osciloscopio referencia neutro 90 Hz

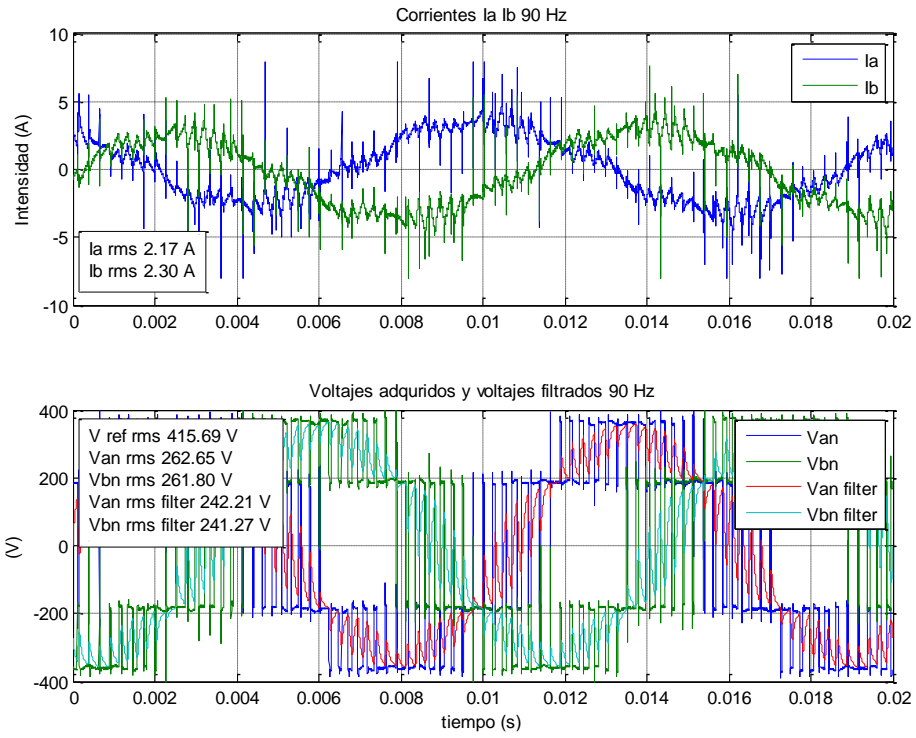


Ilustración 85. Gráficas referencia neutro 90 Hz

5.2.16. Prueba osciloscopio referencia neutro 100 Hz

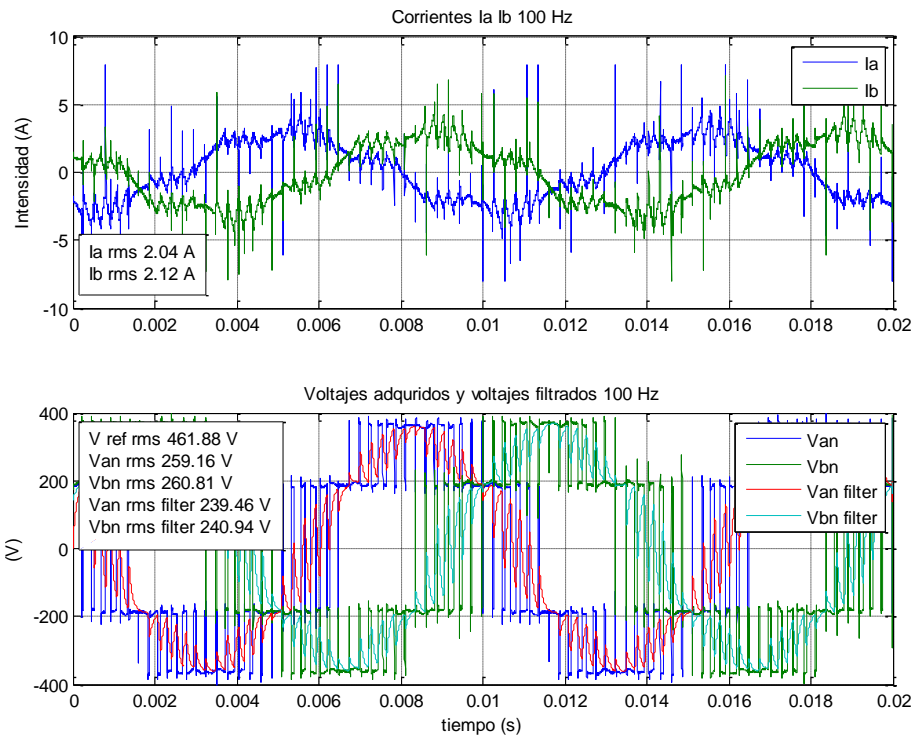


Ilustración 86. Gráficas referencia neutro 100 Hz

5.2.17. Gráficas de resultados pruebas referencia neutro

Se han realizado las mismas gráficas comparativas, que con la serie de pruebas con referencia cero, realizando un ajuste de recta a los datos obtenidos, obteniendo unos resultados muy similares a los obtenidos con referencia neutro, por lo que se aplican las mismas conclusiones y errores ya comentados. En primer lugar se expone la gráfica de Voltajes obtenidos, superpuestos al voltaje de referencia y a la recta de ajuste.

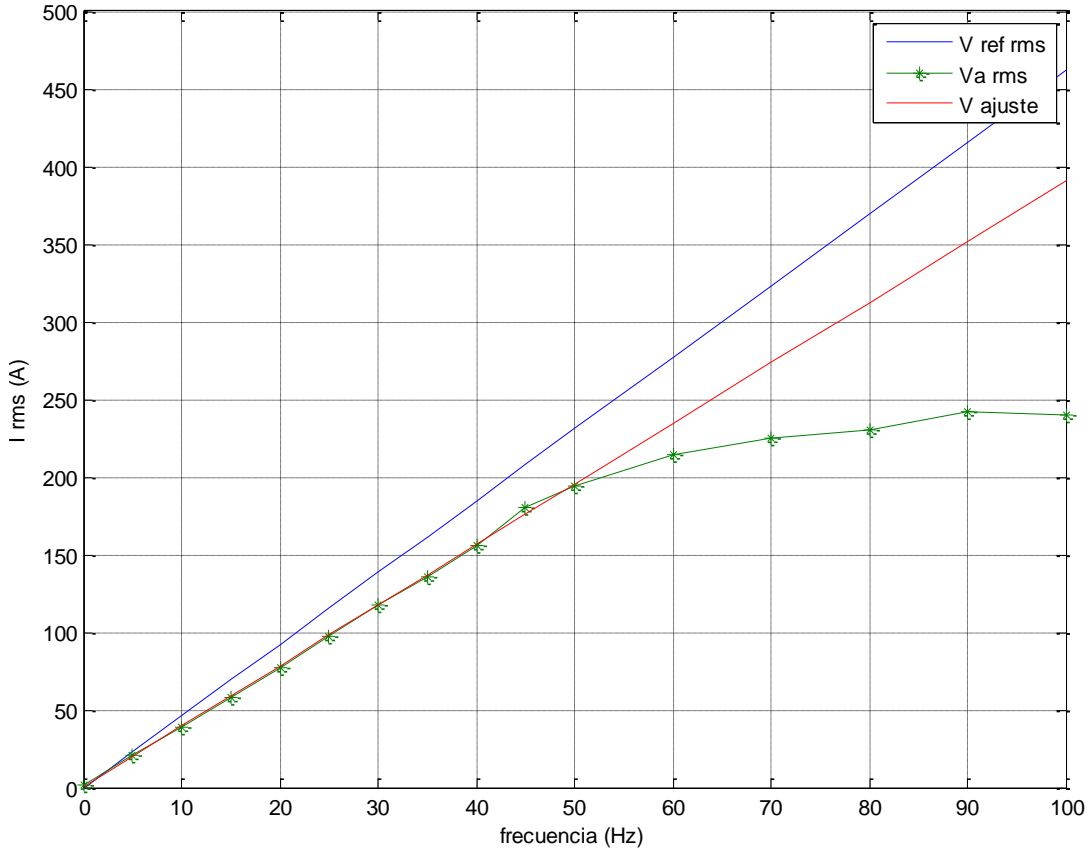


Ilustración 87. Gráficas V/f referencia neutro

Los datos del ajuste de los datos a la recta son los siguientes:

Tabla 22. Parámetros ajuste de recta referencia neutro

Linear model Poly1: $f(x) = p1*x + p2$ Coefficients (with 95% confidence bounds): p1 = 3.902 (3.826, 3.977) p2 = 0.4477 (-1.781, 2.677)
Goodness of fit: SSE: 27.46 R-square: 0.9993 Adjusted R-square: 0.9993 RMSE: 1.747

Si superponemos los valores obtenidos con referencia cero con los obtenidos con referencia neutro y sus respectivas rectas de ajuste, comprobamos que los resultados son los mismos, salvo unas

pequeñas variaciones, debidas a condiciones de entorno diferentes, en diferentes instantes de tiempo, es decir a la no simultaneidad de las pruebas.

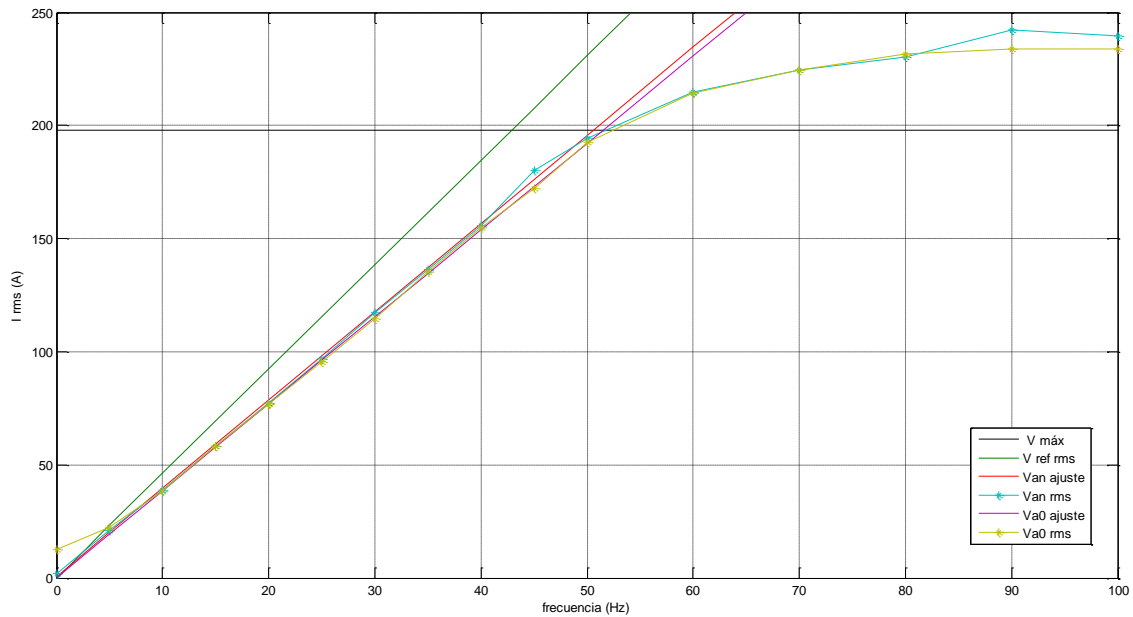


Ilustración 88. Gráficas comparativas V/f

6. CONCLUSIONES

En este trabajo, se ha desarrollado una plataforma rápida de desarrollo de algoritmos de control, para la investigación y desarrollo en energías renovables, que cumple con los requisitos de generación rápida de código de control en el sistema hardware, así como las restricciones impuestas por los entornos de tiempo real. Con esta plataforma podemos desarrollar cualquier algoritmo de control de convertidores y simularlo en tiempo real, para después validarlo con la planta, observando y adquiriendo las señales desde la interfaz gráfica de usuario, pudiendo incluso modificar parámetros del algoritmo sin detener el programa o comunicarnos con otros dispositivos para transmitir o recibir datos. Pero la verdadera ventaja de esta plataforma es que todo esto se logra sin tener que preocuparnos por la programación a bajo nivel, tan sólo hemos de trabajar con las herramientas habituales de simulación que ya conocemos (Matlab/Simulink), para desarrollar nuestro algoritmo de control, conectar la planta según las necesidades de los actuadores y sensores a utilizar y centrarnos en el desarrollo e investigación de la estrategia de control.

Para conseguir esta plataforma de desarrollo, se ha instalado y configurado el software y el hardware de la tarjeta controladora. Se ha diseñado un interfaz acondicionador de señales entre la tarjeta controladora y la planta. Realizando los procesos de diseño de esquemas electrónicos, elección de componentes, desarrollo y montaje de la placa de circuito impreso en un chasis adecuado. Además de adaptar las señales analógicas y las digitales, el interfaz dispone de un circuito de generación de dead-time, un circuito de gestión de alarmas y protección ante errores de ejecución del software y proporciona alimentación a los circuitos internos de los inversores. También se han calibrado los sensores, obteniendo la función de transferencia de estos mediante ajuste de curva por interpolación polinómica.

Se ha diseñado y montado la planta prototipo, que consiste en dos convertidores en configuración back to back, con los debidos circuitos de mando y maniobra, para marchar y parar los

convertidores a través de un circuito de carga del bus de corriente continua de forma suave, para proteger los equipos, así como un circuito especial de conexión y desconexión a la red de suministro, en el caso de que se desee hacer funcionar la planta como generador.

Para comprobar el funcionamiento adecuado de la plataforma de desarrollo, se ha desarrollado un algoritmo de control escalar de motores (V/f constante) en bucle abierto, que a través de una interfaz de usuario gráfica, nos permite controlar la velocidad de ambos motores de forma independiente, visualizando las señales en el PC de escritorio e incluso adquiriendo estas señales en tiempo real.

Finalmente se han analizado los resultados, para comprobar el funcionamiento de la plataforma de desarrollo, así como el correcto funcionamiento de nuestro algoritmo de control, analizando los errores por saturación, dead-time, caída de tensión en los dispositivos y errores debido a incertidumbres paramétricas. Se ha detectado un error de posición debido a las incertidumbres y al hecho de actuar en bucle abierto, compensándolo al modificar la constante V/f .

En resumen, en este trabajo, se ha implementado una plataforma de desarrollo apropiada para la generación rápida de algoritmos de control, que responde a las necesidades en el ámbito del control de motores eléctricos, convertidores, generación y distribución de energía y aplicaciones de investigación y desarrollo del control de parques eólicos.

Todo el potencial de desarrollo de esta plataforma, se verá en trabajos futuros, cuando otros investigadores y estudiantes, la utilicen para validar sus algoritmos de control. Por ejemplo; control de motores mediante modulación por vector espacial de voltaje, diferentes estrategias de modulación por vector espacial de voltaje, control por modos deslizantes aplicado a motores eléctricos, control predictivo aplicado a convertidores, sincronización de convertidores mediante quorum sensing, algoritmos aplicados a la generación y distribución de energía, identificación de mapas magnéticos de máquinas eléctricas, control multi frecuencia aplicado a convertidores electrónicos, control con observadores de estado, etc. La flexibilidad de la plataforma hace que las posibilidades de desarrollo sean innumerables en el desarrollo de algoritmos de control.

7. BIBLIOGRAFÍA

1. *Distributed voltage and frequency control of offshore wind farms connected with a diode-based HVdc link*. **R. Blasco-Giménez, S. Añó-Villalba, J. Rodríguez-D'Erlée, F. Morant, and S. Bernal-Pérez**. s.l. : IEEE, 2010, IEEE transactions on power electronics, págs. vol. 25, no. 12, pp. 3095-3105.
2. **Ramon Blasco-Gimenez, Salvador Añó-Villalba, Johel Rodríguez-D'Erlee, Soledad Bernal-Perez, and Francisco Morant**. Connection of off-shore wind farms using diode based HVDC links. [aut. libro] S. M. Muyeen. *Wind Energy Conversion Systems, Green Energy and Technology*. s.l. : Springer-Verlag London Limited, 2012, págs. Chapter 18, pp, 431-464.
3. *Diode-Based HVdc Link for the Connection of Large Offshore Wind Farms*. **Ramon Blasco-Gimenez, Salvador Añó-Villalba, Johel Rodríguez-D'Erlee, Soledad Bernal-Perez, and Francisco Morant**. JUNE 2011, IEEE TRANSACTIONS ON ENERGY CONVERSION, , págs. VOL. 26, NO. 2.
4. **Xi, Zhang**. *How to calculate and minimize the dead time requirement for IGBTs properly*. 81726 München, Germany : Infineon Technologies AG, 2008. Application Note, V1.0, May.2007.
5. **Cárdenas Dobson, Roberto**. *Apuntes de control de máquinas de corriente alterna*. Universidad de Magallanes, Chile : Diplomado en electronica industrial. Modulo de Accionamientos.
6. **Clarke, E**. *Circuit Analysis of AC Power Systems*. New York : Wiley, 1950.
7. *Two-reaction theory of synchronous machines*. **Park, R. H.** 1929, AIEE Transactions, Vol. 48, pág. 716.
8. *A tradeoff between microcontroler, DSP. FPGA and ASIC technologies*. **Bishop, Peter**. s.l. : UBM Electronics, 2009, EE Times Europe.
9. *RT_LAB and dSPACE: Two softwares for real time control of induction motors*. **Abdelhakim, Idir y Madjid, Kidouche**. Boumerdes, Algeria : s.n., 2014, Revue Roumaine des Sciences Techniques - Serie Électrotechnique et Énergétique, Vol. 59 (2), págs. 205-214.
10. *High-Speed Real-Time Simulators for engineering design*. **Crosbie, Roy E. y Hingorani, Narain G.** 4, Praga : Czech Technical university Publishing House, Acta Polytechnica, Vol. 45, págs. 55-58.
11. **Costas, Pablo Comesaña**. *Montaje e instalación de cuadros de maniobra y control*. Vigo : Ideaspropias, 2008. ISBN:978-84-96585-42-3.
12. **Simon Buso, Paolo Mattavelli**. *Digital Control in Power Electronics*. s.l. : Morgan and Claypol, 2006. ISBN:1-59829-112-2.
13. *Getting Started with PCB Design. Tutorial*. s.l. : Altium Limited, 2008. TU0117 (v2.3) May.
14. **Williams, Jim**. *High Speed Amplifier Techniques: A designer.s companion for wideband circuitry*. s.l. : Linear Technology, 1991. Application Note 47.
15. *Transporte de energía eléctrica en corriente continua*. Frau, Joan Ignasi y Gutiérrez, Jordi. [ed.] TecniPublicaciones. s.l. : Endesa distribución, 2005, Automática e Instrumentación, págs. 2-14.
16. *Estandarización de esquemas. Símbolos gráficos*. Telemecanique.
17. **Mohan, Undeland y Robbins**. *Power electronics, converters, applications and design*. s.l. : John Willey and Sons, 1985.

18. Rashid, M. *Electrónica de potencia: Circuitos, dispositivos y aplicaciones*. s.l. : Prentice Hall, 1995.
19. Ott, Henry W. *Noise reduction techniques in electronic systems*. New York : John Wiley and sons, 1988.
20. Martínez, Javier A., Pérez, Juan y Pineda, Manuel. *Ensayos de máquinas eléctricas*. Valencia : Universitat Politècnica de Valencia, 2014.
21. Hagge, J. W. *Preparation of a formatted technical work for an IEEE power & Energy society transaction publication*. s.l. : IEEE, 2012.
22. Nelson, Jeffrey H. *Preparation of a formatted conference paper for an IEEE power & energy society conference*. s.l. : IEEE, 2012.
23. *Analysis of the transfer-function models of electric drives with controlled voltage source*. Sieklucki, Grzegorz. Krakow : Przegląd elektrotechniczny, 2012.
24. *Inversores modulados. Tema 8. Lección 13*. Villarejo, José A. Cartagena : Universidad Politècnica de Cartagena.
25. *Electrónica de potencia*. Hart, Daniel W. s.l. : prentice Hall. ISBN: 84-205-3179-0.
26. *Rapid control prototyping using MATLAB/Simulink and a DSP-based motor controller*. Hercog, Darko y Jezernik, Karel. 4, Maribor. Slovenia : Int. J. Engng, 2005, Vol. 21, págs. 596-605.
27. *Instrumentación electrónica*. Álvarez Antón, Juan Carlos.
28. Álvarez, Constantina, y otros. *Electrónica de potencia: Dispositivos*. Oviedo : Universidad de Oviedo, 1999. ISBN 848317149X.
29. Álvarez, Juan Carlos, y otros. *Instrumentación Electrónica*. Madrid : International Thomson, 2004. ISBN 8497321669.
30. Martínez García, Salvador y Gualda Gil, Juan Andrés. *Electrónica de potencia: componentes, topologías y equipos*. Madrid : Thomson, 2006.
31. Boylestad, Robert L. y Nashelsky, Louis. *Electrónica: teoría de circuitos y dispositivos electrónicos*. México : Prentice Hall, 2009.
32. Kuphaldt, Tony R. *Lessons in electric circuits, Volume IV-Digital*. s.l. : Tony R. Kuphaldt, 2007. pag. 90-99 Chapter 3. Logic gates.

8. ÍNDICE DE FIGURAS

Ilustración 1. Flujo de trabajo	19
Ilustración 2. Sistema de Bloques Hardware In the Loop	20
Ilustración 3. Sistema Bloques real	21
Ilustración 4. Soluciones alternativas	22
Ilustración 5. Diagrama del sistema desarrollado	27
Ilustración 6. Plataforma hardware dSPACE.....	29
Ilustración 7. Conexionado de señales	34
Ilustración 8. Circuito de lógica watchdog.....	35
Ilustración 9. Gestión de alarmas	36
Ilustración 10. Circuito alarma por sobre voltaje.....	37
Ilustración 11. Circuito inhibidor de señales PWM	37
Ilustración 12. Circuito de adaptación entre los niveles lógicos	38
Ilustración 13. Alimentación	38
Ilustración 14. Señales analógicas	39
Ilustración 15. Señales analógicas	39
Ilustración 16. Señales digitales	40
Ilustración 17. Adaptación salidas digitales	41
Ilustración 18. Adaptación entradas digitales	41
Ilustración 19. Esquema simplificado de VSI multifase	41
Ilustración 20. Circuito Dead Time	43
Ilustración 21. Dead Time obtenido mediante hardware.....	43
Ilustración 22. Circuito de la Botonera	44
Ilustración 23, Diagrama de bloques del sistema de potencia.....	45
Ilustración 24. Entrada del cuadro de maniobra y control.....	47
Ilustración 25. Cuadro de maniobra inversor A.....	48
Ilustración 26. Esquema del convertor	49
Ilustración 27. Rectificador trifásico no controlado.....	50
Ilustración 28. Esquema de bloques del inversor POWEREX	50
Ilustración 29. Circuito de alarmas inversor POWEREX	52
Ilustración 30. Tabla de verdad de las alarmas del inversor POWEREX	52

Ilustración 31. Circuito simplificado motor asíncrono de inducción. Tomado de (5)	55
Ilustración 32. Bloques Simulink control V/f.....	57
Ilustración 33. Bloques Simulink PWM.....	58
Ilustración 34. Bloques Simulink entradas digitales	59
Ilustración 35. Interfaz gráfica de usuario	59
Ilustración 36. Bloques Simulink salidas digitales	60
Ilustración 37. Bloques Simulink entradas analógicas	60
Ilustración 38. Gráfica función de transferencia sensor de corriente	61
Ilustración 39. Bloques función de transferencia V_DC	61
Ilustración 40. Gráfica función de transferencia temperatura.....	62
Ilustración 41. Referencias del convertidor-motor	63
Ilustración 42. Va referenciada al negativo (Va_minus).....	64
Ilustración 43. Va referenciada a cero (Va0)	64
Ilustración 44. Voltaje adquirido y voltage filtrado	65
Ilustración 45. Gráficas referencia cero 0 Hz	66
Ilustración 46. Gráficas zoom.....	66
Ilustración 47. Gráficas referencia cero 5 Hz	67
Ilustración 48. Gráficas referencia cero 10 Hz	67
Ilustración 49. Gráficas referencia cero 15 Hz	68
Ilustración 50. Gráficas referencia cero 20 Hz	68
Ilustración 51. Gráficas referencia cero 25 Hz	69
Ilustración 52. Gráficas referencia cero 30 Hz	69
Ilustración 53. Gráficas referencia cero 35 Hz	70
Ilustración 54. Gráficas referencia cero 40 Hz	70
Ilustración 55. Gráficas referencia cero 45 Hz	71
Ilustración 56. Gráficas referencia cero 50 Hz	71
Ilustración 57. Gráficas referencia cero 60 Hz	72
Ilustración 58. Gráficas referencia cero 70 Hz	72
Ilustración 59. Gráficas referencia cero 80 Hz	73
Ilustración 60. Gráficas referencia cero 90 Hz	73
Ilustración 61. Gráficas referencia cero 100 Hz	74

<i>Ilustración 62. Gráfica V/f</i>	74
<i>Ilustración 63. Valores máximos de tensión posibles</i>	75
<i>Ilustración 64. Gráficas voltaje de saturación colector-emisor</i>	76
<i>Ilustración 65. Gráfica voltaje diodo de rodamiento libre</i>	76
<i>Ilustración 66. Gráficas V/f referencia cero</i>	77
<i>Ilustración 67. Gráfica I/f</i>	78
<i>Ilustración 68. Referencia Voltajes inversor trifásico</i>	79
<i>Ilustración 69. Gráficas referencia neutro 0 Hz</i>	80
<i>Ilustración 70. Gráficas referencia neutro 5 Hz</i>	80
<i>Ilustración 71. Gráficas referencia neutro 10 Hz</i>	81
<i>Ilustración 72. Gráficas referencia neutro 15 Hz</i>	81
<i>Ilustración 73. Gráficas referencia neutro 20 Hz</i>	82
<i>Ilustración 74. Gráficas referencia neutro 25 Hz</i>	82
<i>Ilustración 75. Gráficas referencia neutro 30 Hz</i>	83
<i>Ilustración 76. Gráficas referencia neutro 35 Hz</i>	83
<i>Ilustración 77. Gráficas referencia neutro 40 Hz</i>	84
<i>Ilustración 78. Gráficas referencia neutro 45 Hz</i>	84
<i>Ilustración 79. Gráficas referencia neutro 50 Hz</i>	85
<i>Ilustración 80. Gráficas referencia neutro 60 Hz</i>	85
<i>Ilustración 81. Gráficas referencia neutro 70 Hz</i>	86
<i>Ilustración 82. Gráficas referencia neutro 80 Hz</i>	86
<i>Ilustración 83. Gráficas referencia neutro 90 Hz</i>	87
<i>Ilustración 84. Gráficas referencia neutro 100 Hz</i>	87
<i>Ilustración 85. Gráficas V/f referencia neutro</i>	88
<i>Ilustración 86. Gráficas comparativas V/f</i>	89

9. ÍNDICE DE TABLAS

Tabla 1. Plataforma software del equipo	28
Tabla 2. Características principales del PC de escritorio.....	28
Tabla 3. Características tarjeta DS 819.....	29
Tabla 4. Características tarjeta DS 814.....	30
Tabla 5. Características de la caja de expansión PX4.....	30
Tabla 6. Características principales tarjeta controladora DS 1103	31
Tabla 7. Características entradas/salidas analógico digitales	32
Tabla 8. Características Interfaces	33
Tabla 9. Características DSP esclavo.....	33
Tabla 10. Características Panel de conexiones CLP 1103	34
Tabla 11. Elementos de maniobra	48
Tabla 12. Elementos de potencia	49
Tabla 13. Conexionado SEMIKRON	51
Tabla 14. Características Inversor POWEREX NFS 50-15	53
Tabla 15. Características motor CIME MS 112L4	54
Tabla 16. Características motor CIME MS 132M4	54
Tabla 17. Función de transferencia sensor de corriente.....	61
Tabla 18. Coordenadas sensor de temperatura.....	62
Tabla 19. Función de transferencia sensor de temperatura	62
Tabla 20. Parámetros filtro pasa bajos	65
Tabla 21. Parámetros recta de ajuste referencia cero	77
Tabla 22. Parámetros ajuste de recta referencia neutro.....	88

