

ÍNDICE GENERAL

Agradecimientos	IX
Índice General	XIII
Lista de Figuras	XV
Lista de Tablas	XIX
Lista de Algoritmos	XXI
Lista de Acrónimos	XXIII
1. Introducción	1
1.1. Tecnología MIMO	2
1.2. Estado del arte	3
1.3. Objetivos y contribuciones de la tesis	4
1.4. Metodología	6
1.5. Estructura de la tesis	8
2. MIMO: sistema y algoritmos de decodificación	11
2.1. Modelo del sistema MIMO	12
2.2. Detección de señales MIMO	13
2.2.1. Modelos de detección MIMO	15
2.2.2. Herramientas de preprocesado	16
2.3. Algoritmos de detección MIMO	19
2.3.1. Búsqueda exhaustiva	20
2.3.2. Detección lineal y SIC	20
2.3.2.1. Detección lineal	20

2.3.2.2.	Detección SIC	22
2.3.2.3.	Detección SPA	23
2.3.2.4.	Consideraciones sobre la obtención del <i>soft output</i>	24
2.3.3.	Algoritmos de búsqueda en árbol	24
2.3.3.1.	Sphere Decoding	26
2.3.3.2.	KBest	28
2.3.3.3.	Consideraciones sobre la obtención del <i>soft output</i>	29
2.3.4.	Comparativa de Prestaciones vs Complejidad	29
2.4.	Conclusiones	36
3.	Algoritmo de Proyección Sucesiva (SPA)	41
3.1.	Geometría MIMO. Fundamentos	42
3.2.	SPA Básico. Descripción	46
3.3.	SPA Extendido (ESPA)	50
3.3.1.	TESPA: control de repeticiones mediante tabla	53
3.3.2.	SESPA: control simplificado de repeticiones	54
3.4.	Generación de las salidas <i>hard output</i> y <i>soft output</i>	55
3.5.	Resultados en precisión infinita	58
3.5.1.	Análisis de prestaciones BER de detectores ESPA	59
3.5.2.	Comparativa <i>hard output</i> entre detectores ESPA y KBest	61
3.5.3.	Comparativa <i>soft output</i> entre detectores ESPA y KBest	64
3.6.	Conclusiones	67
4.	Implementación del algoritmo SPA	69
4.1.	Descripción general de la arquitectura	70
4.2.	Bloque de detección de símbolos	73
4.2.1.	Unidad “Traverse Branch Unit” (TBU)	75
4.2.2.	Unidad “Path Select Unit” (PSU)	77
4.2.3.	Unidad “Repetition Control Unit” (RCU)	80
4.3.	Bloque de procesamiento de salida	82
4.3.1.	Unidad de doble computación de métrica	82
4.3.2.	Unidad <i>hard output</i>	84
4.3.3.	Unidad <i>soft output</i>	85
4.4.	Resultados de implementación	87
4.4.1.	Pérdidas de implementación	88
4.4.2.	Implementación FPGA	88
4.4.3.	Implementación ASIC	90
4.4.4.	Tasa de detección alcanzada	90
4.5.	Estudio de topologías para la mejora del <i>throughput</i>	91
4.6.	Comparativas con otras implementaciones	95
4.7.	Conclusiones	98

5. Conclusiones y líneas futuras de trabajo	101
5.1. Conclusiones	101
5.2. Líneas futuras de trabajo	103
A. Esquemas y señales de control	107
Bibliografía	113