

Índice general

Agradecimientos	III
Resumen	IV
Resum	VI
Abstract	VIII
Tesis por compendio de publicaciones	X
I Introducción	1
1. Introducción y objetivos de la tesis	2
1.1. Fundamentos	2
1.2. Motivación	5
1.3. Objetivos	6
1.4. Organización de la memoria	10
2. ISIS: Propuesta de empotrado de firmas	13
	XI

2.1.	Introducción	13
2.2.	Análisis de las propuestas existentes	15
2.3.	Propuesta	19
2.3.1.	Descripción de la firma de referencia	22
2.3.2.	Mecanismos de detección de errores	24
2.3.3.	Modificaciones al procesador y a los programas	28
2.3.4.	Tratamiento de los saltos	34
2.4.	Soporte software	39
2.4.1.	Estructura interna del gcc	40
2.4.2.	Elementos internos de las <code>binutils</code> más relevantes	42
2.4.3.	Inserción automática de las firmas de referencia	46
2.4.4.	Uso práctico del compilador	48
2.5.	Conclusiones	49
3.	HORUS: Implementación de la técnica ISIS	52
3.1.	Introducción	52
3.2.	Banco de pruebas	53
3.2.1.	Organización del banco de pruebas	56
3.3.	Arquitectura del sistema	57
II	Publicaciones	60
4.	A Watchdog Processor Architecture with Minimal Performance Overhead	61
	<i>Francisco Rodríguez, José Carlos Campelo, Juan José Serrano</i>	

5. The HORUS Processor	74
<i>Francisco Rodríguez, José Carlos Campelo, Juan José Serrano</i>	
6. Delivering Error Detection Capabilities into a Field Programmable Device: The HORUS Processor Case Study	84
<i>Francisco Rodríguez, José Carlos Campelo, Juan José Serrano</i>	
7. A Memory Overhead Evaluation of the Interleaved Signature Instruction Stream	92
<i>Francisco Rodríguez, José Carlos Campelo, Juan José Serrano</i>	
8. Improving the Interleaved Signature Instruction Stream Technique	102
<i>Francisco Rodríguez, José Carlos Campelo, Juan José Serrano</i>	
9. Improving the Interleaved Signature Instruction Stream Technique	112
<i>Francisco Rodríguez, José Carlos Campelo, Juan José Serrano</i>	
10. Control Flow Error Checking with ISIS	119
<i>Francisco Rodríguez, Juan José Serrano</i>	
11. Reducing the VHDL-Based Fault Injection Simulation Time in a Distributed Environment	132
<i>Francisco Rodríguez, José Carlos Campelo, Juan José Serrano</i>	
12. A Distributed Simulation Environment for Fault Injection Analysis on SoC Models	142
<i>Francisco Rodríguez, José Carlos Campelo, Juan José Serrano</i>	

III Conclusiones	148
13.Conclusiones	149
13.1. Introducción	149
13.2. Aportaciones	151
13.3. Conclusiones	154
13.4. Publicaciones directamente relacionadas con el trabajo de tesis	157
13.5. Trabajo futuro	159