



UNIVERSIDAD
POLITECNICA
DE VALENCIA



Máster Universitario
en Tecnologías, Sistemas y
Redes de Comunicaciones

Diseño e implementación de un divisor de potencia Wilkinson en tecnología Empty Substrate Integrated Coaxial Line

Autor: José Manuel Merello Giménez

Director: María Carmen Bachiller Martín

Fecha de comienzo: 24/01/2018

Lugar de trabajo: Grupo de Aplicaciones de Microondas del
iTEAM

Objetivos –

El presente trabajo tiene como objetivo principal el desarrollo de un divisor de potencia Wilkinson en la tecnología de transmisión Empty Substrate Integrated Coaxial Line a la frecuencia de trabajo de 5 GHz. Asimismo, se pretende desarrollar un kit de calibración TRL para eliminar los efectos añadidos por conectores y líneas de alimentación en el proceso de medida.

Metodología –

La metodología llevada a cabo en este proyecto ha consistido en dividir el mismo en 6 fases diferenciadas: estudio teórico, diseño, optimización, fabricación, medida y redacción de la memoria. Por su elevada importancia de cara a las fases posteriores, todos los procesos, excepto la redacción de la memoria, se han llevado a cabo de forma secuencial y, en paralelo, la redacción de la memoria se ha ido consolidando conforme los avances en el proyecto lo permitían. En primer lugar se han estudiado teóricamente los kits de calibración y los divisores de potencia haciendo énfasis en el divisor Wilkinson. Posteriormente se ha llevado a cabo un complejo proceso de diseño y optimización del divisor que ha culminado con la fase de fabricación y medida del dispositivo.

Desarrollos teóricos realizados –

En cuanto a la fundamentación teórica del proyecto, esta se ha centrado en lo referente a los divisores de potencia, haciendo un especial hincapié en el divisor Wilkinson y en las peculiaridades que su teoría entraña. Para ello, se ha llevado a cabo un análisis par e impar del dispositivo, caracterizando de forma completa tanto la respuesta del dispositivo como las interrelaciones existentes en los cambios de topología.

Por otro lado, se ha estudiado el funcionamiento de los kits de calibración, llevando a cabo un estudio analítico sobre cómo se caracterizan los errores presentes en las medidas de los parámetros de dispersión de un dispositivo pasivo, con analizadores vectoriales de redes. Además, un estudio de las líneas ESICL ha sido realizado con el fin de alcanzar una comprensión completa sobre la tecnología de transmisión utilizada.

Desarrollo de prototipos y trabajo de laboratorio –

Puesto que para comprobar el adecuado desarrollo del divisor Wilkinson ha sido necesario fabricarlo, el trabajo de laboratorio ha cobrado especial importancia. Tanto el divisor Wilkinson como el kit de calibración han sido fabricados en las instalaciones de la Universidad Politécnica de Valencia, así como en la Universidad de Castilla La Mancha, por contar esta última con maquinaria de alta precisión, como es una fresadora láser, imprescindible para llevar a cabo la realización de este tipo de dispositivos. De este modo, se han fabricado varios divisores Wilkinson y dos kits de calibración TRL en caso de que alguno de los dispositivos no funcionara correctamente.

Por otro lado, es de altísima importancia el trabajo realizado con software de simulación. En este caso, se ha utilizado CST para todo el proceso de modelado, diseño y optimización de los dispositivos.

Resultados –

Los resultados obtenidos muestran que tanto el divisor Wilkinson como el kit de calibración se han fabricado correctamente. Las medidas de la respuesta del divisor Wilkinson presentan un dispositivo completamente viable nunca antes fabricado en la tecnología de transmisión ESICL con las ventajas operativas que esta conlleva. Por otro lado, se ha expuesto un nuevo método para la integración de elementos concentrados en líneas de tipo coaxial integradas en sustrato sin alterar apenas la continuidad de los campos electromagnéticos.

Líneas futuras –

Las nuevas realizaciones del divisor Wilkinson resultan de gran interés. El desarrollo de divisores multietapa, así como de división desigual de la potencia de salida son proyectos en los que resultaría interesante trabajar en el futuro. Por otro lado, el testeado de este tipo de dispositivos en condiciones de alto vacío es otra de las líneas futuras planteadas, así como la inclusión de materiales anisótropos como el cristal líquido en el interior de la línea que permitirían una respuesta reconfigurable del dispositivo.

Publicaciones –

El contenido de este trabajo será expuesto a modo de artículo en el XXXIV Simposium Nacional de la Unión Científica Internacional de Radio, URSI 2019, que tendrá lugar en Sevilla.

La publicación, titulada, *Diseño y Fabricación de un Divisor de Potencia Wilkinson en Tecnología Empty Substrate Integrated Coaxial Line* se presentará dentro de la sesión de Componentes y Circuitos Pasivos.

Abstract –

This project presents the design and manufacture of a Wilkinson power divider developed on Empty Substrate Integrated Coaxial Line technology at the working frequency of 5 GHz. In order to do this, a complete theoretical study is exposed, as well as the design and manufacturing process necessary to implement this type of devices on coaxial transmission lines integrated in substrate. Moreover, the project emphasizes the necessary methodology to change as little as possible the continuity of the electromagnetic fields. On the other hand, the development of a TRL calibration kit is presented in order to eliminate undesired effects in the measurements of the device with a VNA (Vectorial Network Analyzer).

Autor: José Manuel Merello Giménez, [email: jomegi@teleco.upv.es](mailto:jomegi@teleco.upv.es)

Director: María Carmen Bachiller Martín, [email: mabacmar@dcom.upv.es](mailto:mabacmar@dcom.upv.es)

Fecha de entrega: 25-08-19

Índice

1. Introducción	5
1.1. Motivación	5
1.2. Aplicaciones	5
1.3. Plan de trabajo	5
2. Fundamentos teóricos	6
2.1. Los divisores de potencia	6
2.1.1. El divisor Wilkinson	6
2.2. Línea ESICL	12
2.2.1. Línea coplanar	12
2.2.2. Transición de ESICL a línea coplanar	13
2.3. Kits de calibración	13
2.4. Kit TRL	15
3. Diseño	17
3.1. Líneas ESICL	17
3.1.1. Transición de ESICL a coplanar	18
3.2. Divisor Wilkinson	19
3.2.1. Modelo curvo	21
3.2.2. Modelo recto	23
3.3. Kit TRL	30
4. Fabricación	31
4.1. Materiales	32
4.2. Tecnologías	32
4.3. Proceso de fabricación	33
4.4. Dispositivos fabricados	35
5. Resultados y medidas	36
5.1. Calibración del VNA	37
5.2. Resultados medidos vs simulados	37
5.3. Comparativa con otras tecnologías	38
6. Conclusión	40
7. Agradecimientos	40
A. Artículos	42

1. Introducción

Este proyecto consiste en el desarrollo completo de un divisor de potencia Wilkinson [1] a la frecuencia de 5 GHz en tecnología *Empty Substrate Integrated Coaxial Line* [2]. Para llevar a cabo el proceso completo, se realiza un minucioso análisis teórico del dispositivo para, posteriormente, desarrollar un completo proceso de diseño, optimización y fabricación, que da como resultado un dispositivo con una respuesta excelente. Por otro lado se implementa un kit de calibración TRL [3] para conseguir un proceso de medida lo más exacto posible.

1.1. Motivación

La motivación de este proyecto nace de la dificultad de realizar un divisor de potencia Wilkinson en una novedosa línea de transmisión, en cuya topología nunca antes se habían implementado dispositivos de este grado de dificultad. La necesidad de probar esta línea de alto rendimiento (bajas pérdidas, radiación nula, alto ancho de banda monomodo, alta integrabilidad, facilidad de fabricación, elevado manejo de potencia, reducido tamaño...) en dispositivos de uso extendido, así como el desafío que supone integrar un elemento concentrado (de la forma en la que se realiza en el divisor Wilkinson) sobre una línea de transmisión coaxial, hacen de este proyecto algo interesante sobre lo que trabajar.

1.2. Aplicaciones

Debido a sus características, el dispositivo desarrollado es especialmente interesante para aplicaciones espaciales donde se requiere un alto manejo de potencia, así como un reducido tamaño entre otras cosas. Por otro lado, la respuesta frecuencial del dispositivo es interesante en cualquier tipo de aplicación que requiera una división o combinación de la señal ya que muestra una adaptación de todos los puertos y un aislamiento de las salidas. Por ello, el uso del divisor en cascada como multiplexor y demultiplexor resulta también interesante. Además, la frecuencia de trabajo de 5 GHz se presenta de estimable importancia para la nueva generación de sistemas de comunicaciones [4].

De igual manera, la necesidad de medidas cada vez más precisas y fiables hace que el desarrollo del kit de calibración cobre especial importancia, puesto que se podrá utilizar para la medida de cualquier dispositivo ESICL que presente frecuencias de trabajo en torno a los 5 GHz.

1.3. Plan de trabajo

El plan de trabajo de este proyecto puede seguirse en el diagrama de Gantt expuesto en la Figura 1.



Figura 1: Diagrama de Gantt del proyecto.

2. Fundamentos teóricos

En este apartado se presentan las bases teóricas que rigen el funcionamiento de los dispositivos desarrollados en el presente proyecto. Para ello se presentan los divisores de potencia (haciendo especial hincapié en el divisor Wilkinson), los kits de calibración, así como todo lo relacionado con las tecnologías de guiado empleadas.

2.1. Los divisores de potencia

Ampliamente utilizados en todo tipo de aplicaciones, los divisores de potencia son dispositivos pasivos en los que la señal de un puerto (entrada) es dividida entre sus puertos de salida. Actualmente existe una gran variedad de divisores dependiendo de la división de potencia que presentan, la cantidad de puertos, la tecnología de guiado que los implementa, la presencia o no de pérdidas, así como la adaptación o no de sus puertos. Un análisis teórico más detallado puede encontrarse en [1] y [5].

2.1.1. El divisor Wilkinson

Como ya se ha comentado anteriormente, existen multitud de modelos de divisores de potencia cada uno de ellos con características específicas que los hacen interesantes para unas aplicaciones u otras. No obstante, hay un tipo de divisores de potencia que, debido a su geometría, presentan peculiaridades eléctricas muy destacables, como la posibilidad de presentar todos los puertos adaptados siendo aparentemente libres de pérdidas. Este tipo de divisores, denominados divisores Wilkinson, son redes de 3 puertos pasivas, recíprocas y simétricas donde la señal del puerto de entrada es completa y equitativamente dividida entre los puertos de salida, presentando una total adaptación de todos sus puertos y un aislamiento absoluto entre sus puertos de salida [1]. En cuanto a su topología, está compuesto por tres brazos, dos de los cuales (los correspondientes a las salidas) tienen una longitud de $\lambda/4$ y una impedancia característica de $\sqrt{2}Z_o$ (siendo Z_o la impedancia característica de todos los puertos). Los dos conductores activos de estos brazos se encuentran unidos por una resistencia discreta de $2Z_o$ (esta topología puede observarse en la Figura 2).

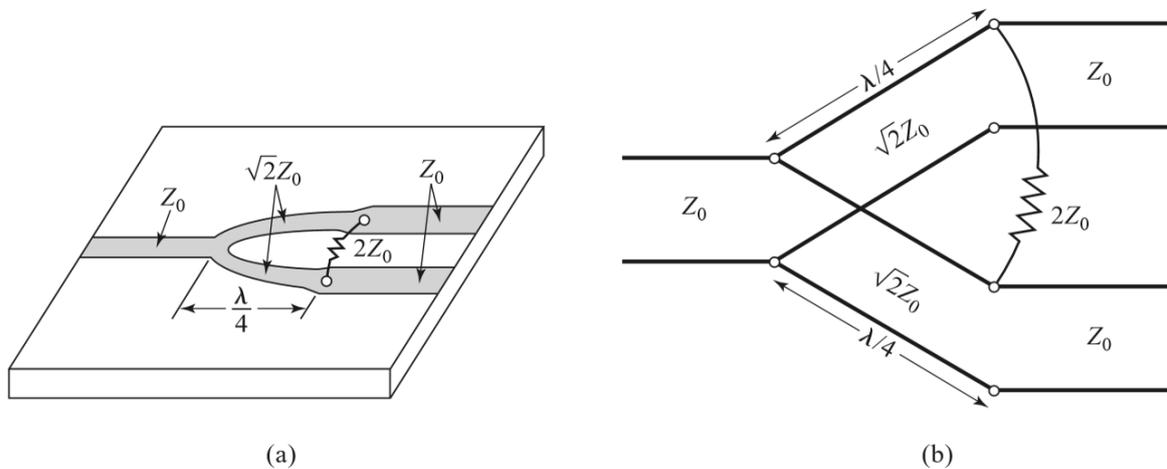


Figura 2: (a) Modelo de divisor Wilkinson implementado en línea *microstrip*. (b) Equivalente circuital. Fuente [1].

Como ya es sabido, es imposible obtener una adaptación de todos los puertos de una red de estas características sin que esta presente pérdidas. No obstante, la especial configuración de los divisores Wilkinson permite una aparente ausencia de pérdidas cuyos fundamentos van a ser expuestos a continuación.

Para su fundamentación teórica, se va a llevar a cabo un análisis de la matriz de dispersión del dispositivo que, por tener 3 puertos, será de tamaño 3×3 . Cabe destacar que, por la geometría del dispositivo, esta matriz será simétrica y recíproca (por no presentar ningún material anisótropo). Dependiendo de los parámetros de dispersión que se quiera obtener, se realizarán unas excitaciones específicas (par, impar y excitación del puerto 1) en los diferentes puertos. Este análisis aprovecha la simetría del dispositivo para aplicar voltajes de mismo valor y signo (pares) o de mismo valor y signo opuesto (impares) a los puertos de salida, simplificando de este modo la caracterización del dispositivo.

- **Excitación de los puertos 2 y 3:** se parte del circuito representado en la Figura 3 (a), donde todas las impedancias se han normalizado con respecto a las de los puertos y donde la impedancia de entrada del puerto 1 se ha transformado en su equivalente en paralelo. Del mismo modo la resistencia que une los dos puertos de salida se ha dividido en su equivalente en serie. Una vez aquí, se definen dos modos de excitación:
 - **Modo par:** donde solo se tienen en cuenta las fuentes V_{g2e} y V_{g3e} , generando, así, la condición de circuito abierto a lo largo del eje de simetría y obteniendo el circuito de la Figura 3 (b). A partir de esta excitación (y en conjunto con la excitación impar) se extraerán los voltajes y coeficientes de reflexión necesarios para obtener los parámetros de dispersión S_{21} , S_{22} y S_{32} .
 - **Modo impar:** en este caso se tienen en cuenta las fuentes V_{g2o} y V_{g3o} que proporcionan la condición de circuito conectado a tierra a lo largo del eje de

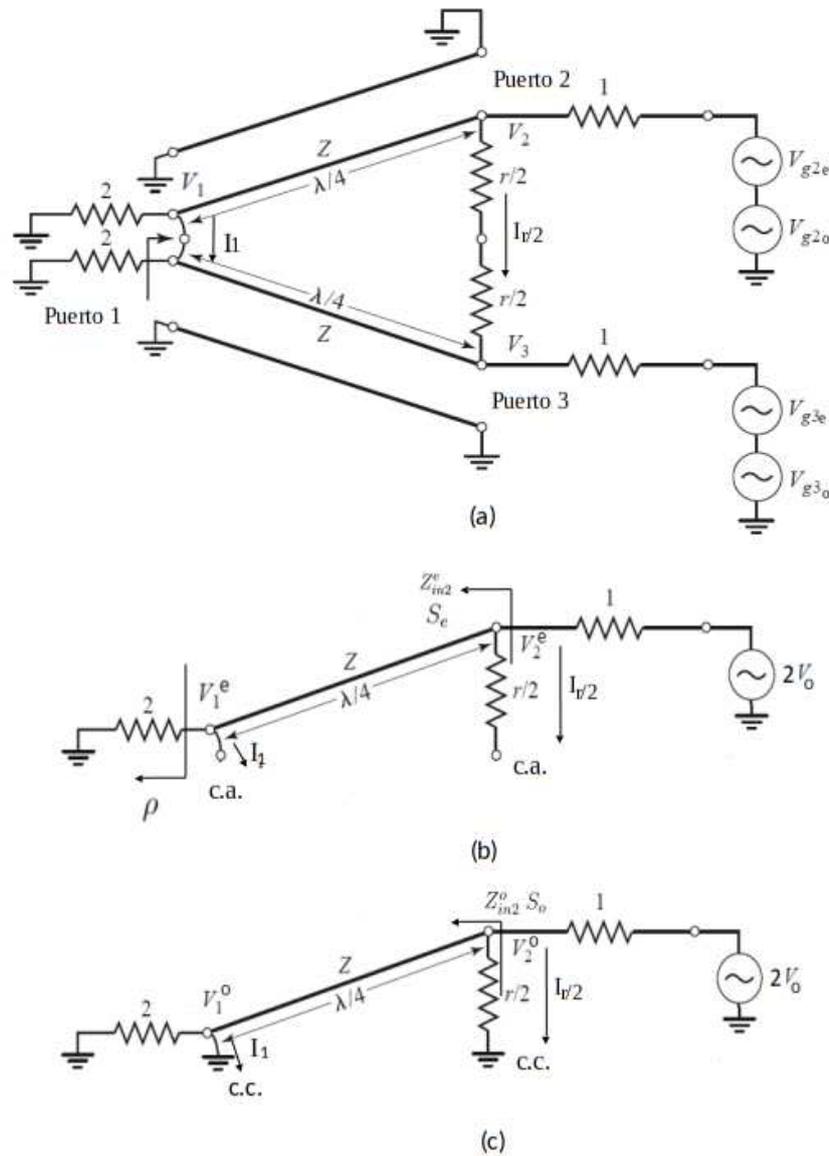


Figura 3: (a) Circuito equivalente del divisor Wilkinson normalizado con división de impedancias en el plano de simetría para excitación par e impar. (b) Circuito equivalente para excitación par. (c) Circuito equivalente para excitación impar. Fuente [1].

simetría como se puede observar en la Figura 3 (c). Esta excitación, del mismo modo que la tipo par, servirá para obtener los parámetros S_{21} , S_{22} y S_{32} .

Una vez definidas las fuentes como $V_{g2e} = V_{g2o} = V_{g3e} = -V_{g3o} = 2V_0$, por superposición se tiene que el voltaje total en el puerto 2 vale $4V_0$ mientras que en el puerto 3 vale 0 y como por definición no se aplica voltaje alguno al puerto 1,

básicamente se va a realizar un estudio en referencia a los puertos 2 y 1 donde se van a obtener tanto los coeficientes de transmisión como de reflexión. Cabe señalar que todas las conclusiones extraídas para el puerto 2 son aplicables al puerto 3 por simetría.

- **Excitación del puerto 1:** se excita únicamente el puerto de entrada manteniendo el resto terminados y obteniendo condición de circuito abierto en los extremos de la resistencia $2Z_o$ (Figura 4). De esta excitación se extrae el parámetro de dispersión S_{11} .

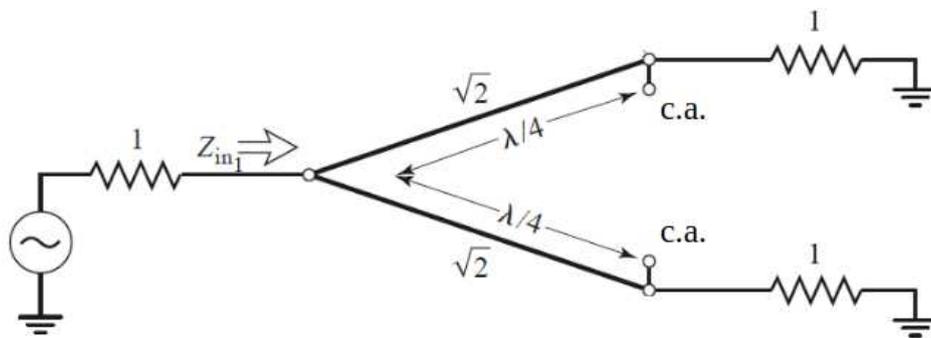


Figura 4: Circuito equivalente para la excitación del puerto 1. Fuente [1].

Modo par

Bajo estas condiciones se tiene que $V_2^e = V_3^e$, es decir, que los voltajes en los dos bornes de la resistencia son idénticos y por ello se sabe que las corrientes $I_{r/2}$ e I_1 son nulas puesto que ambas están relacionadas con tramos de línea de transmisión infinitesimales y terminados en circuito abierto. A partir de aquí, puesto que hay un transformador de longitud $\lambda/4$, se observa en la ecuación (1) como, para una impedancia característica normalizada Z de valor $\sqrt{2}$, la impedancia que se ve desde el puerto 2 (Z_{in2}^e) toma valor 1. De este modo, el puerto 2 está completamente adaptado para la excitación par y por ello el coeficiente de reflexión (S_e) de la subred de la Figura 3 (b) toma valor 0 en la ecuación (2).

$$Z_{in2}^e = \frac{Z^2}{2} = 1, \quad (1)$$

$$S_e = \frac{Z_{in2}^e - 1}{Z_{in2}^e + 1} = 0. \quad (2)$$

De este modo, con un valor de Z de $\sqrt{2}$, el circuito equivalente es un divisor de tensión donde

$$V_2^e = \frac{2V_0 Z_{in2}^e}{Z_{in2}^e + 1} = \frac{2V_0}{2} = V_0. \quad (3)$$

A continuación, se analiza el voltaje a lo largo de la línea de transmisión de longitud $\lambda/4$. Para ello se define el coeficiente de reflexión ρ en (4) a la entrada del puerto 1. Por otra parte, en (5), se define el voltaje a lo largo de la línea en función tanto del propio ρ como de la onda progresiva V^+ y el coeficiente de transmisión de la línea β .

$$\rho = \frac{2 - \sqrt{2}}{2 + \sqrt{2}}, \quad (4)$$

$$V(x) = V^+(e^{-j\beta x} + \rho e^{+j\beta x}), \quad (5)$$

donde x vale 0 en el puerto 1 y $-\lambda/4$ en el puerto 2. De este modo, se obtiene

$$V_2^e = V_0 = V(-\lambda/4) = jV^+(1 - \rho), \quad (6)$$

$$V_1^e = V(0) = V^+(1 + \rho), \quad (7)$$

y sustituyendo (4) en (7) se obtiene que

$$V_1^e = -jV_0\sqrt{2}. \quad (8)$$

Modo impar

En este modo de excitación se tiene que $V_2^o = -V_3^o$ y, por lo tanto, una condición de circuito cerrado a lo largo del eje de simetría que hace que la impedancia Z_{in2}^o vista desde el puerto dos tenga un valor de $\frac{r}{2}$. Esto es así puesto que el circuito cerrado del puerto 1 se ve como un circuito abierto debido a la sección de $\lambda/4$ y, de este modo, Z_{in2}^o no es más que el paralelo de $r/2$ y un circuito abierto. A partir de esto, se demuestra que, para

unos valores de $r = 2$ y $Z_{in2}^o = 1$ (ambos normalizados), el coeficiente de reflexión (S_o) de la subred de la Figura 3 (c) vale 0, es decir, el puerto 2 para la excitación impar también está adaptado. De este modo, V_2^o toma el valor de V_o , y V_1^o toma valores nulos al estar conectado directamente a tierra. Cabe destacar que en este modo de excitación sí que hay corriente a lo largo de la resistencia $r/2$ y que toda la potencia es entregada a ella y nada al puerto 1. En contraposición, para el modo par, toda la potencia era entregada al puerto 1.

Excitación del puerto 1

En este caso, se inyecta la señal por el puerto 1 y el resto de puertos permanecen terminados. Debido a la simetría geométrica y eléctrica del circuito, la señal es distribuida de forma igual por las dos ramas del circuito llevando esto a una condición de circuito abierto entre los dos extremos de la resistencia. Esta pseudoexcitación par tiene como consecuencia que ninguna potencia se disipe en la resistencia concentrada y que la impedancia vista desde el puerto 1 sea

$$Z_{in1} = \frac{1}{2} \left(\frac{(\sqrt{2})^2}{1} \right) = 1, \quad (9)$$

consiguiendo, así, la adaptación de este puerto.

Conclusiones

Del estudio anterior se derivan los parámetros de dispersión:

$$S_{11} = 0, \quad (10)$$

$$S_{22} = S_{33} = \frac{S_e + S_o}{2} = 0, \quad (11)$$

$$S_{12} = S_{13} = \frac{V_1^e + V_1^o}{V_2^e + V_2^o} = -\frac{j}{\sqrt{2}}, \quad (12)$$

$$S_{23} = S_{32} = \frac{S_e - S_o}{2} = 0, \quad (13)$$

donde (10) es debida a (9); (11) y (13) se deben a que en el análisis par e impar (S_e y S_o representan los factores de reflexión de los modos par e impar respectivamente), los puertos 2 y 3 se encuentran adaptados; y (12) se obtiene por superposición y por la definición de parámetros de dispersión, aplicable, además, al puerto 3 por simetría.

Finalmente, por reciprocidad, $S_{ij} = S_{ji}$ por lo que la matriz de parámetros S queda de la siguiente forma

$$[S] = -j \begin{bmatrix} 0 & \frac{1}{\sqrt{2}} & \frac{1}{\sqrt{2}} \\ \frac{1}{\sqrt{2}} & 0 & 0 \\ \frac{1}{\sqrt{2}} & 0 & 0 \end{bmatrix}. \quad (14)$$

2.2. Línea ESICL

La tecnología de transmisión utilizada para sustentar el campo en el dispositivo fabricado es la ESICL. Esta línea de transmisión implementa un coaxial cuadrado y vacío integrado en 5 capas de sustrato. Al contar con dos conductores, su modo de transmisión fundamental es el TEM. Esta línea presenta un ancho de banda monomodo elevado, una buena resistencia mecánica, un buen manejo de potencia, así como unas pérdidas excelentes. Por otra parte, es fácilmente fabricable con técnicas de fresado y metalizado estándar. En la figura 5 se puede observar una sección de la línea. Un análisis más detallado puede encontrarse en [6], [7] y [5].

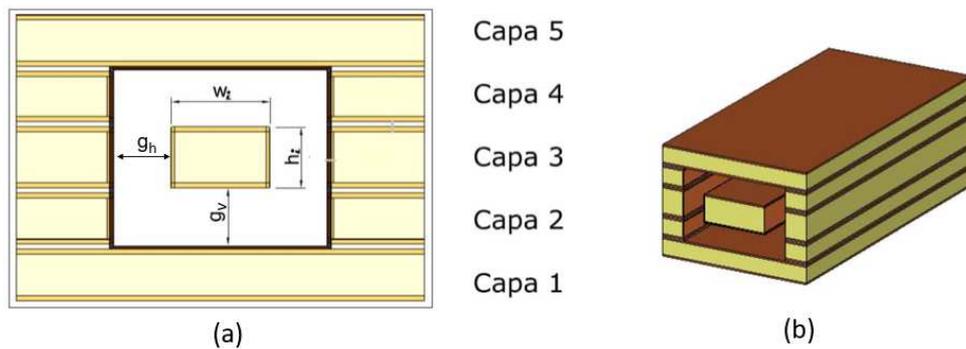


Figura 5: (a) Línea ESICL con sus dimensiones básicas. (b) Línea ESICL vista en perspectiva.

2.2.1. Línea coplanar

Puesto que la aparición de la ESICL data del año 2013, se hace necesario el acoplo de sus campos electromagnéticos a una tecnología de transmisión más consolidada. Esto se ha llevado a cabo mediante la integración en las mismas capas de sustrato de una transición de línea ESICL a línea coplanar o GCPW. Esta línea de transmisión está integrada en una única placa PCB con metalización por ambas caras donde la capa de cobre inferior hace de tierra eléctrica y tres tiras de cobre, en la capa superior, hacen de activo (la tira intermedia) y de tierra eléctrica (las tiras laterales, que están unidas mediante vías metalizadas al plano de masa). La sección transversal de esta línea se observa en la Figura 6 (c).

2.2.2. Transición de ESICL a línea coplanar

Como se ha comentado en la sección anterior, para acoplar los campos electromagnéticos de la línea sobre la que está desarrollado el divisor Wilkinson a la línea coplanar, se hace necesaria una transición gradual entre estas dos tecnologías de transmisión. Esta transición, así como las dos líneas que une, se diseñan y fabrican sobre el mismo sustrato, lo que hace innecesario el uso de conectores, eliminando, así, pérdidas y complejidad. La transición consta de cuatro etapas que son las siguientes:

1. **GCPW**: primera etapa consistente en una línea coplanar situada en la capa 3.
2. **Coplanar tapada**: segunda etapa consistente en una línea coplanar cubierta con un nuevo sustrato PCB que le proporciona la cara metálica superior. Esta etapa se fabrica en las capas 3 y 4 (ver Figura 6 (a)).
3. **Stripline encapsulada**: tercera etapa, donde el campo se acopla a una stripline encapsulada fabricada sobre las capas 2, 3 y 4. La capa 3 implementa el conductor activo y lo conecta a las etapas adyacentes con la particularidad de que ya no presenta el conductor inferior que hacía de tierra, cometido que se traslada a la parte inferior de la capa 2 (ver Figura 6 (b)).
4. **ESICL**: última etapa, en la cual comienza el divisor Wilkinson.

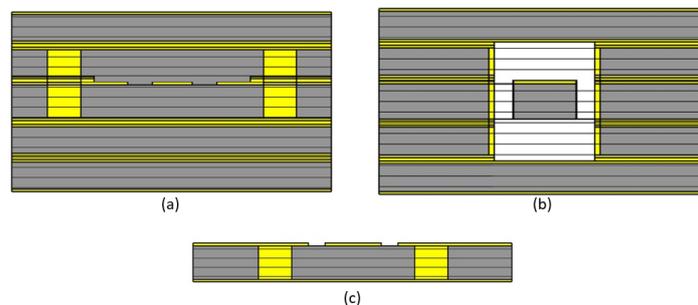


Figura 6: (a) Sección transversal de la línea coplanar tapada. (b) Sección transversal de la línea Stripline encapsulada. (c) Sección transversal de la línea GCPW.

En la Figura 7 se puede observar una visión en perspectiva de la transición. Un análisis detallado de esta transición se puede encontrar en [8], [9] y [2].

2.3. Kits de calibración

Debido a la necesidad de obtener medidas cada vez más precisas, las técnicas de calibración de los dispositivos de medida han experimentado un gran desarrollo a lo largo de las últimas décadas. Para ello, distintos kits de calibración han ido surgiendo con el fin de eliminar tanto los errores sistemáticos ligados a la medida con VNA como los efectos indeseados añadidos por aquellos elementos (conectores, codos, transiciones...) que

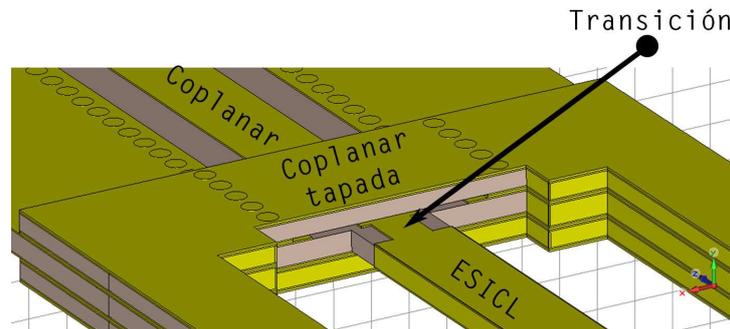


Figura 7: Visión en perspectiva de la transición entre una coplanar y una ESICL (Fuente: [8]).

se acoplan a los DUT (*Device Under Test*) con el fin de hacer posible la medida. Estos kits se basan en la utilización de elementos cuya respuesta frecuencial es conocida (líneas de transmisión de una longitud determinada, cargas...). Mediante el proceso de calibración, se caracterizan los efectos introducidos por estos elementos consiguiendo, así, la eliminación de los errores asociados a la medida [10], [3].

	OSM	TOM	TRM	TRL	TNA	UOSM	TOSM	TOM-X
Términos de error	5	7	7	7	7	7	12	15
Permiten calibrar en transmisión	No	Sí	Sí	Sí	Sí	Sí	Sí	Sí
Limitados en banda	No	No	No	Sí	No	No	No	No
Permite el conocimiento parcial de los dispositivos	No	No	Sí	Sí	Sí	Sí	No	No
Permite el uso de diferentes conectores o entradas en cada puerto	No	Sí	No	No	No	Sí	Sí	Sí
Mínimo de dispositivos usados en la calibración	3	3	3	3	3	4	4	4

Figura 8: Características de distintos kits de calibración (fuente: [11]).

Como ya se ha comentado, el dispositivo fabricado lleva integrada una transición a línea coplanar a la que, como se verá, se le han añadido 3 conectores SMA para que el dispositivo pueda medirse con un analizador vectorial de redes. Todos estos nuevos elementos arrojan, tras el proceso de medida, resultados que difieren de las simulaciones del dispositivo en tecnología ESICL. Para corregir estos errores se ha desarrollado un kit de calibración TRL con el fin de eliminar de las medidas los efectos derivados de

hacen de DUT en la Figura 9) a caracterizar en conjunto, es decir, desde el plano 1 hasta el plano 2. Estos parámetros son los siguientes:

$$T_{11} = S_{11} \frac{S_{22} S_{12}^2}{1 - S_{22}^2}, \quad (15)$$

$$T_{12} = \frac{S_{12}^2}{1 - S_{22}^2}, \quad (16)$$

$$R_{11} = S_{11} + \frac{S_{12}^2 \rho_L}{1 - S_{22} \rho_L}, \quad (17)$$

$$L_{11} = S_{11} + \frac{S_{22} S_{12}^2 e^{-2\gamma l}}{1 - S_{22}^2 e^{-2\gamma l}}, \quad (18)$$

$$L_{12} = \frac{S_{12}^2 e^{-\gamma l}}{1 - S_{22} e^{-2\gamma l}}, \quad (19)$$

donde T_{ij} , R_{ij} y L_{ij} se corresponden con los parámetros de dispersión que el VNA mide cuando se conectan al mismo los elementos Thru, Reflect y Line respectivamente. Por otro lado, S_{11} , S_{12} , S_{22} , ρ_L y $e^{\gamma l}$ son incógnitas, siendo los parámetros S los correspondientes a las cajas de error de la Figura 9, mientras que ρ_L y $e^{\gamma l}$ son el factor de reflexión y el desfase de los elementos Reflect y Line respectivamente. Puesto que se tienen tantas ecuaciones como incógnitas, el sistema se puede resolver y se obtienen los siguientes valores:

$$e^{\gamma l} = \frac{L_{12}^2 + T_{12}^2 - (T_{11} - L_{11})^2 \pm \sqrt{(L_{12}^2 + T_{12}^2 - (T_{11} - L_{11})^2)^2 - 4L_{12}^2 T_{12}^2}}{2L_{12} T_{12}}, \quad (20)$$

$$S_{22} = \frac{T_{11} - L_{11}}{T_{12} - L_{12} e^{-\gamma l}}, \quad (21)$$

$$S_{11} = T_{11} - S_{22} T_{12}, \quad (22)$$

$$S_{12}^2 = T_{12} (1 - S_{22}^2). \quad (23)$$

Una vez caracterizadas las cajas de error, ya es posible eliminar sus efectos de las medidas del VNA.

3. Diseño

Una vez explicados los fundamentos teóricos de todos los elementos que conforman este proyecto, es necesario exponer el proceso de diseño del divisor y del kit de calibración. Este apartado, junto con el apartado de fabricación destaca por su importancia en el presente proyecto. La dificultad de desarrollar un divisor Wilkinson en tecnología ESICL (que será expuesta en las próximas secciones) hace necesario que diseño y fabricación estén más ligados que nunca, siendo precisa una retroalimentación constante entre los dos procesos. De este modo, se procede a presentar el proceso de diseño y optimización realizado, así como los pasos que se han ido siguiendo hasta conseguir el desarrollo de un dispositivo plenamente funcional.

3.1. Líneas ESICL

En este proyecto el dimensionamiento de las líneas de transmisión esta sujeto a una limitación impuesta por la altura de sustrato sobre la que se diseñó previamente la transición a coplanar. Por otra parte, debido a la posibilidad futura de introducir materiales anisótropos dentro de la línea [12], se ha mantenido el mismo valor para el gap vertical y horizontal. De este modo, el diseño de líneas con diferentes impedancias características se ha llevado a cabo mediante la variación del ancho del conductor activo. Para el divisor Wilkinson son necesarias impedancias características de 50Ω $\sqrt{2}$ 50Ω (ver Figura 10) y estas se consiguen con las dimensiones de la Tabla 1.

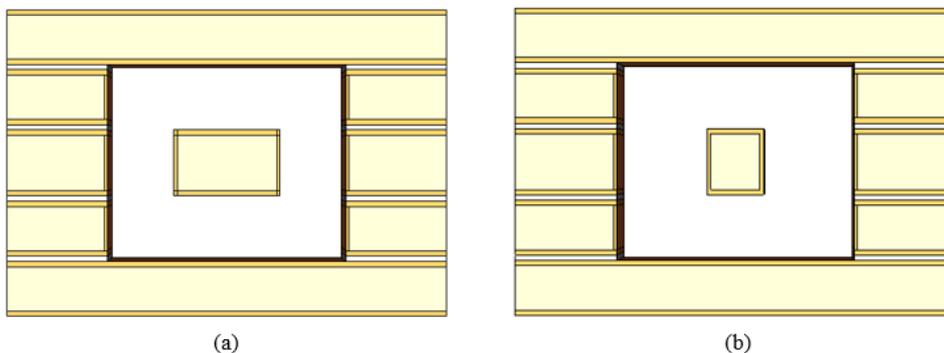


Figura 10: (a) Línea ESICL de 50Ω . (b) Línea ESICL de $\sqrt{2} 50 \Omega$.

Es importante destacar que entre las líneas de distinta impedancia característica se ha introducido una transición lineal de pendiente 7° (α en la Figura 20) para evitar reflexiones indeseadas por cambios abruptos en la distribución de los campos. Por otro lado, el gap horizontal de las dos líneas es diferente ya que así se consigue una transición más simplificada y un ancho de activo mayor para la línea de $70,71 \Omega$, hecho bastante significativo ya que cuanto más estrecho sea este ancho, mayores posibilidades habrá de ruptura a la hora de la fabricación.

Impedancia	50 Ω	70,71 Ω
h_i	604 μm	
w_i	960 μm	564 μm
g_v	542 μm	
g_h	542 μm	704 μm
Ratio(w_i/h_i)	1.59	0.94

Tabla 1: Dimensiones de las distintas líneas con respecto a las cotas de la Figura 5.

3.1.1. Transición de ESICL a coplanar

En este apartado, se exponen las dimensiones (Tabla 2) y cortes transversales de las distintas capas que conforman las cuatro etapas de la transición a coplanar (Figuras 11, 12 y 13). Para un análisis detallado del proceso de diseño, consultar [8].

W_{vias1}	2.34 mm
W_{vias2}	3.24 mm
W_{vias3}	2.63 mm
W_{tr}	1.57 mm
a_c	0.84 mm
b_c	1.34 mm
a_{ct}	0.57 mm
b_{ct}	1.34 mm
b_{tr}	1.43 mm
a_{tr}	0.97 mm
W_o	2.224 mm
W_i	0.96 mm (50 Ω)
W_{ct}	2.34 mm

Tabla 2: Dimensiones del conjunto que conforma la transición.

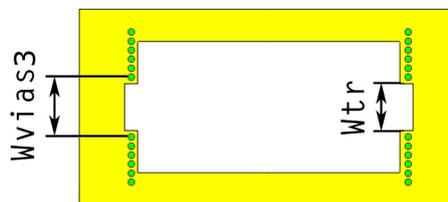


Figura 11: Visión en planta de la capa 2 del conjunto de la transición (fuente: [8]).

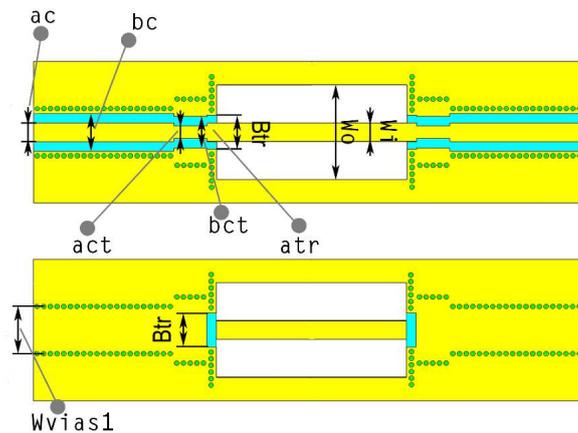


Figura 12: Visión en planta de la capa 3 del conjunto de la transición. Arriba: *top*. Abajo: *bottom*. Fuente: [8]

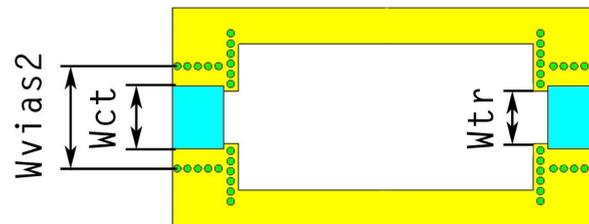


Figura 13: Visión en planta de la capa 4 (*bottom*) del conjunto de la transición (fuente: [8]).

3.2. Divisor Wilkinson

Muchas son las tecnologías de transmisión que implementan los distintos divisores Wilkinson del mercado (microstrip, coplanar...). No obstante, la necesidad de una resistencia discreta que conecte los dos conductores activos de los brazos de salida, hace que el diseño de divisores Wilkinson adquiera una gran complejidad cuando se lleva a cabo su desarrollo sobre líneas de transmisión cuyo conductor activo se encuentra completamente encapsulado, como es el caso de las ESICL o de coaxiales circulares comunes. Esta peculiaridad hace que sea necesario eliminar la continuidad de la tierra eléctrica, en algún punto, para que la resistencia pueda ser conectada. Como consecuencia, se generan tanto reflexiones indeseadas como dificultades a la hora de implementar esta conexión con técnicas de fresado, metalizado y soldadura sobre un coaxial que, en este caso, esta integrado en 5 capas de sustrato. Cabe destacar que para ofrecer una solución más compacta a este problema, la resistencia escogida ha sido una resistencia planar o SMD, de dimensiones muy reducidas, que se expondrá en apartados posteriores.

Para llevar a cabo lo antes mencionado, se han realizado, en la zona de conexión de la SMD, cortes y borrados que permitan la conexión eléctrica de esta resistencia. Estas operaciones, realizadas en el proceso de fabricación, tuvieron que tenerse muy presentes en el proceso de diseño, teniendo en cuenta las limitaciones que las etapas de fabricación

tienen: el orden de las fases, la resolución de las herramientas empleadas, la resistencia mecánica real de las PCB etc. Por ello, a la hora explicar el proceso de diseño, han de introducirse las particularidades del proceso de fabricación, sin el cual no se entienden las complejidades y puntos críticos del diseño. A continuación, se enumeran las características y cambios de las 5 capas que conforman la ESICL, en la zona de conexión de la SMD:

- **Capa 1:** no se realiza ningún cambio.
- **Capa 2:** no se realiza ningún cambio.
- **Capa 3:** el gap horizontal de la línea de $70, 71 \Omega$ se elimina y se deja una superficie de sustrato sobre la que se borra el cobre, tanto de la cara top como de la *bottom*, hasta dejar una tira metálica que se interna hasta el cuerpo central del divisor y que sirve como *footprint* de la SMD (ver Figura 14 (a)).
- **Capa 4:** se realiza un borrado de su cara *bottom* (que está en contacto con la cara *top* de la capa 3) para asegurarse de que esa superficie de cobre no cortocircuite con la tira de la capa 3. Por otra parte, se le realizan cortes para extraer el volumen de sustrato correspondiente al lugar que ocupará la SMD una vez se asiente sobre las *footprints* de la capa 3 (ver Figura 14 (b)).
- **Capa 5:** se realiza un agujero a la altura de la SMD para asegurarse de que esta última no cortocircuite con la cara *bottom* de la capa 5.

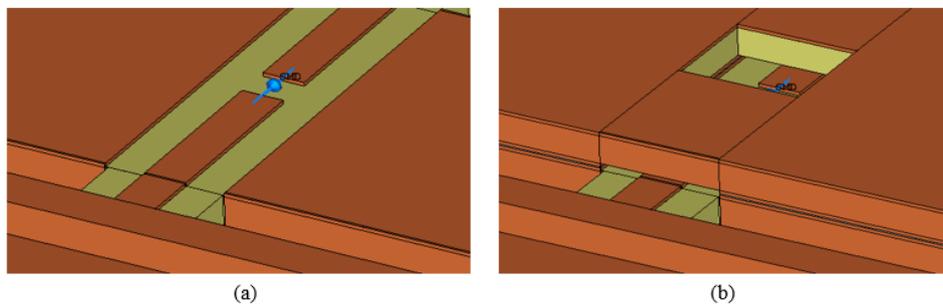


Figura 14: (a) Visión en perspectiva de la zona de la SMD (representada en azul) sin mostrar la capa 4. (b) Visión en perspectiva de la zona de la SMD donde se muestra la capa 4.

Es importante señalar que, una vez se pasa del análisis teórico al diseño en software, la respuesta en simulación puede llegar a distar mucho de la esperada en un primer momento. Es por ello que cada diseño y cada variación de un parámetro representa una relación de compromiso para con el óptimo valor de los parámetros de dispersión. De este modo, siendo realmente complejo conseguir una respuesta como la teórica, se priorizó la optimización de ciertos parámetros de dispersión con respecto a otros. En primer lugar, se buscó una buena adaptación del puerto de entrada, es decir, un S_{11} con valores menores a -20 dB en la frecuencia central. En segundo lugar, se buscó un buen aislamiento entre los puertos

de salida puesto que es la característica que hace más atrayente al divisor Wilkinson. Por último, se trató de buscar una adaptación de los puertos de salida, característica que se consideró de menor importancia puesto que los puertos de salida no están pensados para que entre señal; aunque si están adaptados, permitirán que el dispositivo pueda comportarse como un combinador.

Parámetros de diseño

Antes de entrar a estudiar los distintos diseños realizados, así como el proceso de optimización, resulta interesante destacar cuáles y cómo son las dependencias de los parámetros de dispersión con los parámetros de diseño a partir del análisis circuital.

En primer lugar, por simetría, la adaptación del puerto 1 es exclusivamente dependiente de la longitud e impedancia característica de los brazos de salida, no teniendo dependencia alguna con la resistencia. Por otro lado, la adaptación de las salidas depende de la adaptación en los análisis par e impar de la forma expuesta en (11). Para el modo par las dependencias son las mismas que para el caso de S_{11} mientras que para el modo impar cobra gran importancia el valor y la localización de la resistencia pasando a un segundo plano la longitud e impedancia característica de los brazos de salida. Esto último es así debido a que para pequeñas variaciones de impedancia característica y de longitud, la impedancia equivalente vista desde el puerto 2 seguiría siendo un paralelo entre la mitad del valor de la resistencia SMD y una impedancia de valor muy elevado lo que daría un equivalente muy similar a la mitad del valor de la resistencia SMD. Por otra parte, el aislamiento en las salidas depende del mismo modo que lo hace la adaptación de las mismas solo que es necesario, según (13), que S_e y S_o sean nulos o de valor igual. Las condiciones expuestas en (11) y (13) hacen que, si por particularidades del diseño, no se puedan conseguir valores de S_e y S_o nulos, cuanto más se cumpla la condición que favorece el aislamiento, menos se cumple la que favorece la adaptación y viceversa.

3.2.1. Modelo curvo

Al comienzo del proceso de diseño, se intentó abordar el problema con una topología semicircular. En este diseño, los brazos de $70,71 \Omega$ salen de la entrada (puerto 1) formando una semicirculo hasta que finalmente se orientan en la dirección de las salidas. Esta topología se puede observar en la Figura 15.

El principal problema de este diseño radica en la adaptación del puerto de entrada. Como se puede observar en la Figura 16, el valor de S_{11} no es lo suficientemente bajo en ninguna banda de frecuencias. Asimismo, cuanto más se acercaban los brazos de las salidas (cuanto menor era el radio del círculo que las formaba), la adaptación mejoraba de forma considerable. No obstante, existe una limitación a tener en cuenta y es la del ancho del cuerpo central del divisor, es decir, la distancia entre las paredes verticales internas de la tierra eléctrica de los dos brazos de salida. Puesto que las 5 capas de la ESICL se ensamblarán mediante tornillería, es necesario dejar un espacio mínimo tanto para los agujeros de los tornillos como para asegurar una mínima resistencia mecánica.

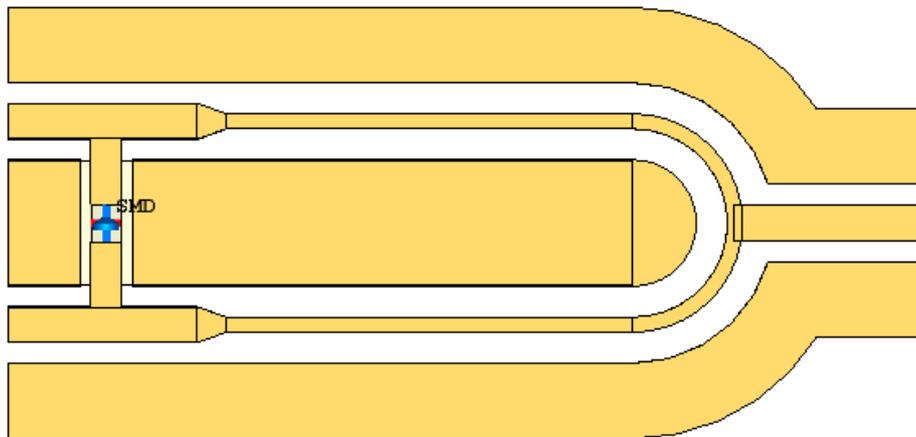


Figura 15: Visión en planta de la capa 3 del modelo circular del divisor Wilkinson.

De este modo, el ancho mínimo del cuerpo central se estableció en 5 mm para el cual la adaptación del puerto de entrada no es suficiente (ver Figura 16).

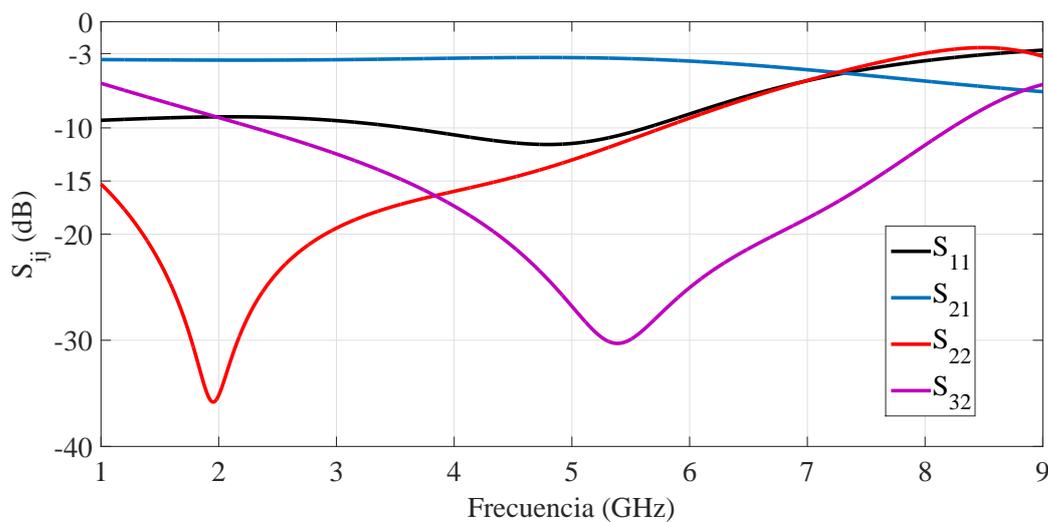


Figura 16: Parámetros de dispersión más característicos del divisor Wilkinson circular.

El problema de esta topología radica en el abrupto cambio de dirección que sufren los campos electromagnéticos al pasar de la línea de alimentación a los dos brazos de salida. Cuanto mayor es la separación de los brazos de salida, peor se adaptan los campos a este nuevo guiado. Por ello, para radios circulares menores, la adaptación aumenta. No obstante, estos radios no son lo suficientemente grandes como para cumplir el ancho mínimo establecido para el cuerpo central. Por otro lado, aunque es un parámetro secundario, la adaptación de los puertos de salida ocurre a la frecuencia de 2 GHz lo que también implica un problema.

Por todo lo antes mencionado, la topología circular quedó descartada, pasando a

considerar un dimensionamiento rectilíneo de los brazos de salida.

3.2.2. Modelo recto

En este diseño, se parte de una disposición lineal de los tres brazos del divisor. De este modo, el brazo de entrada se encuentra con los brazos de salida formando un ángulo invariable de valor 120° que se mantiene así hasta que la dirección de las salidas vuelve a cambiar para reorientarse con respecto a la entrada y, de este modo, compactar el diseño. Esta nueva unión de brazos hace menos abrupto el acoplo de los campos de la entrada a las salidas y palía los problemas que el diseño circular presentaba al respecto. No obstante, la adaptación del puerto de entrada sigue presentándose delicada y para separaciones muy grandes de los brazos de salida esta adaptación se malogra como puede observarse en la Figura 17. No obstante, por las mismas razones de resistencia mecánica que en la topología circular, se establece para el resto del diseño la limitación de que, como mínimo, la separación de los brazos sea de 5 mm.

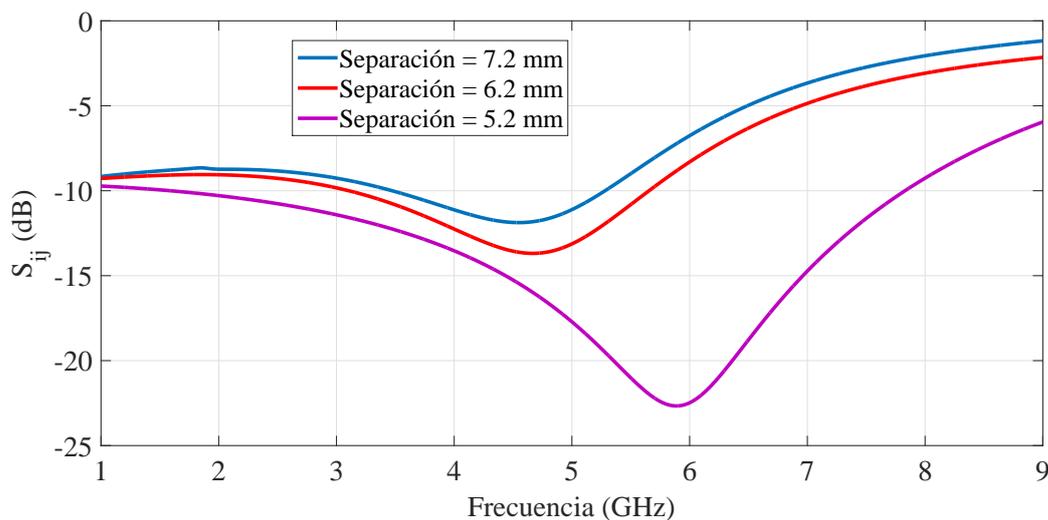


Figura 17: Comparativa de la adaptación del puerto de entrada para distintas separaciones de los brazos de salida.

Otro aspecto muy importante en este diseño es la colocación de la resistencia SMD a lo largo de los brazos de salida. Teóricamente, esta resistencia debe estar colocada justo en el cambio de impedancias de los brazos de salida, es decir, donde se pasa de tener $70,71 \Omega$ a tener 50Ω . No obstante, esta localización hace que las adaptaciones de los puertos de salida y de entrada no presenten valores óptimos. Por un lado, las adaptaciones de las salidas aparecen para frecuencias en torno a 2 GHz y, por otro lado, las pérdidas de retorno del puerto de entrada toman valores de -15 dB, los cuales se consideran demasiado altos para el rendimiento que se busca en el dispositivo (ver Figura 18). Por todo esto, se modificó el diseño de forma que la conexión de la SMD se realizara, no en las líneas de 50Ω , sino en un punto intermedio de las líneas de $70,71 \Omega$ como puede observarse en la comparativa que se muestra en la Figura 19 (b).

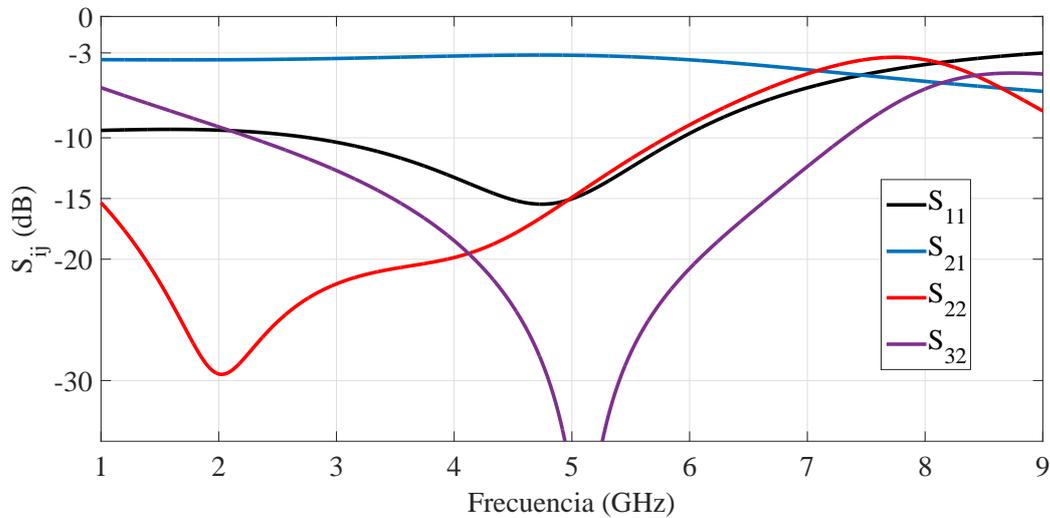


Figura 18: Parámetros de dispersión más característicos del divisor Wilkinson recto con la SMD situada tal y como está en la Figura 19 (a).

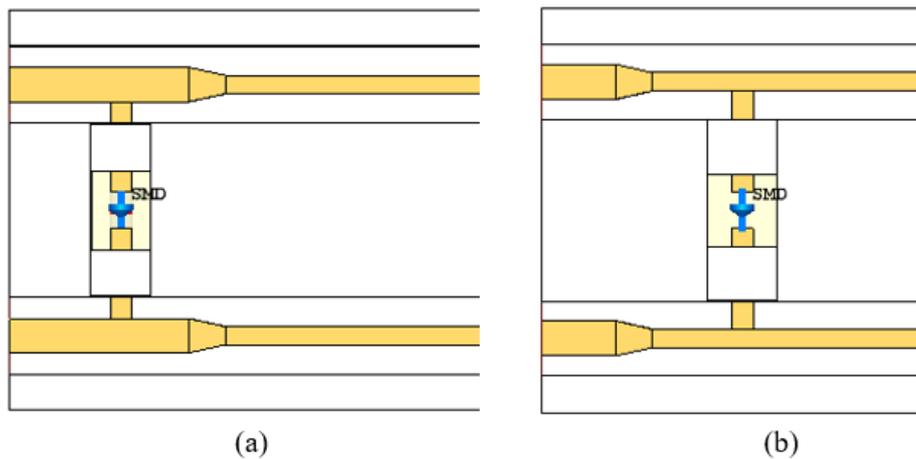


Figura 19: (a) Visión en planta del divisor con la SMD colocada entre las líneas de 50Ω . (b) Visión en planta del divisor con la SMD colocada entre las líneas de $70, 71 \Omega$.

En la Figura 21 puede observarse la variación de los parámetros de dispersión para un diseño con SMD colocada antes de la transición entre impedancias. En esta Figura se destaca la gran mejora de la adaptación de los puertos de salida y entrada, uno por su aumento en pérdidas de retorno (aunque desplazado en frecuencia), los otros por su desplazamiento en frecuencia y aumento de ancho de banda. No obstante, si se compara el aislamiento entre las salidas, se observa que la nueva localización de la SMD desplaza su valor mínimo en frecuencia hacia los 7 GHz. Como se puede observar, en diseños prácticos, centrar los aislamientos y las adaptaciones de las salidas trae serias dificultades. En cualquier caso, siguiendo el orden de prioridad de parámetros de dispersión mencionado

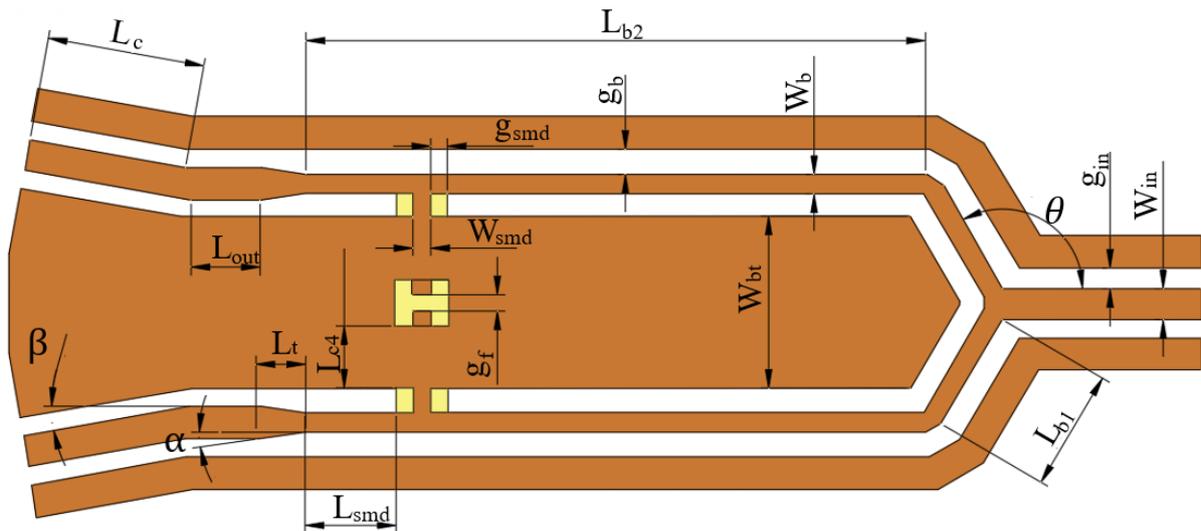


Figura 20: Visión en planta del divisor Wilkinson acotado

anteriormente, con la resistencia situada a lo largo de los brazos de $70,71 \Omega$ se obtiene una sustancial mejora del parámetro S_{11} , hecho que desplaza la balanza en favor de este diseño.

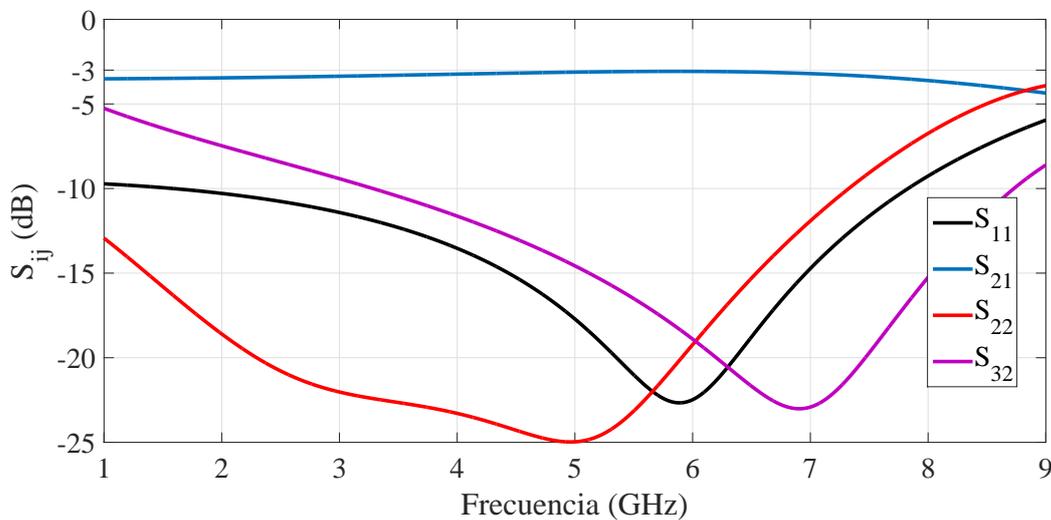


Figura 21: Parámetros de dispersión más característicos del divisor Wilkinson recto con la SMD situada tal y como está en la Figura 19 (b).

Una vez llegados a este punto cabe hacer una reflexión sobre los resultados que se obtienen al variar los distintos aspectos, antes mencionados, del diseño. Como se ha comentado en el subapartado de los parámetros de diseño, cuanto más se aparte el diseño de la concepción circuital simplificada del divisor Wilkinson, mayor habrá de ser

el compromiso existente entre el aislamiento y la adaptación de los puertos. En primer lugar, las transiciones implementadas entre líneas de distinta impedancia desestabilizan la respuesta en simulación con respecto a la respuesta canónica. Por otro lado, hay que tener en cuenta los efectos espurios que añade la unión de los tres brazos del divisor, excitando modos de orden superior. También hay que tener en cuenta las distintas operaciones realizadas a las capas para poder acomodar la SMD en una línea de transmisión integrada en 5 capas. Este proceso añade discontinuidades en el guiado, con los consiguientes efectos adversos. Este último punto cobra importancia a la hora de comparar los resultados de los diseños con la SMD situada en distintas posiciones de los brazos de salida. En teoría, por simetría, la adaptación a la entrada no debería verse modificada, en ningún caso, por nada relacionado con la resistencia que cruza el plano de simetría. No obstante, parece ser que los efectos adversos que añade la resistencia SMD son más críticos, a nivel de adaptación del puerto de entrada, cuando la resistencia se coloca tal y como muestra la Figura 19 (a).

Una vez expuesta a grandes rasgos, la topología final, da comienzo el proceso de optimización con tres objetivos: centrar y minimizar a 5 GHz los parámetros S_{11} , S_{22} y S_{32} . Para ello, las dimensiones susceptibles de ser modificadas en el proceso de optimización son: la longitud total de los tramos de $70,71 \Omega$ ($L_{b1} + L_{b2}$), la longitud de los tramos de $70,71 \Omega$ que forman ángulo con la línea de entrada (L_{b1}), la impedancia característica de los brazos de $70,71 \Omega$ a partir del ancho de conductor activo de la línea ESICL (W_b), la longitud de las transiciones entre líneas de impedancia característica distinta (L_t), la posición de la zona acomodada para la SMD (L_{SMD}) y, por último, el ancho de la tira conductora que conecta el activo de la ESICL con la SMD (W_{SMD}). En la Figura 20 pueden observarse todas las dimensiones antes mencionadas. Hay que resaltar que tanto W_b como L_{b1} presentan valores mínimos límite que hay que establecer en las opciones de optimización. Para W_b , como mínimo, hay que tener un ancho de 0,4 mm ya que anchos menores ponen en riesgo la integridad mecánica de los brazos. Por otro lado, L_{b1} está relacionado de forma directa con el ancho entre brazos (W_{bt}) que, como ya se ha mencionado, ha de ser de al menos 5 mm. De este modo, el valor mínimo de L_{b1} se establece en 3,5 mm que, para el ángulo de unión de los brazos, asegura la anchura mínima de 5 mm.

El algoritmo de optimización utilizado ha sido el Nelder-Mead Simplex que, aunque está pensado para problemas con un número ligeramente menor de variables [13], funcionó correctamente para encontrar una solución muy cercana a la óptima en un número relativamente pequeño de iteraciones. Posteriormente, para una optimización más fina se utilizó el algoritmo Trust Region [13]. Los objetivos de la optimización han sido los siguientes¹:

- S_{11} : para este parámetro se busca un valor menor a -20 dB para la frecuencia de 5 GHz con un peso de 2 (a mayor peso, mayor prioridad se le da al objetivo). Para este objetivo se escoge el operador de optimización menor que (<), en las opciones de CST.

¹Cabe destacar que por reciprocidad y simetría únicamente es necesario poner los objetivos en referencia a una de las salidas.

- S_{22} : en este parámetro se busca que su mínimo se sitúe en la frecuencia de los 5 GHz con un peso de 1. Para este objetivo se escoge el operador de optimización *move min* por las razones que se explican en el siguiente párrafo.
- S_{32} : en este caso también se usa el operador *move min* a la frecuencia de 5 GHz pero con un peso de 4.

Para la adaptación del puerto de entrada se escogió el operador $<$ y no el *move min* debido a que de forma natural se centraba en 5 GHz por lo que se quiso dar mayor restricción al resto de objetivos de la simulación cuyos mínimos solían encontrarse más esparcidos alrededor de la frecuencia central. Es por esto que se le dio mayor peso a la consecución de un buen aislamiento que a la de una buena adaptación. En cuanto, a los parámetros S_{22} y S_{32} , el operador *move min* trata de mover el valor mínimo a la frecuencia de 5 GHz. En este caso, debido a la asimétrica, aunque buena respuesta, del parámetro S_{22} , se prima la centralización del valor mínimo del aislamiento (S_{32}) cuyo objetivo cuenta con un peso de valor 4 debido a la mayor necesidad que presenta este parámetro de ser centrado a 5 GHz para un correcto funcionamiento del divisor. Después de llevar a cabo la optimización, la respuesta en frecuencia del divisor se presenta en la Figura 22 donde se puede observar como tanto la adaptación del puerto de entrada como el aislamiento de las salidas se encuentran completamente centrados con unos anchos de banda relativos a -15 dB del 48 y 54 % respectivamente. En cuanto a la adaptación de las salidas, se observa que la topología final del dispositivo hace que esta curva sea asimétrica y, aunque centrada a frecuencias inferiores, presente un ancho de banda a -15 dB de 4,7 GHz (desde 1 GHz hasta los 5,7 GHz). Por otro lado, las pérdidas de inserción son prácticamente nulas (0.1 dB como máximo en la banda útil). Las dimensiones finales del dispositivo, así como su Visión en planta acotada se encuentran en la Tabla 3 y en la Figura 20 respectivamente.

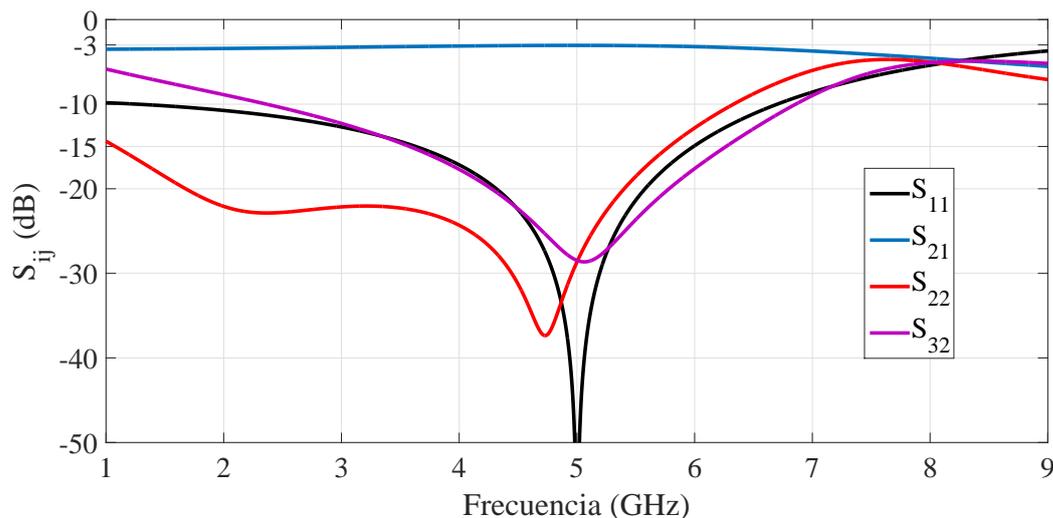


Figura 22: Parámetros de dispersión más característicos del divisor Wilkinson completamente optimizado.

Sobre las dimensiones finales del dispositivo, cabe hacer una mención especial. El valor final de la longitud total de los brazos resulta ser de 22.27 mm, bastante mayor que el valor teórico de 15 mm ($\lambda/4$ a 5 GHz). Por otro lado, el valor de W_b resulta ser de 0.64 mm, lo que implica una impedancia característica de 65.75 Ω . La optimización trata de mantener centrado y minimizado el parámetro S_{11} mientras desplaza el mínimo de S_{32} a frecuencias menores y para ello alarga la longitud de los brazos de salida y disminuye su impedancia.

L_{in}	6 mm
L_{out}	2 mm
L_{b1}	3.63 mm
L_{b2}	18.63 mm
L_{smd}	2.76 mm
L_c	9.5 mm
L_{c4}	1.9 mm
L_t	1.41 mm
W_{in}	0.96 mm
W_b	0.64 mm
W_{bt}	5.2 mm
W_{smd}	0.56 mm
g_{in}	0.542 mm
g_b	0.704 mm
g_{smd}	0.52 mm
α	7°
β	10°
θ	120°

Tabla 3: Dimensiones del divisor Wilkinson completamente optimizado.

Resistencia SMD

Como se puede observar, la resistencia de 100 Ω es uno de los elementos más importantes del diseño. Debido a la miniaturización del dispositivo, únicamente es posible afrontar este problema con resistencias en tecnología planar o SMD. No obstante, en el mercado hay una gran variedad de resistencias SMD por lo que hay que tener especial cuidado con las dimensiones de las mismas. La dimensión más crítica de este elemento es su altura ya que está directamente limitada por una dimensión del diseño que no admite variación posible: la altura del sustrato de la capa 4. Por ello, la altura de la SMD ha de ser menor a la altura de la capa 4 de modo que su parte superior no toque, y cortocircuite, la pared conductora inferior de la capa 5. Teniendo estas consideraciones en cuenta, la resistencia escogida ha sido la CRCW0402 de Vishay cuyas dimensiones pueden encontrarse en la Tabla 4 (ver Figura 23).

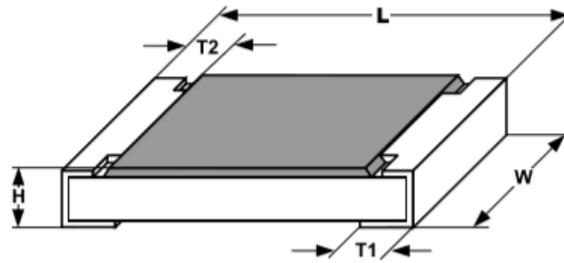


Figura 23: Resistencia SMD utilizada.

L	1 mm
W	0.5 mm
H	0.3 mm
$T1$	0.25 mm
$T2$	0.2 mm

Tabla 4: Dimensiones de la SMD utilizada.

Inclusión de la transición en el diseño

Como ya se ha comentado, el divisor lleva integrada en todos sus puertos una transición de línea ESICL a línea coplanar y es por esto que este nuevo elemento ha de ser incluido en las simulaciones. No obstante, al tener que juntar los brazos de salida lo máximo posible (con el límite inferior de 5 mm) para obtener una buena adaptación de entrada, el espacio que se deja para las transiciones y conectores SMA no es suficiente y se ha tenido que añadir un codo, o cambio de dirección, en las dos líneas ESICL de salida como se muestra en la Figura 24. La respuesta final con codos y transiciones es la que se muestra en la Figura 25.

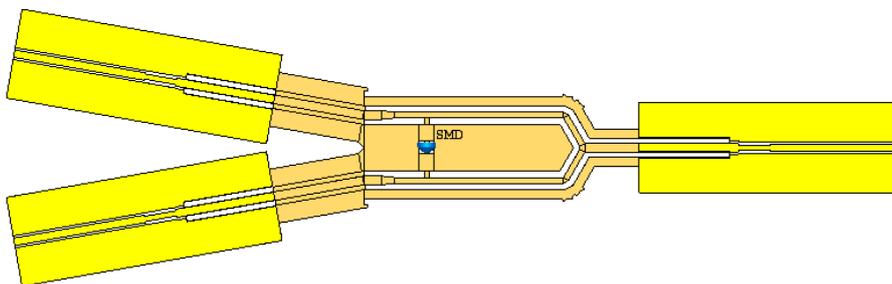


Figura 24: Vista en planta del divisor Wilkinson con codos y transiciones.

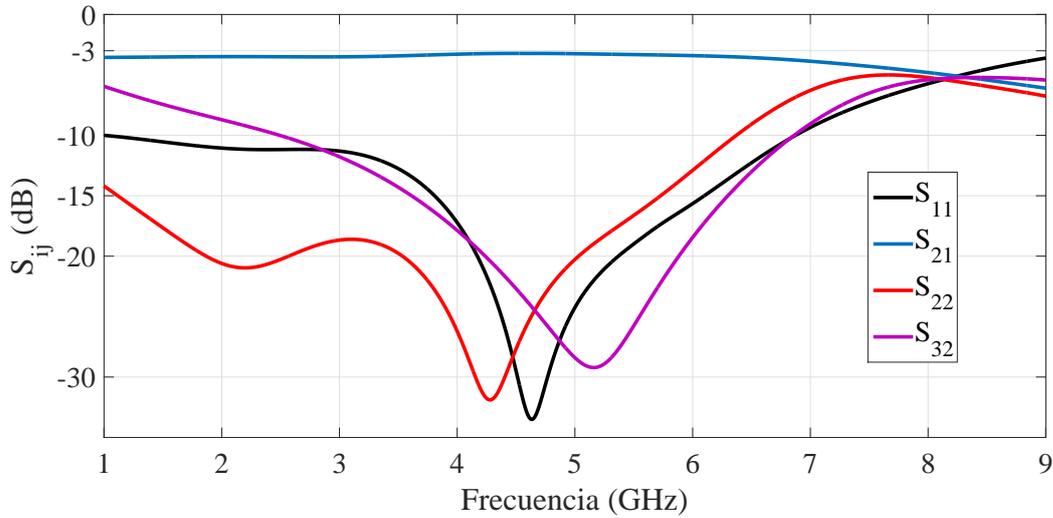


Figura 25: Parámetros de dispersión más característicos del divisor Wilkinson con la transición a coplanar integrada.

3.3. Kit TRL

En cuanto al kit de calibración, puesto que se busca eliminar los efectos de los conectores SMA y de los primeros tramos de línea coplanar de longitud 29.4 mm, el elemento Thru ha de tomar esa longitud, el Reflect la mitad y el elemento Line una longitud tal que el desfase con respecto al elemento Thru esté entre 20° y 160° en las bandas de frecuencia en las que se quiera medir. Puesto que el desfase es dependiente de la frecuencia y este kit se va a utilizar también en otro proyecto con requerimientos de ancho de banda de medición mayores, se van a diseñar las longitudes de modo que en la frecuencia central (6.75 GHz) de este último proyecto el desfase entre los elementos sea de 90° para tener un ancho de banda de calibración alrededor de esa frecuencia de trabajo. Puesto que para medir el divisor de potencia, el ancho de banda de medida no es tan crítico, el hecho de que la calibración no esté centrada en 5 GHz no afecta a la calidad de las medidas.

El desfase en una línea de transmisión viene dado por

$$\varphi = \sqrt{\epsilon_{eff}} \frac{2\pi}{\lambda} l, \quad (24)$$

donde ϵ_{eff} es la permitividad efectiva relativa de la línea coplanar que, por métodos numéricos, se extrae por simulación y resulta tener un valor de 2.377. De este modo, utilizando (24), la longitud del elemento Line ha de ser 7.2 mm mayor a la de los dos elementos restantes, consiguiendo un ancho de banda de calibración que va desde los 1,5 GHz hasta los 12 GHz y cuyo valor central es 6,75 GHz como puede observarse en la Figura 26.

En cuanto al elemento Reflect, ha sido implementado cortocircuitando el activo con la tierra eléctrica metalizando la sección transversal de la PCB de la coplanar. En la Figura 27 se muestra el valor del parámetro de reflexión del elemento Reflect.

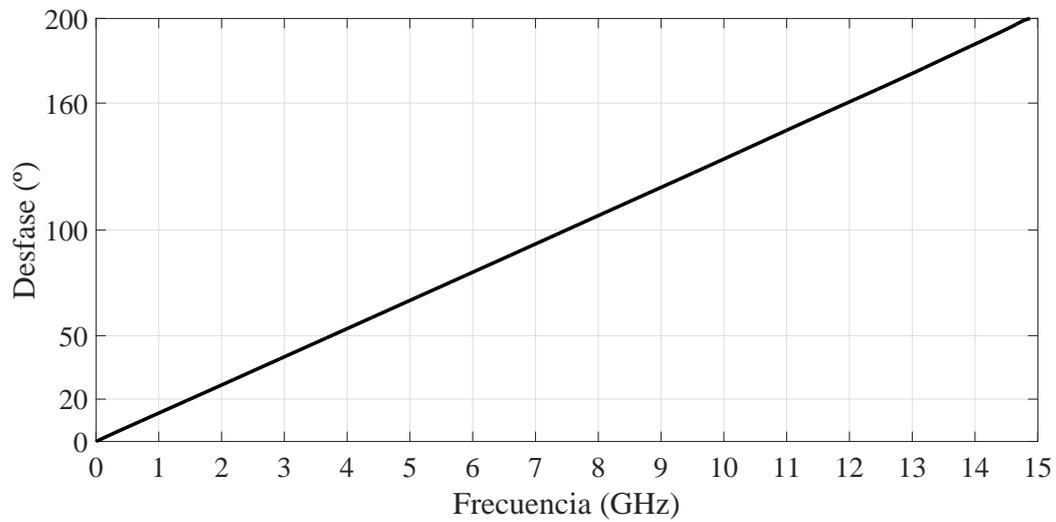


Figura 26: Desfase entre los elementos Line y Thru.

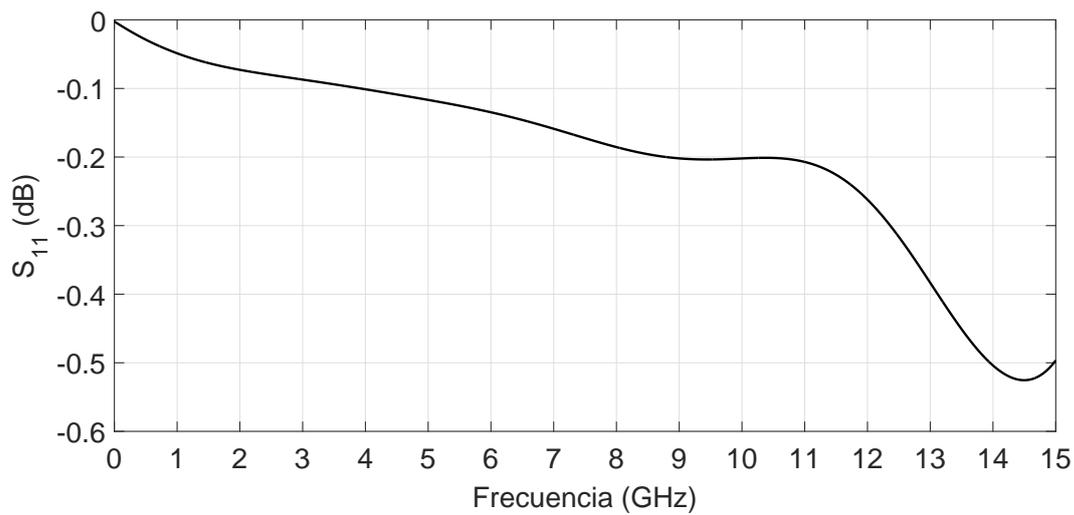


Figura 27: Factor de reflexión del elemento Reflect.

4. Fabricación

A continuación, se explicará todo lo relacionado con el proceso de fabricación del divisor Wilkinson, así como el kit de calibración, haciendo especial hincapié en las fases de dicha fabricación y, sobretodo, en el orden de las mismas, por revestir una gran importancia en la compleja fabricación del divisor de potencia.

4.1. Materiales

En cuanto a los materiales utilizados, los sustratos empleados han sido los RO4003C ($\epsilon_r = 3,55$) para todas las capas, con alturas de 406 μm para las capas 1, 2, 4 y 5; y 508 μm para la capa 3, todas con 18 μm de metalizado en cobre de serie por ambas caras. El ensamblado de las capas se ha llevado a cabo mediante tornillería, y se han soldado 3 conectores SMA con pasta de soldadura de estaño, plata y plomo de la marca *Chip Quick*.

4.2. Tecnologías

Para conseguir que el dispositivo fabricado funcione correctamente y de la forma más ajustada posible a las simulaciones, ha sido necesario el uso de maquinaria de alta precisión que permita la fabricación de dispositivos electrónicos a frecuencias de microondas. Las herramientas más destacables utilizadas para este fin han sido las siguientes:

- **Fresadora mecánica:** compuesta por un cabezal con capacidad de rotación, la fresadora LPKF ProtoMat S103 [14] permite el acoplo de brocas de precisión capaces de realizar operaciones de corte, agujereado y borrado de cobre sobre las placas PCB antes mencionadas, con una resolución máxima de 0,5 mm para la operación de corte. Esta herramienta se utilizará para todas las operaciones de agujereado, así como para los cortes exteriores que desensamblarán las capas de la PCB madre.
- **Fresadora Láser:** herramienta capaz de cortar y borrar basada en la emisión estimulada de luz a 355 nm [15]. Mediante la fresadora láser LPKF ProtoLaser U3 pueden realizarse cortes y borrados con una resolución de 20 μm , operaciones que tomarán especial importancia en los cortes internos del divisor, así como en la zona de la SMD, donde la precisión es un factor crítico. Por ello, esta herramienta se utilizará para todas las operaciones de corte interior, así como para todos los borrados tanto de la zona de la SMD como de las líneas coplanares y de la transición.
- **Metalizadora:** la metalizadora galvánica MiniContact RS de LPKF permite, mediante deposición electrolítica, la metalización de todas aquellas zonas que, tras los primeros cortes, quedan al aire y sin continuidad eléctrica pero necesitan ser metalizadas. El proceso de metalización consta de 4 baños [5], dura alrededor de 2 horas y deposita una capa de 35 μm de cobre sobre las placas PCB en las que actúa.
- **Montadora de elementos SMD:** la ProtoPlace S de LPKF está basada en un sistema *Pick & Place* mediante el cual, a partir de un sistema de aspiración controlado manualmente, es posible coger elementos SMD y depositarlos con gran precisión. Esta herramienta es necesaria para colocar y orientar la SMD sobre sus *footprints* de la capa 3.
- **Horno de soldadura:** horno de reflujo ProtoFlow S de LPKF para unir soldaduras con una temperatura máxima de 320°C, necesario a la hora de soldar la SMD en la capa 3.

Una explicación más detallada de estas tecnologías y de sus usos se puede encontrar en [8] y [5].

4.3. Proceso de fabricación

El primer paso a la hora de fabricar es obtener una serie de archivos de extensión gerber donde esté guardada la información sobre qué contornos ha de seguir la fresadora, ya sea mecánica o láser, para realizar las distintas operaciones de corte, agujereado o borrado. Estos archivos son exportados desde CST y se modelan como superficies 2D cuyo contorno exterior marcará la zona de corte en las operaciones de corte, así como el límite de las superficies de borrado en aquellas fases que precisen de esta operación. Para facilitar su exportación, estas superficies se dividen en distintos planos de altura dependiendo de la fase en que se realizan, como se explica en [5].

Una vez diseñados los archivos gerber, se importan en el software de control de la fresadora a utilizar y se elige la orientación, las copias y el lugar de la PCB donde se realizarán los cortes etc. En este proyecto, a parte de realizarse dos dispositivos (kit TRL y divisor Wilkinson), uno de ellos, el divisor, consta de 5 capas PCB donde hay 3 tipos distintos de sustratos sobre los que trabajar. Además, las máquinas de que se dispone son únicas en el sentido de que no hay más de una de cada una de las máquinas antes mencionadas y, por ello, aunque se intenta realizar en paralelo todas las operaciones posibles, esto y la hora y media que se tarda en metalizar una única PCB² hacen que la fabricación sea compleja y haya que llevar un estricto control de las fases a realizar, así como de su orden. No obstante, a continuación se exponen de forma ordenada las fases que hay que realizar sobre las PCB para fabricar al completo los dos dispositivos:

1. Se importan todos los archivos gerber en el software de control de las fresadoras indicando si la operación se realizará en la cara superior de la PCB (cara *Top*) o en la inferior (cara *bottom*).
2. La placa PCB es colocada en la fresadora por su cara *bottom* y se marca esta con un rotulador para distinguirla.
3. Se realizan los agujeros fiduciales mediante fresado mecánico, que se usarán para que la máquina pueda posicionarse con precisión.
4. Perforación, por fresado mecánico, de todas las vías que irán metalizadas pertenecientes a las secciones de coplanar, tanto de las capas 2, 3 y 4 del divisor como de la capa única del kit TRL.
5. Realización de todos los cortes, mediante fresado láser, cuyo perfil habrá de ir metalizado como es el caso de los cortes que implementan las líneas de transmisión del divisor, dejando sin cortar, en la capa 3, la parte de sustrato que soportará la tira metálica que conecta la SMD. También se realizará un corte al final de la

²No obstante, al pasar la PCB de una cubeta a otra, la cubeta que queda libre puede ser utilizada por otra PCB, realizando así fases en paralelo.

línea que implemente el Reflect del kit TRL, de modo que al metalizarse, cree un cortocircuito.

6. Se metalizan las PCBs.
7. Se realizan los borrados de la cara *bottom* correspondientes a la capa 3 de la *stripline* encapsulada de la transición y, en las capas 3 y 4, a la zona de la resistencia SMD. Esta operación se realiza con la fresadora láser.
8. Girado de la placa PCB para realizar operaciones en la cara *top*.
9. Borrado de la capa 3, mediante láser, para implementar los activos de las líneas coplanares tanto en la zona de la transición como en el kit TRL. También se borrará el cobre de la sección de sustrato que conforma la tira que une la SMD, dejando un espacio central en el eje de simetría para que los bornes de la SMD no estén cortocircuitados.
10. Se realizan los cortes necesarios cuyos perfiles no hayan de estar metalizados como es el caso de diversas zonas de la transición a la altura de la *stripline*, así como en las capas 3 y 4 en la zona de la SMD. En la capa 3, para desmetalizar las paredes verticales en la zona de la SMD, y en la capa 4, para dejar el hueco sobre el que se depositará la resistencia. También se realizará un corte en la misma altura que el de la capa 4 pero en la capa 5, para evitar que la SMD se eleve más de la cuenta (por efecto de la soldadura) y cortocircuite con la cara *bottom* de la capa 5. Esta operación se lleva a cabo con la fresadora láser.
11. Se perforan las vías que no habrán de ir metalizadas, como son las relacionadas con los tornillos de ensamblaje del divisor Wilkinson. Se realiza con fresadora mecánica.
12. Se realiza el corte exterior, por fresado mecánico, que desensambla las capas de la PCB madre.
13. Se pone pasta de soldadura en el *footprint* de la SMD y esta es colocada mediante la montadora de elementos SMD.
14. La capa 3 se mete en el horno de soldadura para soldar la SMD.
15. Se ensambla el divisor mediante tornillería.
16. Los conectores SMA se sueldan manualmente a los puertos del divisor y de los elementos del kit TRL.

En las figuras 28, 29 y 30 se muestran imágenes tanto el proceso de fabricación como los resultados del mismo.

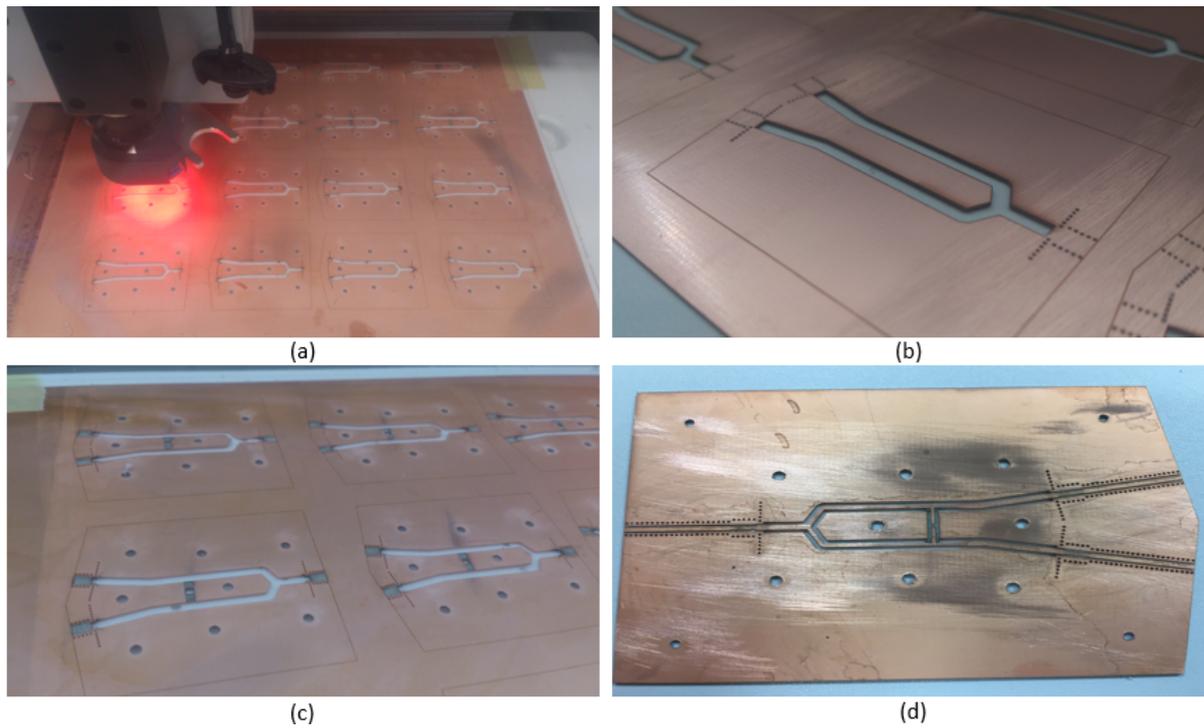


Figura 28: (a) Fresadora láser realizando los borrados de la capa 4. (b) Capa 4 antes de metalizarse. (c) Capa 4 antes de ser desensamblada. (d) Capa 3 después del proceso de fabricación.

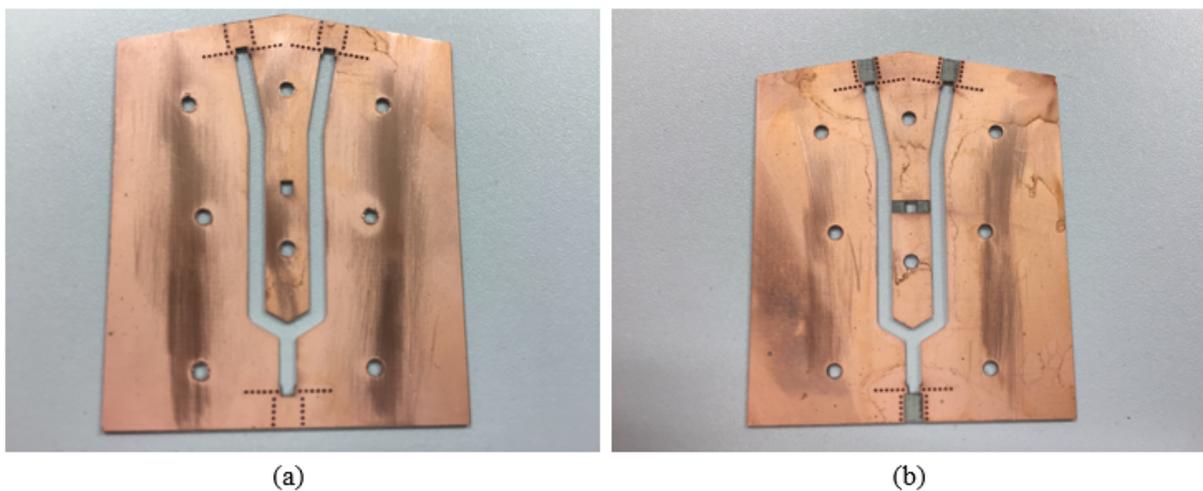


Figura 29: (a) Cara *top* de la capa 4. (b) Cara *bottom* de la capa 4.

4.4. Dispositivos fabricados

Una vez realizadas todas las fases antes mencionadas, el kit TRL y el divisor Wilkinson fabricados se exponen en las figuras 31 y 32 respectivamente. Cabe destacar que las dimensiones del divisor Wilkinson son 75x55x2,3 mm y presenta un peso de 25 gramos.

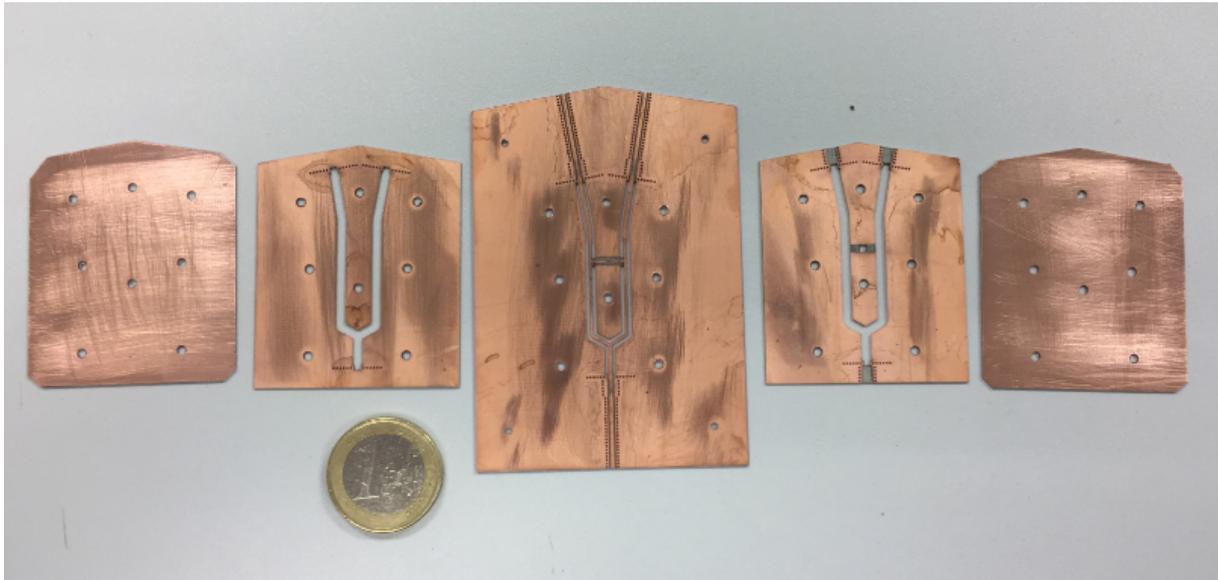


Figura 30: Desglose de todas las capas del divisor Wilkinson.

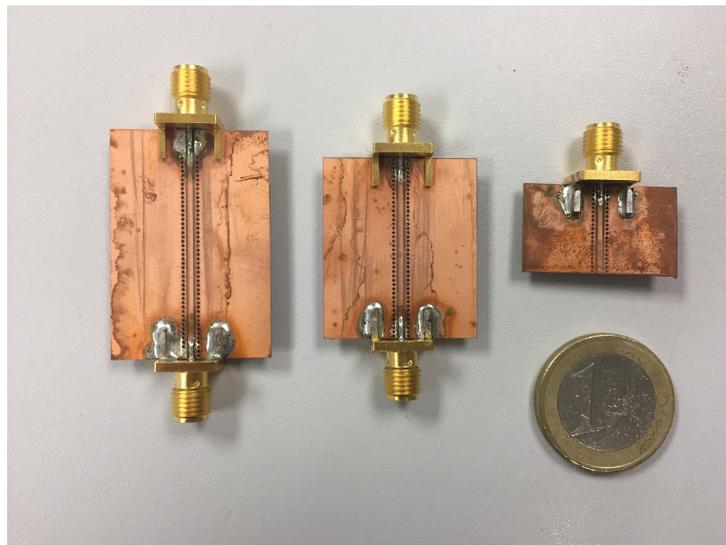


Figura 31: Kit TRL después de soldarle los conectores.

5. Resultados y medidas

En esta sección se exponen los resultados obtenidos y se comparan con las respuesta en frecuencia arrojadas por las simulaciones. En este proyecto, este apartado cobra un doble valor puesto que el kit de calibración fabricado es utilizado directamente en el proceso de medida del divisor Wilkinson, que es el dispositivo principal.

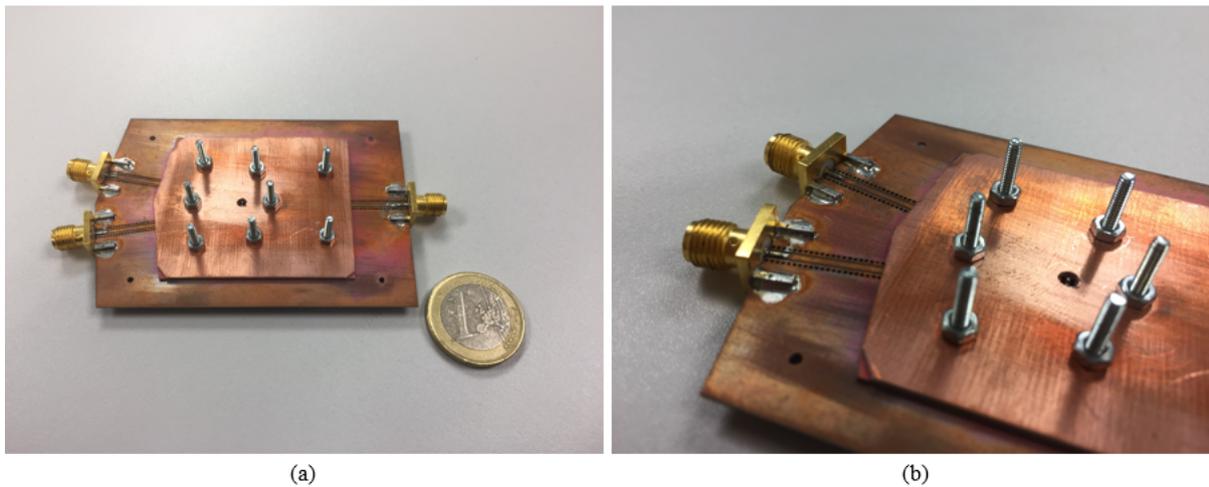


Figura 32: (a) Divisor Wilkinson fabricados. (b) Detalle de las salidas del divisor.

5.1. Calibración del VNA

Una vez fabricados los dispositivos, es necesario calibrar el VNA con el kit TRL desarrollado. Para ello, se le indica al VNA que se va a realizar una calibración de este tipo y se van conectando los tres elementos a los dos puertos de medida indicando el desfase existente entre los elementos Line y Thru (ver Figura 33). Una vez hecho esto, ya es posible medir la respuesta del divisor de potencia fabricado sin tener los efectos ni de los conectores SMA ni de los primeros tramos de línea coplanar.

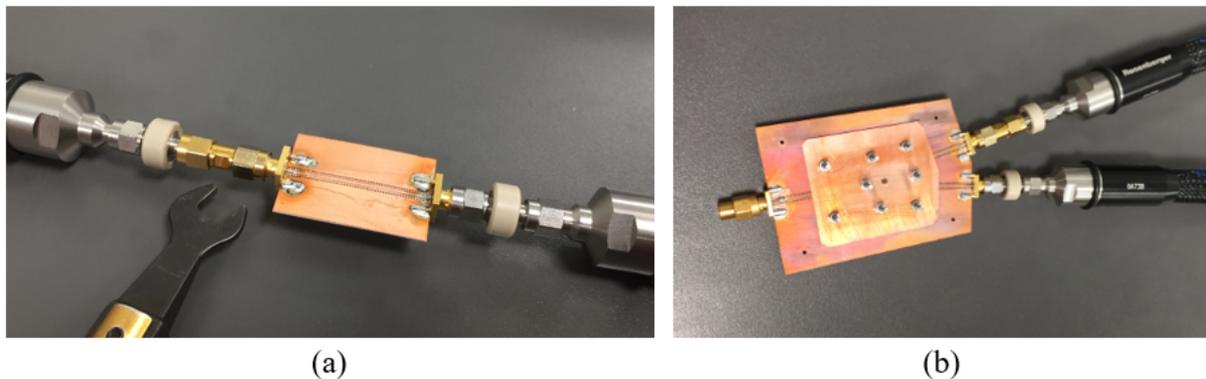


Figura 33: (a) Medida del elemento Line durante el proceso de calibración. (b) Medida del aislamiento de las salidas del divisor.

5.2. Resultados medidos vs simulados

En las figuras 34 y 35 se muestra la respuesta frecuencial del divisor de potencia. Como se puede observar, los resultados son excelentes; por una parte, la adaptación del puerto de entrada se encuentra completamente centrada y con un ancho de banda relativo a

-15 dB del 20,4%, así como el aislamiento de las salidas, parámetro al que se le dio gran importancia y que presenta un ancho de banda relativo del 57%. Por otro lado, la adaptación de los puertos de salidas es la que se esperaba: irregular y con un gran ancho de banda que se extiende desde frecuencias entorno a 1 GHz hasta los 5.2 GHz. Por último, las pérdidas de inserción toman valores máximos de 0.5 dB presentando un desbalance máximo de 0.2 dB donde, a colación de estos últimos valores, hay que añadir que las pérdidas y desbalances introducidos por la presencia de la transición a coplanar no han sido eliminados de la medida por lo que la respuesta del dispositivo en ESICL ha de tener menos pérdidas aún.

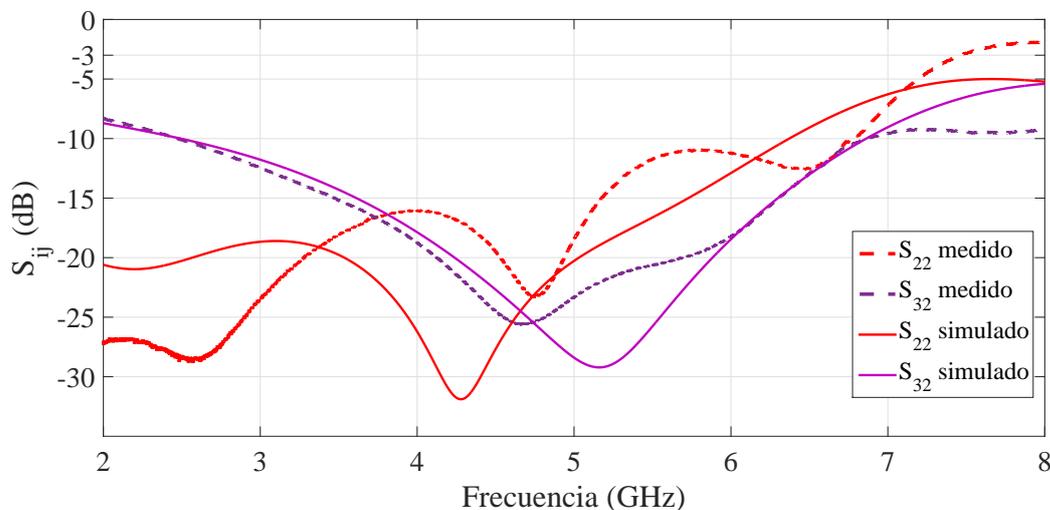


Figura 34: Aislamiento y adaptación de los puertos de salida del divisor Wilkinson fabricado.

En cuanto al kit de calibración, se puede observar en la Figura 36 como la diferencia de fase entre los elementos Line y Thru se ajusta a la de la simulación de modo que el kit funcionará de forma correcta en el rango de frecuencias para el que se diseñó.

5.3. Comparativa con otras tecnologías

Una vez medida la respuesta del dispositivo, en la Tabla 5 se ha comparado con la de otros divisores Wilkinson desarrollados en distintas tecnologías compatibles con la tecnología planar. El primero de los divisores Wilkinson con los que se ha hecho la comparativa está fabricado en tecnología Bilayered SIW a la frecuencia de trabajo de 9,75 GHz [16]. En cuanto a la adaptación de los puertos de entrada y salida, este divisor presenta pérdidas de retorno que rondan los -10 dB alrededor de su frecuencia de trabajo mientras que el divisor desarrollado en este trabajo fin de máster presenta un ancho de banda relativo del 20,4 % para el puerto de entrada (4 GHz para los puertos de salida) para pérdidas de retorno de -15 dB. Por otro lado, a -15 dB, el aislamiento de las salidas tiene un ancho de banda relativo del 15,3 %, tres veces menor al que presenta el dispositivo

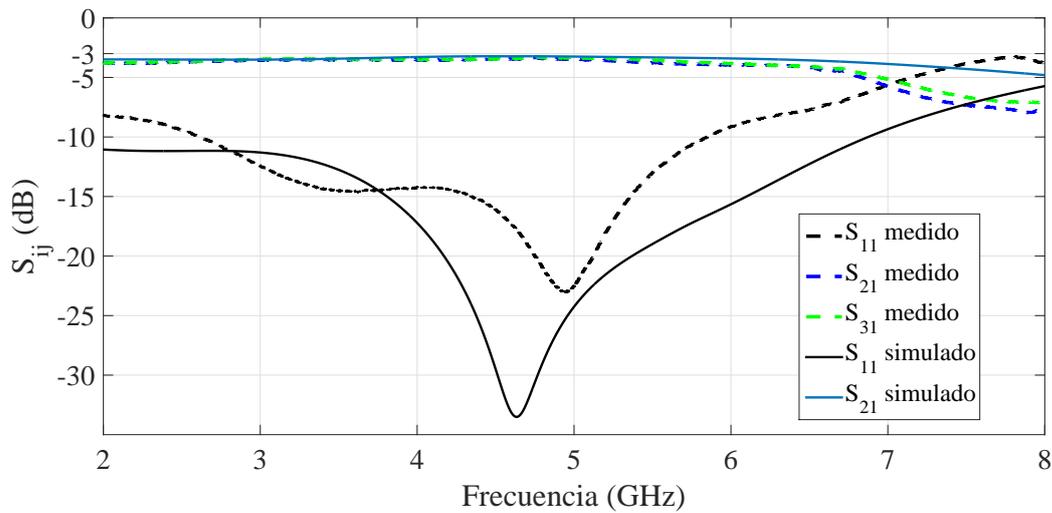


Figura 35: adaptación de la entrada y pérdidas de inserción del divisor Wilkinson fabricado.

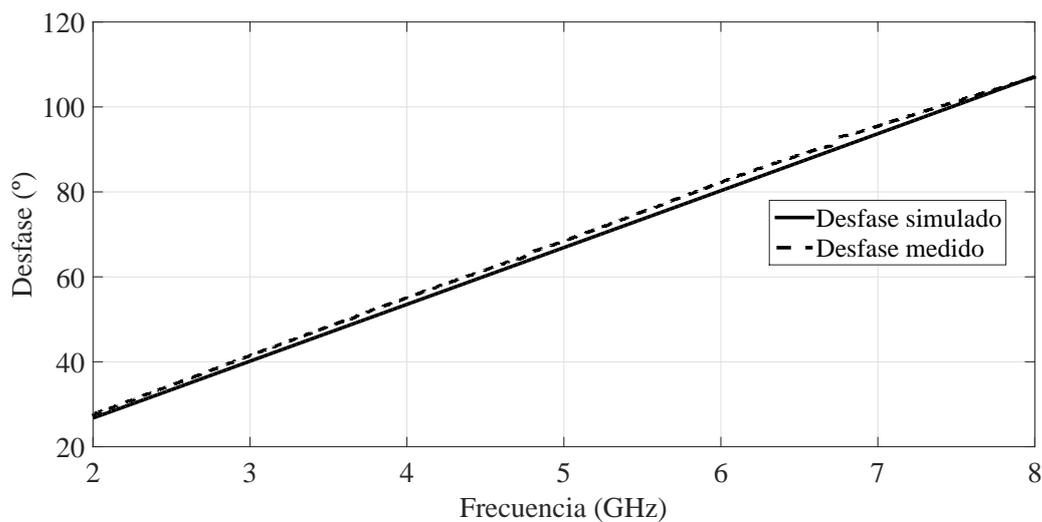


Figura 36: Comparativa entre el desfase de los elementos Line y Thru de las simulaciones y de los elementos fabricados.

de este proyecto. En cuanto a las pérdidas de inserción, el dispositivo de [16] tiene unas pérdidas de 0,25 dB mientras que el fabricado en ESICL presenta el doble de pérdidas aunque cabe destacar que no han sido eliminadas de la medida la pérdidas introducidas por la transición a coplanar. Por otro lado, el desbalance del dispositivo en ESICL es mínimo en comparación con la tecnología Bilayered SIW. Lógicamente, las dimensiones del Bilayered SIW son menores al trabajar a una frecuencia mayor. Por otro lado, se ha buscado otro dispositivo de comparación [17] cuya frecuencia de trabajo estuviera más cerca de 5 GHz. Este dispositivo está fabricado en tecnología CMOS y como puede

Parámetro	ESICL	Bilayered SIW (9,75 GHz)	CMOS (4,5 GHz)
S_{11} a -15 dB	20,4 %	no alcanza los -15 dB	11,1 %
S_{32} a -15 dB	57 %	15,3 %	22 %
S_{22} a -15 dB	1 - 5,2 GHz	no alcanza los -15 dB	31 %
Pérdidas de inserción (dB)	0,5	0,25	0,5
Desbalance (dB)	0,2	0,5	no especificado
Dimensiones	75x55x2,3 mm	12,47x12,47 mm	700x550 $\mu m \mu m$

Tabla 5: Comparativa de la respuesta del divisor Wilkinson fabricado en diferentes tecnologías.

observarse en la Tabla 5, salvo por las reducidas dimensiones que presenta, la respuesta en ESICL es mucho mayor sin contar con que el manejo de potencia de la ESICL es varios órdenes de magnitud más elevado [9] que en el resto de tecnologías, teniendo que buscar divisores de potencia fabricados en guía de onda para encontrar manejos de potencia mayor.

6. Conclusión

Tras exponer la respuesta frecuencial del divisor de potencia, se puede decir que los resultados son excelentes. Se ha conseguido el objetivo principal que era desarrollar un divisor Wilkinson en una tecnología de transmisión basada en un coaxial integrado en sustrato, tecnología en la cual nunca antes se había fabricado nada similar. Además, se ha demostrado que la forma de hacer frente al diseño y a la fabricación es completamente viable. De este modo, se ha desarrollado un dispositivo plenamente funcional, con gran ancho de banda, bajas pérdidas y de reducido tamaño y peso. Por otro lado, se ha desarrollado y se ha puesto en funcionamiento un kit de calibración TRL que ha sido utilizado para medir la respuesta del dispositivo principal.

Es muy importante destacar que en este proyecto se ha realizado el proceso completo de desarrollo de un dispositivo. Todas las fases involucradas (fundamentación teórica, diseño, optimización, fabricación y medida) han sido llevadas a cabo desarrollando de forma íntegra el divisor Wilkinson y el kit de calibración que se propusieron como objetivos.

7. Agradecimientos

Este trabajo ha sido financiado por el proyecto de investigación PROMETEOII/2015/005 de la Generalitat Valenciana, por el proyecto de formación de personal universitario FPU14/00150 del Ministerio de Educación, Cultura y Deporte, por el proyecto de investigación y desarrollo TEC2016-75934-C4-1-R del Ministerio de Economía y Competitividad y por el proyecto de formación de doctores BES-2017-079728 de la Agencia Estatal de Investigación.

Referencias

- [1] D.M. Pozar. *Microwave Engineering*. Wiley, 2004.
- [2] H. Esteban A. Belenguer, A.L. Borja and V.E. Boria. High-performance coplanar waveguide to empty substrate integrated coaxial line transition. *IEEE Trans. Microwave Theory Tech.*, 63:4027–4034, December 2015.
- [3] Anritsu Company. *Vector Network Analyzer (VNA) Calibration: The Basics*. R. Schwarz Editor, 2008.
- [4] Q. Ni A. Al-Dulaimi, S. Al-Rubaye and E. Sousa. 5g communications race: Pursuit of more capacity triggers lte in unlicensed band. *IEEE Vehicular Technology Magazine*, 10:43–51, March 2015.
- [5] José M. Merello. *Desarrollo de dispositivos pasivos de microondas en tecnología Empty Substrate Integrated Coaxial Line*. Proyecto Final de Grado. Valencia: U. Politècnica de Valencia, 2017.
- [6] T.S. Chen. Determination of the capacitance, inductance and characteristic impedance of regular lines. *IEEE Trans. Microwave Theory Tech.*, 8:510–519, September 1960.
- [7] L. Gruner. Higher order modes in square coaxial lines. *IEEE Trans. Microwave Theory Tech.*, 31:770–772, September 1983.
- [8] V. Nova Giménez. *Diseño de transiciones de banda ancha entre línea coplanar y guía de onda Empty Substrate Integrated Coaxial Line*. Proyecto Final de Máster. Valencia: U. Politècnica de Valencia, 2016.
- [9] José M. Merello, Vicente Nova, Carmen Bachiller, Juan R. Sánchez, Ángel Belenguer, and Vicente E. Boria Esbert. Miniaturization of power divider and 90 hybrid directional coupler for c-band applications using empty sunstrate integrated coaxial lines. *IEEE Trans. Microwave Theory Tech.*, 66:3055–3062, 2018.
- [10] Anritsu. *Understanding VNA Calibration*. www.anritsu.com.
- [11] V. Nova Giménez. *Kit/Conjunto de calibración. Por qué?, Cómo?, tipos de calibración y conjunto TRL en particular*. Valencia: U. Politècnica de Valencia.
- [12] V. Nova Giménez. *Métodos de caracterización electromagnética de cristales líquidos a frecuencias de microondas*. Proyecto Final de Máster. Valencia: U. Politècnica de Valencia, 2018.
- [13] CST Company. <https://www.cst.com/products/csts2/optimization>. (Última fecha de acceso 03/11/2018).

- [14] LPKF Company. *Technical Data*: <http://www.lpkf.es/productos/creacion-rapidaprototipos-pcb/plotter-fresadora/protomat-s103.htm>. (Última fecha de acceso 04/05/2017).
- [15] LPKF Company. *Technical Data*: <http://www.lpkf.es/productos/creacion-rapidaprototipos-pcb/estructuracion-laser/protolaser-u3.htm>. (Última fecha de acceso 04/05/2017).
- [16] K. Wu T. Djerafi, D. Hammou and S. O. Tatu. Ring-shaped substrate integrated waveguide wilkinson power dividers/combiners, in *IEEE Transactions on Components, Packaging and Manufacturing Technology*. *IEEE Transactions on Components, Packaging and Manufacturing Technology*, 4:1461–1469, September 2014.
- [17] Yu-Te Liao Liang-Hung Lu and Chung-Ru Wu. A miniaturized wilkinson power divider with cmos active inductors. *IEEE Microwave and Wireless Components Letters*, 15:775–777, November 2005.

A. Artículos

Merello Giménez, José Manuel; Bachiller Martín, María Carmen; Nova Giménez, Vicente; Boria Esbert, Vicente. Diseño y Fabricación de un Divisor de Potencia Wilkinson en Tecnología Empty Substrate Integrated Coaxial Line. *XXXIV Simposium Nacional de la Unión Científica Internacional de Radio*, contribución número 222. Sevilla, Septiembre 2019.