



UNIVERSITAT  
POLITÈCNICA  
DE VALÈNCIA



UNIVERSITAT POLITÈCNICA DE VALÈNCIA

Escuela Técnica Superior de Ingeniería del Diseño

Diseño e implementación de un prototipo de inversor  
monofásico para prácticas de electrónica de potencia

Trabajo Fin de Grado

Grado en Ingeniería Electrónica Industrial y Automática

AUTOR/A: Ribes López, Ivanna

Tutor/a: Orts Grau, Salvador

CURSO ACADÉMICO: 2021/2022



UNIVERSITAT  
POLITÈCNICA  
DE VALÈNCIA



**TRABAJO FIN DE GRADO EN INGENIERÍA ELECTRÓNICA,  
INDUSTRIAL Y AUTOMÁTICA**

# **DISEÑO E IMPLEMENTACIÓN DE UN PROTOTIPO DE INVERSOR MONOFÁSICO PARA PRÁCTICAS DE ELECTRÓNICA DE POTENCIA**

**AUTORA: IVANNA RIBES LÓPEZ**

**TUTOR: SALVADOR ORTS GRAU**

**Curso Académico: 2021-2022**

## **RESUMEN**

En este Trabajo de Final de Grado se pretende diseñar e implementar un prototipo de inversor monofásico para las prácticas de las asignaturas de electrónica de potencia de la Escuela Técnica Superior de Ingeniería del Diseño. El objetivo es que este prototipo pueda ser reproducido posteriormente, y empleado para realizar una práctica experimental que complemente el estudio de estos convertidores. A partir de la definición de especificaciones y de los condicionantes del trabajo, se estudian las diferentes alternativas para llevarlo a cabo y se desarrolla la solución elegida. Se presenta un estudio del funcionamiento del sistema diseñado mediante simulaciones ideales y otro mediante simulaciones con modelos reales de los componentes de potencia. Finalmente se realiza el diseño de una placa de circuito impreso sobre el que se implementa el diseño y se testea de forma experimental.

## RESUM

En aquest Treball de Final de Grau es pretén dissenyar i implementar un prototip d'inversor monofàsic per a les pràctiques de les assignatures d'electrònica de potència de l'Escola Tècnica Superior d'Enginyeria del Disseny. L'objectiu és que aquest prototip puga ser reproduït posteriorment, i empleat per a realitzar una pràctica experimental que complemente l'estudi d'aquests convertidors. A partir de la definició d'especificacions i dels condicionants del treball, s'estudien les diferents alternatives per a dur-lo a terme i es desenvolupa la solució triada. Es presenta un estudi del funcionament del sistema dissenyat mitjançant simulacions ideals i un altre mitjançant simulacions amb models reals dels components de potència. Finalment es realitza el disseny d'una placa de circuit imprès sobre el que s'implementa el disseny i es testa de manera experimental.

## **ABSTRACT**

In this Final Degree Project, the aim is to design and implement a prototype of a single-phase inverter for the practices of the power electronics subjects of the Higher Technical School of Design Engineering. The objective is that this prototype can be reproduced later, and used to carry out an experimental practice that complements the study of these converters. Starting from the definition of specifications and the conditions of the work, the different alternatives to carry it out are studied and the chosen solution is developed. A study of the operation of the system designed through ideal simulations and another through simulations with real models of the power components is presented. Finally, the design of a printed circuit board is made on which the design is implemented and tested experimentally.

## ACRÓNIMOS

DC: Corriente continua

AC: Corriente alterna

IGBT: Transistor bipolar de puerta aislada

MOSFET: Transistor de efecto de campo de metal oxido semiconductor

PWM: Modulación de ancho de pulso

THD: Distorsión de ancho de pulso

DF: Factor de distorsión

HF<sub>n</sub>: Factor armónico de la *n*-ésima componente

VFB: Tensión de realimentación

GND: Masa

## NOMENCLATURA

$m_a$ : Índice de Modulación de Amplitud

$m_f$ : Índice de Modulación de Frecuencia

C: Condensador

L: Bobina

S: Transistor

$V_o$ : Voltaje de salida del inversor

$V_{dc}$ : Voltaje de entrada al inversor

D: Diodo

$R_c$ : Resistencia de carga

## **KEYWORDS**

Inversor monofásico, diseño PCB, modulación unipolar, PWM, convertidor DC/AC, puente completo



## ÍNDICE GENERAL

|   |    |
|---|----|
| <b>DOCUMENTO 1: MEMORIA</b> .....   | 1  |
| <b>1. INTRODUCCIÓN</b> .....  | 2  |
| <b>1.1 Objetivos del trabajo fin de grado</b> .....                           | 2  |
| <b>1.2 Metodología</b> .....  | 3  |
| <b>2. MARCO TEÓRICO</b> .....   | 3  |
| <b>2.1 Introducción a los convertidores DC/AC</b> .....                       | 3  |
| <b>2.2 Clasificación de los inversores</b> .....                              | 4  |
| <b>2.2.1 Topología Inversor Monofásico Medio Puente</b> .....                 | 5  |
| <b>2.2.2 Topología Inversor Monofásico Puente Completo</b> .....              | 6  |
| <b>2.3 Control de inversores con modulación PWM</b> .....                     | 7  |
| <b>2.3.1 Modulación de anchura de un único pulso por semiperiodo</b> .....    | 8  |
| <b>2.3.2 Modulación de anchura de varios pulsos por semiperiodo</b> .....     | 9  |
| <b>2.3.3 Modulación de anchura de pulso senoidal (SPWM)</b> .....             | 10 |
| <b>2.3.4 Modulación de anchura de pulso senoidal modificada (MSPWM)</b> ..... | 14 |
| <b>2.4 Parámetros de calidad</b> .....  | 14 |
| <b>2.5 Salida del inversor</b> .....  | 15 |
| <b>3. ESPECIFICACIONES</b> .....  | 17 |
| <b>3.1 Especificaciones de partida</b> .....                                  | 18 |
| <b>3.2 Posibles alternativas y elección de la solución adoptada</b> .....     | 19 |
| <b>3.2.1 Obtención de la tensión de entrada del inversor</b> .....            | 19 |
| <b>3.2.2 Topología e implementación de la etapa de potencia</b> .....         | 20 |
| <b>3.2.3 Circuito de control y disparo.</b> .....                             | 20 |
| <b>3.2.4 Filtrado de la tensión de salida del inversor</b> .....              | 21 |
| <b>4. ANÁLISIS Y DISEÑO DEL INVERSOR</b> .....                                | 22 |
| <b>4.1 Tarjeta de control SPWM EGS002</b> .....                               | 22 |
| <b>4.1.1 Características</b> .....  | 23 |
| <b>4.1.2 Configuración de Test de la placa EGS002</b> .....                   | 24 |
| <b>4.1.3 Diseño del circuito de sensado de tensión</b> .....                  | 26 |
| <b>4.1.4 Driver para el control de los MOSFET</b> .....                       | 27 |
| <b>4.2 Diseño del inversor DC/AC</b> .....                                    | 28 |
| <b>4.2.1 Topología Usada</b> .....  | 28 |

|       |  |    |
|-------|--|----|
| 4.2.2 | Especificaciones .....                           | 29 |
| 4.2.3 | Cálculos previos y elección de componentes ..... | 30 |
| 4.2.4 | Filtro LC .....                                  | 32 |
| 4.2.5 | Carga .....                                      | 35 |
| 4.2.6 | Simulaciones del inversor DC/AC.....             | 36 |
| 4.2.7 | Resultados experimentales .....                  | 63 |
| 5.    | CONCLUSIONES.....                                | 68 |
| 6.    | REFERENCIAS .....                                | 69 |
|       | ANEXOS .....                                     | 70 |
|       | ANEXO A: HOJAS DE CATÁLOGO .....                 | 70 |
|       | ANEXO B: FOTOGRAFÍAS DEL DISEÑO .....            | 76 |
|       | DOCUMENTO 2: PLANOS.....                         | 78 |
|       | DOCUMENTO 3: PLIEGO DE CONDICIONES .....         | 82 |
| 7.    | CONDICIONES GENERALES .....                      | 83 |
| 7.1   | Vigencia.....                                    | 83 |
| 7.2   | Descripción .....                                | 83 |
| 7.3   | Pliegos oficiales.....                           | 83 |
| 7.4   | Modificaciones.....                              | 83 |
| 7.5   | Dirección e inspección.....                      | 83 |
| 8.    | CONDICIONES FACULTATIVAS.....                    | 84 |
| 9.    | CONDICIONES TÉCNICAS .....                       | 84 |
| 9.1   | Subsistema Tarjeta EGS002.....                   | 84 |
| 9.1.1 | Objeto .....                                     | 84 |
| 9.1.2 | Normativa .....                                  | 84 |
| 9.1.3 | Materiales .....                                 | 84 |
| 9.1.4 | Normas de ejecución .....                        | 84 |
| 9.1.5 | Pruebas de servicio.....                         | 85 |
| 9.2   | Subsistema Inversor .....                        | 85 |
| 9.2.1 | Objeto .....                                     | 85 |
| 9.2.2 | Normativa .....                                  | 85 |
| 9.2.3 | Materiales .....                                 | 85 |
| 9.2.4 | Normas de ejecución .....                        | 85 |

|       |  |    |
|-------|--|----|
| 9.2.5 | Pruebas de servicio .....                | 85 |
| 9.3   | Subsistema PCB .....                     | 86 |
| 9.3.1 | Objeto .....                             | 86 |
| 9.3.2 | Normativa .....                          | 86 |
| 9.3.3 | Materiales .....                         | 86 |
| 9.3.4 | Normas de ejecución .....                | 86 |
| 9.3.5 | Pruebas de servicio .....                | 86 |
| 10.   | CONDICIONES DE ENTREGA .....             | 87 |
| 11.   | LIBRO DE ÓRDENES .....                   | 87 |
|       | DOCUMENTO 4: PRESUPUESTO .....           | 88 |
| 12.   | COSTE DE COMPONENTES, PLACAS Y PCB ..... | 89 |
| 12.1  | Módulo EGS002 .....                      | 89 |
| 12.2  | Placa del puente inversor DC/AC .....    | 90 |
| 12.3  | Placa del filtro y la carga .....        | 90 |
| 13.   | RECURSOS HUMANOS .....                   | 91 |
| 14.   | COSTE TOTAL DEL PROYECTO .....           | 92 |

## ÍNDICE DE FIGURAS

|   |    |
|---|----|
| Figura 2. 1. Esquema representativo de un inversor [1].....   | 4  |
| Figura 2. 2. Clasificación de los inversores según diferentes conceptos .....   | 5  |
| Figura 2. 3. Topología del Inversor de Medio Puente [1].....  | 6  |
| Figura 2. 4. Topología Inversor Puente Completo [1] .....   | 6  |
| Figura 2. 5. Puente inversor con circuito de control PWM [2].....   | 7  |
| Figura 2. 6. Modulación de un solo ancho de pulso [3] .....   | 8  |
| Figura 2. 7. Modulación de varios anchos de pulso [3].....  | 9  |
| Figura 2. 8. Modulación senoidal del ancho de pulso [4] .....   | 10 |
| Figura 2. 9. Formas de onda SPWM Bipolar [1] .....  | 11 |
| Figura 2. 10. Serie de Fourier de la salida SPWM Bipolar [4].....   | 12 |
| Figura 2. 11. Formas de onda SPWM Unipolar [1].....   | 13 |
| Figura 2. 12. Serie de Fourier de la salida SPWM Unipolar [4] .....   | 13 |
| Figura 2. 13. Zonas de funcionamiento del inversor [4] .....  | 16 |
| Figura 2. 14. Formas de onda en sobremodulación [1] .....   | 17 |
|   |    |
| Figura 4. 1. Tarjeta EGS002 [5].....  | 22 |
| Figura 4. 2. Esquema de EGS002 [5].....   | 23 |
| Figura 4. 3. Diagrama de bloques de EG8010 [6] .....  | 24 |
| Figura 4. 4. Diagrama de conexiones para la prueba [5] .....  | 25 |
| Figura 4. 5. Formas de onda de la prueba.....   | 25 |
| Figura 4. 6. Circuito de realimentación [5].....  | 26 |
| Figura 4. 7. Divisor de tensión para la realimentación.....   | 27 |
| Figura 4. 8. Diagrama de bloques del driver IR2110 [6].....   | 28 |
| Figura 4. 9. Configuración típica del driver IR2110 [6].....  | 28 |
| Figura 4. 10. Diagrama de bloques del inversor DC/AC .....  | 29 |
| Figura 4. 11. Filtro para inversores modulados [2] .....  | 33 |
| Figura 4. 12. Diagrama de Bode (1).....   | 35 |
| Figura 4. 13. Atenuación de un filtro LC en función de "Q" [2].....   | 34 |
| Figura 4. 14. Modelo de simulación ideal para la modulación SPWM Unipolar.....  | 37 |
| Figura 4. 15. Respuesta de la simulación ideal para la modulación SPWM Unipolar .....   | 38 |
| Figura 4. 16. Valor máximo de tensión positiva antes y después del filtro (ideal) .....   | 38 |
| Figura 4. 17. Valor máximo de tensión positiva antes y después del filtro proporcionado por<br>ORCAD (ideal).....                                   | 39 |
| Figura 4. 18. Valor máximo de tensión negativa de salida antes y después del filtro (ideal) .....   | 39 |
| Figura 4. 19. Valor máximo de tensión negativa antes y después del filtro proporcionado por<br>ORCAD (ideal).....                                   | 39 |
| Figura 4. 20. Respuesta de Fourier de la simulación ideal para la modulación SPWM Unipolar  | 40 |
| Figura 4. 21. Amplitud y frecuencia de la componente fundamental (ideal) .....  | 41 |
| Figura 4. 22. Valores de la amplitud y frecuencia de la componente fundamental antes y<br>después del filtro proporcionados por ORCAD (ideal) ..... | 41 |
| Figura 4. 23. Amplitud y frecuencia de los primeros armónicos (ideal) .....   | 42 |
| Figura 4. 24. Paso por cero.....  | 44 |

|  |    |
|--|----|
| Figura 4. 25. Amplitud y frecuencia de los segundos armónicos (ideal).....                                       | 45 |
| Figura 4. 26. Diagrama de Bode (2).....  | 46 |
| Figura 4. 27. Potencia activa a la salida del inversor (ideal) .....   | 47 |
| Figura 4. 28. Potencia activa en la carga (ideal).....   | 48 |
| Figura 4. 29. Potencia activa consumida por los interruptores (ideal) .....                                      | 49 |
| Figura 4. 30. Potencia activa entregada por la fuente (ideal) .....  | 50 |
| Figura 4. 31. Modelo de simulación real para la modulación SPWM Unipolar .....                                   | 51 |
| Figura 4. 32. Respuesta de la simulación real para la modulación SPWM Unipolar.....                              | 52 |
| Figura 4. 33. Valor máximo de tensión positiva antes y después del filtro (real) .....                           | 53 |
| Figura 4. 34. Valor máximo de tensión positiva antes y después del filtro proporcionado por<br>ORCAD (real)..... | 53 |
| Figura 4. 35. Valor máximo de tensión negativa antes y después del filtro (real) .....                           | 54 |
| Figura 4. 36. Valor máximo de tensión negativa antes y después del filtro proporcionado por<br>ORCAD (real)..... | 54 |
| Figura 4. 37. Respuesta de Fourier de la simulación ideal para la modulación SPWM Unipolar                       | 55 |
| Figura 4. 38. Amplitud y frecuencia de la componente fundamental (real).....                                     | 55 |
| Figura 4. 39. Amplitud y frecuencia de los primeros armónicos (real) .....                                       | 56 |
| Figura 4. 40. Amplitud y frecuencia de los segundos armónicos (real) .....                                       | 58 |
| Figura 4. 41. Potencia activa a la salida del inversor (real) .....  | 59 |
| Figura 4. 42. Potencia activa en la carga (real) .....   | 60 |
| Figura 4. 43. Potencia activa consumida por el MOSFET (real) .....   | 60 |
| Figura 4. 44. Potencia activa consumida por el MOSFET (real) 2.....  | 61 |
| Figura 4. 45. Potencia activa entregada por la fuente (real).....  | 62 |
| Figura 4. 46. Alimentaciones para la etapa de control y de potencia.....   | 64 |
| Figura 4. 47. Conexión del osciloscopio antes del filtro para ver la tensión de salida $V_o$ .....               | 65 |
| Figura 4. 48. Tensión de salida antes del filtro, $V_o$ .....  | 65 |
| Figura 4. 49. Conexión del osciloscopio después del filtro para ver la tensión de salida $V_s$ .....             | 66 |
| Figura 4. 50. Tensión de salida del filtro LC (menor $m_a$ ).....  | 67 |
| Figura 4. 51. Tensión de salida del filtro LC (mayor $m_a$ ).....  | 68 |
| <br>   |    |
| Figura B 1. Montaje completo del inversor.....   | 76 |
| Figura B 2. Filtro LC.....   | 77 |
| Figura B 3. Módulo EGS002.....   | 77 |

## ÍNDICE DE TABLAS

|  |    |
|--|----|
| Tabla 1. Tensión a la salida del inversor ( $V_o$ ) y en extremos de la carga ( $V_s$ ): amplitud y frecuencia de la componente fundamental..... | 42 |
| Tabla 2. Frecuencia y amplitud de los 4 primeros armónicos antes y después del filtro .....  | 43 |
| Tabla 3. Frecuencia y amplitud de los 4 segundos armónicos antes y después del filtro .....  | 45 |
| Tabla 4. Tensión a la salida del inversor ( $V_o$ ) y en extremos de la carga ( $V_s$ ): amplitud y frecuencia de la componente fundamental..... | 56 |
| Tabla 5. Frecuencia y amplitud de los 4 primeros armónicos antes y después del filtro (real)..   | 57 |
| Tabla 6. Frecuencia y amplitud de los 4 segundos armónicos antes y después del filtro (real).  | 58 |
| Tabla 7. Comparación entre valores teóricos y reales .....   | 63 |
| Tabla 8. Presupuesto del módulo EGS002 .....   | 89 |
| Tabla 9. Presupuesto de la placa del puente inversor .....   | 90 |
| Tabla 10. Presupuesto de la placa del filtro y la carga .....  | 90 |
| Tabla 11. Presupuesto de los componentes Hardware .....  | 91 |
| Tabla 12. Coste de los recursos humanos.....   | 91 |
| Tabla 13. Coste total del proyecto .....   | 92 |

## DOCUMENTO 1: MEMORIA

## 1. INTRODUCCIÓN

La electrónica de potencia es la parte de la electrónica encargada del estudio de los convertidores electrónicos de potencia. Estos son dispositivos basados en semiconductores de potencia que permiten modificar la forma de presentación de la energía eléctrica para convertirla en otro formato, adaptándolo a las necesidades del proceso a controlar.

Los convertidores de potencia permiten todas las posibles conversiones entre corriente continua (CC) y corriente alterna (AC).

Los inversores son los convertidores electrónicos de potencia que permiten la conversión de la energía eléctrica de continua a alterna (DC/AC). Estos convertidores son muy empleados tanto en el sector industrial como en el doméstico.

Industrialmente, se utilizan fundamentalmente en la implementación de variadores de velocidad para motores de alterna de máquinas herramienta, o en el control de los motores de tracción de los vehículos eléctricos. También, en sistemas de alimentación ininterrumpida y en sistemas de generación de energía eléctrica, autónomos o de conexión a red, a partir de fuentes renovables.

En el ámbito doméstico se pueden encontrar en aires acondicionados con tecnología inverter, en cocinas de inducción, etc. El desarrollo que ha experimentado la tecnología en el campo de los semiconductores de potencia, con la aparición de nuevos dispositivos como los semiconductores de Carburo de Silicio (SiC's) o de Nitruro de Galio (GaN), ha contribuido en gran medida a la evolución de estos equipos de mediana / alta potencia, aumentando su eficiencia y reduciendo su tamaño y coste. Es por ello, que este tipo de convertidores son objeto de estudio en las asignaturas de Electrónica de Potencia enmarcadas en los Títulos de Grado pertenecientes a la rama industrial.

En los títulos de Grado en Ingeniería Eléctrica, Grado en Ingeniería en Electrónica y Automática Industrial, así como en el Máster Universitario en Ingeniería Mecatrónica de la Escuela Técnica Superior de Ingeniería del Diseño (ETSID), existen asignaturas de Electrónica de Potencia que en diferentes niveles abordan el estudio de los convertidores DC/AC. Sin embargo, una deficiencia común en todas ellas es que el estudio teórico se complementa únicamente con prácticas de simulación, siendo destacable la ausencia de una práctica experimental que permita bajar la abstracción de la simulación al plano físico, permitiendo al alumno adquirir un conocimiento mucho más profundo del funcionamiento de estos sistemas. Fruto de esta carencia surge la propuesta del presente trabajo, que consistirá en el diseño de un convertidor DC/AC para prácticas de electrónica de potencia.

### 1.1 Objetivos del trabajo fin de grado

En el presente TFG se pretende diseñar, simular e implementar un prototipo de inversor monofásico con el objetivo de que pueda ser reproducido posteriormente, y empleado para realizar una práctica experimental que complemente el estudio de estos convertidores en las asignaturas de electrónica de potencia que son impartidas por el Departamento de Ingeniería Electrónica en los diferentes títulos de la ETSID.



## 1.2 Metodología

La realización de este trabajo se estructura en seis etapas con diferentes objetivos:

- El primer paso es la revisión de las topologías y técnicas de control de inversores monofásicos. Se plantea una conversión DC/AC monofásica.
- Seguidamente, se realiza un estudio de los condicionantes del diseño y la definición de las especificaciones.
- Se continua con las elecciones y los diseños de la etapa de potencia del filtro de salida y del circuito de control.
- Se simula y analiza el sistema diseñado en el software de simulación ORCAD.
- Posteriormente, se diseña el rutado de la placa de circuito impreso PCB para poder llevar a cabo su fabricación y siguiente montaje de componentes.
- Finalmente, se concluye con la construcción de la placa y la verificación del buen funcionamiento del conjunto.

## 2. MARCO TEÓRICO

El objetivo de este apartado es dar una visión general del estado actual en los campos de la tecnología que conciernen a este TFG. Para ello, se realizará una pequeña revisión del funcionamiento de los convertidores objetivo de estudio, los inversores.

### 2.1 Introducción a los convertidores DC/AC

Los convertidores de DC a AC se conocen como inversores. La función de un inversor es obtener una tensión de salida alterna, senoidal o no, de frecuencia y valor eficaz controlables, a partir de una tensión de entrada continua, regulada o no regulada.

Por lo general, si el voltaje de entrada del inversor  $V_{DC}$  (conocido también como el bus de continua) es constante o con un pequeño rizado alrededor de un valor medio. A partir de esta tensión, y empleando las técnicas de control adecuadas, se puede obtener un voltaje de salida controlable en valor eficaz y frecuencia. Existen diferentes técnicas de control (conocidas como técnicas de modulación) que pueden emplearse sobre el convertidor, siendo la una de las más empleadas la técnica de modulación de ancho de pulso (o PWM por su nombre en inglés (Pulse Width Modulation). La ganancia del inversor se puede definir como la relación entre el voltaje de salida de AC y el voltaje de entrada en DC.

El inversor debe controlar la tensión alterna que aplica a una carga, para ello viene siempre acompañado de los necesarios sensores y controladores (analógicos o digitales) necesarios para controlar las magnitudes aplicadas a la carga (tensión y corriente generadas) así como para generar las señales de disparo para controlar los semiconductores del inversor. Se necesita además un adaptador (driver) para convertir las señales generadas por el sistema de control y adaptarlas a las necesidades de aislamiento y niveles de tensión y corriente digitales necesarios para activar adecuadamente a los semiconductores del convertidor. El conjunto de todos estos elementos, junto con el propio inversor, conforman el sistema electrónico de potencia para el

control de una determinada aplicación. Un diagrama de bloques representativo de un sistema electrónico de potencia completo basado en inversor se muestra en la figura 2.1.

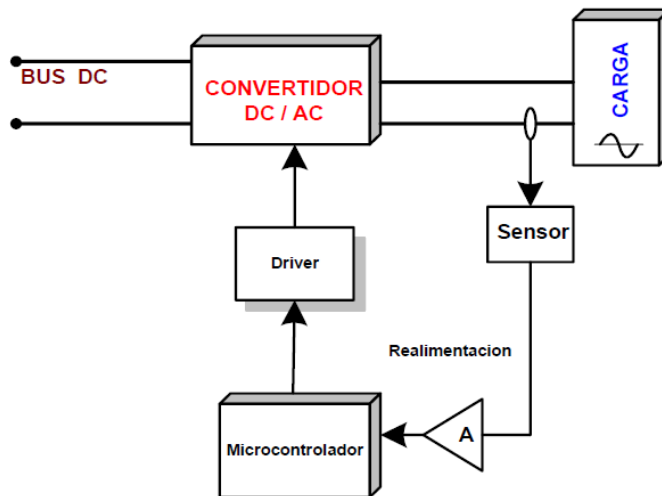


Figura 2. 1. Esquema representativo de un inversor [1]

En la gran mayoría de los convertidores desarrollados en la actualidad, el control está implementado en un sistema digital programable, bien un microcontrolador o un procesador digital de señal (DSP). El auge en el campo de la electrónica digital ha hecho posible que dispositivos con una gran capacidad de proceso estén al alcance de los diseñadores a muy bajo coste y con potentes herramientas de depuración. Por ello, y por las posibilidades de control que ofrecen, han sustituido en gran parte a los controles analógicos de las aplicaciones.

## 2.2 Clasificación de los inversores

Los criterios habitualmente empleados para la clasificación de los inversores se han resumido de una forma más sencilla en la figura 2.2, según la alimentación, la técnica de modulación y la topología de la etapa de potencia.

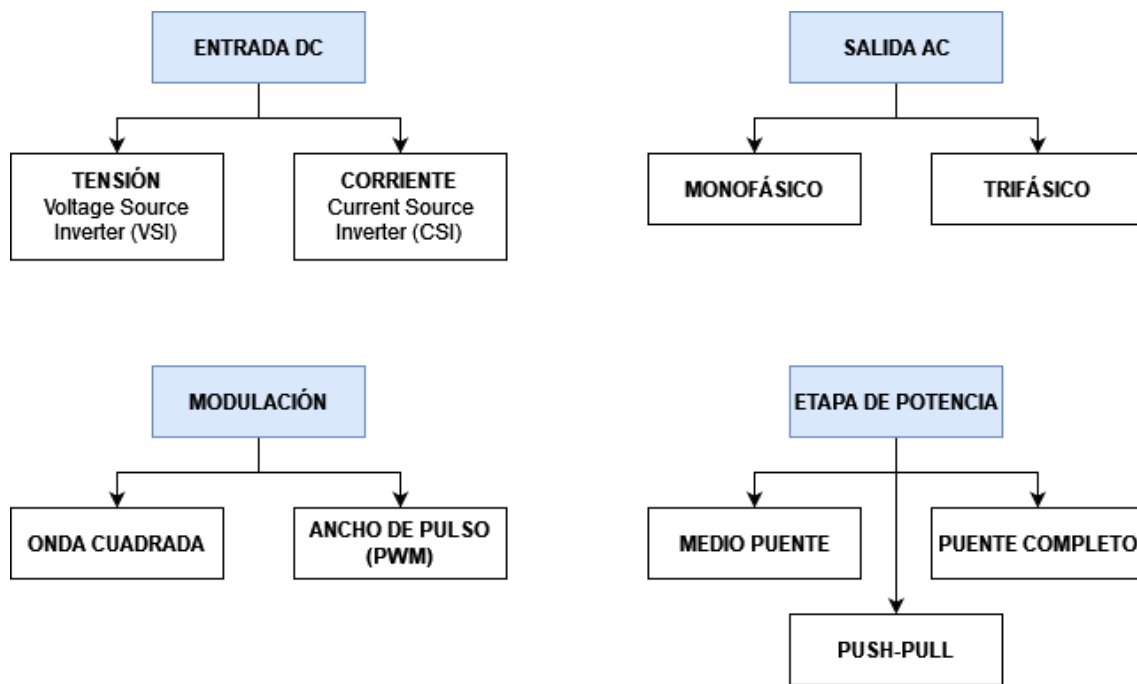


Figura 2. 2. Clasificación de los inversores según diferentes conceptos

En función de las características de la señal de entrada, los inversores se clasifican en: alimentados en tensión o en corriente. Un inversor se llama inversor alimentado por voltaje (VSI), si el voltaje de entrada se mantiene constante, en cambio, si la corriente de entrada es constante, se llamará inversor alimentado por corriente (CSI).

Otra clasificación de los inversores puede hacerse en función del número de fases de la señal de salida, de este modo cabe distinguir fundamentalmente entre inversores monofásicos e inversores trifásicos.

La topología de la etapa de potencia de un inversor depende de las dos clasificaciones anteriores, no obstante, existen tres configuraciones básicas a partir de las cuales se deducen todas las demás:

- Inversor en medio puente
- Inversor push pull
- Inversor en puente completo

### 2.2.1 Topología Inversor Monofásico Medio Puente

Un inversor monofásico en configuración medio puente está formado por dos semiconductores que funcionan como interruptores conectados a una fuente de alimentación DC. En la Figura 2.3 se presenta que, si el interruptor S2 se activa, el voltaje de entrada aparece a través de la carga. En cambio, si se activa S1, el voltaje a través de la carga se invierte.

Se debe tener en cuenta que los interruptores de una rama no pueden quedar nunca en cortocircuito, no pueden activarse simultáneamente. Además, en caso de cargas inductivas, siempre debe haber un camino para la desmagnetización de las inductancias, por lo que los

interruptores suelen implementarse como una combinación de un semiconductor de potencia controlado (BJT, MOSFET o IGBT) junto con un diodo de potencia conectado en paralelo, de forma que el conjunto forma un interruptor con capacidad de conducción bidireccional.

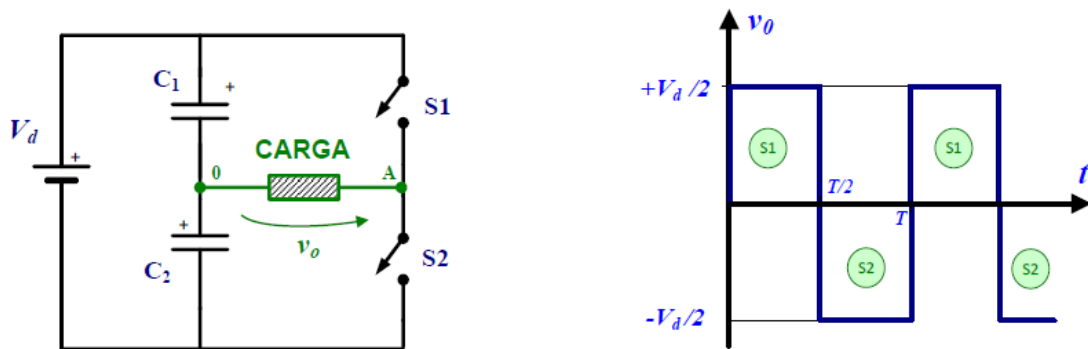


Figura 2. 3. Topología del Inversor de Medio Puente [1]

**Características:**

- Tensión máxima que deben soportar los interruptores S1 y S2:  $V_d$
- Tensión máxima en la carga:  $V_d/2$ , por tanto, para igual potencia habrá corrientes más elevadas que en la configuración de puente completo.
- La frecuencia de salida será igual a la de conmutación de los interruptores.
- Topología adecuada para tensión de entrada alta y potencia media en la carga.

**2.2.2 Topología Inversor Monofásico Puente Completo**

Un inversor monofásico en configuración puente completo está formado por cuatro semiconductores que funcionan como interruptores conectados a una fuente de alimentación DC. En la figura 2.4 se presenta que, si los interruptores S1 y S4 se activan a la vez, el voltaje de entrada aparece a través de la carga. En cambio, si se activan S2 y S3 simultáneamente, el voltaje a través de la carga se invierte tal y como se muestra en la Figura 2.4.

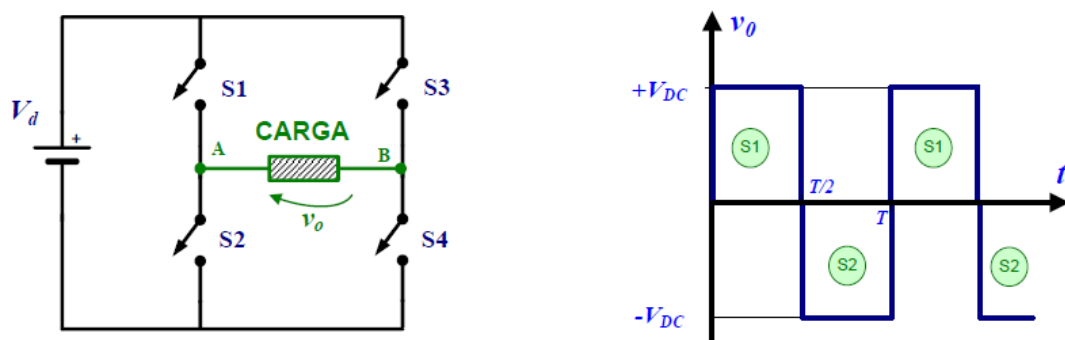


Figura 2. 4. Topología Inversor Puente Completo [1]

**Características:**

- Tensión máxima que deben soportar los interruptores S1, S2, S3 y S4:  $V_d$
- Tensión máxima en la carga:  $V_d$ , por tanto, para igual potencia habrá corrientes más bajas que en la configuración de medio puente.
- Topología adecuada para tensión de entrada y potencia altas en la carga.

Una última clasificación de los inversores se puede realizar en función del tipo de control. En los inversores de onda cuadrada (o inversores no modulados) la frecuencia de la señal de salida es la misma que la de conmutación de los dispositivos semiconductores del circuito. En los inversores modulados, la frecuencia de conmutación es alta y mayor que la de salida permitiendo reducir el tamaño de los dispositivos, y el intervalo de conducción de los semiconductores de potencia se controla para modificar el espectro armónico de la tensión de salida y facilitar el filtrado.

### 2.3 Control de inversores con modulación PWM

Como ya se ha comentado, el objetivo de un inversor es generar tensión alterna a partir de tensión continua. Además, interesa poder controlar el valor eficaz y la frecuencia de la tensión alterna generada. La modulación (PWM) es un conjunto de técnicas de control para los inversores que permiten obtener diferentes características en la onda de tensión de salida. Algunas de ellas permiten reducir o modificar el contenido armónico de esta para facilitar su filtrado y conversión a forma senoidal.

La topología de puente completo, conocida también como puente en “H”, se implementa habitualmente con transistores MOSFET o IGBT, y se muestra en la Figura 2.5. Esta topología consiste en dos ramas implementadas mediante dos células de conducción bidireccional formadas por la combinación de un MOSFET o IGBT con un diodo en antiparalelo. En configuraciones con MOSFET en ocasiones se emplea el propio diodo intrínseco del MOSFET si sus características lo permiten (ya que es un diodo parásito y no suele cumplir con especificaciones exigentes). La salida de alterna se obtiene de los puntos centrales de cada rama.

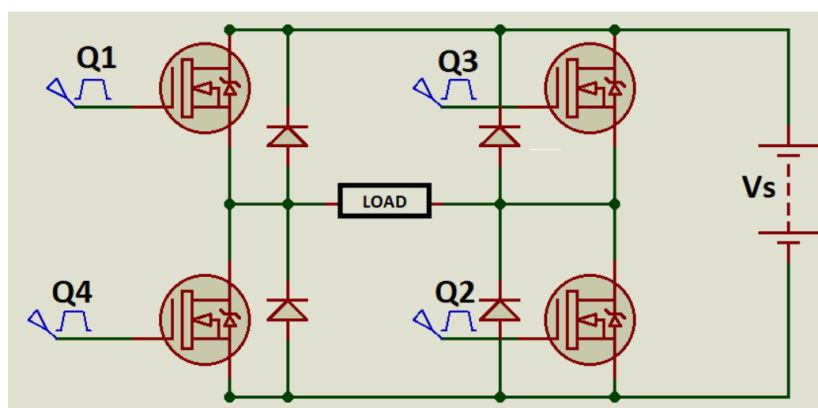


Figura 2. 5. Puente inversor con circuito de control PWM [2]

En la modulación por ancho de pulso, las variantes más utilizadas son:

- Modulación de anchura de un único pulso por semiperiodo.
- Modulación de anchura de varios pulsos por semiperiodo.
- Modulación de anchura de pulso senoidal (SPWM).
- Modulación de anchura de pulso senoidal modificada (MSPWM).

A continuación, se describirán algunas de estas técnicas.

### 2.3.1 Modulación de anchura de un único pulso por semiperiodo

En este tipo de modulación existe un solo pulso por cada medio ciclo. El ancho de pulso se hace variar, con el objetivo de controlar la tensión eficaz de salida del inversor, sin prestar atención alguna al contenido armónico. El resultado es una onda cuadrada difícil de filtrar para obtener una onda senoidal pura. La salida ( $V_s$ ) de este tipo de modulación se muestra en la Figura 2.6.

Como en el resto de las técnicas PWM, las señales de disparo de los interruptores se consiguen por comparación de una señal triangular o portadora, con una señal de referencia, en este caso rectangular. Modificando la amplitud de la rectangular ( $A_r$ ) se consigue aumentar o reducir el ancho de pulso generado, lo que permite controlar el valor eficaz de la tensión de salida. El espectro armónico de la tensión de salida depende de la anchura del pulso, lo que dificulta el filtrado de la señal.

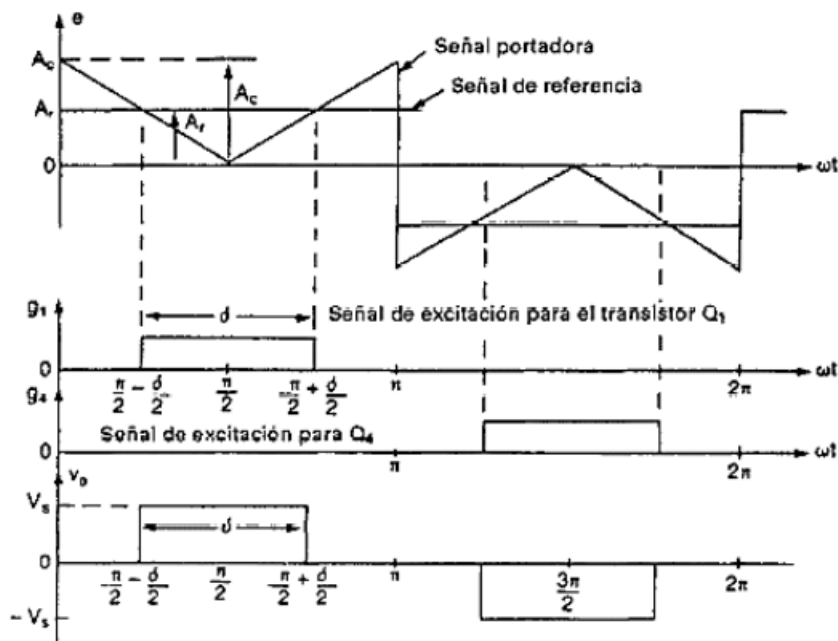


Figura 2. 6. Modulación de un solo ancho de pulso [3]

### 2.3.2 Modulación de anchura de varios pulsos por semiperiodo

En este caso, se generan varios pulsos en cada semiciclo de voltaje de salida. Se emplea para la comparación una señal triangular de alta frecuencia y de esta forma se obtendrán tantos pulsos a la salida como establezca la relación entre las frecuencias de la señal triangular y de la referencia rectangular. A esta relación se la conoce como el índice de modulación de frecuencia ( $m_f$ ).

La frecuencia de la señal de referencia establece la frecuencia de la señal de salida, y la frecuencia de la portadora triangular, determina la frecuencia de conmutación de los semiconductores y la frecuencia de los principales armónicos de la señal de salida.

En este caso la componente fundamental de la tensión de salida se controla linealmente modificando la anchura de los pulsos generados a través del índice de modulación de amplitud ( $m_a$ ), que es la relación entre la amplitud de la referencia rectangular y de la triangular. Puesto que la señal triangular suele tener amplitud fija,  $m_a$  se varía modificando la amplitud de la señal de referencia rectangular.

Los armónicos principales de la señal son los correspondientes a la frecuencia de conmutación, sin embargo, al variar la anchura de los pulsos para controlar el valor eficaz de la tensión de salida, se modifica a la vez el espectro armónico de la misma, de forma que al aumentar el ancho de pulso se tiende hacia el espectro de la onda cuadrada.

Todo esto se puede ver en la Figura 2.7.

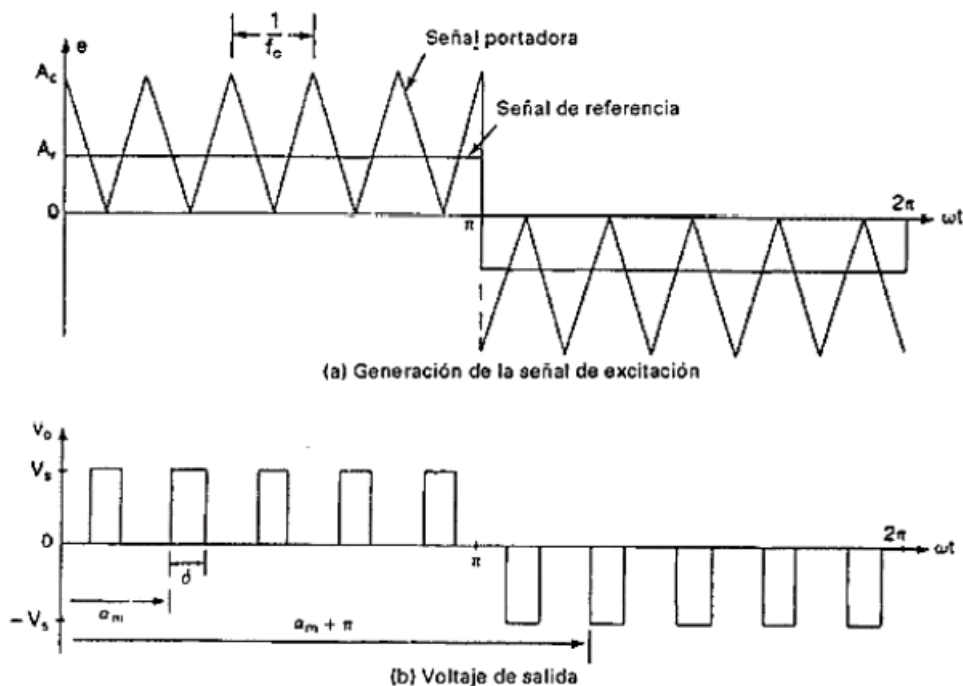


Figura 2. 7. Modulación de varios anchos de pulso [3]

### 2.3.3 Modulación de anchura de pulso senoidal (SPWM)

Para la modulación PWM senoidal se emplea una señal de referencia senoidal en lugar de rectangular. De esta manera, el ancho de pulso, en lugar de mantenerse fijo de un pulso al siguiente, va variando, siguiendo la ley senoidal.

Igual que en los otros métodos, las señales de disparo se generan al comparar la señal senoidal de referencia con una onda portadora triangular, como se muestra en la figura 2.8.

La frecuencia de la señal de referencia determina la frecuencia de la salida del inversor (y por lo tanto de su componente fundamental), y su amplitud determina el índice de modulación en amplitud  $m_a$ .

La amplitud de la componente fundamental de la tensión de salida se controla linealmente con  $m_a$  de forma que  $V_{o1} = m_a * V_{DC}$

La frecuencia de la portadora triangular determina la frecuencia de conmutación. El espectro armónico de la tensión de salida depende del tipo de modulación PWM senoidal empleado. Existen dos tipos la modulación SPWM, la bipolar y la unipolar (figura 2.8) cuyas características se expondrán seguidamente.

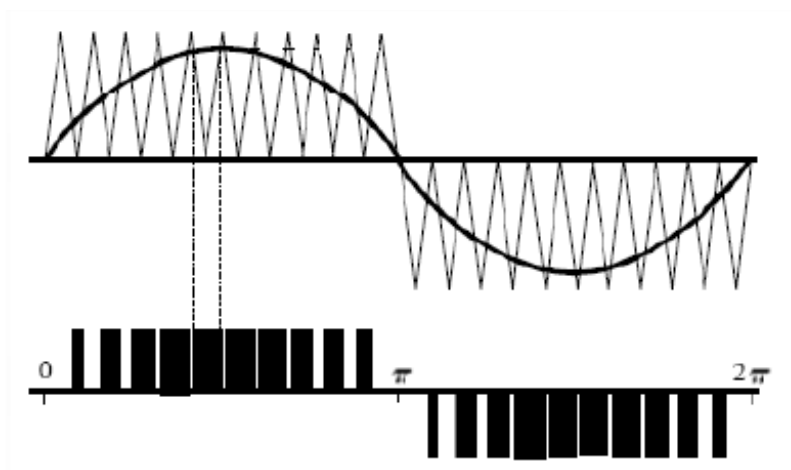


Figura 2. 8. Modulación senoidal del ancho de pulso [4]

#### Ventajas:

- Reducción de los armónicos de orden bajo
- Reducción del factor de distorsión
- Facilidad de filtrado

#### Características:

- Frecuencia de la tensión de salida:  $f_{salida} = f_{senoidal} = f_s$
- Frecuencia de conmutación:  $f_c = f_T$

Existen dos variantes de la técnica SPWM: SPWM Bipolar y SPWM Unipolar.



### SPWM Bipolar

En esta técnica se utiliza una única señal de referencia senoidal  $V_s$  y se compara con una señal portadora triangular  $V_t$  que fija la frecuencia de conmutación. Los semiconductores de un puente completo se dispararán por parejas

En la Figura 2.9 se muestra un ejemplo del funcionamiento de esta técnica, de modo que:

Si  $V_s > V_t \rightarrow V_o = +V_{DC}$  (se conectan los transistores 1 y 2 de la Figura 2.5)

Si  $V_s < V_t \rightarrow V_o = -V_{DC}$  (se conectan los transistores 3 y 4 de la Figura 2.5)

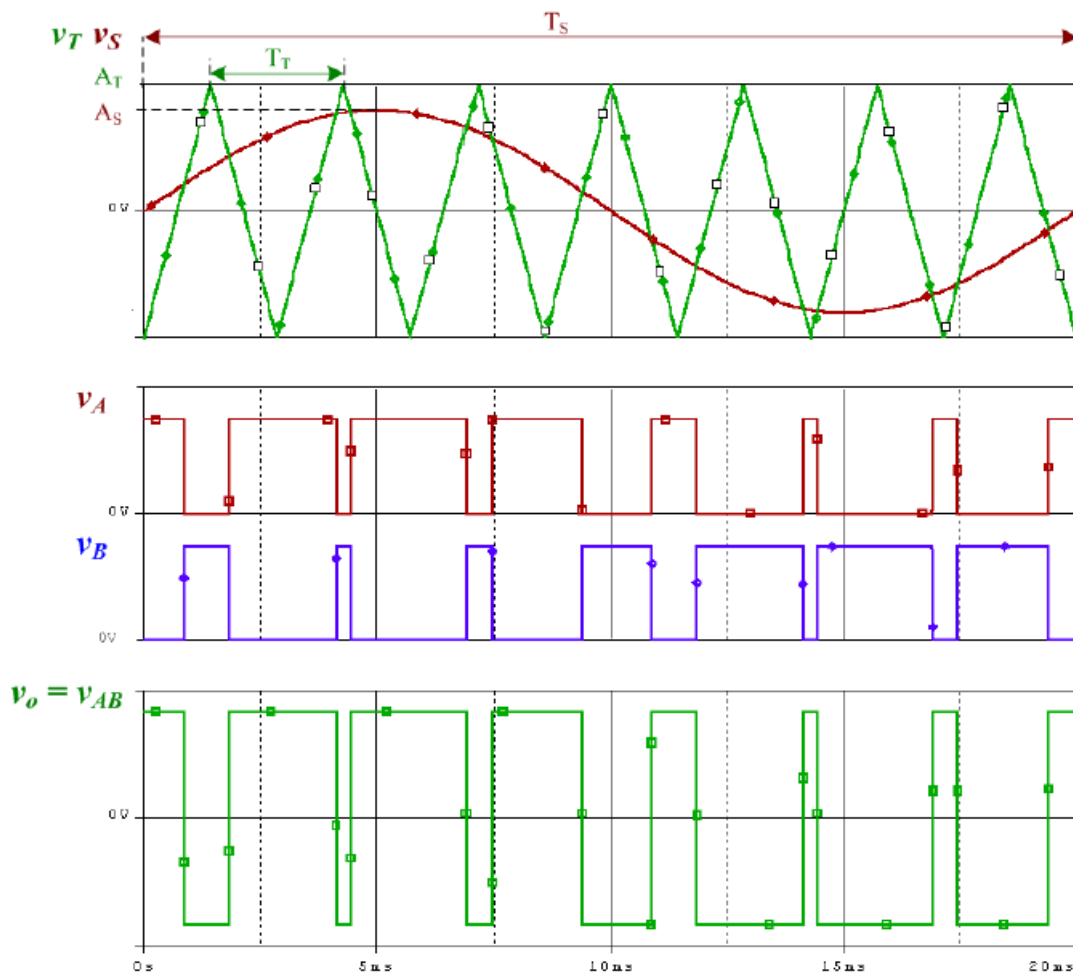


Figura 2.9. Formas de onda SPWM Bipolar [1]

Si el valor de la tensión de la señal de referencia senoidal es mayor que el valor de la tensión de la señal portadora triangular, el valor de la tensión de la salida del inversor será el voltaje de entrada al inversor con signo positivo. Y, al contrario, se obtiene el mismo valor de tensión, pero en signo negativo.

Por lo tanto, los pulsos de  $V_o$  varían entre  $+V_{DC}$  y  $-V_{DC}$  en cada semiciclo, y de ahí su nombre de modulación Bipolar.

El espectro armónico de la tensión de salida bipolar (obtenido mediante el desarrollo en serie de Fourier) para un caso con  $m_a=0.8$  y  $m_f=15$ , de la salida de la modulación SPWM Bipolar se muestra en la Figura 2.10.

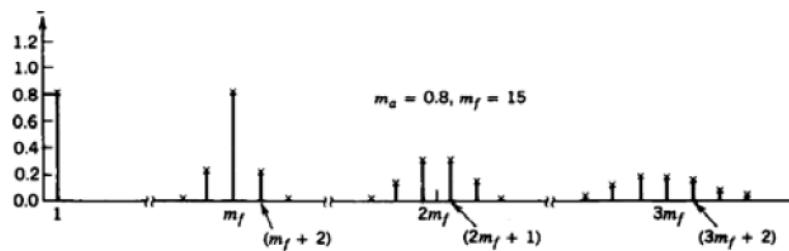


Figura 2. 10. Serie de Fourier de la salida SPWM Bipolar [4]

En la modulación SPWM Bipolar, los armónicos de la tensión de salida del inversor aparecen a la frecuencia de conmutación y en sus bandas laterales, y en sus consecutivos armónicos de orden  $m_f$  ( $m_f, 2m_f, 3m_f$ , etc).

El armónico de orden  $m_f$ , es el que está situado a una frecuencia  $m_f * f_{sin} = m_f * f_1 = f_{tri} = f_{conm}$

#### SPWM Unipolar

En esta técnica se utilizan dos señales de referencia senoidal  $V_s$  y  $-V_s$ , y, además, una señal portadora triangular  $V_t$  que fija la frecuencia de conmutación.

En este caso el resultado de la comparación de una de las senoidales con la triangular genera los pulsos de disparo para los transistores de una de las ramas. La comparación de la segunda senoidal genera los disparos para la otra rama de interruptores. Como resultado, la tensión de salida tiene una forma unipolar, como se ve en la Figura 2.11.

De modo que:

$$\text{Si } V_s > V_t \rightarrow V_{AN} = +V_{DC}$$

$$\text{Si } V_s < V_t \rightarrow V_{AN} = 0$$

$$\text{Si } -V_s > V_t \rightarrow V_{BN} = +V_{DC}$$

$$\text{Si } -V_s < V_t \rightarrow V_{BN} = 0$$

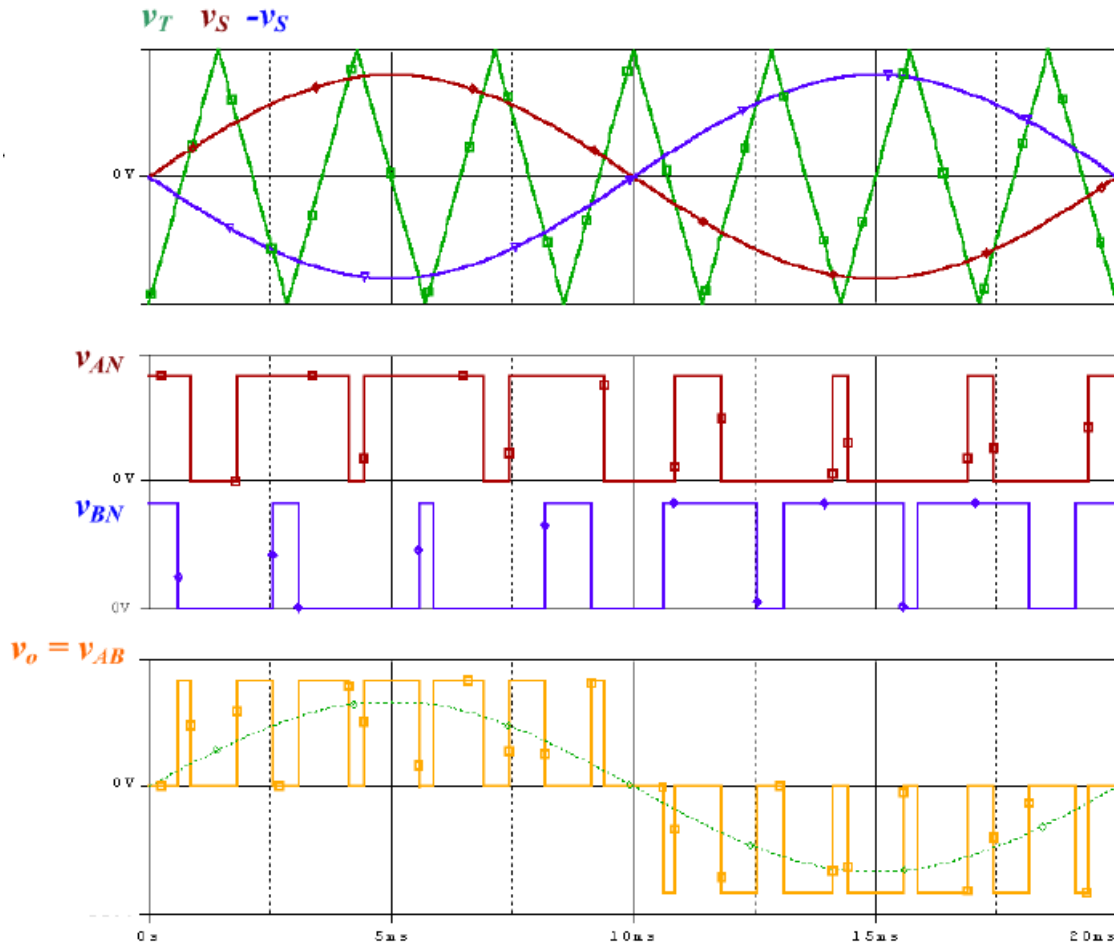


Figura 2. 11. Formas de onda SPWM Unipolar [1]

Para calcular la tensión de salida del inversor,  $V_o$ , se restan las dos señales anteriores. Con ello se obtiene una de las principales características de la modulación SPWM Unipolar, y es que los pulsos de  $V_o$  varían entre  $+V_{DC}$  y 0 en los semiciclos positivos y  $-V_{DC}$  y 0 en los semiciclos negativos.

El espectro armónico de la tensión de salida con modulación SPWM Unipolar se muestra en la Figura 2.12.

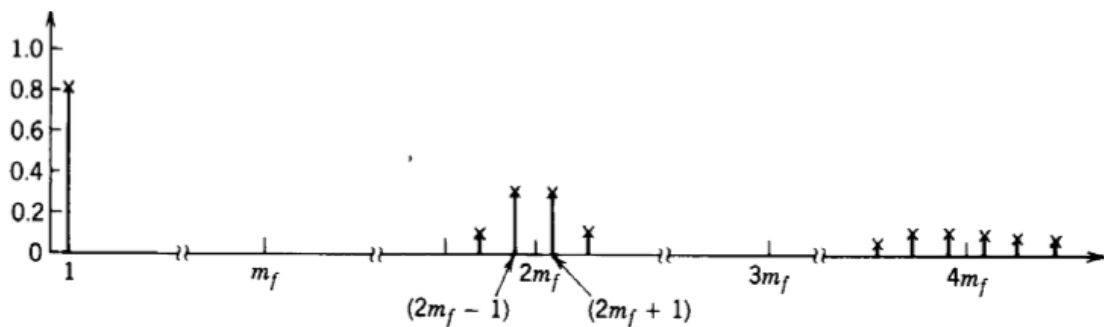


Figura 2. 12. Serie de Fourier de la salida SPWM Unipolar [4]

A diferencia de la SPWM Bipolar, trabajando a la misma frecuencia de conmutación, los primeros armónicos aparecen alrededor del doble de esta y en sus múltiplos, armónicos de orden  $2m_f$ ,  $4m_f$ , etc. Por lo tanto, la principal ventaja que presenta el SPWM Unipolar frente al Bipolar, es que al aparecer los primeros armónicos a mayor frecuencia se facilita el filtrado de la tensión de salida.

### Conclusiones

De la comparación entre las distintas topologías se puede destacar:

- La amplitud del primer armónico de la tensión de salida del inversor ( $V_o$ ) es el doble en el puente completo que en el medio puente.
- Los armónicos aparecen a mayor frecuencia con PWM Unipolar en comparación con PWM Bipolar, pero el control es más complejo porque se necesitan dos comparadores y dos señales moduladoras.

En base a lo explicado anteriormente y según los requerimientos del inversor, se puede optar por una u otra topología con el control adecuado. De modo que, para la aplicación planteada y con limitación de tensión de entrada a la de las fuentes del laboratorio (como se verá en los condicionantes del diseño) interesa aprovechar al máximo la tensión de entrada continua, por lo que conviene la topología de puente completo, y con armónicos desplazados en frecuencia lo máximo posible respecto al primer armónico, que será de frecuencia baja, para facilitar el filtrado, por lo que conviene un control PWM Unipolar.

### 2.3.4 Modulación de anchura de pulso senoidal modificada (MSPWM)

En la modulación senoidal modificada del ancho de pulso, los anchos de los pulsos más cercanos al pico de la onda senoidal no cambian considerablemente, esto es, durante los sesenta grados alrededor del pico (treinta antes y treinta después) los interruptores están encendidos. Este tipo de modulación permite que se reduzca el número de conmutaciones de los dispositivos de potencia y las pérdidas de conmutación, incrementando la componente fundamental y mejorando las características armónicas.

## 2.4 Parámetros de calidad

El inversor ideal sería aquel que entregara una onda senoidal sin contenido armónico. Por tanto, un inversor cuya salida tenga menos armónicos, tendrá mejor prestación y rendimiento.

Hay distintos parámetros característicos relacionados con el contenido armónico de una señal:

- **Factor Armónico del enésimo armónico (HF<sub>n</sub>)**

Mide la aportación de cada uno de los armónicos a la señal.

$$HF_n = \frac{V_n (RMS)}{V_1 (RMS)} \quad (1)$$

- **Distorsión Armónica Total (THD)**

Pondera la aportación de los armónicos con respecto a la componente fundamental de una señal. Un THD bajo, cercano a 0, indica que la señal tendrá una forma de onda muy senoidal.

$$THD = \frac{1}{V_1 (RMS)} \sqrt{\sum_{n=2}^{\infty} V_n^2 (RMS)} \quad (2)$$

- **Factor de Distorsión del enésimo armónico (DFn)**

Mide el nivel de cada componente armónica ponderado en función de su frecuencia.

$$DF_n = \frac{V_n (RMS)}{V_1 (RMS) * n^2} \quad (3)$$

- **Factor de Distorsión (DF)**

Mide la distorsión armónica introduciendo una ponderación de las componentes. Sirve para conocer la distorsión de una señal cuando se han atenuado sus componentes armónicas (por ejemplo, después de un filtrado de la señal).

$$DF = \frac{1}{V_1 (RMS)} \sqrt{\sum_{n=2}^{\infty} \left( \frac{V_n (RMS)}{n^2} \right)^2} \quad (4)$$

## 2.5 Salida del inversor

La salida de un inversor modulado por PWM puede ser ajustada para que sea una senoidal pura, una senoidal modificada o una onda cuadrada. Esto viene indicado por el índice de modulación en amplitud, definido como:

$$m_a = \frac{A_{Senoidal}}{A_T} \quad (5)$$

De esta forma variando el índice de modulación de amplitud,  $m_a$ , para una tensión de alimentación constante se puede modificar la tensión a la salida del inversor. Además,

dependiendo del índice de modulación de amplitud, la distribución de los armónicos en la salida es distinta.

- $m_a \leq 1$  los armónicos se sitúan a alta frecuencia, entorno a la frecuencia de conmutación y sus múltiplos. El voltaje pico de la componente de frecuencia fundamental de voltaje de salida preserva una relación lineal entre el índice de modulación en amplitud y el valor  $V_{DC}$ , según la ecuación (6).

$$V_{o1} = m_a * V_{DC} \quad (6)$$

- $m_a > 1$  se produce sobremodulación, que tiene como resultado un aumento en el contenido armónico. De hecho, para este caso, la amplitud de la componente de frecuencia fundamental no varía linealmente con  $m_a$ .

En base a esto, existen tres zonas de funcionamiento: 1) Zona lineal; 2) Sobremodulación; y 3) Onda cuadrada; como se puede ver en la Figura 2.13.

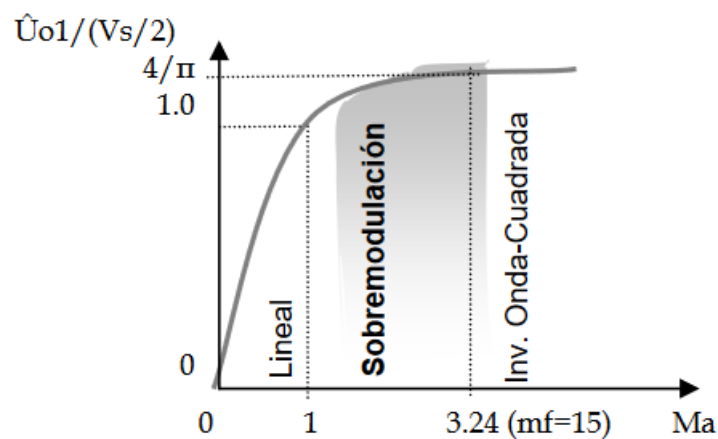


Figura 2. 13. Zonas de funcionamiento del inversor [4]

### 1) Zona lineal

- El índice de modulación  $m_a$  está comprendido entre 0 y 1.
- La amplitud de la componente fundamental de la tensión de salida es proporcional a  $m_a$  a través de la ecuación (6).
- Los armónicos aparecen en las componentes  $m_f$ ,  $2m_f$ ,  $3m_f$ , etc, y sus bandas laterales para el caso bipolar, y en,  $2m_f$ ,  $4m_f$ , etc, y sus bandas laterales para el caso unipolar.

### 2) Sobremodulación

- El índice de modulación  $m_a$  es mayor que 1.
- Hay zonas donde se pierden pulsos y la señal de salida empieza a cuadrarse por el centro de cada semiciclo, lo que provoca que empiecen a aparecer de nuevo los armónicos de orden bajo (3, 5, 7, etc.) Estos armónicos no serán filtrados por el filtro paso bajo, al estar por debajo de la frecuencia de corte de este.

- La amplitud de la componente fundamental de la tensión de salida no solamente depende de  $m_a$ , sino que también depende de  $m_f$ , por lo cual la relación con la tensión de entrada deja de ser lineal.

En la Figura 2.14 se muestran las formas de onda características de la sobremodulación.

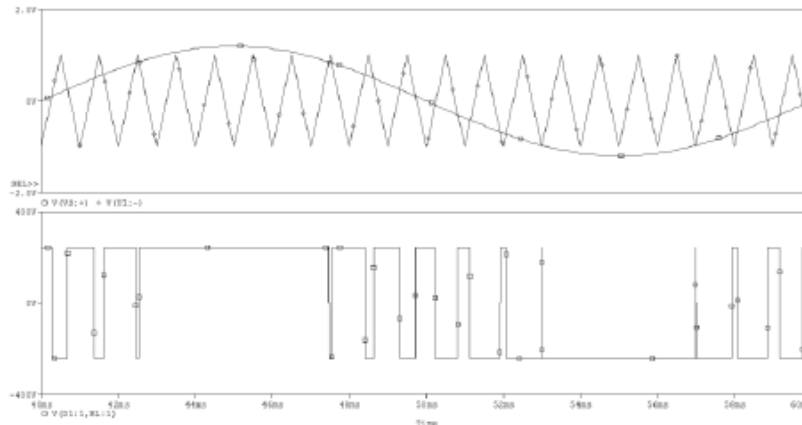


Figura 2. 14. Formas de onda en sobremodulación [1]

### 3) Onda cuadrada

- La amplitud de la componente fundamental de la tensión de salida toma el valor máximo durante todo este período.
- El valor máximo de la amplitud es de 1,273 veces la tensión de entrada.
- Se tiene de nuevo el espectro armónico de la onda cuadrada, con armónicos de orden bajo que no filtrará el filtro paso bajo.

## 3. ESPECIFICACIONES

Tras la introducción teórica al tema tratado, a continuación, se plantean las especificaciones y condicionantes del diseño planteado.

El objetivo de este proyecto es diseñar un prototipo de inversor con la finalidad de ser utilizado en las prácticas de la asignatura de electrónica de potencia de la ETSID. Ante todo, se deben establecer las especificaciones para el diseño. Para ello, deberán observarse algunos condicionantes que se enumeran a continuación:

- En primer lugar, se pretende diseñar una placa para prácticas, por lo que su diseño debe tener en cuenta el punto de vista pedagógico, pensando en un sistema versátil en cuanto a posibles configuraciones.

- La seguridad de los alumnos que empleen las placas ante posibles electrocuciones o quemaduras debe ser una prioridad.
- Estas prácticas se realizan en el laboratorio Llevant de la ETSID, por lo que parte de las especificaciones de diseño estarán condicionadas por los equipos disponibles.

### 3.1 Especificaciones de partida

- **Potencia del inversor. Rangos de tensión y corriente.**

Podría plantearse el diseño de una fuente de alimentación con rectificador y filtro a partir de un transformador o de la tensión de red, observando los condicionantes, por motivos de seguridad se prefiere trabajar con la fuente de laboratorio y con bajos niveles de tensión y corriente. Esto no va a ser una limitación ya que los conceptos a estudiar pueden ser reproducidos a baja potencia. Las fuentes de alimentación disponible en el laboratorio tienen una potencia máxima de 60W proporcionando hasta 2A a 30V. Para evitar calentamientos de las cargas y posibles quemaduras graves, se asegurará que estas consuman potencias inferiores a 8W. La tensión de salida debería ser ajustable mediante potenciómetro en el circuito de control o realimentación.
- **Topología del inversor.**

En las diferentes asignaturas, se estudian tanto los inversores monofásicos como los trifásicos, sin embargo, para establecer los conceptos básicos de funcionamiento de estos convertidores, se establece como especificación diseñar un inversor monofásico en configuración de puente completo.
- **Frecuencia de conmutación.**

Se establecerá una frecuencia de conmutación lo suficientemente alta como para poder ser filtrada con pequeños componentes en el filtro.
- **Tipo de semiconductores.**

Podrán elegirse transistores MOSFET o IGBT. Preferiblemente se emplearán MOSFETS para evitar tener que añadir un diodo en antiparalelo. Además, deberá sobredimensionarse para evitar que se caliente y si es posible evitar que tenga que llevar asociado un disipador de calor.
- **Circuitos de disparo (Drivers).**

Los drivers deberán aportar los niveles de tensión y corriente adecuados para el disparo de los semiconductores de potencia, además, deberán proveer el aislamiento (o una referencia flotante) entre las partes alta y baja de cada rama del puente inversor para evitar cortocircuitos.
- **Tipo de control, analógico o digital.**

Podrá implementarse un controlador analógico o digital, o bien emplear un sistema integrado para la generación de señales control de los semiconductores. Podría



implementarse en lazo abierto o con control de la tensión de salida y/o de la corriente por la bobina.

- **Técnica de modulación a implementar.**

Idealmente sería deseable que se pudiesen probar diferentes técnicas de modulación, pero de ser demasiado complejo, al menos deberá emplearse modulación SPWM y preferiblemente unipolar.

- **Necesidad de filtrado.**

Es parte del estudio de los inversores el filtrado de las tensiones de salida. Deberá diseñarse un filtro de la tensión de salida, pero se preverá el empleo de zócalos, para que los componentes del filtro puedan ser intercambiados por otros, para probar diferentes filtros.

### 3.2 Posibles alternativas y elección de la solución adoptada

En este subapartado se van a exponer las posibles soluciones para cada bloque del diseño y se va a elegir la solución óptima de acuerdo con las especificaciones y condicionantes del diseño.

#### 3.2.1 Obtención de la tensión de entrada del inversor

Existen dos alternativas:

- 1) Implementación de una fuente no estabilizada con filtro de salida.

El diseño de la fuente de alimentación permite no depender de los rangos de una fuente de laboratorio, pudiéndose diseñar para los niveles de tensión y corriente que se deseen. Esto permite diseñar un inversor de mayor potencia y de observar el efecto del rizado de entrada sobre la tensión de salida.

- 2) Empleo de las fuentes de alimentación del laboratorio.

Si el rango de tensiones y corrientes lo permite, esta opción evita la necesidad de un diseño extra, como es la fuente no estabilizada.

Solución adoptada:

Como se ha indicado en las especificaciones, podría plantearse el diseño de una fuente de alimentación con rectificador y filtro a partir de un transformador, pero por motivos de seguridad se prefiere trabajar con bajos niveles de tensión y corriente, lo que hace innecesario un inversor de alta potencia. Además, el hecho de trabajar con bajos niveles de tensión de salida no es un impedimento para observar las características de la modulación PWM y del filtrado.

Por todo ello, se elige la utilización de la fuente de laboratorio, además se simplifica el diseño del prototipo y se reduce el coste de este.

### 3.2.2 Topología e implementación de la etapa de potencia

Como se ha establecido en las especificaciones se implementará un inversor monofásico, que podría configurarse en puente completo, semi puente o con topología push pull.

De entre ellos, el semi puente y el push pull permiten modulación SPWM Bipolar, pero la tensión obtenida en la salida se limita a  $V_{DC}/2$ . El puente completo permite modulación unipolar y bipolar y aprovecha mejor el bus de continua, obteniendo una tensión de salida que puede alcanzar el valor  $V_{DC}$ .

De entre estas opciones se elige la topología de puente completo.

Para su implementación podría elegirse entre las siguientes alternativas:

- 1) Adquirir un inversor prefabricado.

En caso de elegir esta opción se buscaría una placa compacta que lleve el diseño e implementación del puente inversor, adecuado a las especificaciones, para posteriormente añadirla al prototipo.

- 2) Realizar el diseño e implementación del inversor mediante cuatro semiconductores discretos.

En este caso se elegirán los transistores adecuados. Pudiendo ser estos ajustados a la potencia de carga, con lo que probablemente requerirán de un disipador de calor, o bien sobredimensionados para evitar calentamientos y la necesidad de radiador, lo que simplificará la implementación reduciendo el tamaño del prototipo.

De entre las opciones, se elige implementar el puente mediante semiconductores discretos y sobredimensionados para evitar los radiadores y los calentamientos.

### 3.2.3 Circuito de control y disparo.

Para esta etapa se consideran las siguientes alternativas:

- 1) Diseñar y montar la placa del control SPWM.

Esta opción conlleva el diseño e implementación del circuito de control. Como ventajas, el poder diseñar un circuito que implemente diferentes técnicas de control. Como desventajas la necesidad del diseño e implementación de un circuito de control complejo. La elección de los componentes, circuitos integrados que sean capaces de generar ondas triangulares y senoidales, comparadores, etc. Una vez generadas y sincronizadas, las señales senoidales y triangular comparadas generan los instantes de conmutación de la modulación SPWM Unipolar, esta placa deberá incluir los drivers de excitación para el disparo de los transistores de potencia.

## 2) Tarjetas de control integradas

Existen módulos integrados basados en microcontrolador que generan las señales de disparo para el control SPWM, incluso con los drivers para disparar las dos ramas del puente. Como ventajas, el hecho de disponer de un sistema de control ya montado, fácil de integrar en el circuito final y que simplifica mucho el diseño. Como desventajas, no suelen tener demasiadas opciones de configuración, trabajando normalmente a una frecuencia de conmutación establecida y con un único tipo de control, normalmente SPWM.

De entre las dos opciones se ha elegido la segunda, para evitar la complejidad del diseño y considerando que las limitaciones no son significativas.

Se han considerado diferentes alternativas entre fabricantes, pero finalmente se ha elegido la placa EGS002. Esta placa implementa un control en lazo cerrado y se puede configurar como modulador SPWM unipolar o bipolar. Además, incorpora los drivers para el disparo de los transistores, permite configurar la frecuencia de la tensión de salida y controlar su valor eficaz. Por contra, la frecuencia de conmutación es fija a 23.4kHz. Pero, además, su bajo precio (3€) hace que no tenga competencia, y que se desestime la implementación propia.

### 3.2.4 Filtrado de la tensión de salida del inversor

#### 1) Diseñar e implementar un filtro fijo.

En este caso se calcularía un filtro donde atenuara los armónicos a la frecuencia de conmutación y superiores.

#### 2) Implementar conectores para probar distintos valores de filtro y ver cómo afecta a la tensión de salida.

Mediante esta opción se podrá visualizar el comportamiento del inversor frente a distintos valores de componentes de filtro, o incluso para diferentes cargas, no únicamente resistivas.

Por la versatilidad que ofrece y por su mayor carácter pedagógico se elige.

## 4. ANÁLISIS Y DISEÑO DEL INVERSOR

A continuación, se explica más detalladamente el proceso de diseño de cada bloque, en el que se incluyen cálculos teóricos, simulaciones y resultados experimentales.

### 4.1 Tarjeta de control SPWM EGS002

En la Figura 4.1 se muestra la tarjeta EGS002 del fabricante EGmicro, es una tarjeta bastante conocida en el sector de la electrónica de potencia porque ya lleva integrada la electrónica necesaria para poder hacer el control SPWM de un inversor monofásico. Esta tarjeta de control está basada en el chip EG8010, un ASIC (Application-Specific Integrated Circuit) diseñado específicamente para esta aplicación y con cierta versatilidad en su configuración. Incluye la posibilidad de conectarle un pequeño display LCD.

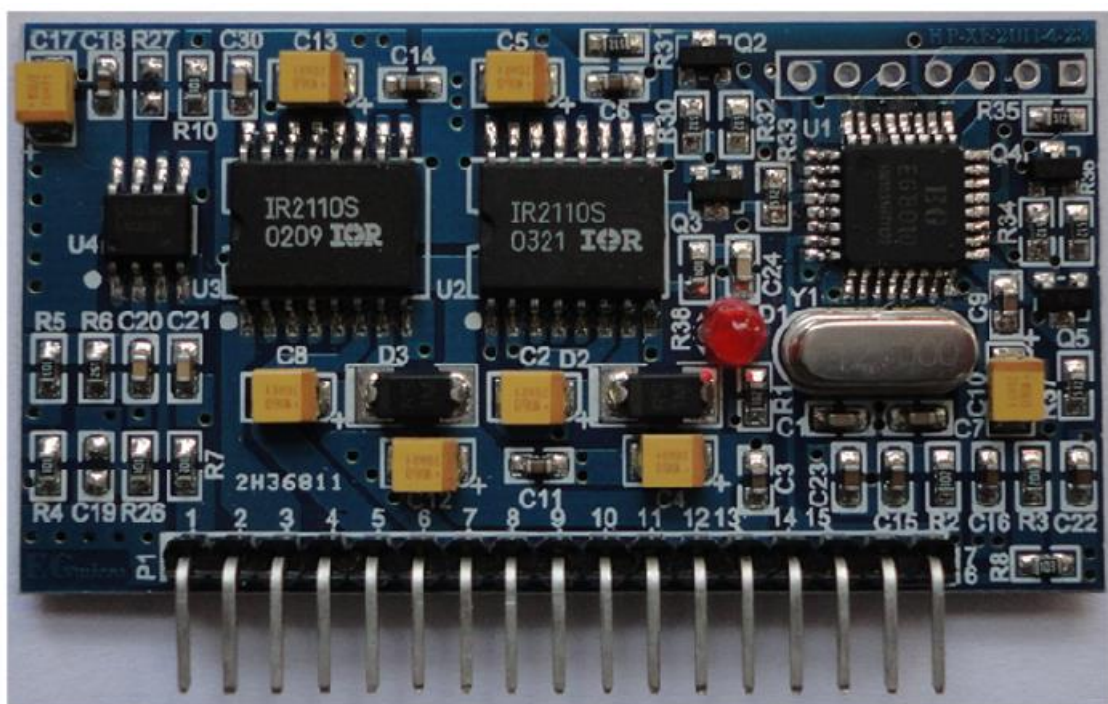


Figura 4. 1. Tarjeta EGS002 [5]

En la siguiente figura, Figura 4.2, se puede ver el esquema eléctrico de la placa, donde muestra la estructura de esta. Fundamentalmente, se tiene el circuito de control principal, como el EG8010 más los drivers IR2110S para la activación posterior de los MOSFET de potencia. La parte externa corresponde a los pines que se conectan a los drivers.

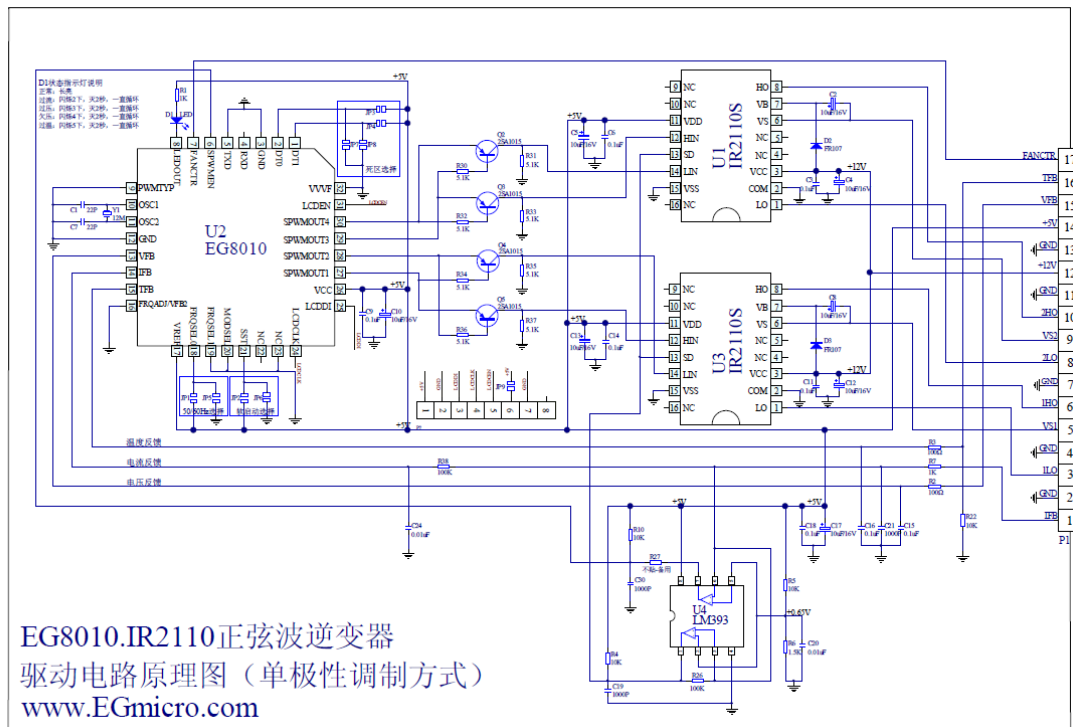


Figura 4. 2. Esquema de EGS002 [5]

#### 4.1.1 Características

Es importante destacar tres aspectos de esta tarjeta a nivel de seguridad:

- 1) Protección de sobrecorriente: Se genera gracias a la resistencia shunt de  $0.1 \Omega$  que se conecta al pin IFB (pin 1), y va directamente al microcontrolador. Esto indicará si se está consumiendo mucha corriente y automáticamente desconecta el PWM.
- 2) Protección de temperatura: Se dispone de una entrada para la conexión de una resistencia NTC (pin 16, TFB), y una salida de activación de un ventilador (Pin 17, FAN).
- 3) Protección de sobretensión: La propia entrada de realimentación para el control de la tensión de salida sirve como protección por sobretensión. Se conecta al pin VFB (pin 15).

Cabe destacar que el circuito no funciona sin la realimentación de tensión. De no llevarla, el controlador desconecta las salidas PWM y da error de undervoltage.

Por otra parte, el circuito tiene las siguientes características configurables a través del EG8010:

- Frecuencia de conmutación: fija a 23.4 kHz.
- Frecuencia de la componente fundamental: Fija a 50 o 60Hz o ajustable (0-100Hz / 0-400Hz).
- Modulación SPWM Bipolar o Unipolar.
- Dead time ajustable (300ns, 500ns, 1us y 1.5us)
- Arranque suave de 3 segundos.
- Comunicación serie.
- Visualización por display LCD de la tensión, la corriente y la temperatura.

A continuación, en la Figura 4.3, se presenta el diagrama de bloques de EG8010.

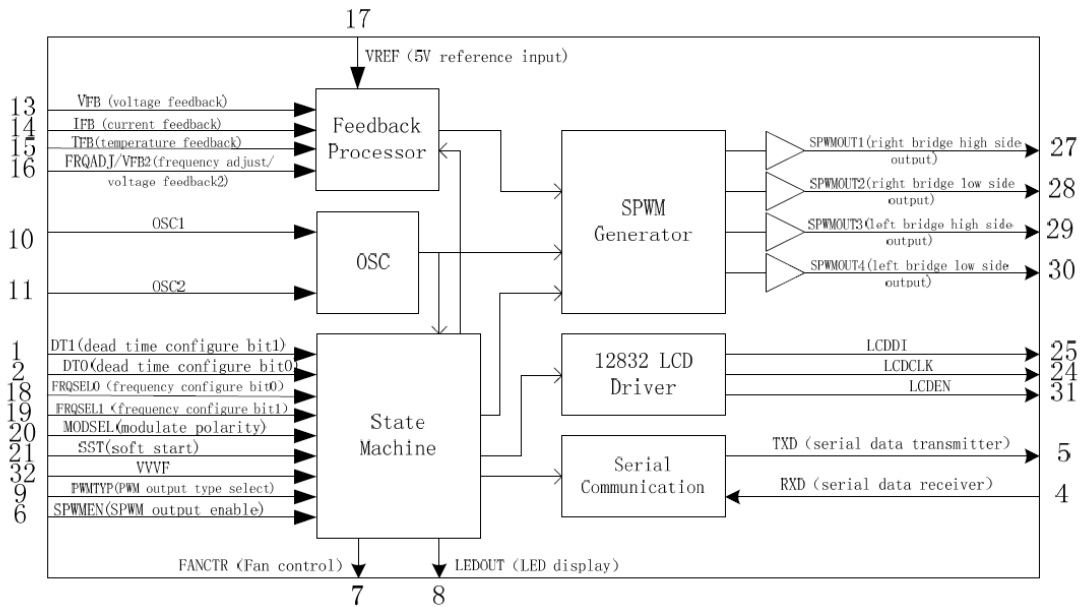


Figura 4. 3. Diagrama de bloques de EG8010 [6]

#### 4.1.2 Configuración de Test de la placa EGS002

Para poder realizar la prueba por primera vez y comprobar que la placa funciona correctamente para su posterior uso, se tienen que configurar las siguientes conexiones:

- 1) Conectar IFB, VS1, VS2, VFB y TFB a GND.
- 2) Conectar +5V al pin +5V y +12V (según las especificaciones puede variar en un rango de entre +12V y +15V) al pin +12V.
- 3) Conectar el osciloscopio entre de TEST1 a TEST4 para ver las formas de onda.

En la figura 4.4 se pueden ver más claras estas conexiones.

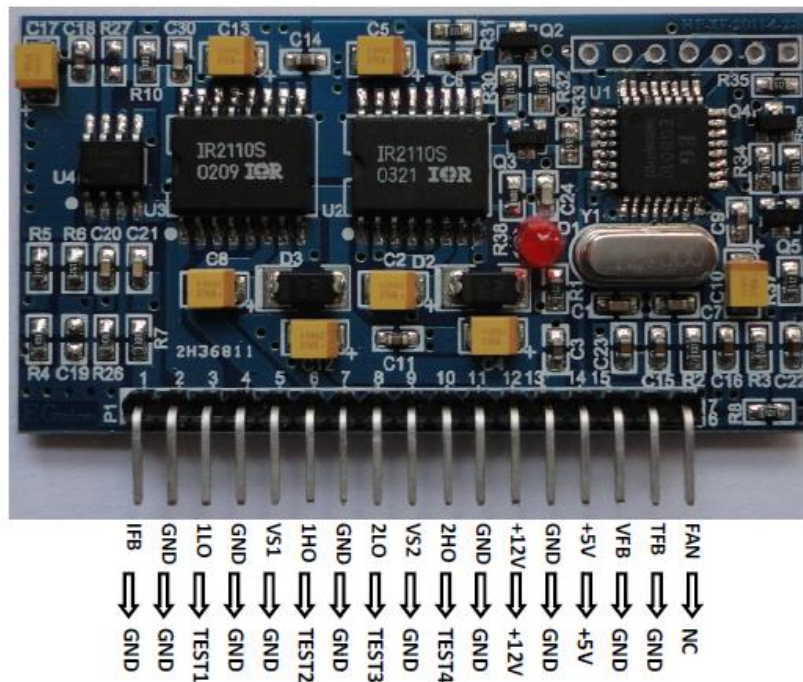


Figura 4. 4. Diagrama de conexiones para la prueba [5]

Se realizaron las conexiones y se obtuvo la Figura 4.5. En ella se puede ver que la onda amarilla (osciloscopio en los pines de salida TEST1 y TEST2) es la onda cuadrada de frecuencia fundamental y cuando se conecta a las salidas TEST3 y TEST4 genera una onda de modulación unipolar. Cuando TEST3 y TEST4 se conectan a un filtro RC, emitirá una forma de onda como la mostrada en color azul.

Debido a que el pin VFB está conectado a masa, la protección contra subtensión se activará a los 3 segundos. Por lo tanto, solo se podrán ver las formas de onda durante ese periodo de tiempo. Para que eso no ocurra, es necesario el diseño y conexión de la realimentación de tensión.

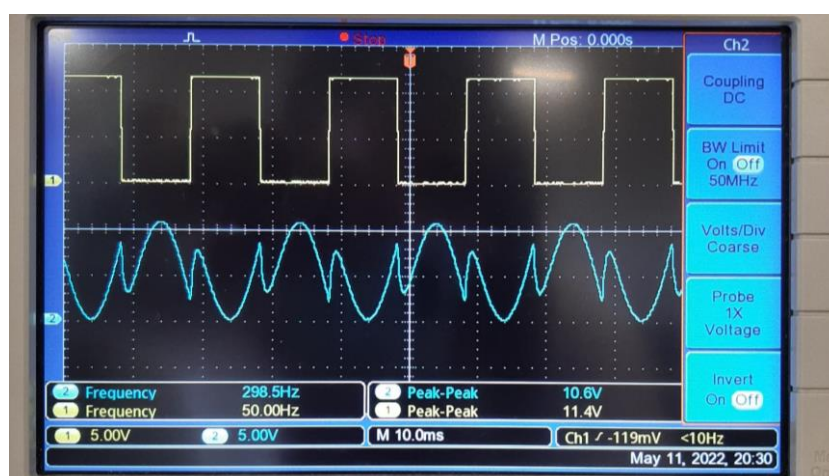


Figura 4. 5. Formas de onda de la prueba



### 4.1.3 Diseño del circuito de sensado de tensión

En la Figura 4.6 muestra el potenciómetro que genera en el pin 15 el voltaje que posteriormente entra al microcontrolador en el rango de 3V (Según las especificaciones). De lo contrario la tarjeta no arranca y genera varias señales visuales mediante el LED.

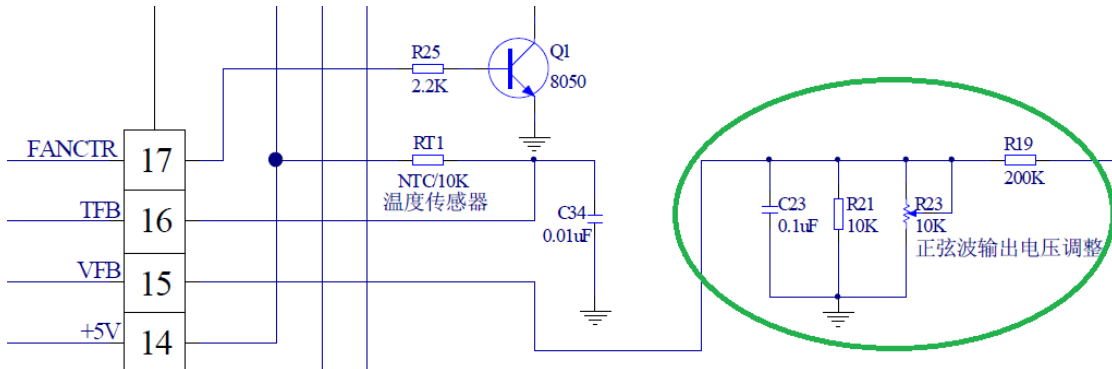


Figura 4. 6. Circuito de realimentación [5]

En la hoja de características se puede encontrar que la placa EGS002 proporciona una función de advertencia LED. El usuario puede determinar el problema de acuerdo con lo siguiente:

- Normal: Iluminación siempre encendida.
- Sobrecorriente: Parpadea dos veces, se apaga durante dos segundos y sigue parpadeando.
- Sobretensión: Parpadea tres veces, se apaga durante dos segundos y sigue parpadeando.
- Subtensión: Parpadea cuatro veces, se apaga durante dos segundos y sigue parpadeando.
- Exceso de temperatura: Parpadea cinco veces, se apaga durante dos segundos y sigue parpadeando.

#### Cálculos previos y elección de componentes

En este subapartado se van a realizar los cálculos de la realimentación. Esta estará compuesta por un divisor de tensión formado por una resistencia fija y un potenciómetro en serie con otra resistencia fija. Para poder calcular los valores de estas resistencias se ha de tener en cuenta las especificaciones de la placa.

Según la hoja de características, VFB ha de tener un valor típico de 3V. Esto se debe a que internamente, la referencia de tensión para el control es una senoidal de 3V de amplitud. Por ello para poder modificar el valor de la tensión de salida, se modifica mediante un potenciómetro el valor de la tensión medida.

Para los 30V máximos de la tensión de salida en la carga se debe diseñar el circuito de realimentación para que se encuentre en el rango de los 3V. El valor nominal será el valor de la tensión de salida que de 3V en la señal de realimentación. Aumentando el valor resistivo del potenciómetro, aumentará la tensión de feedback y el controlador reducirá la tensión de salida.



En caso contrario, cuando se reduce el valor resistivo del potenciómetro, la tensión de feedback se reduce por debajo de 3V y el control aumentará la tensión de salida.

Dado que la realimentación va conectada a la salida del filtro, entre el condensador y la bobina, se debe calcular en función de la tensión de salida. En la siguiente figura, Figura 4.7, se muestra el esquema empleado en el diseño, suponiendo tensión máxima (30V) en la carga, después del filtro.

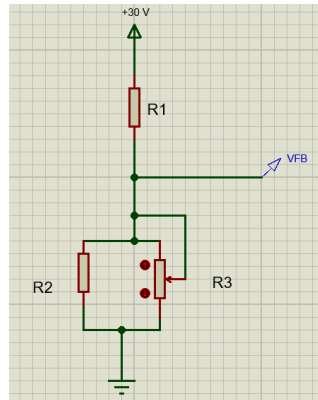


Figura 4. 7. Divisor de tensión para la realimentación

En base al esquema planteado por el fabricante, se opta porque  $R2=10\text{ k}\Omega$  y el potenciómetro que en la Figura 4.6 corresponde con  $R3$  sea  $R3= 10\text{ k}\Omega$ . Por lo tanto, para que  $VFB= 3\text{V}$ , se elige  $R1= 22\text{ k}\Omega$ , y con eso se obtiene un rango a la salida del divisor de tensión de 0 a 5.5V, lo cual aceptaría la condición de VFB.

#### 4.1.4 Driver para el control de los MOSFET

Para el acople entre la etapa de control, con la etapa de potencia se utilizó el driver IR2110.

El circuito integrado IR2110 internamente cuenta con un arreglo de transistores los cuales mejoran el rendimiento del funcionamiento de los MOSFET gracias a su rápida activación y desactivación, permitiendo que el tiempo que los MOSFET pasan en la zona óhmica sea casi nulo.

En la siguiente imagen, Figura 4.8, se muestra el diagrama de bloques del driver IR2110, el cual fue el seleccionado como pieza esencial para la activación del puente completo.

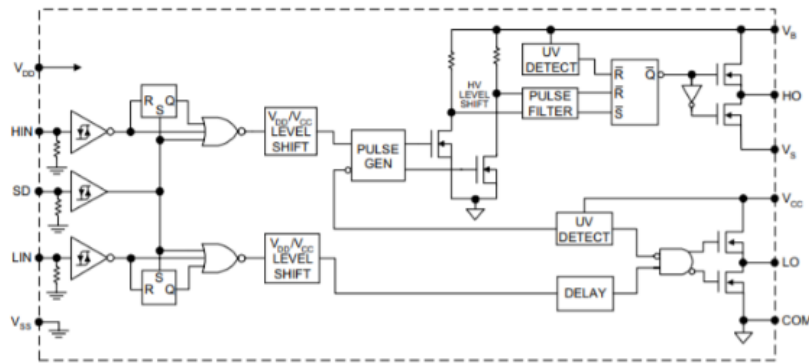


Figura 4. 8. Diagrama de bloques del driver IR2110 [6]

Por último, en la Figura 4.9, se muestra la configuración típica del driver IR2110 con los MOSFET, los cuáles van a ser la etapa de potencia.

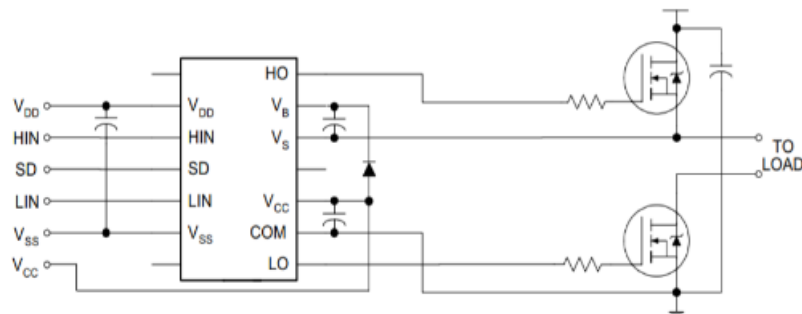


Figura 4. 9. Configuración típica del driver IR2110 [6]

Cabe destacar que la familia de controladores IR2110 e IR2113 trabajan con altos voltajes, lo que permite controlar las tensiones de los MOSFET existentes en el mercado, y que, por lo tanto, abre grandes posibilidades para la utilización en inversores de voltaje, circuitos de control de velocidad de motores, etc, gracias a su bajo costo.

## 4.2 Diseño del inversor DC/AC

En este subapartado se detalla el diseño del inversor DC/AC; la topología seleccionada, especificaciones, y cálculos teóricos.

### 4.2.1 Topología Usada

La topología seleccionada para el inversor DC/AC es un inversor en puente completo modulado con SPWM Unipolar, que presenta las siguientes ventajas:

- El inversor en puente completo preserva la mayor amplitud del primer armónico de la tensión de salida ( $V_o$ ). En comparación, esta amplitud es el doble en el puente completo que en el medio puente.
- Los armónicos en la salida aparecen a mayor frecuencia con PWM Unipolar en comparación con PWM Bipolar, lo que facilita su filtrado y disminuye el tamaño de los componentes de filtro.

La modulación será analógica, en la que los instantes de conmutación vienen determinados por la comparación de una señal moduladora senoidal con una portadora triangular.

En la siguiente figura, Figura 4.10, se muestra un diagrama de bloques más detallado de la parte correspondiente al inversor.

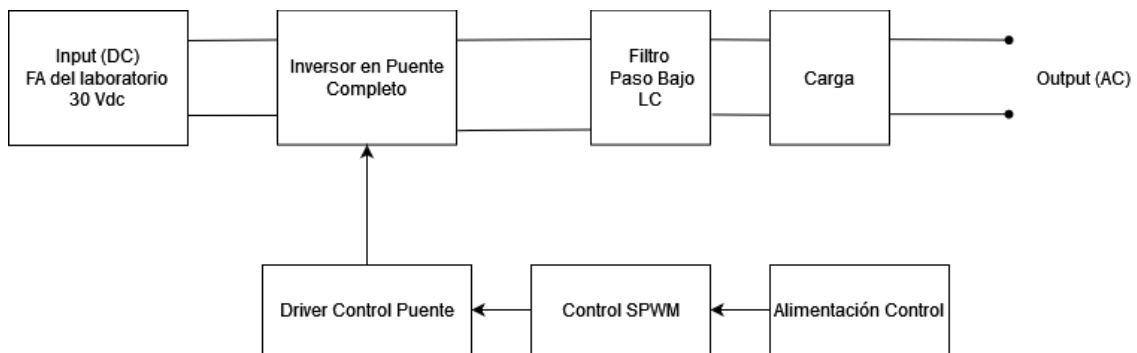


Figura 4. 10. Diagrama de bloques del inversor DC/AC

Está constituido por un circuito inversor en configuración Puente Completo, una etapa de control de modulación SPWM Unipolar, una fuente de alimentación lineal para alimentar la etapa de control, unos drivers que excitan cada una de las ramas del puente inversor, un filtro LC para reducir el contenido armónico de alta frecuencia y una carga.

#### 4.2.2 Especificaciones

Se desea a la salida del inversor DC/AC una señal senoidal pura de bajo contenido armónico. Debido a que la frecuencia de salida del inversor es baja, el dimensionado del filtro de salida se simplifica si se consigue desplazar la componente fundamental del primer armónico lo máximo posible de los armónicos de alta frecuencia no deseados. Esto se consigue aplicando modulación SPWM Unipolar.

La frecuencia de conmutación de los transistores se fija en la frecuencia de la señal portadora triangular del control SPWM Unipolar. Si se selecciona para ésta una frecuencia de 23.4kHz, y teniendo en cuenta las características de este tipo de modulación, se tienen los primeros armónicos de alta frecuencia a aproximadamente 46.8kHz. Estos resultan de fácil filtrado mediante un filtro paso bajo, típicamente formado por una bobina y un condensador (filtro LC).

La elección de estos componentes determinará en gran medida las características de la señal de salida (rizado, amplitud, contenido armónico, factor de potencia).

La tensión de salida del inversor se ajusta mediante el potenciómetro situado en la realimentación del circuito. Los límites de ajuste vendrán impuestos por el índice de modulación en amplitud ( $ma$ ), según la ecuación (X) siempre que se encuentre trabajando en zona lineal.

El control del puente inversor con modulación SPWM Unipolar está incluido en la tarjeta EGS002, se alimentará con una tensión continua de +12V y +5V. Los +5V alimentarán el EG8010 y los +12V alimentarán los drivers encargados de disparar los MOSFET.

### 4.2.3 Cálculos previos y elección de componentes

En esta sección se lleva a cabo el diseño del puente completo.

Un inversor en puente completo está formado básicamente por cuatro interruptores de potencia, y cuatro diodos de libre circulación en antiparalelo. Como se ha explicado anteriormente, se busca un MOSFET con suficiente poder de disipación para no necesitar radiador. A continuación, se detalla la función de cada elemento y su elección.

#### MOSFET

El MOSFET es un dispositivo semiconductor utilizado para la conmutación y amplificación de señales. Este tipo de transistor conduce corriente eléctrica entre dos de sus patillas, drenador y surtidor, cuando se le aplica tensión en la tercera, llamada puerta. En resumen, es un interruptor que se activa por tensión. La principal ventaja de este tipo de transistor es que utiliza baja potencia para llevar a cabo su función, y la disipación de la energía en términos de pérdida es muy pequeña.

Para el diseño del puente inversor, se ha utilizado el modelo IRF830A de International Rectifier cuyas principales características son:  $V_{DSS} = 500 V$ ,  $R_{ds(on)} = 1.40 \Omega$ ,  $I_D = 5 A$ . Este modelo lleva incorporado un diodo de recuperación suave en antiparalelo para su uso en configuraciones puente.

En el caso de los semiconductores, es necesario los cálculos térmicos. La potencia disipada por el semiconductor se debe separar en dos, la disipada por conducción y la disipada por conmutación. En base a estos cálculos, se asegura la necesidad o no de un radiador. La potencia disipada por el semiconductor se calcula a partir de las siguientes fórmulas:

$$P_{cond} = \frac{1}{T_{conm}} * t_{on} * I_o * V_{DS(on)} \quad (7)$$

Donde:

$$t_{on} = \delta * T_{conm} \quad (8)$$

$$V_{DS(on)} = R_{DS(on)} * I_o \quad (9)$$

Por lo tanto, a partir de las ecuaciones (8), (9) y, sustituyendo en la ecuación (7) se obtiene la ecuación (10).

$$P_{cond} = \delta * R_{DS(on)} * I_o^2 \quad (10)$$

Para calcular la potencia disipada en conducción, se debería considerar el peor caso, es decir, la máxima potencia de conducción, que se obtendrá con  $m_a=1$ . Sin embargo, no es sencillo este cálculo debido a que los pulsos varían en anchura constantemente. Por ello, se ha decidido obtener el valor de la potencia suponiendo máximo ciclo de trabajo o sea 1, aun sabiendo que se está sobredimensionando el cálculo.

$$P_{cond} = 1 * 1.4 * 0.44^2 = 0.271W$$

Siguiendo con la potencia disipada en conmutación, se tiene la ecuación (11).

$$P_{conm} = f_{conm} * (tr + tf) * I_o * V_{DC} \quad (11)$$

$$P_{conm} = 23.4 * 10^3 * (36 * 10^{-9}) * 0.44 * 30 = 0.011W$$

Por lo tanto, la potencia máxima (y sobredimensionada) será la suma de las dos anteriores.

$$P_D = P_{cond} + P_{conm} = 0.271 + 0.011 = 0.282W$$

Una vez se ha calculado la potencia máxima que disipa el semiconductor, se calcula la potencia que es capaz de evacuar él solo y determinar así si necesita radiador. Para calcular este valor se tiene la siguiente ecuación.

$$P_{\max(MOSFET)} = \frac{Tj_{\max(MOSFET)}}{R_{ja}} \quad (12)$$

$$P_{\max(MOSFET)} = \frac{150^{\circ}C}{62^{\circ}C/W} = 2.419W$$

Como  $P_{\max(MOSFET)} > P_D$ , se concluye que no es necesario el uso de un radiador, y, por tanto, la elección del MOSFET es la correcta, atendiendo a la especificación de no emplear radiador y que se calienten lo mínimo posible.

Disipando 0.29W y suponiendo una temperatura ambiente máxima en el laboratorio de 30°C, la temperatura de la unión del semiconductor sería de:

$$T_j = 30 + 0.29 * 62 = 48^\circ C$$

Puesto que la resistencia unión cápsula es de 1.7°C/W, el encapsulado queda a una temperatura de:

$$T_c = 48 - 0.29 * 1.7 = 47.5^\circ C$$

Puesto que el efecto de la quemadura aparece a partir de los 45°, y considerando que la potencia en conducción calculada ha sido sobredimensionada, se puede concluir que no hay riesgo de quemadura en el diseño y empleando este semiconductor.

## DIODO

El MOSFET tiene un diodo intrínseco con las siguientes características:  $I_S = 5V$ ;  $I_{SM} = 20A$ ;  $V_{SD} = 1.5V$

### 4.2.4 Filtro LC

Para reducir el contenido armónico de la tensión a la salida del inversor se va a emplear un filtro paso bajo de segundo orden cuyo diagrama se muestra en la Figura 4.11.

Debido a que la triangular del circuito de control de 23.4KHz y que además se emplea modulación unipolar, los armónicos de la señal aparecen a partir de los 46kHz, frecuencia que queda muy alejada de la componente fundamental de 50Hz. Por lo tanto, el criterio el cálculo del filtro vendrá impuesto por la frecuencia de los armónicos, asegurándose de que no supondrá ninguna atenuación a 50Hz.

La rama serie  $Z_s$  debe tener una baja impedancia a la frecuencia fundamental para que no haya pérdidas de tensión y una alta impedancia a la frecuencia de los armónicos que se quieren eliminar. Se implementa mediante una bobina.

La rama paralela  $Z_p$  debe comportarse de forma opuesta para no cargar al inversor con una intensidad de frecuencia igual a la del fundamental y para presentar impedancia casi nula a la frecuencia de los demás armónicos. Se implementa mediante un condensador.

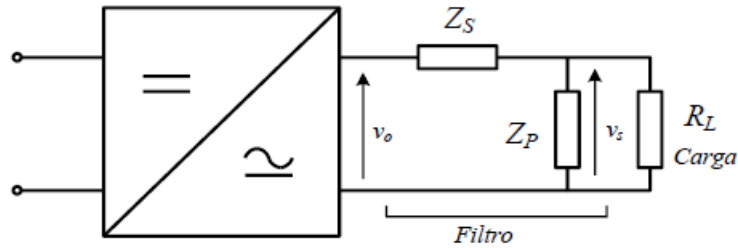


Figura 4. 11. Filtro para inversores modulados [2]

Se llama atenuación del filtro para una determinada frecuencia, a la relación entre la tensión de salida y la de entrada a dicha frecuencia, según la ecuación (14).

$$G(n) = \frac{V_s}{V_o} = \frac{Z_{p(n)} // R_L}{Z_{s(n)} + (Z_{p(n)} // R_L)} \quad (13)$$

La función de transferencia quedaría como la ecuación (15)

$$\frac{V_s}{V_o} = \frac{R}{j\omega L + RCL(j\omega)^2 + R} \quad (14)$$

Donde además sabemos que:

$$\omega = 2\pi f ; j = \sqrt{-1}$$

Se compara en la función de transferencia de segundo orden estándar, y se obtiene la ecuación (16)

$$G(\omega) = \frac{1}{1 - \left(\frac{\omega}{\omega_o}\right)^2 + j \frac{1}{Q} \frac{\omega}{\omega_o}} \quad (15)$$

A continuación, se identifican los términos:

- Pulsación de resonancia:

$$f_o = \frac{1}{2\pi\sqrt{LC}} \quad (16)$$

- Factor de calidad:

$$Q = R \sqrt{\frac{C}{L}} \quad (17)$$

En la siguiente figura, Figura 4.12, la atenuación de un filtro en función del factor de calidad.

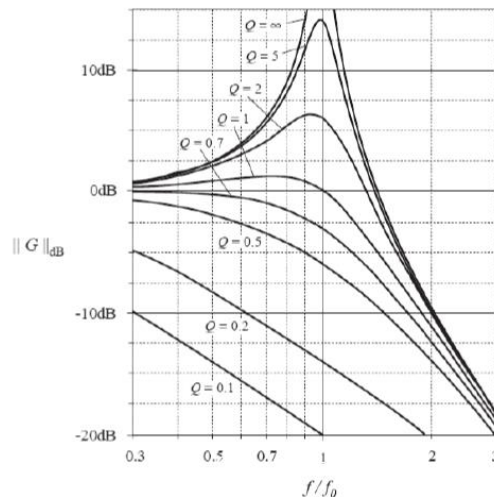


Figura 4. 12. Atenuación de un filtro LC en función de "Q" [2]

A continuación, se calcula el valor de L y C para una frecuencia de corte de 4.68 kHz, ya que, los primeros armónicos aparecerán al doble de la frecuencia de conmutación, pero se diseña a una década menos para que sea el peor caso. Con esto se tendrían las siguientes especificaciones:

- $Q = 0.7$  (Butterworth)
- $f_o = 4.68 \text{ kHz}$
- $R = 68\Omega$

El valor de la resistencia de carga se explicará posteriormente. Estos valores se calculan en base a las ecuaciones anteriores, ecuación (17) y ecuación (18).

Sustituyendo en las ecuaciones por las especificaciones anteriormente citadas, se obtienen unos valores de bobina y condensador de  $L = 3.4 \text{ mH}$  y  $C = 340 \text{ nF}$ .



Al tratarse de una modulación unipolar, los primeros armónicos y más deseables de eliminar, aparecen al doble de la frecuencia de conmutación, es decir, a una frecuencia de 46.8 kHz. Como se puede verificar en el diagrama de Bode, Figura 4.13, a esa frecuencia hay una atenuación de dos décadas, -40 dB/dec.

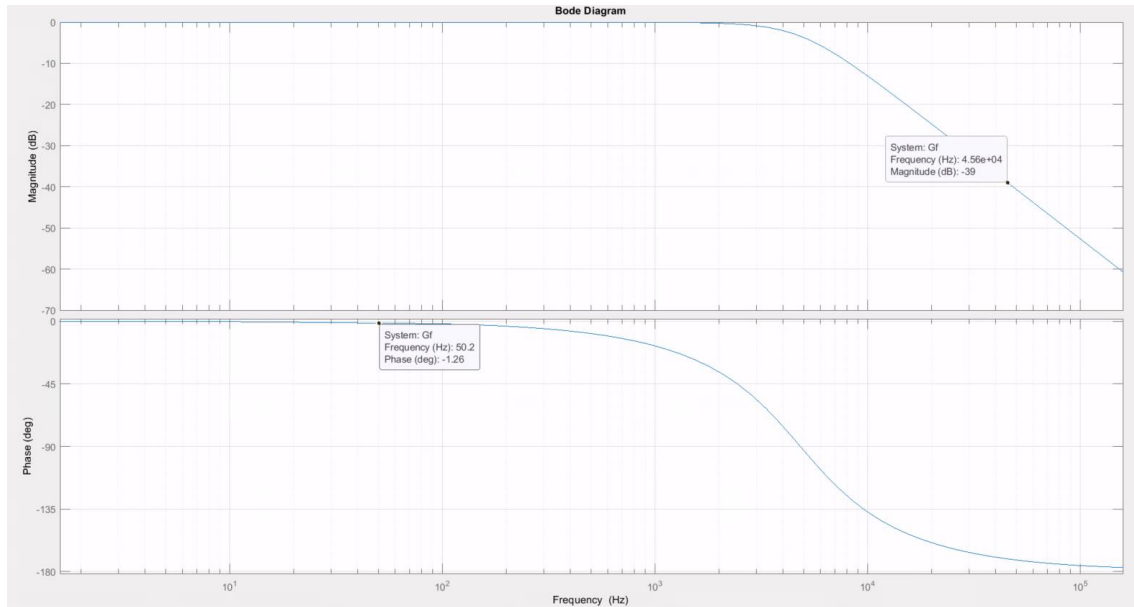


Figura 4. 13. Diagrama de Bode (1)

#### 4.2.5 Carga

La elección de la resistencia de carga se basa en las especificaciones que se deseen a la salida, estas son, como máximo una tensión de 30V y una corriente de salida de 1A.

$$V_{o(RMS)} = \frac{V_o}{\sqrt{2}} \quad (18)$$

$$V_{o(RMS)} = \frac{30}{\sqrt{2}} = 21.2 V_{RMS}$$

$$I_{o(RMS)} = \frac{I_o}{\sqrt{2}} \quad (19)$$

$$I_{o(RMS)} = \frac{1}{\sqrt{2}} = 0.71 A_{RMS}$$

$$R_{carga} = V_{o(RMS)} * I_{o(RMS)} \quad (20)$$

$$R_{carga} = 21.2 * 0.71 = 30\Omega$$

Por lo tanto, la potencia de salida será:

$$P_s = \frac{(V_{o(RMS)})^2}{R_{carga}} \quad (21)$$

$$P_s = \frac{21.2^2}{30} = 14W$$

La potencia activa es demasiado elevada, por lo que se ha optado por elegir un valor de resistencia de carga mayor, en este caso se elige una  $R_{carga} = 68\Omega$ .

Se recalcula la potencia para la nueva resistencia de carga.

$$P_s = \frac{21.2^2}{68} = 6.6W$$

Con este valor se obtendría una potencia activa menor, y que por lo tanto disipara menos calor. En consecuencia, también circularía una corriente eficaz menor.

$$I_{o(RMS)} = 21.2/68 = 0.312 \text{ A}$$

$$I_o = 0.312 * \sqrt{2} = 0.44 \text{ A}$$

Para el montaje experimental se usará una resistencia de potencia, de mínimo 8W, para garantizar que disipe correctamente.

#### 4.2.6 Simulaciones del inversor DC/AC

A continuación, se realizan las simulaciones del inversor DC/AC, mediante los métodos de control de simulación SPWM Unipolar. Todas ellas se realizan con el software OrCAD.

La modulación SPWM Unipolar se realiza mediante un esquemático donde se necesitarán tres señales: dos moduladoras senoidales, una desfasada 180° respecto a la otra, y una portadora triangular.

#### 4.2.6.1 Simulación con modelos de componentes ideales

En primer lugar, se plantea la simulación del circuito con componentes ideales, para comprobar que el diseño es correcto. El circuito a simular se muestra en la figura 4.14, distinguiéndose la etapa de potencia en la parte superior y el circuito para el control SPWM unipolar en la parte inferior. Para simular resistencia en conducción del MOSFET real, se ha modificado el modelo del interruptor dándole un valor a la resistencia  $R_{on}$  de  $1.3\Omega$ .

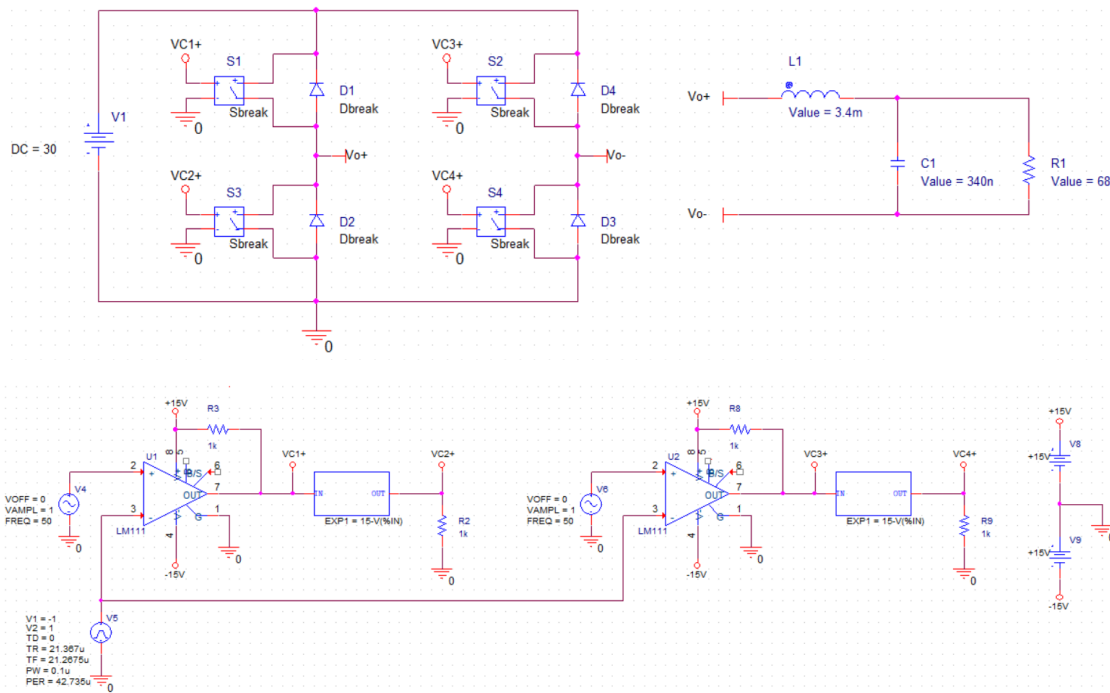


Figura 4. 12. Modelo de simulación ideal para la modulación SPWM Unipolar

Todas las figuras que se van a exponer a continuación se han simulado con  $m_a=1$ , por ser el caso de máxima tensión de salida sin sobremodulación. Las figuras en color verde corresponden a la salida del inversor y las figuras en color rojo a la salida después del filtro. Se han realizado simulaciones de 100ms con un paso de simulación de 1us para que el programa no tardase mucho en simular quedándose además bloqueado. Esto hace que se pierda algo de resolución en la generación de pulsos de muy corta duración, como ocurre en la zona central de las partes positiva y negativa, sin embargo, la pérdida de información no se considera significativa.

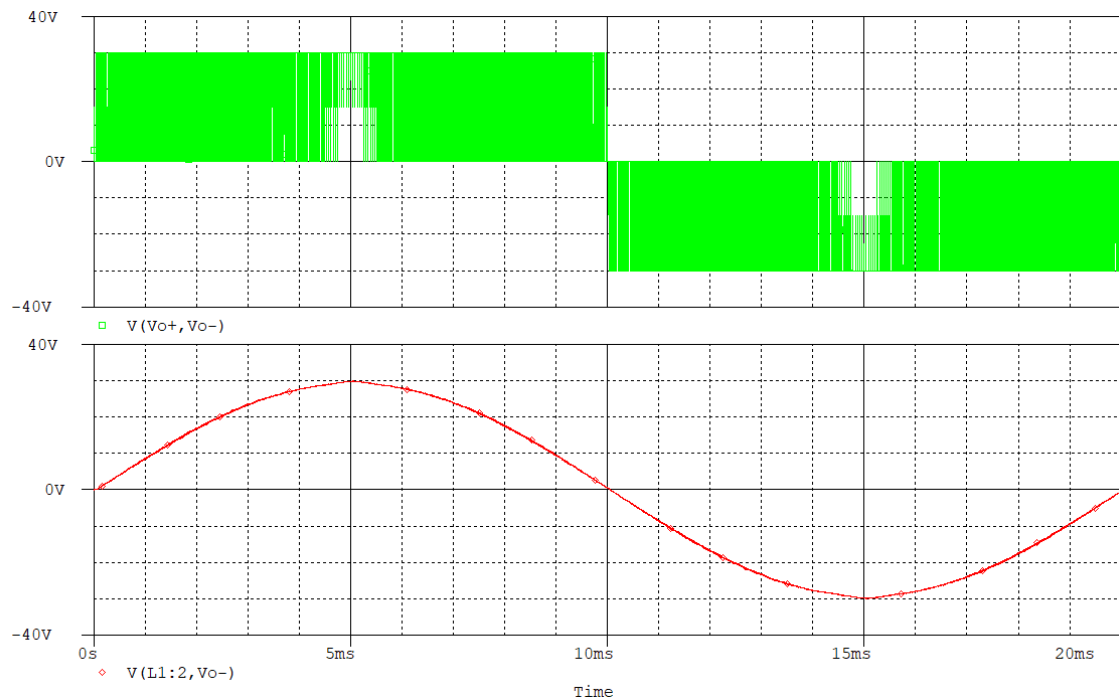


Figura 4. 13. Respuesta de la simulación ideal para la modulación SPWM Unipolar

En la Figura 4.15 se puede ver la forma de onda de la tensión a la salida del inversor antes del filtro ( $V_o$ ) y la forma de onda de la tensión a la salida después del filtro ( $V_s$ ). La salida del puente inversor con modulación SPWM Unipolar presenta conmutaciones entre  $+V_{DC}$  y  $0V$ , y entre  $-V_{DC}$  y  $0V$ . En el caso teórico, sería entre  $+30V$  y  $0V$ , y entre  $-30V$  y  $0V$ .

Para verlo con más detalle, en la Figura 4.16, se amplía la figura anterior y se miden los valores máximos de tensión, tanto positivos como negativos.

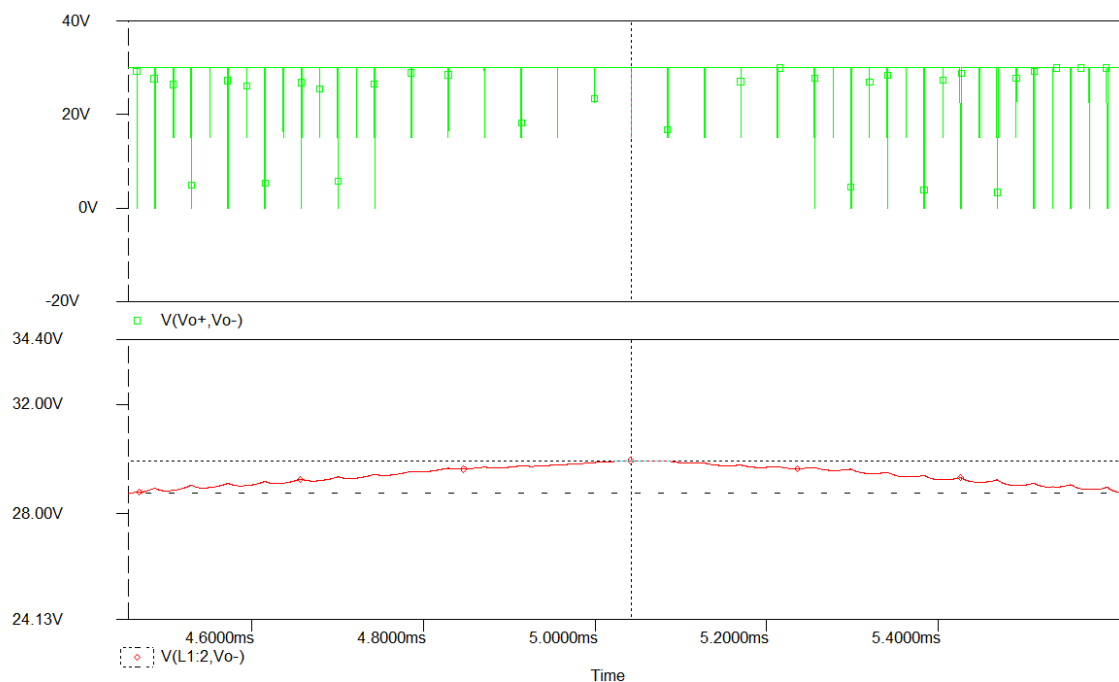


Figura 4. 14. Valor máximo de tensión positiva antes y después del filtro (ideal)

OrCAD proporciona la opción de mediante cursores saber los valores exactos de una gráfica y posteriormente resumirlos en una tabla.

La Figura 4.17 muestra la información obtenida de la gráfica anterior, Figura 4.16, El valor máximo de tensión positiva antes del filtro,  $V_o=29.999V$  y después del filtro,  $V_s=29.956V$ .

| Trace Color | Trace Name                           | Y1      |
|-------------|--------------------------------------|---------|
|             | X Values                             | 5.0427m |
| CURSOR 1,2  | V(L1:2,V <sub>o-</sub> )             | 29.956  |
|             | V(V <sub>o+</sub> ,V <sub>o-</sub> ) | 29.999  |

Figura 4. 15. Valor máximo de tensión positiva antes y después del filtro proporcionado por ORCAD (ideal)

Del mismo modo, obtenemos el valor máximo de tensión negativa antes y después del filtro, que se aprecia de manera más ampliada en la Figura 4.18.

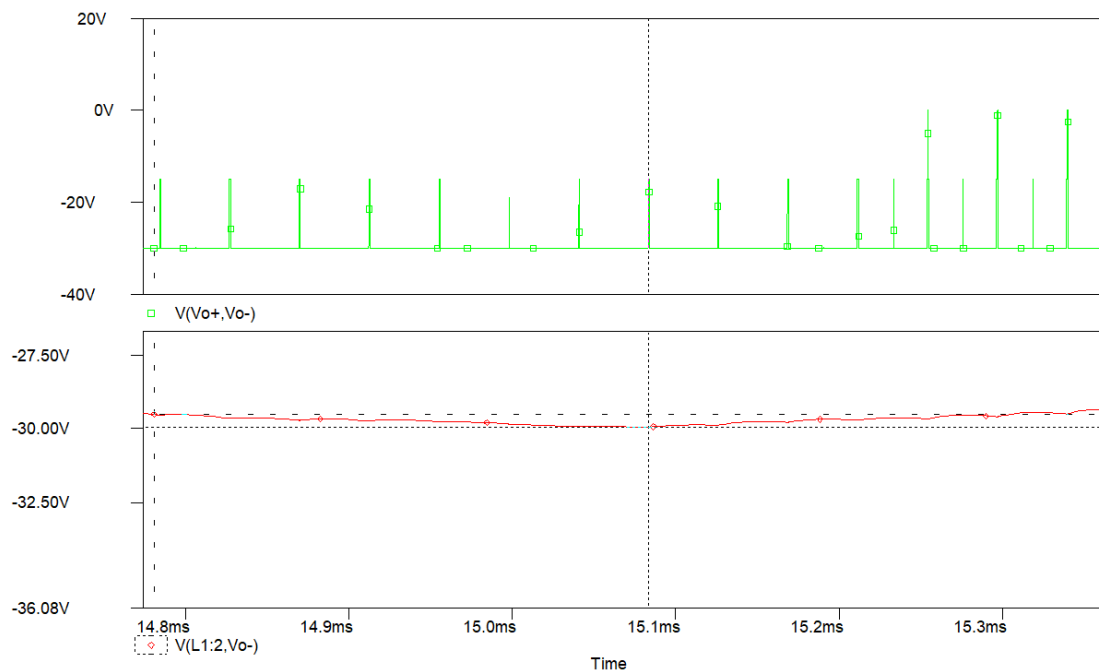


Figura 4. 16. Valor máximo de tensión negativa de salida antes y después del filtro (ideal)

| Trace Color | Trace Name                           | Y1      |
|-------------|--------------------------------------|---------|
|             | X Values                             | 15.083m |
| CURSOR 1,2  | V(L1:2,V <sub>o-</sub> )             | -29.949 |
|             | V(V <sub>o+</sub> ,V <sub>o-</sub> ) | -29.999 |

Figura 4. 17. Valor máximo de tensión negativa antes y después del filtro proporcionado por ORCAD (ideal)

La Figura 4.19 resume el valor máximo de tensión negativa antes del filtro,  $V_o = -29.999V$  y después del filtro,  $V_s = -29.942V$ .

El filtro LC atenúa todos los armónicos de alta frecuencia salvo la componente fundamental del primer armónico. Esto se puede ver mejor en la siguiente figura, Figura 4.20, donde se ve la serie de Fourier.

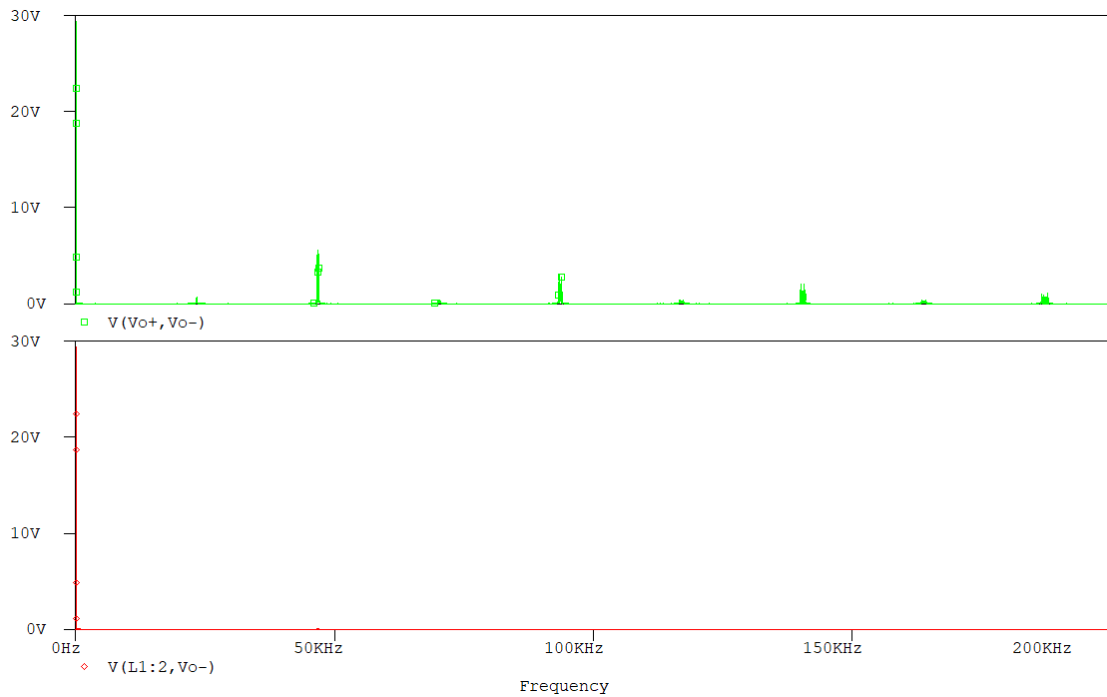


Figura 4. 18. Respuesta de Fourier de la simulación ideal para la modulación SPWM Unipolar

En base a la Figura 4.20, se pueden realizar una serie de cálculos que proporcionan más información del diseño. Para que se vea con más claridad, se va a ampliar la figura anterior y a partir de ella, medir el valor de la amplitud y frecuencia de la componente fundamental y amplitud y frecuencia de los primeros grupos armónicos significativos. Al igual que en los subapartados anteriores, todo esto se realizará antes y después del filtro, para apreciar con más detalle las diferencias.

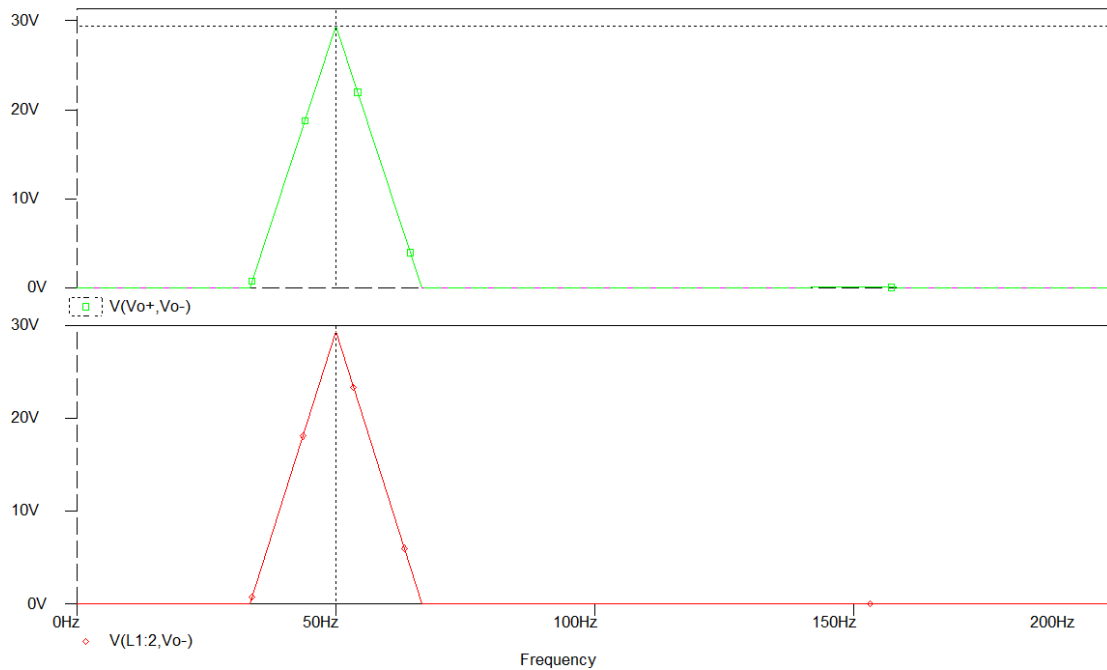


Figura 4. 19. Amplitud y frecuencia de la componente fundamental (ideal)

| Trace Color | Trace Name  | Y1         |
|-------------|-------------|------------|
|             | X Values    | 50.023     |
|             | V(L1:2,Vo-) | 29.357     |
|             | CURSOR 1,2  | V(Vo+,Vo-) |
|             |             | 29.399     |

Figura 4. 20. Valores de la amplitud y frecuencia de la componente fundamental antes y después del filtro proporcionados por ORCAD (ideal)

La Figura 4.21, muestra gráficamente la forma y los valores, tanto de la amplitud como de la frecuencia, de la componente fundamental antes y después del filtro, que posteriormente, en la Figura 4.22 se pueden consultar de manera numérica más precisa.

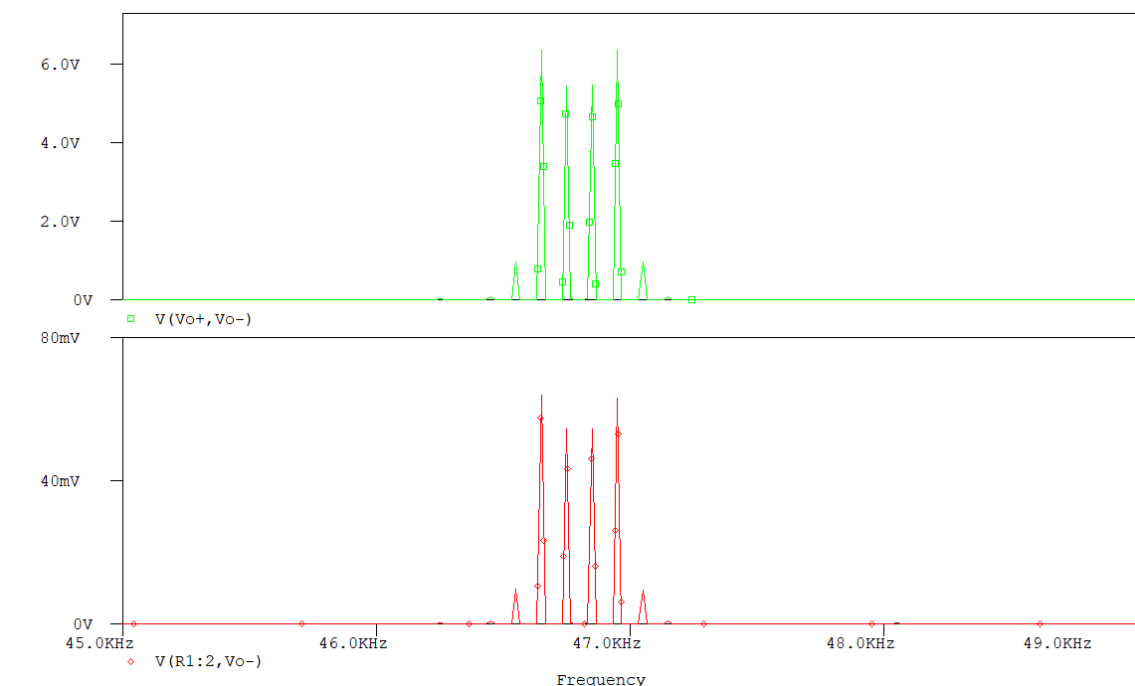
Basándose en las dos figuras anteriores se concluye que tanto el valor en amplitud de la componente fundamental como el valor en frecuencia para antes ( $V_{01m}$ ) y después ( $V_{s1m}$ ) del filtro es prácticamente el mismo, además, el valor de amplitud es igual a  $V_{DC}$ , y el valor de la frecuencia es igual al valor de la señal triangular portadora (50 Hz). Estas características son propias de la modulación SPWM Unipolar.

Sabiendo que la amplitud de la componente fundamental es la resultante de multiplicar el índice de modulación de amplitud por la tensión de entrada, ecuación (6), concluimos que los valores teóricos corresponden con los calculados en base a la simulación. Estos valores se resumen en la tabla 1:

|                    | Valores teóricos |              |              |              | Valores experimentales |              |              |              |
|--------------------|------------------|--------------|--------------|--------------|------------------------|--------------|--------------|--------------|
|                    | $f_{o1}(Hz)$     | $V_{01m}(V)$ | $f_{s1}(Hz)$ | $V_{s1m}(V)$ | $f_{o1}(Hz)$           | $V_{01m}(V)$ | $f_{s1}(Hz)$ | $V_{s1m}(V)$ |
| <b>Fundamental</b> | 50Hz             | 30V          | 50Hz         | 30V          | 50.023Hz               | 29.399V      | 50.023Hz     | 29.357V      |

*Tabla 1. Tensión a la salida del inversor (Vo) y en extremos de la carga (Vs): amplitud y frecuencia de la componente fundamental.*

Continuando, se presentan las figuras de los seis primeros armónicos. Estos son:  $V_{s(2mf-5)}$ ,  $f_{s(2mf-5)}$ ,  $V_{s(2mf-3)}$ ,  $f_{s(2mf-3)}$ ,  $V_{s(2mf-1)}$ ,  $f_{s(2mf-1)}$ ,  $V_{s(2mf+1)}$ ,  $f_{s(2mf+1)}$ ,  $V_{s(2mf+3)}$ ,  $f_{s(2mf+3)}$ ,  $V_{s(2mf+5)}$ ,  $f_{s(2mf+5)}$ .



*Figura 4. 21. Amplitud y frecuencia de los primeros armónicos (ideal)*

Al tratarse de una modulación unipolar, los primeros armónicos aparecen a la frecuencia del doble de conmutación, en este caso, 46.8 kHz.

En base a la Figura 4.23 y con ayuda de las herramientas de OrCad se resumen en una tabla los valores de frecuencia y amplitud.



| Armónico | Valores experimentales |          |              |         |
|----------|------------------------|----------|--------------|---------|
|          | Frecuencia (Hz)        |          | Amplitud (V) |         |
|          | $f_o$                  | $f_s$    | $V_o$        | $V_s$   |
| 2mf-5    | 46.5kHz                | 46.5kHz  | 0.95V        | 0.0097V |
| 2mf-3    | 46.6kHz                | 46.6kHz  | 6.36V        | 0.063V  |
| 2mf-1    | 46.75kHz               | 46.75kHz | 5.46V        | 0.054V  |
| 2mf+1    | 46.85kHz               | 46.85kHz | 5.41V        | 0.054V  |
| 2mf+3    | 46.95kHz               | 46.95kHz | 6.05V        | 0.063V  |
| 2mf+5    | 47kHz                  | 47kHz    | 0.968V       | 0.0097V |

Tabla 2. Frecuencia y amplitud de los 4 primeros armónicos antes y después del filtro

Al fijarse en los datos obtenidos de los armónicos antes y después del filtro en el primer grupo de armónicos, llama la atención que en todos más o menos tienen el mismo valor dividido por cien. Esto es debido a que se ha diseñado un filtro de segundo orden. Una atenuación de -40 dB/dec, lo que sería lo mismo que 0.01V. Esto se puede apreciar en los valores de los armónicos presentados en la Tabla 2, donde se ve claramente que se guardaba una relación de atenuación y que, al fijarse, se aprecia que el valor antes y después del filtro es el mismo multiplicado por 0.01, que sería la ganancia.

En la parte de la fase del Bode, Figura 4.11, se ve que hay un ligero desfase a la frecuencia de conmutación, para que se pueda ver con más claridad, se amplía la forma de onda antes y después del filtro a su paso por cero. En la Figura 4.24 se aprecia. En ella se ve que la forma de onda verde es la salida antes del filtro y la roja la forma de onda después del filtro.

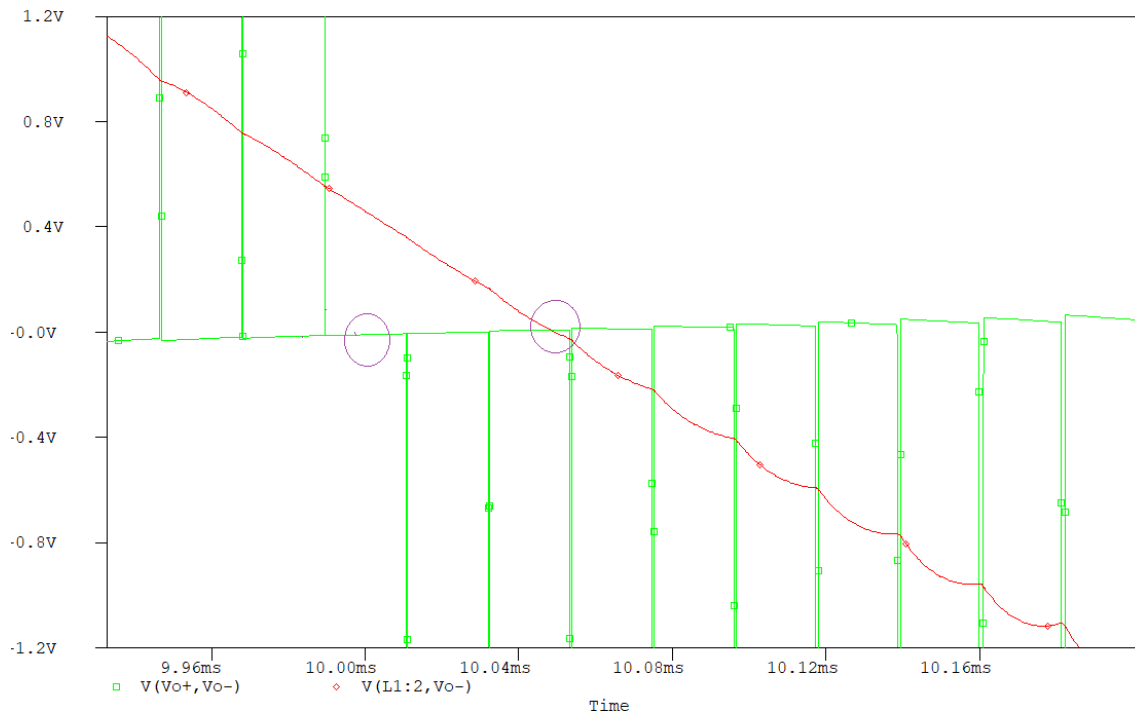


Figura 4. 22. Paso por cero

Hay un desfase de 59 us, que son  $1.06^\circ$ , lo que a simple vista es difícil de apreciar, pero era esperable gracias a la información que aporta el diagrama de Bode del filtro.

Como se aprecia en la figura 4.20 también aparecen armónicos en la zona de 4mf, es decir, a 93.6 kHz. En estos también se puede medir la frecuencia y la amplitud. Dado que ya no son tan importantes como los anteriores porque están muy atenuados, la amplitud será mucho menor. Para poder verlo y medir con facilidad, se ampliará.

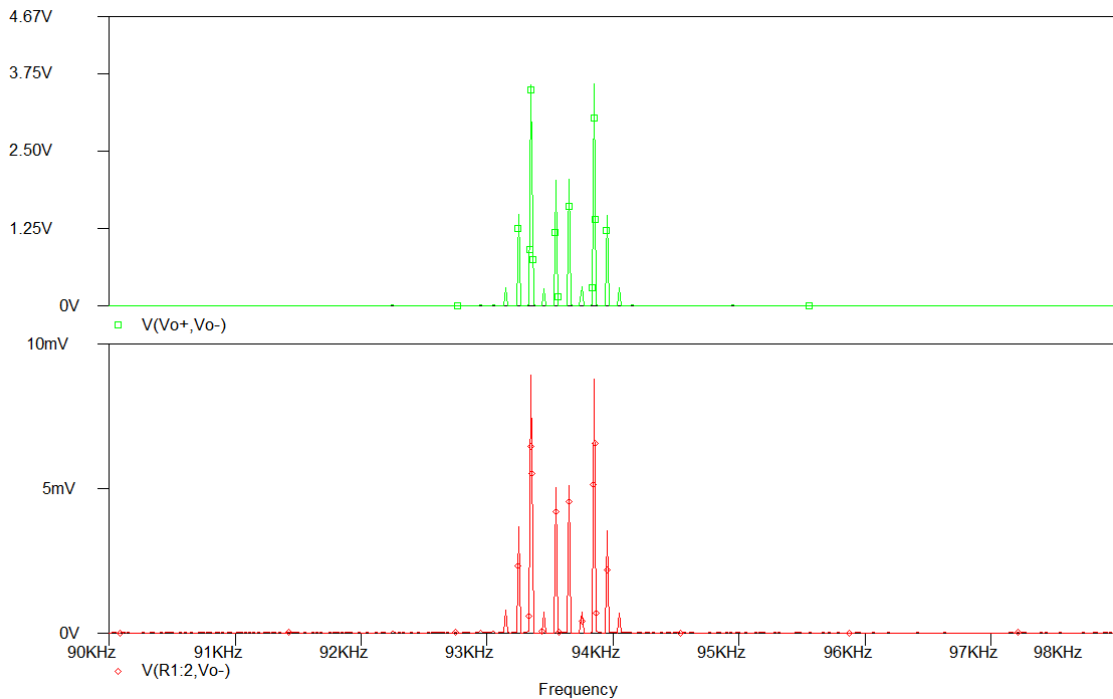


Figura 4. 23. Amplitud y frecuencia de los segundos armónicos (ideal)

Junto con los cursores y la Figura 4.25, se resume la siguiente tabla con los datos medidos antes y después del filtro.

| Armónico | Valores experimentales |          |              |          |
|----------|------------------------|----------|--------------|----------|
|          | Frecuencia (Hz)        |          | Amplitud (V) |          |
|          | $f_o$                  | $f_s$    | $V_o$        | $V_s$    |
| 4mf-7    | 93.25kHz               | 93.25kHz | 1.47V        | 0.0037V  |
| 4mf-5    | 93.35kHz               | 93.35kHz | 3.57V        | 0.0084V  |
| 4mf-3    | 93.45kHz               | 93.45kHz | 0.286V       | 0.00074V |
| 4mf-1    | 93.55kHz               | 93.55kHz | 2.04V        | 0.005V   |
| 4mf+1    | 93.65kHz               | 93.65kHz | 2.04V        | 0.005V   |
| 4mf+3    | 93.75kHz               | 93.75kHz | 0.3V         | 0.00074V |
| 4mf+5    | 93.85kHz               | 93.85kHz | 3.58V        | 0.0084V  |
| 4mf+7    | 93.95kHz               | 93.95kHz | 1.46V        | 0.0034V  |

Tabla 3. Frecuencia y amplitud de los 4 segundos armónicos antes y después del filtro

Para este segundo grupo de armónicos, la atenuación sería distinta dado que no aparecen a la misma frecuencia. Para ver la atenuación, hay que fijarse en el diagrama de Bode, pero en la nueva frecuencia, que sería 93.6 kHz.

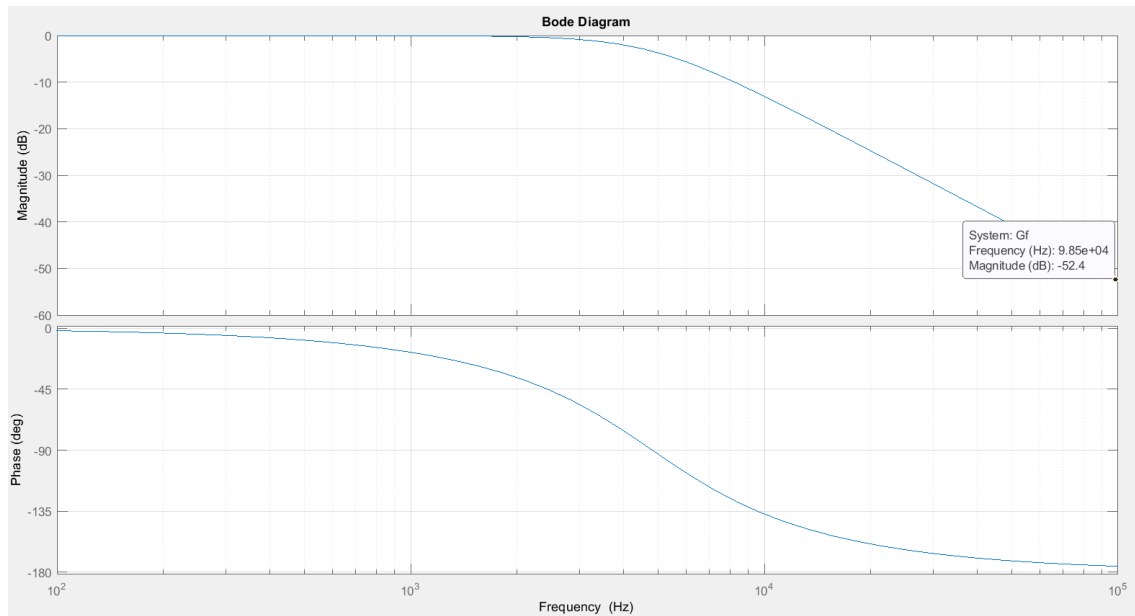


Figura 4. 24. Diagrama de Bode (2)

Para esa frecuencia hay una atenuación de -52dB/dec, lo que corresponde con 0.0025V. De igual manera, al fijarse en la Tabla 3, que corresponde con los valores de amplitud y frecuencia del segundo grupo de armónicos, se verifica que guarda esa relación.

A partir de los datos recogidos de la amplitud del primer y segundo grupo de armónicos se puede calcular el THD. En la ecuación (2) se plantea la fórmula que se va a desarrollar.

$$THD_o = \frac{\sqrt{90.28}}{\frac{29.399}{\sqrt{2}}} = 0.457$$

Antes del filtro se tiene una distorsión armónica del 45.7%

$$THD_s = \frac{\sqrt{0.0072}}{\frac{29.357}{\sqrt{2}}} = 0.00408$$

Después del filtro se tiene una distorsión armónica de 0.41%

Comparando el resultado del THD antes y después del filtro se aprecia que es mucho menor, lo cual significa que hay menor contenido armónico y por lo tanto se parece más a una senoidal pura, que es lo que se buscaba desde un principio.

Por último, se van a calcular las potencias: potencia activa a la salida del inversor, potencia activa en la carga, potencia activa entregada por la fuente de continua y potencia activa consumida por el transistor.

Para medir los valores de las potencias, hay que tener en cuenta que siempre se van a medir al final de un periodo, en este caso, a 20ms.

#### Potencia activa a la salida del inversor

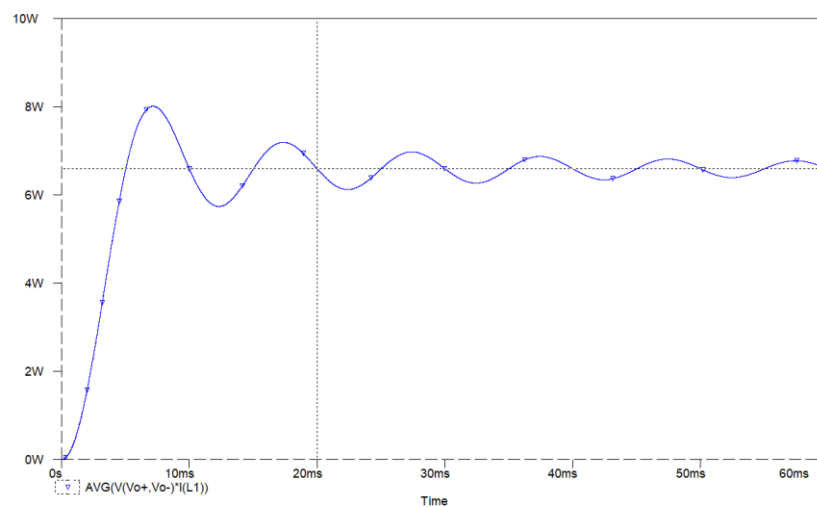


Figura 4. 25. Potencia activa a la salida del inversor (ideal)

Partiendo de la figura anterior, se obtiene una potencia de 6.13W. Esta potencia debe ser igual a la diferencia entre la potencia activa entregada por la fuente y la potencia consumida por los interruptores.

Potencia activa en la carga

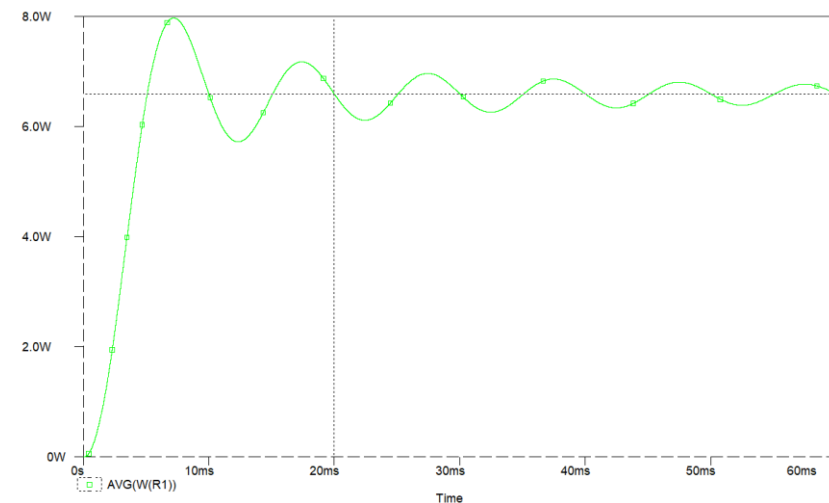


Figura 4. 26. Potencia activa en la carga (ideal)

La potencia en la carga tiene que ser la misma que la potencia activa a la salida del inversor, ya que las cargas inductivas y capacitivas no consumen potencia activa, sino reactiva.

En base a la Figura 4.28, se tiene un valor de potencia de 6.13W. Para calcularlo teóricamente, se ha de tener en cuenta que el valor medio de la potencia instantánea es la potencia activa.

$$P_s = \frac{\left(\frac{ma * Vdc}{\sqrt{2}}\right)^2}{R} \tag{22}$$

$$P_s = \frac{\left(\frac{1 * 29.999}{\sqrt{2}}\right)^2}{68} = 6.61W$$

Esta diferencia se debe a que cuando se calcula el valor teórico, no se tiene en cuenta la caída de tensión en los interruptores.

### Potencia activa consumida por el transistor

Para poder ver la potencia activa consumida por el transistor se han de hacer unas modificaciones, esto es debido a que en la simulación del circuito de disparo el transistor Q1 se cierra a la vez que se abre Q4 y produce un cortocircuito. Para evitarlo se modifican en el modelo del interruptor ideal los valores umbral de activación y desactivación del interruptor. Puesto que se ha supuesto una resistencia interna similar a la del MOSFET que se empleará en la realidad, ( $R_{on}=1.3 \Omega$ ), la potencia disipada en el interruptor ideal será similar a la del MOSFET.

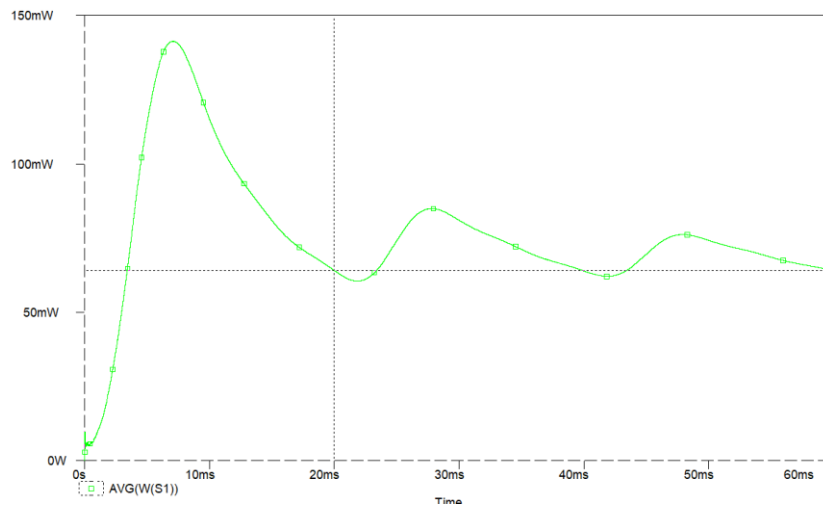


Figura 4. 27. Potencia activa consumida por los interruptores (ideal)

El valor de la potencia disipada en un transistor es de 64 mW. Para asegurar que es correcto, se compara con el valor teórico calculado en el apartado 4.2.3.

La potencia de conducción teórica era de 0.271W, si se multiplica la obtenida en la simulación por los cuatro transistores que forman el puente, se obtiene una potencia disipada de 0.256W. Por lo tanto, es correcto.

### Potencia activa entregada por la fuente

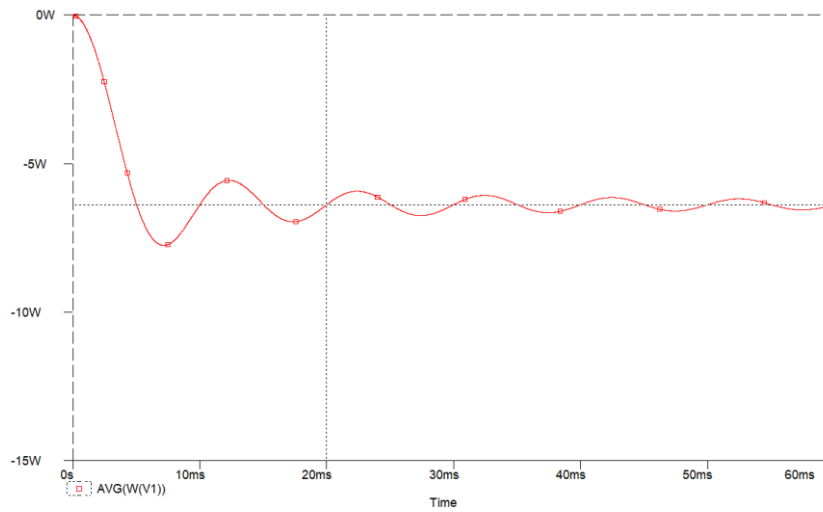


Figura 4. 28. Potencia activa entregada por la fuente (ideal)

Según la Figura 4.30, el valor de la potencia entregada por la fuente es de 6.38W, el signo negativo significa que entrega potencia, si fuera positivo significaría que consume potencia.

El valor de la potencia activa entregada por la fuente debe ser igual a la de la potencia activa consumida en total, es decir, la consumida por los interruptores más la consumida por la carga. Si se suman los valores calculados en los anteriores apartados se concluye que es así.

$$P_{fuente} = 6.13 + 4 * 0.06 = 6.37W$$

Por último, se calcula la eficiencia.

$$Eficiencia = \frac{6.13}{6.37} = 96.2\%$$

Por lo tanto, se resume que los valores deducidos de las gráficas y los teóricos son correctos.



#### 4.2.6.2 Simulación con modelos componentes reales

Una vez realizada la simulación con componentes ideales, se presenta una aproximación al sistema real, incluyendo los modelos de semiconductores reales que se van a emplear en la implementación, así como el circuito de disparo propuesto por el fabricante (resistencia de puerta de  $4.7\Omega$  y diodo 1N4148 para acelerar el paso a off del transistor). Hay que destacar que en este caso el diodo antiparalelo de la etapa de potencia será el propio diodo interno (parásito) del transistor MOSFET. Estos diodos suelen ser de características pobres, pero para la placa que se pretende diseñar pueden ser perfectamente funcionales, evitando la necesidad de incorporar los diodos externos.

En la Figura 4.31 se presenta el modelo de simulación. Se han tenido que emplear fuentes de alimentación aisladas para poder generar los disparos aislados de los MOSFET de las partes altas de las dos ramas. Como también se observa en la figura.

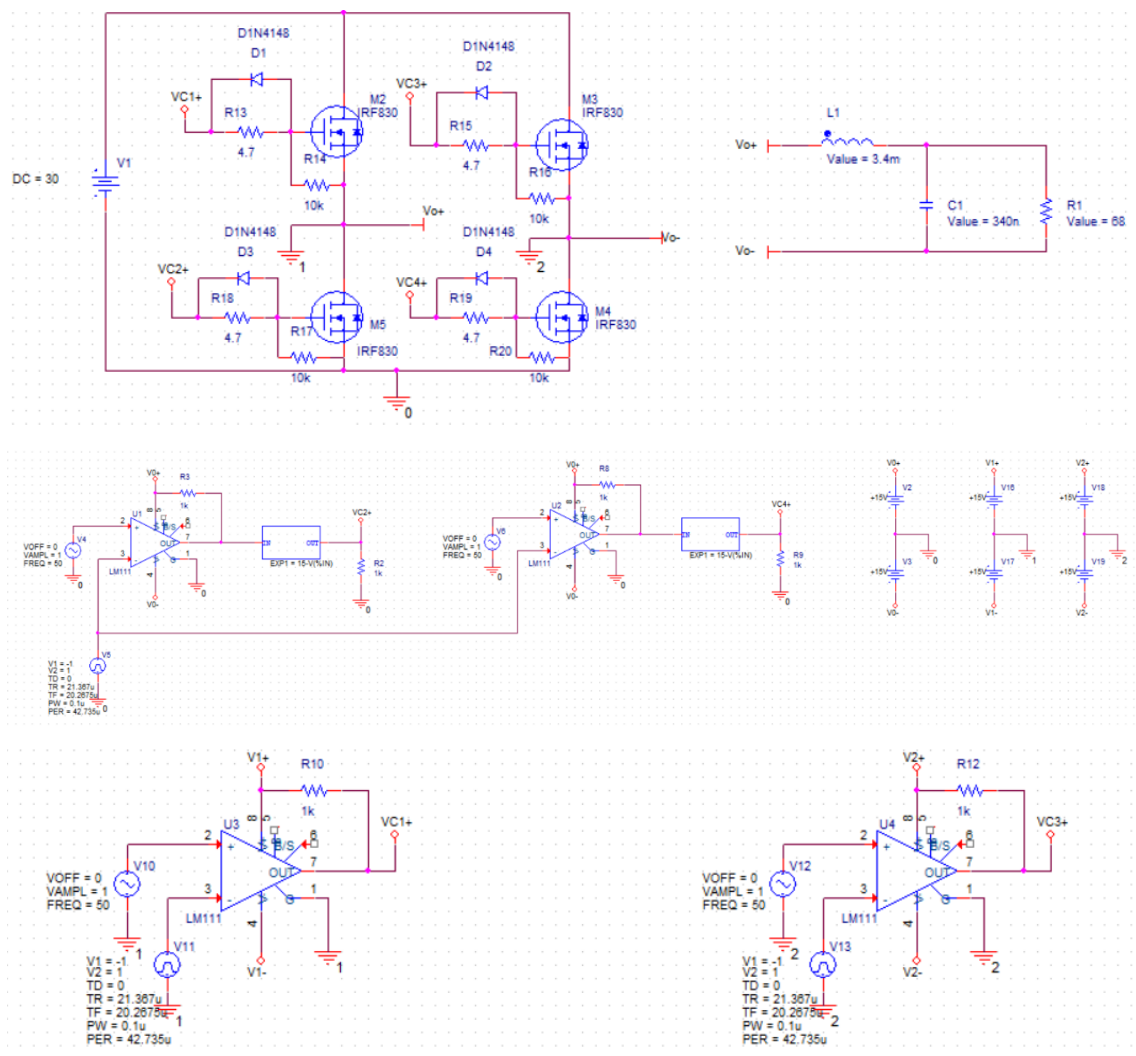


Figura 4. 29. Modelo de simulación real para la modulación SPWM Unipolar

Todas las figuras que se van a exponer a continuación se han simulado con  $m_a=1$ , y donde la figura verde corresponde a la salida del inversor y la figura roja es la salida después del filtro. Como en el caso anterior, se han realizado simulaciones de 100ms con un paso de simulación de 1us para evitar que el programa tardase mucho en simular y se quedase bloqueado. La pérdida de información no se considera significativa.

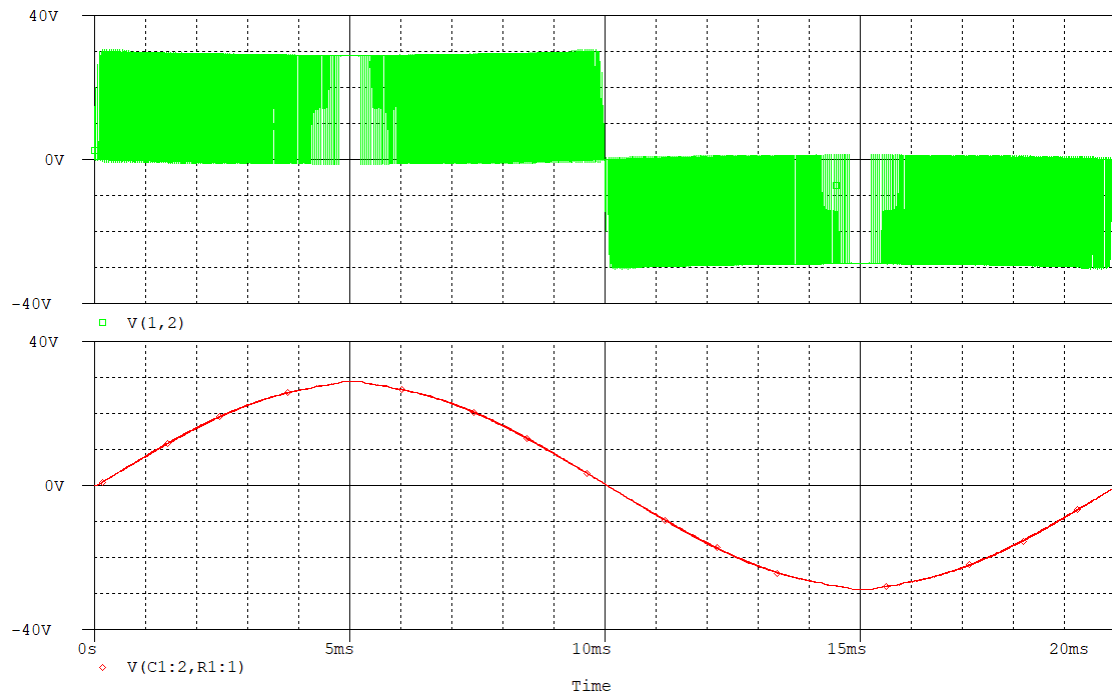


Figura 4. 30. Respuesta de la simulación real para la modulación SPWM Unipolar

De la misma manera, en la Figura 4.32 se confirma que lo visto recientemente de manera ideal también se ve con componentes reales. La salida del puente inversor sigue siendo entre  $+V_{DC}$  y 0, y entre  $-V_{DC}$  y 0V. En este caso  $V_{DC}$  teórico son 30V.

Para verlo con más detalle, en la Figura 4.33, se amplía la figura anterior y se mide el valor máximo de tensión positiva y negativa.

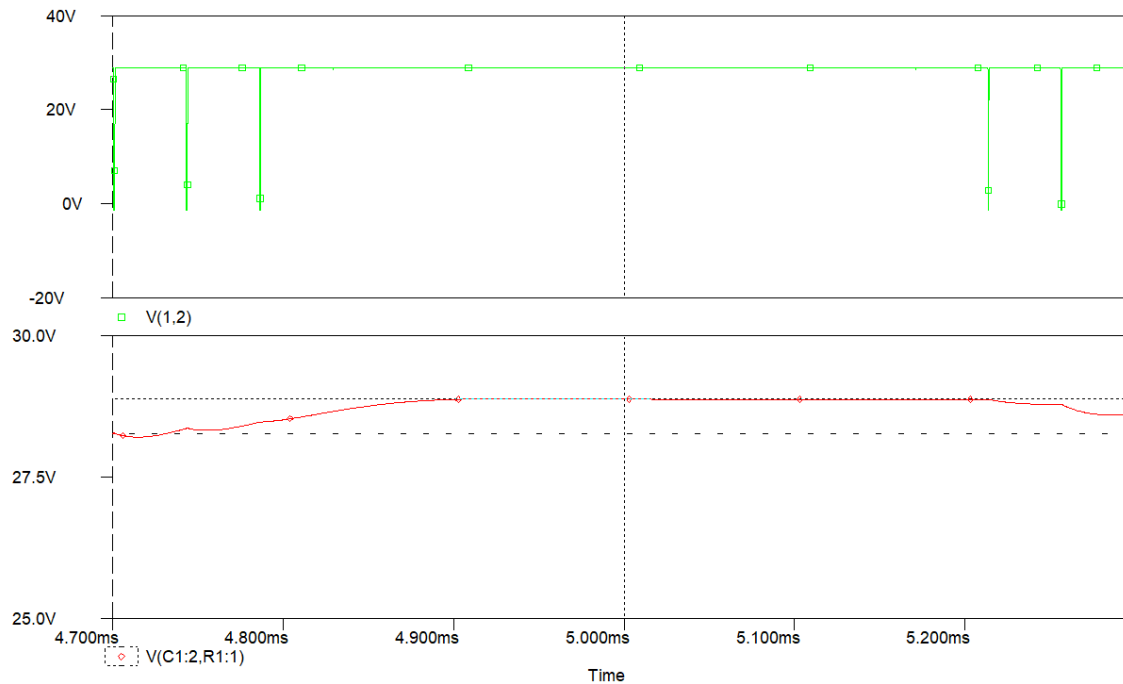


Figura 4. 31. Valor máximo de tensión positiva antes y después del filtro (real)

Los valores exactos de la gráfica están resumidos en la Figura 4.34.

| Trace Color | Trace Name   | Y1      |
|-------------|--------------|---------|
|             | X Values     | 5.0000m |
| CURSOR 1,2  | V(C1:2,R1:1) | 28.882  |
|             | V(1,2)       | 28.887  |

Figura 4. 32. Valor máximo de tensión positiva antes y después del filtro proporcionado por ORCAD (real)

El valor máximo de tensión positiva antes del filtro  $V_o=28.887V$  y después del filtro  $V_s=28.882V$

De la misma manera, se presenta el valor máximo de tensión negativa. En las siguientes dos figuras, Figura 4.35 y Figura 4.36, se muestra el límite tanto gráficamente como numéricamente.

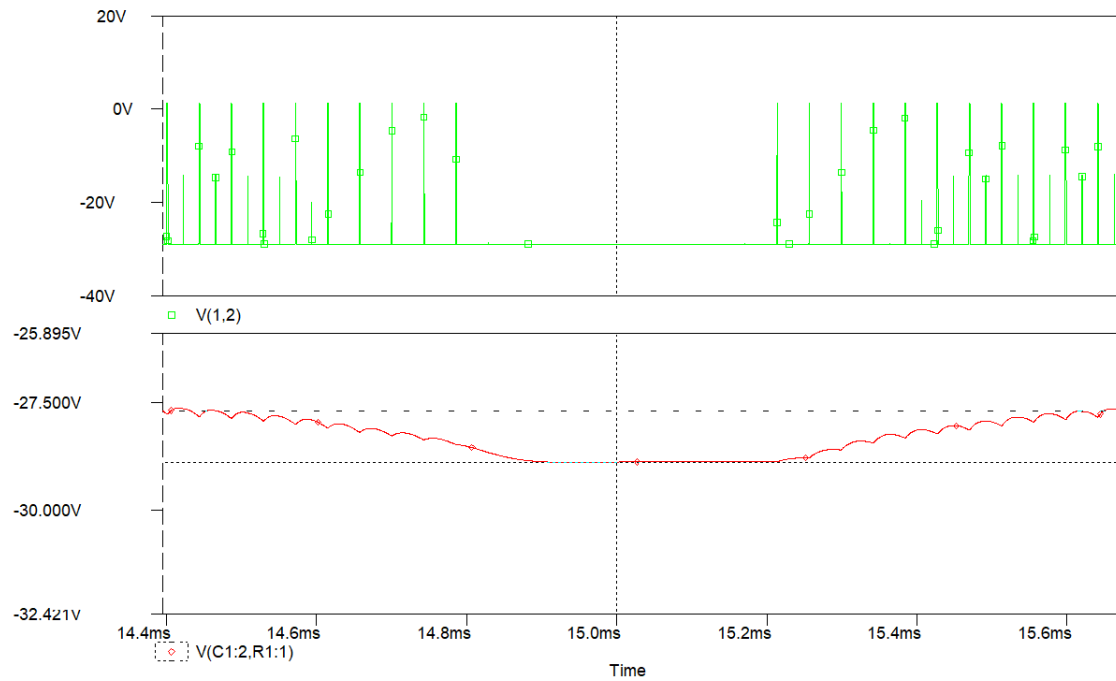


Figura 4. 33. Valor máximo de tensión negativa antes y después del filtro (real)

| Trace Color | Trace Name   | Y1      |
|-------------|--------------|---------|
|             | X Values     | 15.000m |
| CURSOR 1,2  | V(C1:2,R1:1) | -28.882 |
|             | V(1,2)       | -28.920 |

Figura 4. 34. Valor máximo de tensión negativa antes y después del filtro proporcionado por ORCAD (real)

En cuanto a la Figura 4.37, que corresponde a la serie de Fourier, se ve claramente que el filtro atenúa los armónicos situados al doble de la frecuencia de conmutación, en este caso a 46.8 kHz, y posteriores.

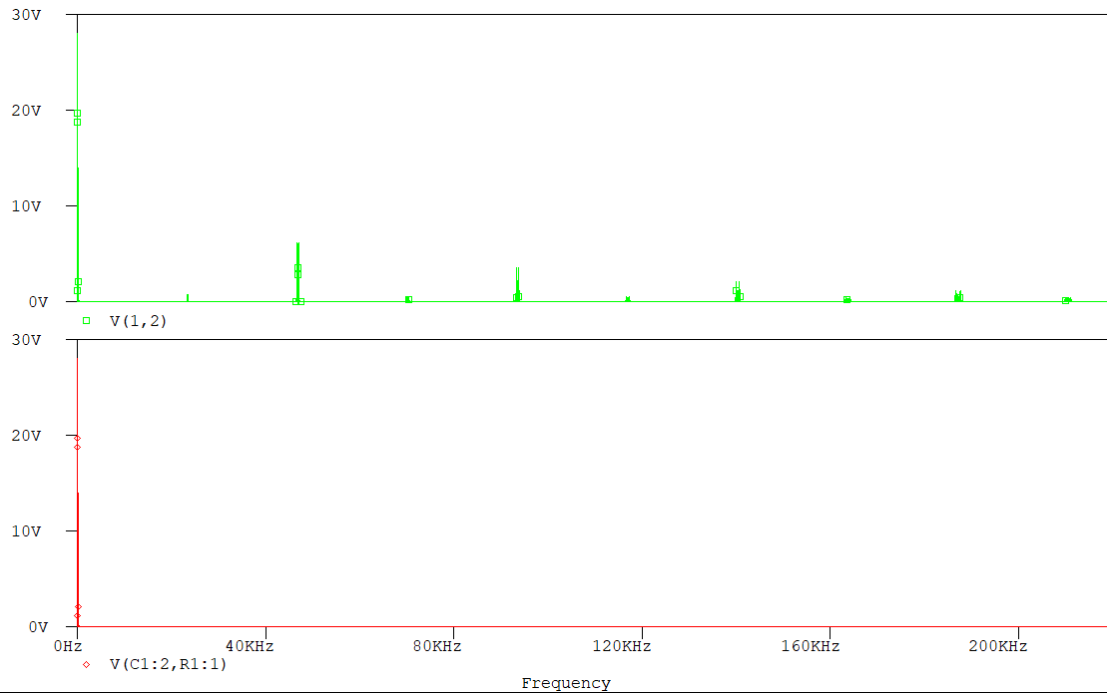


Figura 4. 35. Respuesta de Fourier de la simulación ideal para la modulación SPWM Unipolar

En el siguiente paso se van a mostrar figuras y tablas con el valor de la amplitud y la frecuencia de la componente fundamental y de los dos primeros grupos de armónicos.

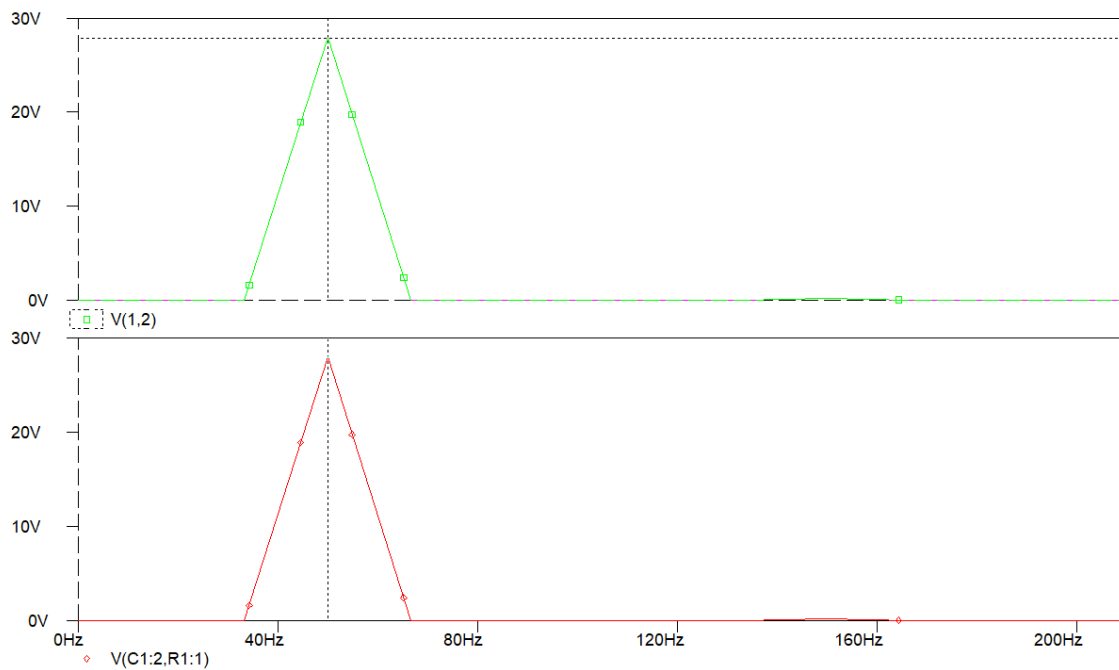


Figura 4. 36. Amplitud y frecuencia de la componente fundamental (real)

|                    | Valores teóricos |              |              |              | Valores experimentales |              |              |              |
|--------------------|------------------|--------------|--------------|--------------|------------------------|--------------|--------------|--------------|
|                    | $f_{o1}(Hz)$     | $V_{01m}(V)$ | $f_{s1}(Hz)$ | $V_{s1m}(V)$ | $f_{o1}(Hz)$           | $V_{01m}(V)$ | $f_{s1}(Hz)$ | $V_{s1m}(V)$ |
| <b>Fundamental</b> | 50Hz             | 30V          | 50Hz         | 30V          | 50.014Hz               | 28.015V      | 50.014V      | 28V          |

Tabla 4. Tensión a la salida del inversor ( $V_o$ ) y en extremos de la carga ( $V_s$ ): amplitud y frecuencia de la componente fundamental

Siguiendo los mismos pasos que en la simulación con componentes ideales, se presentan las figuras ampliadas del primer y segundo grupo de armónicos.

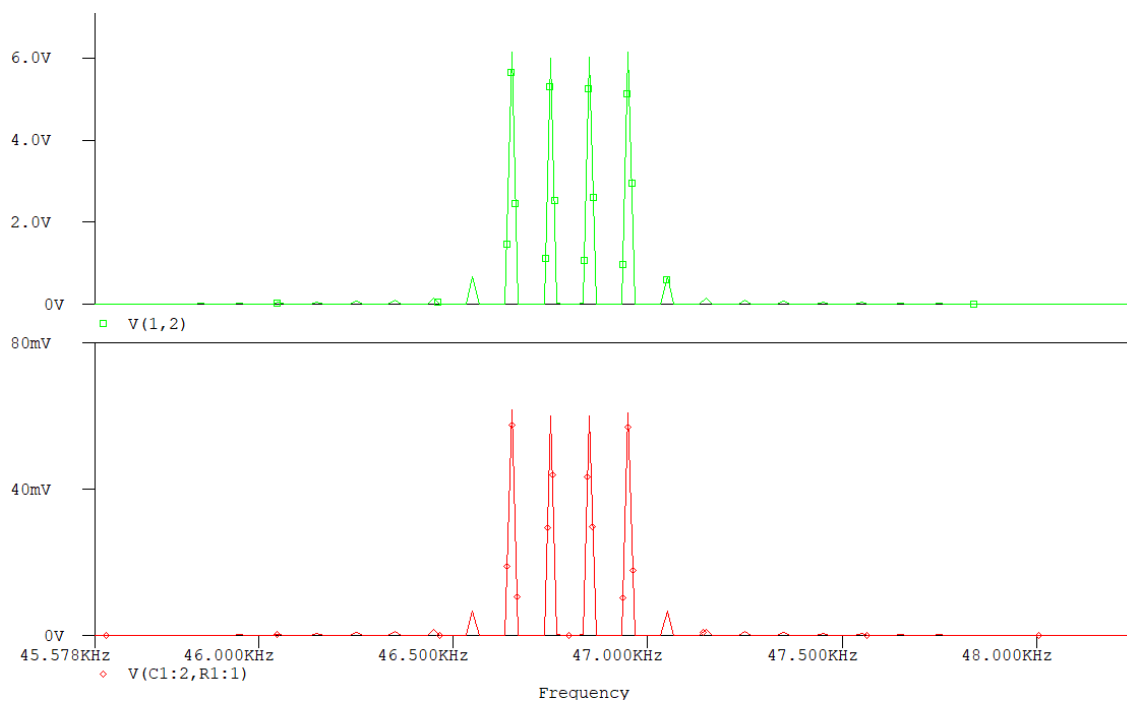


Figura 4. 37. Amplitud y frecuencia de los primeros armónicos (real)

Una característica de la modulación unipolar es que el primer grupo de armónico aparece al doble de la frecuencia de conmutación. En la Figura 4.39 se verifica. Todos los datos que se pueden obtener de esa gráfica se resumen en la siguiente tabla.

|          | Valores experimentales |          |              |         |
|----------|------------------------|----------|--------------|---------|
|          | Frecuencia (Hz)        |          | Amplitud (V) |         |
| Armónico | $f_o$                  | $f_s$    | $V_o$        | $V_s$   |
| 2mf-5    | 46.5kHz                | 46.5kHz  | 0.67V        | 0.0067V |
| 2mf-3    | 46.65kHz               | 46.65kHz | 6.1V         | 0.061V  |
| 2mf-1    | 46.75kHz               | 46.75kHz | 5.9V         | 0.06V   |
| 2mf+1    | 46.85kHz               | 46.85kHz | 5.81V        | 0.06V   |
| 2mf+3    | 46.95kHz               | 46.95kHz | 6.13V        | 0.06V   |
| 2mf+5    | 47kHz                  | 47kHz    | 0.67V        | 0.0067V |

Tabla 5. Frecuencia y amplitud de los 4 primeros armónicos antes y después del filtro (real)

Si se le añade a la simulación más tiempo, aparecen unos nuevos armónicos al doble de esta última frecuencia, es decir, a 93.6 kHz. En estos también se puede medir la frecuencia y la amplitud. Dado que ya no son tan importantes como los anteriores porque están muy atenuados, la amplitud será mucho menor. Para poder verlo y medir con facilidad, se ampliará. Se ha de tener en cuenta, que en este caso la atenuación será de 52 dB/dec, y por lo tanto la relación ente los valores de amplitud antes y después del filtro no será la misma que en el caso anterior, sino de 0.0025V.

A continuación, se muestra la gráfica y se resumen los valores.

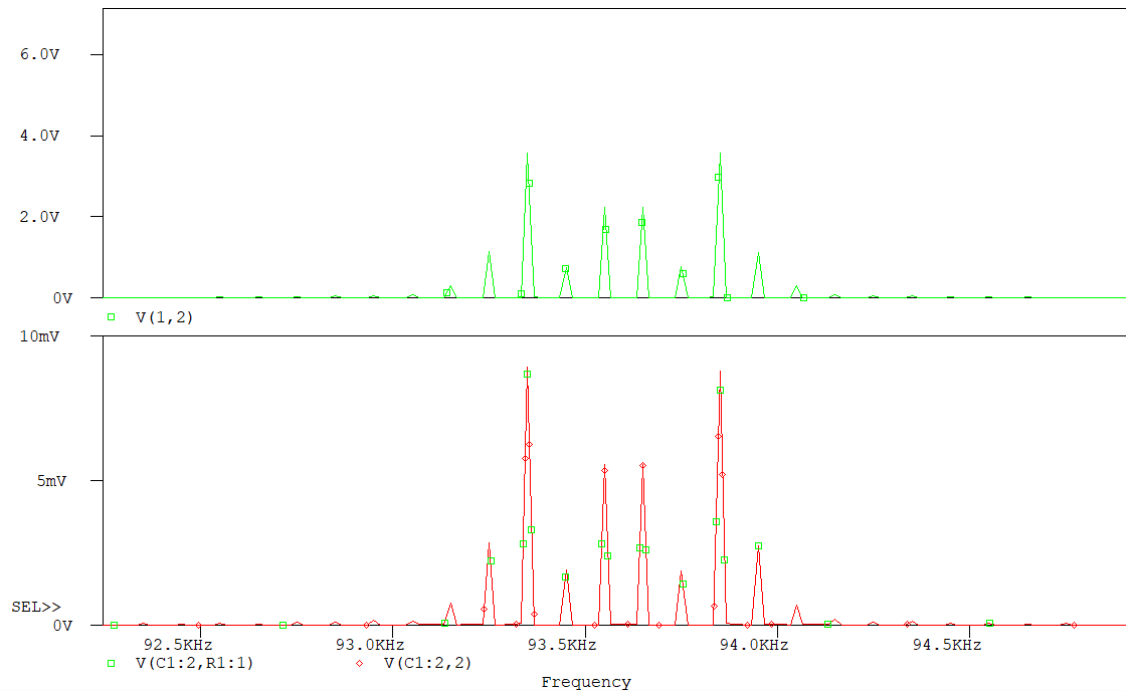


Figura 4. 38. Amplitud y frecuencia de los segundos armónicos (real)

|          | Valores experimentales |          |              |          |
|----------|------------------------|----------|--------------|----------|
|          | Frecuencia (Hz)        |          | Amplitud (V) |          |
| Armónico | $f_o$                  | $f_s$    | $V_o$        | $V_s$    |
| 4mf-7    | 93.25kHz               | 93.25kHz | 1.13V        | 0.00285V |
| 4mf-5    | 93.35kHz               | 93.35kHz | 3.56V        | 0.0089V  |
| 4mf-3    | 93.45kHz               | 93.45kHz | 0.74V        | 0.0019V  |
| 4mf-1    | 93.55kHz               | 93.55kHz | 2.19V        | 0.005V   |
| 4mf+1    | 93.65kHz               | 93.65kHz | 2.22V        | 0.005V   |
| 4mf+3    | 93.75kHz               | 93.75kHz | 0.77V        | 0.0019V  |
| 4mf+5    | 93.85kHz               | 93.85kHz | 3.56V        | 0.0088V  |
| 4mf+7    | 93.95kHz               | 93.95kHz | 1.13V        | 0.00274V |

Tabla 6. Frecuencia y amplitud de los 4 segundos armónicos antes y después del filtro (real)



Con los datos recopilados en las dos anteriores tablas se puede calcular el THD.

$$THD_o = \frac{\sqrt{91.738}}{\frac{28.015}{\sqrt{2}}} = 0.48$$

Antes del filtro se tiene una distorsión armónica del 48%

$$THD_s = \frac{\sqrt{0.0074}}{\frac{28}{\sqrt{2}}} = 0.0043$$

Después del filtro se tiene una distorsión armónica de 0.43%

Comparando los valores de THD entre la simulación con componentes ideales y reales se aprecia que son bastante parecidos, nunca serán igual ya que la forma de onda cambia, debido a la resistencia de los MOSFET. Como conclusión se deduce que son valores razonables y que confirma que tanto la simulación ideal como la real son correctas.

Para acabar, se calcularán las mismas potencias que en el apartado anterior y se compararán los valores.

### Potencia activa del inversor

La potencia activa consumida a la salida del inversor será la misma que la potencia activa consumida por la carga, en la Figura 4.41 se muestra. Se podrá comparar con el siguiente apartado donde se mostrará gráfica y numéricamente la potencia activa consumida por la carga.

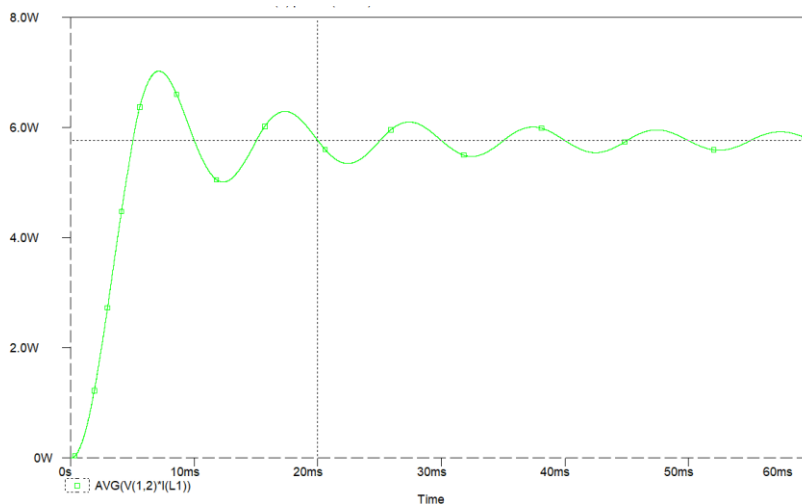


Figura 4. 39. Potencia activa a la salida del inversor (real)

### Potencia activa de la carga

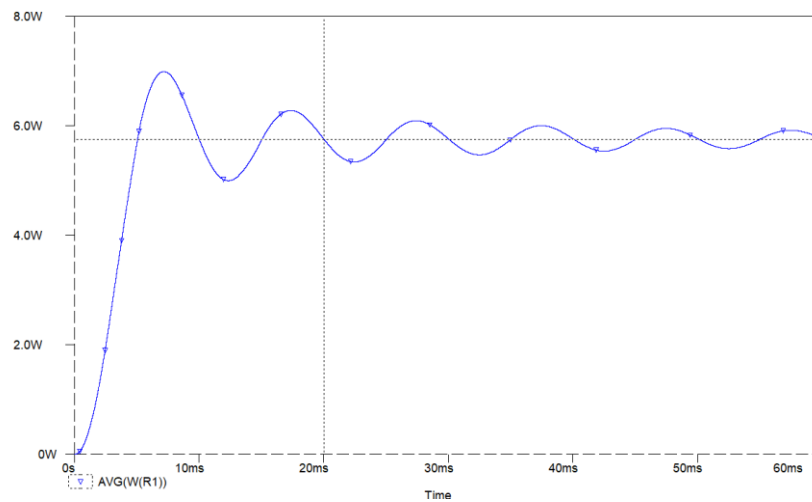


Figura 4. 40. Potencia activa en la carga (real)

La potencia activa consumida por la carga al final del primer periodo es de 5.71W. Esta potencia es menor que la consumida en la simulación real ya que no se tiene la misma tensión, aun así, se considera un valor aceptable teniendo en cuenta las diferencias. Para confirmar que el valor es correcto, se compara con el teórico.

$$P_s = \frac{\left(\frac{1 * 28.882}{\sqrt{2}}\right)^2}{68} = 6.13W$$

Al igual que pasaba en el cálculo para la simulación ideal, no saldrán los mismos valores debido a que la forma de onda no es la misma y a que en el valor teórico no se tiene en cuenta la potencia activa consumida por los MOSFET.

### Potencia activa consumida por los MOSFET

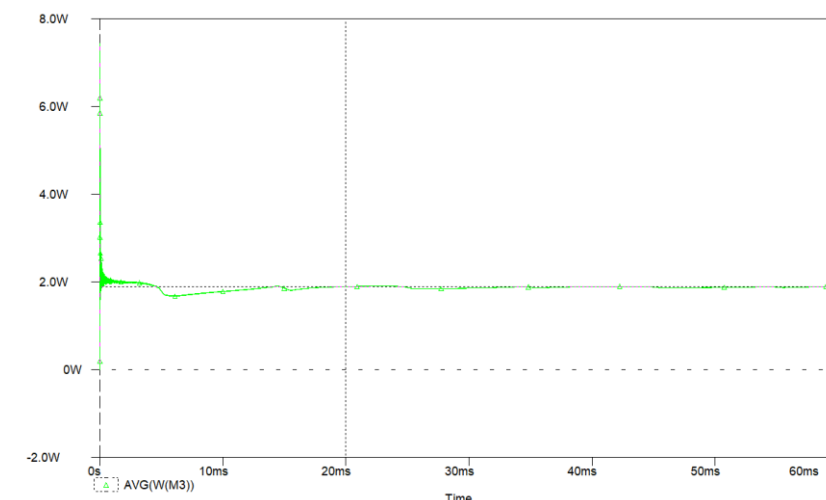


Figura 4. 41. Potencia activa consumida por el MOSFET (real)

El valor de potencia consumida por el MOSFET es de 1.9W. La potencia que consume es mayor a la que debería consumir, esto es debido al circuito de control implementado en la simulación, este circuito conecta y desconecta los transistores al mismo tiempo y hay un periodo de tiempo muy pequeño, del orden de ns, en el que coinciden y producen cortocircuitos. Estos cortocircuitos producen picos de corriente muy altos, que, a su vez, aumentan la potencia.

Esto se podría resolver cambiando el circuito de control y se obtendrían los mismos valores que en la simulación con componentes ideales. Para este apartado se va a ampliar la forma de onda de la potencia de manera que se verán los picos de corriente mencionados anteriormente, pero se diferencia la senoidal donde se medirá.

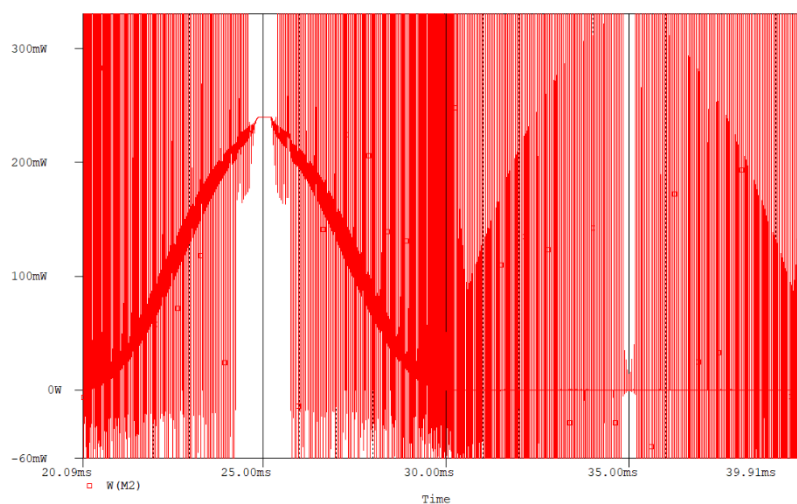


Figura 4. 42. Potencia activa consumida por el MOSFET (real) 2

Aparece una senoidal de 220 mW de amplitud donde la mitad de esa amplitud es debida a los picos de corriente, teniendo en cuenta eso y que el transistor solamente conduce la mitad del periodo se estimaría un valor de potencia consumida de 60 mW. Este valor es muy parecido al calculado y al valor obtenido en la simulación con modelos de compontes ideales.

### Potencia entregada por la fuente de continua

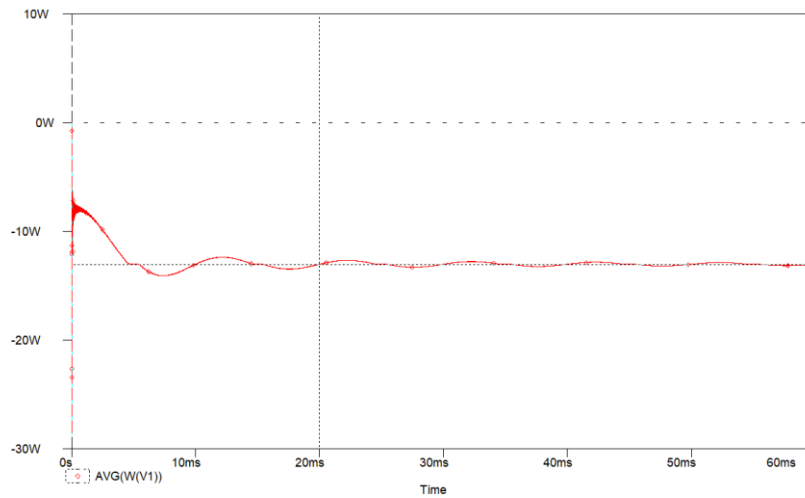


Figura 4. 43. Potencia activa entregada por la fuente (real)

Según la Figura 4.45, el valor de la potencia entregada por la fuente es de 13W, el signo negativo significa que entrega potencia, si fuera positivo significaría que consume potencia. El valor de la potencia activa entregada por la fuente debe ser igual a la de la potencia activa consumida en total, es decir, la consumida por los interruptores más la consumida por la carga. Si se suman los valores calculados en los anteriores apartados se concluye que es así.

$$P_{fuente} = 5.71 + 4 * 1.9 = 13.31W$$

Teniendo en cuenta los picos de corriente, se calcularía con el valor aproximado de la potencia consumida por los transistores.

$$P_{fuente} = 5.71 + 4 * 0.06 = 5.95W$$

Por lo tanto, se concluye que los valores deducidos de las gráficas y los teóricos son correctos, además de coincidir en los dos modelos de simulaciones.

Por último, se calcularía la eficiencia.

$$Eficiencia = \frac{5.71}{5.95} = 96\%$$

#### 4.2.7 Resultados experimentales

A continuación, se muestran algunas capturas de los resultados experimentales para el inversor DC/AC.

Para el montaje experimental se ha usado los valores de resistencias, bobina y condensadores que había en el laboratorio. No son exactamente los calculados, pero se ha intentado que se parecieran lo máximo posible, aunque se tuviera la limitación de no disponer de los valores correctos. La siguiente tabla, Tabla 7, muestra la comparación entre los valores teóricos y los utilizados.

| VALORES TEÓRICOS                    | VALORES REALES                      |
|-------------------------------------|-------------------------------------|
| Resistencia de 4.7 $\Omega$         | Resistencia de 10 $\Omega$          |
| Diodo IN4148                        | Diodo IN4148                        |
| Resistencia de 10 k $\Omega$        | Resistencia de 10 k $\Omega$        |
| MOSFET IRF830A                      | MOSFET IRF830A                      |
| Bobina de 3.4 mH                    | Bobina de 4.9 mH                    |
| Condensador de 340 nF               | Condensador de 330 nF               |
| Resistencia de carga de 68 $\Omega$ | Resistencia de carga de 68 $\Omega$ |
| Potenciómetro de 10 k $\Omega$      | Potenciómetro de 10 k $\Omega$      |
| Resistencia de 22 k $\Omega$        | Resistencia de 22 k $\Omega$        |

*Tabla 7. Comparación entre valores teóricos y reales*

Para poder realizar este paso, se utilizarán dos fuentes de alimentación del laboratorio, en un se alimentará la parte de control del inversor y en la otra la parte de potencia, pero compartirán la masa. Se va a disponer como se indica en la Figura 4.46.



Figura 4. 44. Alimentaciones para la etapa de control y de potencia.

Se usará la salida fija de +5V y una variable a +12V para la parte de control. Para alimentar la etapa de potencia se utilizará la salida variable de la segunda fuente de alimentación, a +30V.

Las figuras de onda de salida se verán en el osciloscopio, para ello se conectarán los dos canales a la salida del filtro LC y una masa conectada a la masa del circuito, no es necesario conectar las dos masas ya que internamente están ya en el mismo punto, después se activará la opción de visualización diferencial para ver la resultante de salida.

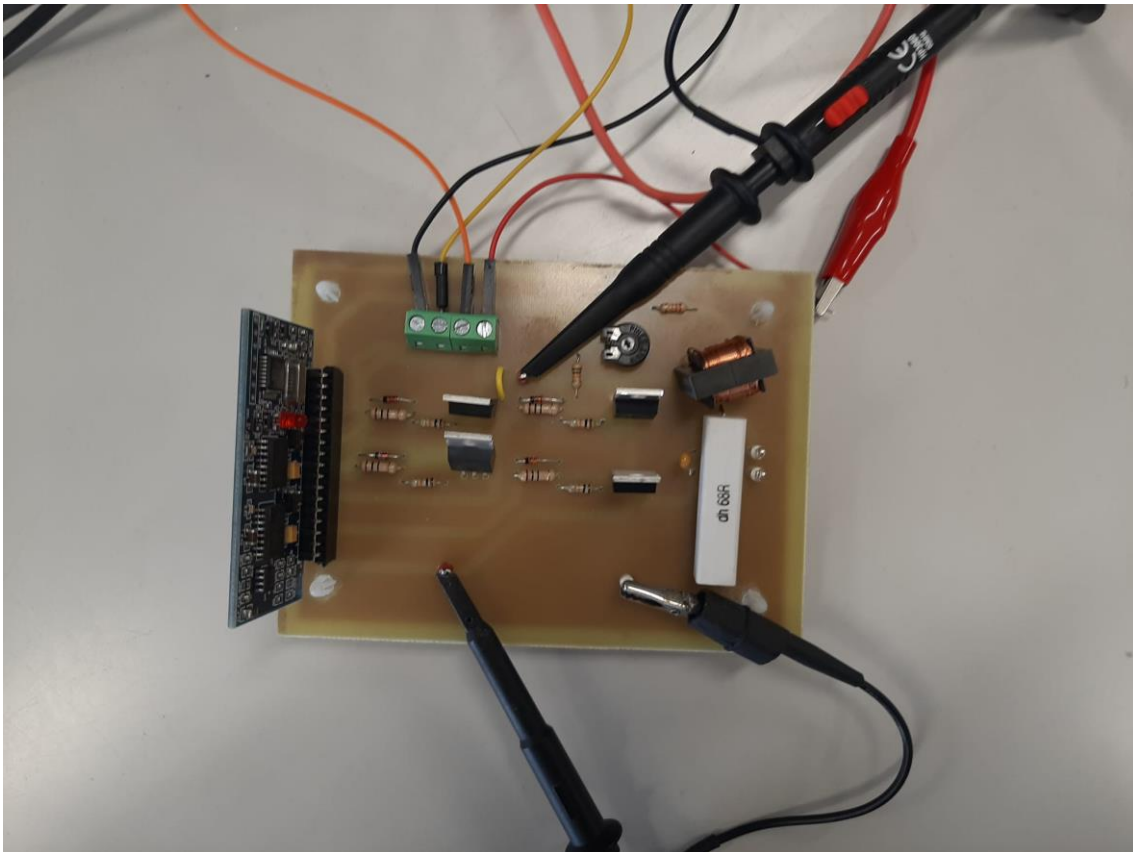


Figura 4. 45. Conexión del osciloscopio antes del filtro para ver la tensión de salida  $V_o$

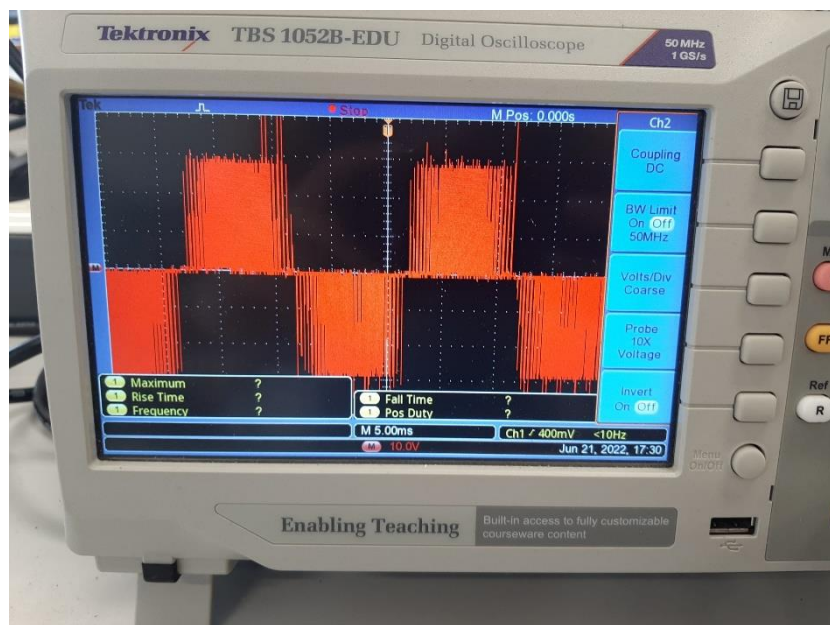
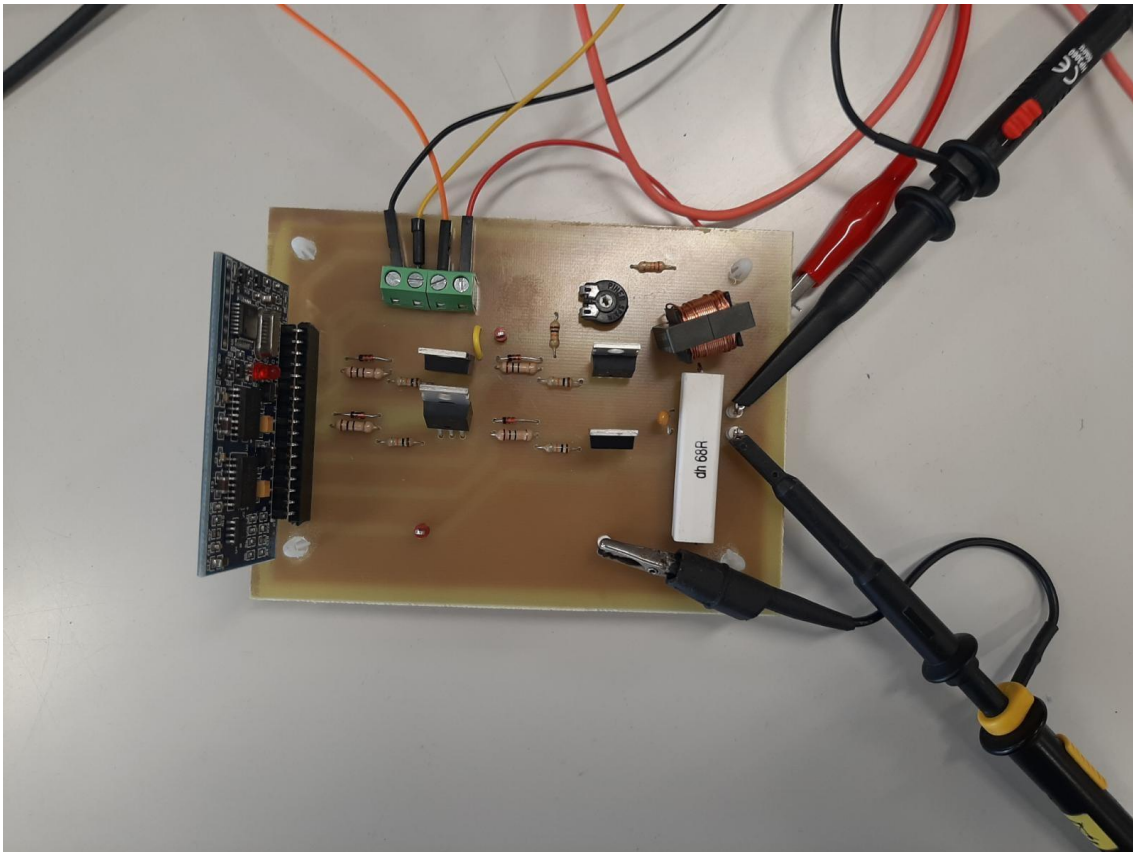


Figura 4. 46. Tensión de salida antes del filtro,  $V_o$



*Figura 4. 47. Conexión del osciloscopio después del filtro para ver la tensión de salida  $V_s$*

Como se ha detallado en los apartados anteriores, la finalidad era regular el valor índice de modulación de amplitud de en función del valor del potenciómetro. Es decir, a medida que se va girando el potenciómetro variará el valor de la senoidal de salida.

Es más fácil de entender en las siguientes figuras. La primera de ellas, Figura 4.50, se muestra la figura de onda de salida con el menor valor de índice de modulación de amplitud. Y en la segunda, Figura 4.51, para el valor del índice de modulación de amplitud mayor que puede proporcionar el diseño.



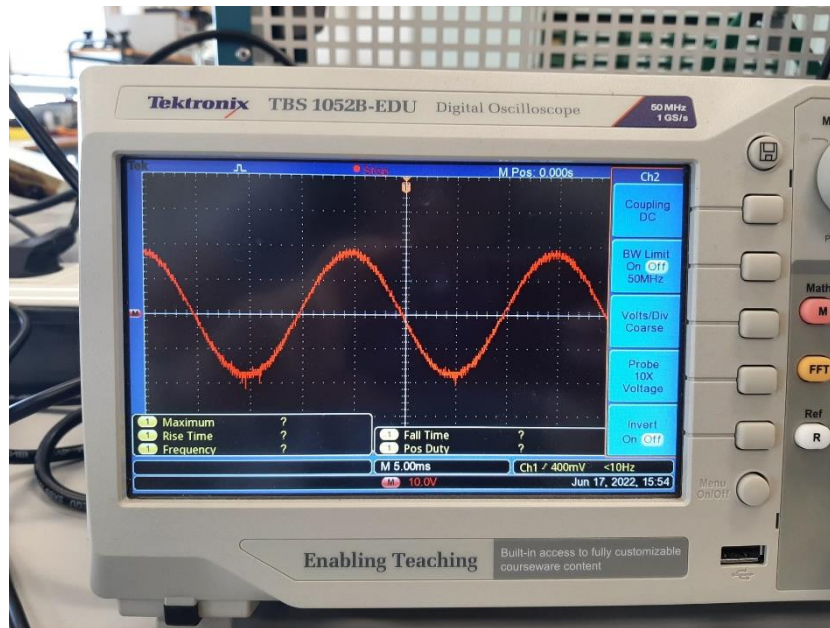


Figura 4. 48. Tensión de salida del filtro LC (menor ma)

Como muestra la Figura 4.50, la salida del filtro LC presenta una forma senoidal pura con bajo contenido armónico como se esperaba, y con un rizado despreciable.

A partir de la ecuación (6) se calcula el valor del índice de modulación de amplitud.

Se tiene que  $V_{DC} = 30V$  obtenidos de la fuente de alimentación del laboratorio y  $V_{o1m} = 19V$  que se pueden ver en la gráfica de la figura 4.50, se calcula un valor mínimo del índice de modulación de amplitud igual a 0.63.

De la misma manera, en esta misma figura, también se observa que la salida del filtro LC presenta una forma senoidal pura con bajo contenido armónico como se esperaba, y con un rizado despreciable.

Mediante la función FFT del osciloscopio se puede calcular el THD, en este caso se tendría un  $THD=0.9\%$

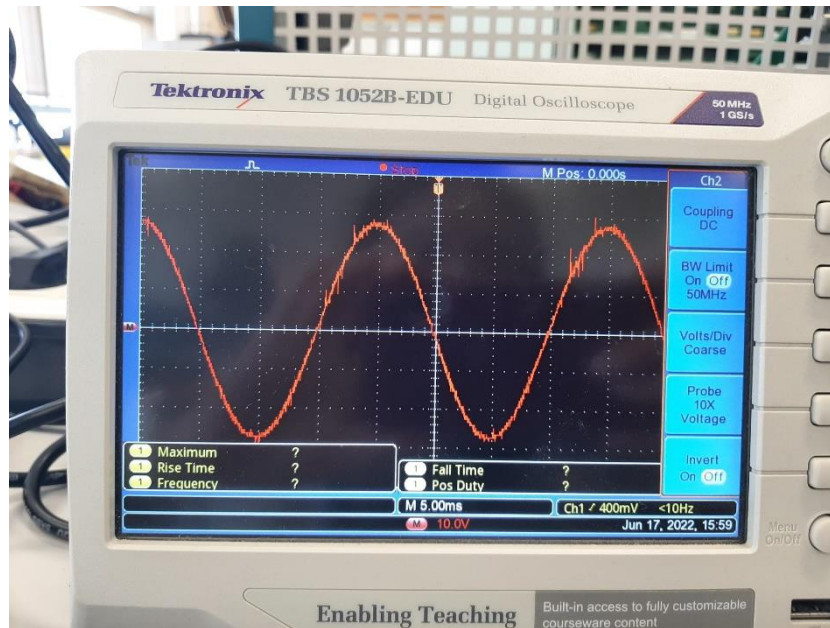


Figura 4. 49. Tensión de salida del filtro LC (mayor ma)

Para este caso, y continuando con los mismos pasos de antes, se calculará el valor máximo del índice de modulación de amplitud.

Se tiene que  $V_{DC} = 30V$  obtenidos de la fuente de alimentación del laboratorio y  $V_{o1m} = 29V$  que se pueden ver en la gráfica de la figura 4.51, se calcula un valor máximo del índice de modulación de amplitud igual a 0.97.

Mediante la función FFT del osciloscopio se puede calcular el THD, en este caso se tendría un THD=0.8%

## 5. CONCLUSIONES

Durante el desarrollo de este proyecto, se ha realizado el diseño de las partes principales de un inversor monofásico. Los resultados obtenidos tras la simulación y montaje experimental muestran que se han cumplido los objetivos propuestos.

Para poder implementar el diseño realizado, sería necesario estudiar distintas opciones capaces de disparar los dispositivos MOSFET, introducir los tiempos muertos, y de protección, por ejemplo, frente a sobretensiones y a transitorios, además de la implementación del control.

El módulo EGS002 cuenta con realimentaciones de control, cuales al detectar inconvenientes apagan el circuito para salvaguardar la integridad de los componentes, mismas que fueron probadas con diferentes cargas para validar su funcionamiento.

La reducción de armónicos es más efectiva utilizando la modulación SPWM ya que se trabaja con una frecuencia portadora superior (23.4 kHz) a la frecuencia de modulación (50 Hz), razón por la cual los filtros son más efectivos.

Se puede concluir que se lograron los objetivos planteados para el desarrollo de este equipo, en cuanto a tamaño, potencia y operación. De esta forma, los resultados experimentales obtenidos muestran un buen funcionamiento del conjunto.

#### **Futuras ampliaciones**

Como futuras ampliaciones se puede plantear el uso de un display, ya que la tarjeta está configurada para tener esa opción y adaptar el pin de configuración para poder elegir entre unipolar y bipolar. Otra posible ampliación sería enviar la placa para que se imprima de manera más profesional y con títulos para diferenciar cada parte.

## **6. REFERENCIAS**

- [1] Transparencias de la asignatura de Electrónica de Potencia, del grado de Ingeniería Electrónica, Industrial y Automática, UPV, “Tema 3: Inversores Monofásicos”
- [2] Esquema Básico de un Inversor Monofásico: [http://www.electronicworld.com.mx/electronica/como-hacer-un-inversor-monofasico-  
puente-completo-con-irf2110-mosfets/](http://www.electronicworld.com.mx/electronica/como-hacer-un-inversor-monofasico-puente-completo-con-irf2110-mosfets/)
- [3] “Propuesta de una nueva función PWM para circuitos inversores”: <https://repositorioinstitucional.buap.mx/handle/20.500.12371/174>
- [4] Transparencias del grado en Ingeniería Electrónica, Universitat de València “Tema 11: Inversores”
- [5] Hoja de características del módulo EGS002: [https://pdf1.alldatasheet.com/datasheet-  
pdf/view/1132081/EGMICRO/EGS002.html](https://pdf1.alldatasheet.com/datasheet-pdf/view/1132081/EGMICRO/EGS002.html)
- [6] Hoja de características del Driver IR2110S: [https://pdf1.alldatasheet.com/datasheet-  
pdf/view/82795/IRF/IR2110S.html](https://pdf1.alldatasheet.com/datasheet-pdf/view/82795/IRF/IR2110S.html)

## ANEXOS

### ANEXO A: HOJAS DE CATÁLOGO

En las hojas de catálogo se pueden encontrar todas las características de los componentes utilizados en este proyecto, valores máximos y mínimos, corriente máxima y otras características.

A continuación, se detallan los componentes utilizados en cada una de las placas del diseño, para seguidamente exponer la primera hoja de las hojas de catálogo.

#### PLACA DE CONTROL SPWM

*Inversor senoidal monofásico – EG8010*

*Driver – IR2110S*

*Tarjeta – EGS002*

#### PLACA DEL PUENTE INVERSOR DC/AC

*MOSFET - IRF830A*

*Diodo rápido- IN4148*

## EG8010 DATASHEETS

### 1. Features

- +5V single supply
- 4 settings of output frequency can set by 2 pins
  - 50Hz constant frequency sine-wave
  - 60Hz constant frequency sine-wave
  - 0-100Hz adjustable frequency sine-wave
  - 0-400Hz adjustable frequency sine-wave
- 2 modulation modes can set by 1 pin
  - Unipolar modulation
  - Bipolar modulation
- 4 settings of dead time can set by 2 pins
  - 300nS
  - 500nS
  - 1.0uS
  - 1.5uS
- External 12MHz crystal oscillator
- 23.4KHz Modulation frequency
- Output Voltage \ Current \ Temperature detect and handle
- 3 seconds soft start can select by 1 pin
- USART communication support
- Voltage \ Current \ Temperature \ Frequency Display support by external LCD
- Parameters and functions customize support

### 2. Description

EG8010 is a digital pure sine wave inverter ASIC (Application Specific Integrated Circuit) with complete function of built-in dead time control. It applies to DC-DC-AC two stage power converter system or DC-AC single stage low power frequency transformer system for boosting. EG8010 can achieve 50/60Hz pure sine wave with high accuracy, low harmonic and distortion by external 12MHz crystal oscillator. EG8010 is a CMOS IC that integrates SPWM sinusoid generator, dead time control circuit, range divider, soft start circuit, circuit protection, RS232 serial communication, 12832 serial LCD unit, and etc.

### 3. Application

- |                                     |                                       |
|-------------------------------------|---------------------------------------|
| ■ Single-Phase sinusoid inverter    | ■ Digital Generator                   |
| ■ Solar power generation inverter   | ■ Medium frequency power supply       |
| ■ Wind power generation inverter    | ■ Single-phase motor speed controller |
| ■ UPS(Uninterruptible power supply) | ■ Single-phase frequency transformer  |

**HIGH AND LOW SIDE DRIVER**

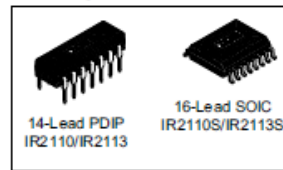
**Features**

- Floating channel designed for bootstrap operation  
Fully operational to +500V or +600V  
Tolerant to negative transient voltage  
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible  
Separate logic supply range from 3.3V to 20V  
Logic and power ground  $\pm 5V$  offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

**Product Summary**

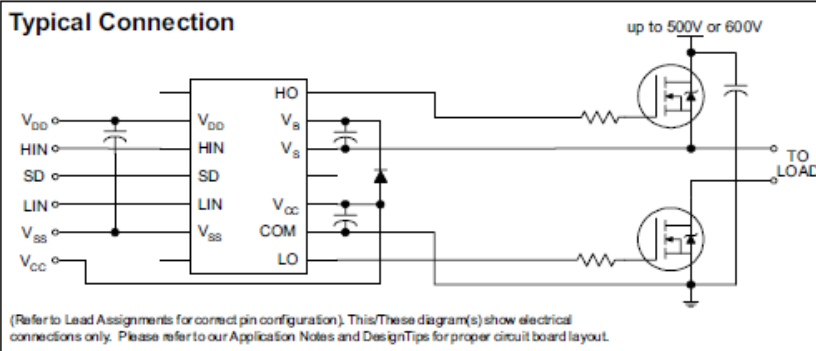
|                         |             |
|-------------------------|-------------|
| $V_{OFFSET}$ (IR2110)   | 500V max.   |
| (IR2113)                | 600V max.   |
| $I_{O+/-}$              | 2A / 2A     |
| $V_{OUT}$               | 10 - 20V    |
| $t_{on/off}$ (typ.)     | 120 & 94 ns |
| Delay Matching (IR2110) | 10 ns max.  |
| (IR2113)                | 20ns max.   |

**Packages**



**Description**

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.



## EGS002 Sinusoid Inverter Driver Board User Manual

### 1. Description

EGS002 is a driver board specific for single phase sinusoid inverter. It uses ASIC EG8010 as control chip and IR2110S as driver chip. The driver board integrates functions of voltage, current and temperature protection, LED warning indication and fan control. Jumper configures 50/60Hz AC output, soft start mode and dead time. EGS002 is an improved version of EGS001 that is compatible of EGS001's original interfaces. EGS002 also integrates cross-conduction prevention logic to enhance its ability of anti-interference, and LCD display interface for users' convenience to use chip's built-in display function.

EG8010 is a digital pure sine wave inverter ASIC (Application Specific Integrated Circuit) with complete function of built-in dead time control. It applies to DC-DC-AC two stage power converter system or DC-AC single stage low power frequency transformer system for boosting. EG8010 can achieve 50/60Hz pure sine wave with high accuracy, low harmonic and distortion by external 12MHz crystal oscillator. EG8010 is a CMOS IC that integrates SPWM sinusoid generator, dead time control circuit, range divider, soft start circuit, circuit protection, RS232 serial communication, 12832 serial LCD unit, and etc.

### 2. Circuit Schematic

#### EGS002 Driver Board Schematic

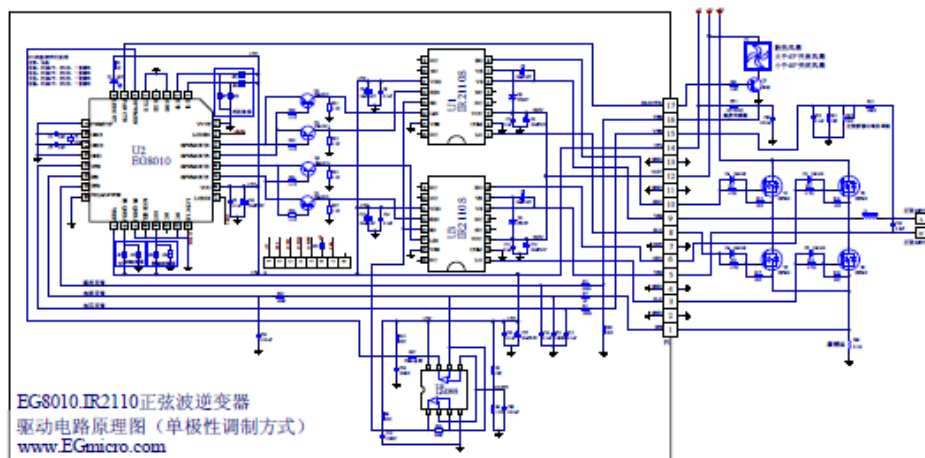


Figure 2-1. EGS002 Sinusoid Inverter Driver Board Schematic



International  
**IR** Rectifier

SMPS MOSFET

PD-91878C

**IRF830A**

HEXFET® Power MOSFET

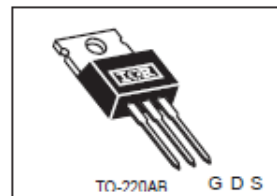
**Applications**

- Switch Mode Power Supply ( SMPS )
- Uninterruptable Power Supply
- High speed power switching

| V <sub>DSS</sub> | R <sub>ds(on)</sub> max | I <sub>D</sub> |
|------------------|-------------------------|----------------|
| 500V             | 1.40Ω                   | 5.0A           |

**Benefits**

- Low Gate Charge Q<sub>g</sub> results in Simple Drive Requirement
- Improved Gate, Avalanche and dynamic dv/dt Ruggedness
- Fully Characterized Capacitance and Avalanche Voltage and Current
- Effective C<sub>oss</sub> specified ( See AN 1001)



**Absolute Maximum Ratings**

|   | Parameter  | Max.                   | Units |
|---|--|------------------------|-------|
| I <sub>D</sub> @ T <sub>C</sub> = 25°C  | Continuous Drain Current, V <sub>GS</sub> @ 10V  | 5.0                    | A     |
| I <sub>D</sub> @ T <sub>C</sub> = 100°C | Continuous Drain Current, V <sub>GS</sub> @ 10V  | 3.2                    |       |
| I <sub>DM</sub>                         | Pulsed Drain Current <sup>①</sup>                | 20                     | W     |
| P <sub>D</sub> @ T <sub>C</sub> = 25°C  | Power Dissipation                                | 74                     |       |
|   | Linear Derating Factor                           | 0.59                   | W/°C  |
| V <sub>GS</sub>                         | Gate-to-Source Voltage                           | ± 30                   | V     |
| dv/dt                                   | Peak Diode Recovery dv/dt <sup>②</sup>           | 5.3                    | V/ns  |
| T <sub>J</sub>                          | Operating Junction and Storage Temperature Range | -55 to + 150           | °C    |
| T <sub>STG</sub>                        | Soldering Temperature, for 10 seconds            | 300 (1.6mm from case ) |       |
|   | Mounting torque, 6-32 or M3 screw                | 10 lbf-in (1.1N-m)     |       |

**Typical SMPS Topologies:**

- Two transistor Forward
- Half Bridge and Full Bridge

Notes ① through ③ are on page 8  
[www.irf.com](http://www.irf.com)

1  
5/4/00



High-speed diodes

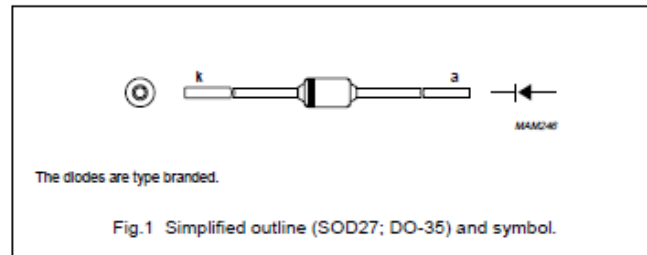
1N4148; 1N4448

FEATURES

- Hermetically sealed leaded glass SOD27 (DO-35) package
- High switching speed: max. 4 ns
- General application
- Continuous reverse voltage: max. 75 V
- Repetitive peak reverse voltage: max. 75 V
- Repetitive peak forward current: max. 450 mA.

DESCRIPTION

The 1N4148 and 1N4448 are high-speed switching diodes fabricated in planar technology, and encapsulated in hermetically sealed leaded glass SOD27 (DO-35) packages.



APPLICATIONS

- High-speed switching.

LIMITING VALUES

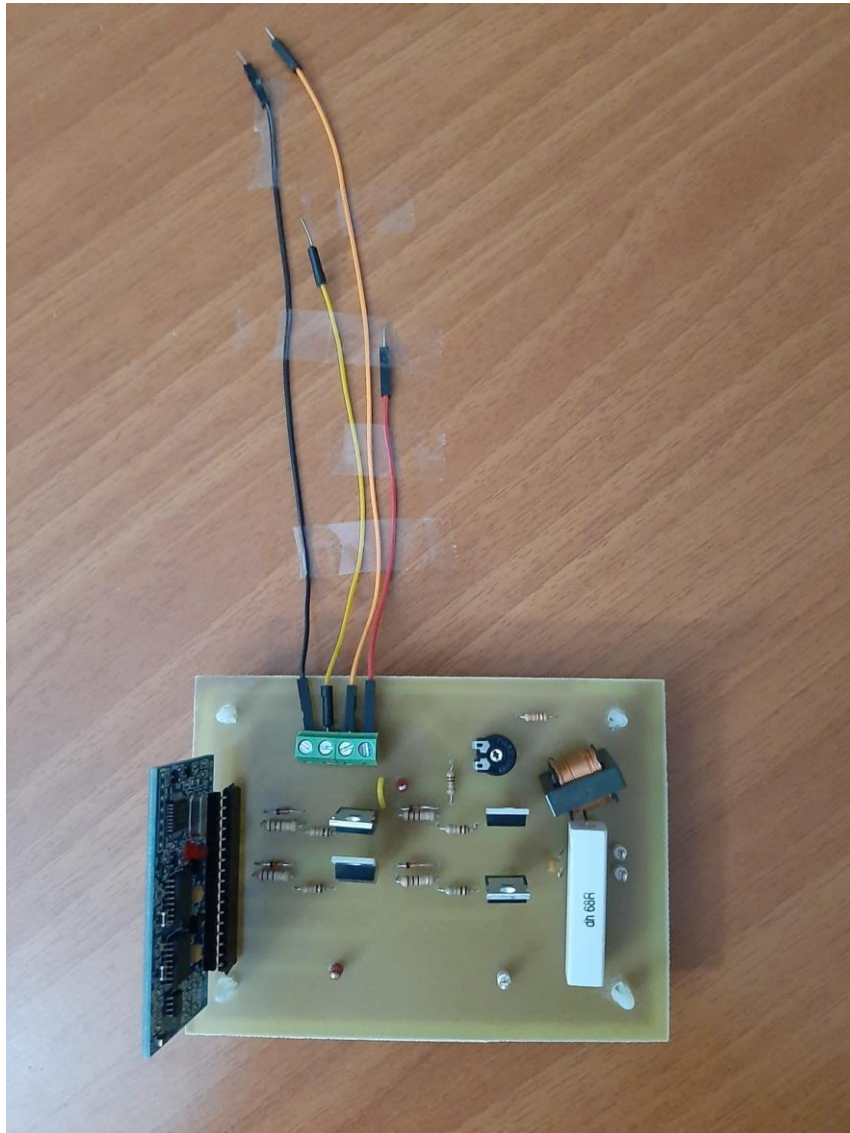
In accordance with the Absolute Maximum Rating System (IEC 134).

| SYMBOL    | PARAMETER                           | CONDITIONS  | MIN. | MAX. | UNIT             |
|-----------|-------------------------------------|---|------|------|------------------|
| $V_{RRM}$ | repetitive peak reverse voltage     |   | –    | 75   | V                |
| $V_R$     | continuous reverse voltage          |   | –    | 75   | V                |
| $I_F$     | continuous forward current          | see Fig.2; note 1   | –    | 200  | mA               |
| $I_{FRM}$ | repetitive peak forward current     |   | –    | 450  | mA               |
| $I_{FSM}$ | non-repetitive peak forward current | square wave; $T_J = 25\text{ }^\circ\text{C}$ prior to surge; see Fig.4 |      |      |                  |
|           |                                     | $t = 1\text{ }\mu\text{s}$  | –    | 4    | A                |
|           |                                     | $t = 1\text{ ms}$   | –    | 1    | A                |
|           |                                     | $t = 1\text{ s}$  | –    | 0.5  | A                |
| $P_{tot}$ | total power dissipation             | $T_{amb} = 25\text{ }^\circ\text{C}$ ; note 1                           | –    | 500  | mW               |
| $T_{stg}$ | storage temperature                 |   | –85  | +200 | $^\circ\text{C}$ |
| $T_J$     | junction temperature                |   | –    | 200  | $^\circ\text{C}$ |

Note

1. Device mounted on an FR4 printed circuit-board; lead length 10 mm.

## ANEXO B: FOTOGRAFÍAS DEL DISEÑO



*Figura B 1. Montaje completo del inversor*

Empezando de izquierda a derecha se tiene el módulo EGS002, el puente completo y por último el filtro LC. Mediante el conector de cuatro pines se conecta la alimentación que se identifica con distintos colores.

- Negro: GND
- Amarillo: +5V
- Naranja: +12V
- Rojo: +30V

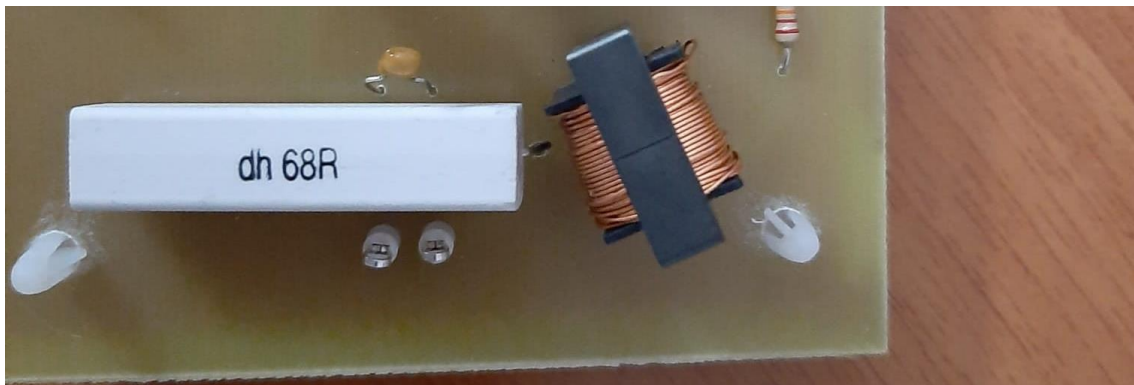


Figura B 2. Filtro LC

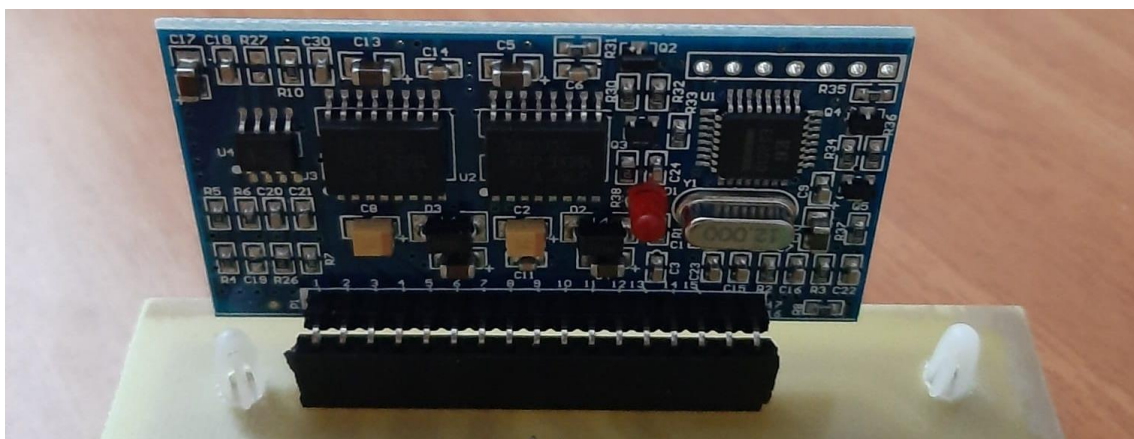
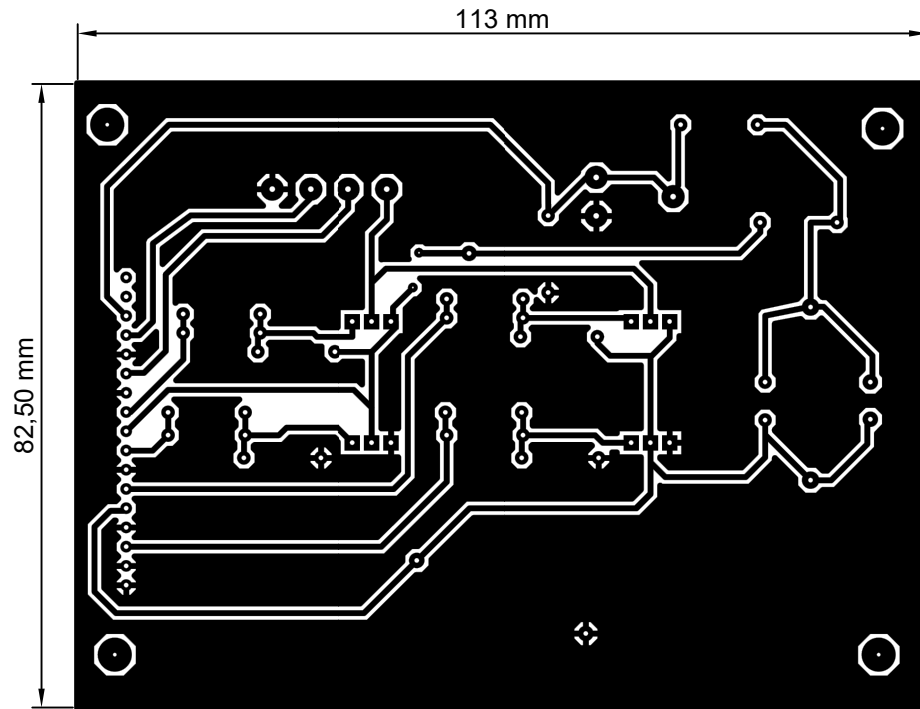

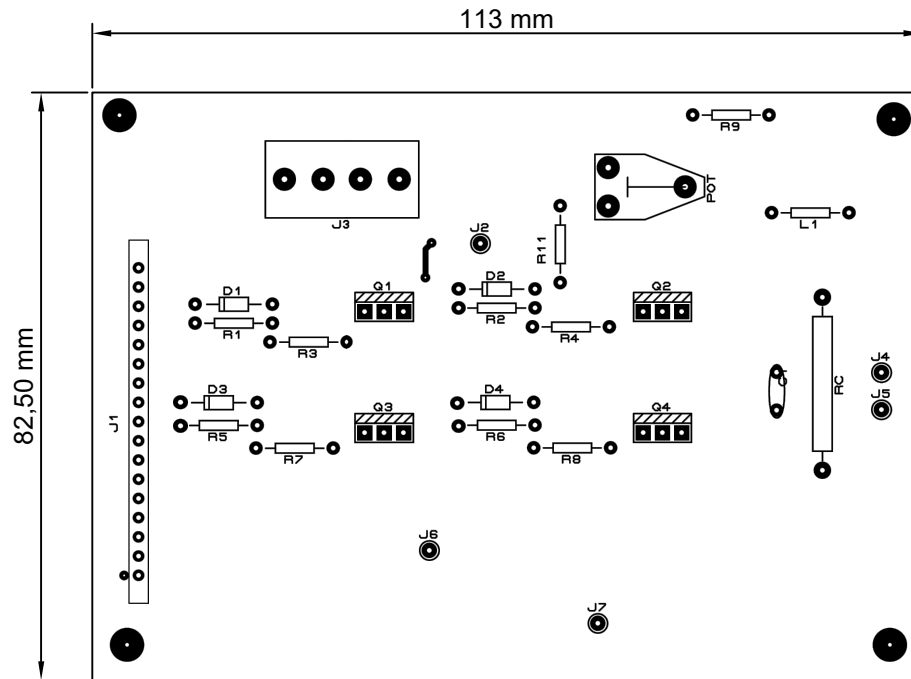


Figura B 3. Módulo EGS002

## DOCUMENTO 2: PLANOS



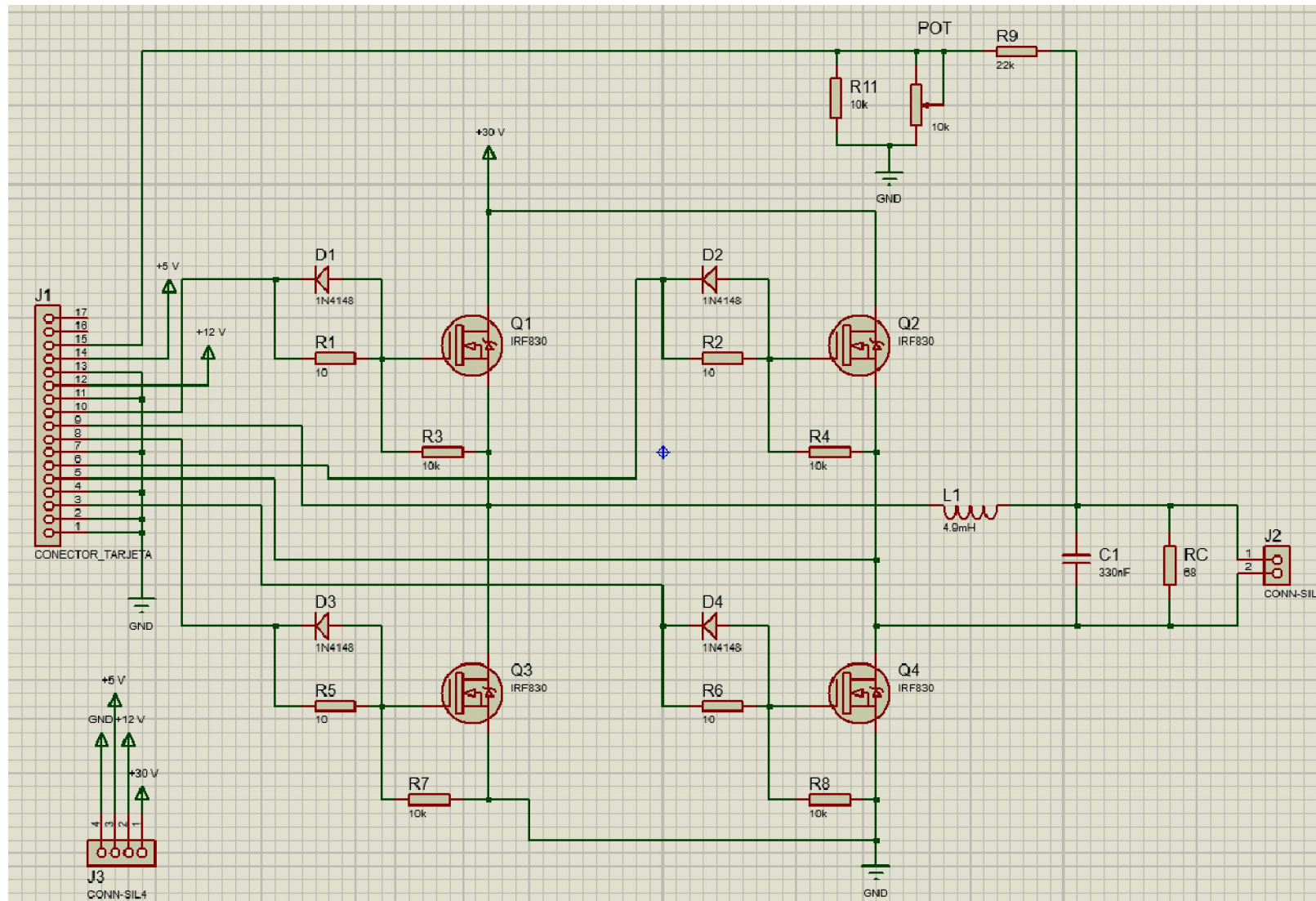
|  | Fecha      | Nombre                 | Apellidos   | Firma          |
|--|------------|------------------------|-------------|----------------|
| Dibujado   | 26/06/2022 | Ivanna                 | Ribes López |                |
| Comprob.   |            |                        |             |                |
| <br>Escuela Técnica Superior de Ingeniería del Diseño |            | <b>PLANO DE PISTAS</b> |             | Escala 1:1     |
|  |            |                        |             | Nº Plano 1/3   |
|  |            |                        |             | Nº Revisión 00 |




### LEYENDA

|          |                            |
|----------|----------------------------|
| J1       | Conector del módulo EGS002 |
| J3       | Conector de alimentación   |
| J2-J4-J5 | Puntas de medición         |
| J6       | Punta de medición GND      |
| R        | Resistencias               |
| D        | Diodos                     |
| Q        | MOSFET                     |
| L        | Bobina                     |
| C        | Condensador                |
| POT      | Potenciómetro              |
| RC       | Resistencia de carga       |

|   |            |                            |             |                |
|---|------------|----------------------------|-------------|----------------|
|   | Fecha      | Nombre                     | Apellidos   | Firma          |
| Dibujado  | 26/06/2022 | Ivanna                     | Ribes López |                |
| Comprob.  |            |                            |             |                |
|  |            | <b>PLANO DE SERIGRAFÍA</b> |             | Escala 1:1     |
|   |            |                            |             | Nº Plano 2/3   |
|   |            |                            |             | Nº Revisión 00 |



|   | Fecha      | Nombre | Apellidos   | Firma          |
|---|------------|--------|-------------|----------------|
| Dibujado  | 26/06/2022 | Ivanna | Ribes López |                |
| Comprob.  |            |        |             |                |
|  <p><b>PLANO DEL ESQUEMA</b></p> |            |        |             | Escala 1:1     |
|   |            |        |             | Nº Plano 3/3   |
|   |            |        |             | Nº Revisión 00 |

## DOCUMENTO 3: PLIEGO DE CONDICIONES



## 7. CONDICIONES GENERALES

Este proyecto tiene carácter de obligado cumplimiento una vez sellado y legalizado, debiendo ser objeto de aprobación previa todas aquellas modificaciones al mismo durante su ejecución.

### 7.1 Vigencia

Este Pliego de Condiciones, con todos sus articulados, estará en vigor durante el diseño y montaje y hasta la terminación de este, entendiéndose que las partes a que hace referencia éste, se aceptarán en todos sus puntos por el adjudicatario de la fabricación. Frente a posibles discrepancias, el orden de prioridad de los documentos básicos del Proyecto será el siguiente:

- 1).- Planos.
- 2).- Pliego de Condiciones.
- 3).- Presupuesto.
- 4).- Memoria.

### 7.2 Descripción

Este proyecto regula el diseño y montaje de la placa prototipo de un inversor monofásico, incluyendo toda su electrónica necesaria para funcionar y el diseño de la PCB donde irá montada.

### 7.3 Pliegos oficiales

En lo que se refiere al ámbito nacional, la normativa que hace referencia a la fabricación, diseño, distribución y gestión ambiental de los residuos del producto está recogida en varios decretos. Se destaca el Real Decreto 188/2016, de 6 de mayo, requisitos para la comercialización y puesta en servicio. La gestión de los residuos electrónicos, pilas y acumuladores vendrá recogido en el Real Decreto 27/2021, de 19 de enero. El fabricante será responsable del cumplimiento de dichas disposiciones legales. Al tratarse de un dispositivo electrónico, el contratista y futuros poseedores de dicho producto deberán cumplir con obligatoriedad lo expuesto en el Real Decreto 27/2021.

### 7.4 Modificaciones

Durante el diseño y montaje del producto, se podrán realizar cuantas modificaciones se estimen oportunas, siempre que las mismas sean aprobadas por el responsable de la Dirección de Proyecto, y en todo momento, de acuerdo con la entidad contratante.

### 7.5 Dirección e inspección

La dirección de la fabricación estará a cargo del responsable de la dirección del proyecto, pudiendo éste delegar en personal a cargo de la ejecución práctica del montaje.

## 8. CONDICIONES FACULTATIVAS

Las funciones del Director de Proyecto son las de revisión del trabajo realizado, programación de los trabajos, reconocimiento de los materiales utilizados y autorizaciones referentes al proyecto. En el caso de que los materiales no fueran especificados, los que se utilicen deberán cumplir los requisitos mínimos de funcionamiento y tolerancia que se requiere, siendo obligatorio que sean normalizados y sometidos a la aprobación del Director de Proyecto. Todos los trabajos se ejecutarán con estricta sujeción al proyecto que ha servido de base a la contratación y a las modificaciones que hayan sido aprobadas. En caso de dudas u omisiones, o con motivo de reforma del presupuesto, se formará un comité entre proyectistas, Director de Proyecto y, si se cree oportuno, el contratista, para decidir la solución más adecuada y económica.

## 9. CONDICIONES TÉCNICAS

### 9.1 Subsistema Tarjeta EGS002

#### 9.1.1 Objeto

La presente especificación técnica se refiere a el subsistema de la tarjeta EGS002 del dispositivo. Quedan excluidos el subsistema inversor y el subsistema PCB, que deberán ser objeto de especificación aparte y se especificarán luego en este mismo documento. En cambio, queda incluido la propia tarjeta.

#### 9.1.2 Normativa

Se encuentra varias normativas de obligado cumplimiento relacionadas con la parte electrónica. El Real Decreto 186/2016 define la compatibilidad electromagnética de los equipos eléctricos y electrónicos, aplicable a este proyecto. El uso de componentes electrónicos incluye al proyecto la normativa del Real Decreto 219/2013, de 22 de marzo, restricciones a la utilización de determinadas sustancias peligrosas en aparatos eléctricos y electrónicos. También anexada al Real Decreto 27/2021, de 19 de enero, sobre pilas, acumuladores, la gestión ambiental de sus residuos y RAEE.

#### 9.1.3 Materiales

La placa cuenta con unas dimensiones de 61x32x1.9 mm. La parte de pines que lleva incorporada no está incluida en estas medidas, con lo que habría que tenerlo en cuenta. Esta parte tiene unas dimensiones de 6 mm y una distancia entre pines de 2.54 mm.

#### 9.1.4 Normas de ejecución

Se deberá tener especial atención y comprobar que la placa corresponde con el modelo pedido, y que los componentes son los correctos. Muy importante también realizar una inspección visual para asegurarse de que no viene con defecto, tiene algún golpe o si se ve algún componente mal soldado, esto se puede comprobar si se compara con el plano del producto.

### 9.1.5 Pruebas de servicio

Para comprobar el correcto funcionamiento del subsistema tarjeta EGS002 y verificar que cumple los estándares de calidad, se realizan diversas pruebas de servicio.

Se realiza el test de funcionamiento explicado en el documento memoria, donde se verá que las formas de onda de salida corresponden a las especificaciones del fabricante, y que, por lo tanto, se podrá usar para esta aplicación.

## 9.2 Subsistema Inversor

### 9.2.1 Objeto

La presente especificación técnica se refiere a el subsistema electrónico. Quedan excluidos la PCB y el subsistema tarjeta EGS002, que deberán ser objeto de especificación aparte y se especificarán luego en este mismo documento, en el caso del subsistema tarjeta EGS002 ya está especificado. En cambio, quedan incluidos cada uno de los componentes electrónicos.

### 9.2.2 Normativa

Al igual que en el apartado anterior, se encuentra varias normativas de obligado cumplimiento relacionadas con la parte electrónica. El Real Decreto 186/2016 define la compatibilidad electromagnética de los equipos eléctricos y electrónicos, aplicable a este proyecto. El uso de componentes electrónicos incluye al proyecto la normativa del Real Decreto 219/2013, de 22 de marzo, restricciones a la utilización de determinadas sustancias peligrosas en aparatos eléctricos y electrónicos. También anexada al Real Decreto 27/2021, de 19 de enero, sobre pilas, acumuladores, la gestión ambiental de sus residuos y RAEE.

### 9.2.3 Materiales

El principal material que está presente en los componentes de esta etapa es el silicio.

### 9.2.4 Normas de ejecución

Se deberá tener especial atención y comprobar en que todos los componentes electrónicos, tienen su valor nominal adecuado, así como las tolerancias correspondientes pertenecientes a la serie E12.

### 9.2.5 Pruebas de servicio

Para comprobar el correcto funcionamiento del subsistema inversor y verificar que cumple los estándares de calidad, se realizan diversas pruebas de servicio.

La prueba será muy parecida a la explicada en el subsistema de la tarjeta, consistirá en ver las formas de onda a la salida y que sean las correctas. Además, se comprobará que los valores de los componentes electrónicos son los correspondientes.

## 9.3 Subsistema PCB

### 9.3.1 Objeto

La presente especificación técnica se refiere al subsistema PCB. Queda incluidos su normativa, los materiales para dicho soporte, las normas de ejecución y las pruebas de servicio que son necesarias.

### 9.3.2 Normativa

Relativo a la PCB del producto, su fabricación y diseño encontramos la normativa general del trazado de planos, aplicada en el documento 2 del proyecto, planos. El objeto de esta normativa es normalizar el diseño de la PCB en base a la normativa vigente. Las normativas aplicables al trazado de planos son las siguientes: UNE 1-027-95, UNE 1-032-82 ISO 128, UNE EN ISO 128-20:1996, UNE 1-135-89, UNE 1166-1, UNE-EN ISO 3098-0, UNE-EN ISO 5455, UNE-EN ISO 5457, UNE-EN ISO 6433, UNE-EN ISO 7200.

Una vez diseñada para su posterior fabricación en impresión 3D debe cumplir a su vez con la normativa vigente relacionada con la fabricación aditiva. Las normativas que aplican a esta área son las siguientes: UNE-EN ISO/ASTM 52900, UNE-EN ISO/ASTM 52903-1, UNE-EN ISO/ASTM 52903-2, UNE 116005.

### 9.3.3 Materiales

La PCB se fabricará mediante una insoladora que imprimirá las pistas en una placa de fibra de vidrio con recubrimiento de cobre, la cual se caracteriza por una resistencia considerable ante impactos y ligereza.

### 9.3.4 Normas de ejecución

Para la carcasa se deberán de comprobar que todas las medidas verifican los estándares de tolerancia establecidos y que está establecida en los planos del proyecto.

Además, se deberá de verificar que los acabados superficiales son apropiados no presenta defectos en la textura ni porosidad del material.

### 9.3.5 Pruebas de servicio

Para comprobar el correcto funcionamiento del subsistema PCB y verificar que cumple los estándares de calidad, se realizan diversas pruebas de servicio.

El primer paso es comprobar que está bien impreso y que al recortarlo no haya partes dañadas. Posteriormente, se le hará una inspección visual comparando con el plano del ruteo para comprobar que las pistas son las correctas. Para verificar que está correcto se testeará con un polímetro y se medirá continuidad entre los distintos puntos.

## 10. CONDICIONES DE ENTREGA

En el momento de la entrega se adjuntará todos los documentos requeridos para la ejecución del proyecto (Planos, Memoria, Presupuesto, Pliego de Condiciones). Estos documentos se entregarán en formato físico (papel), y en formato digital (memoria USB con los documentos en PDF).

Una vez confirmada la recepción de documentos, y en caso de extravío se podrá solicitar una copia dentro del periodo de 6 meses desde la confirmación sin coste alguno. Después de esta fecha, y durante 2 años y 6 meses más, se podrán solicitar copias a un precio de 1500 euros. Pasado ese plazo (3 años desde la confirmación de recepción de documentos), no se permitirá la recuperación de estos documentos.

## 11. LIBRO DE ÓRDENES

Para el seguimiento de la fabricación y anotar las aclaraciones o los detalles del proyecto, deberá existir en la fábrica un LIBRO DE ÓRDENES, con hojas numeradas correlativamente en el que se anotarán, asimismo, las modificaciones al proyecto (si las hubiera) para conocimiento de la Propiedad y de la Empresa Productora habilitada que realice la fabricación.

## DOCUMENTO 4: PRESUPUESTO

En este documento se expone presupuesto estimado para realizar el proyecto planteado, desglosándolo en diferentes partes para mejorar su comprensión. Estas son:

Componentes, placas y PCB: coste de los componentes, de las placas, así como del montaje PCB.

Recursos humanos: Mano de obra necesaria para realizar el proyecto.

## 12. COSTE DE COMPONENTES, PLACAS Y PCB

El coste de componentes se puede desglosar para cada bloque del sistema y tener un estudio más detallado del coste de cada módulo del inversor. Así se tienen tres subapartados relacionados con el montaje hardware de cada bloque: módulo EGS002, placa del puente inversor DC/AC y la placa del filtro y la carga. Asimismo, se tiene el coste relacionado con el montaje final, esto es, la PCB y componentes externos.

### 12.1 Módulo EGS002

El bloque del módulo EGS002 tiene el siguiente desglose de componentes:

| CONCEPTO               | CANTIDAD | PRECIO/UNIDAD | PRECIO       |
|------------------------|----------|---------------|--------------|
| Módulo EGS002          | 1        | 3€            | 3€           |
| Zócalo hembra 17 pines | 1        | 0,12€         | 0,12€        |
| <b>TOTAL</b>           |          |               | <b>3,18€</b> |

Tabla 8. Presupuesto del módulo EGS002

## 12.2 Placa del puente inversor DC/AC

El bloque de la placa del puente inversor DC/AC tiene el siguiente desglose de componentes:

| CONCEPTO  | CANTIDAD | PRECIO/UNIDAD | PRECIO       |
|---|----------|---------------|--------------|
| Resistencia 10 $\Omega$ ¼W                          | 4        | 0,11€         | 0,44€        |
| Resistencia 10k $\Omega$ ¼W                         | 4        | 0,12€         | 0,48€        |
| Mosfet IRF830A                                      | 4        | 1,27€         | 5,08€        |
| Diodo ultrarrápido IN4148                           | 4        | 0,11€         | 0,44€        |
| Regleta PCB Hembra 4 vías                           | 1        | 0,58€         | 0,58€        |
| Placa de fibra de vidrio con recubrimiento de cobre | 1        | 1,36€         | 1,36€        |
| Pines de medición                                   | 5        | 0,04€         | 0,20€        |
| <b>TOTAL</b>  |          |               | <b>8,58€</b> |

Tabla 9. Presupuesto de la placa del puente inversor

## 12.3 Placa del filtro y la carga

| CONCEPTO                            | CANTIDAD | PRECIO/UNIDAD | PRECIO       |
|-------------------------------------|----------|---------------|--------------|
| Bobina de choque 4.9 mH             | 1        | 1,32€         | 1,32€        |
| Resistencia de potencia 68 $\Omega$ | 1        | 0,72€         | 0,72€        |
| Condensador cerámico 330nF          | 1        | 0,29€         | 0,29€        |
| Resistencia 22k $\Omega$ ¼W         | 1        | 0,11€         | 0,11€        |
| Resistencia 10k $\Omega$ ¼W         | 1        | 0,12€         | 0,12€        |
| Potenciómetro 10 k $\Omega$         | 1        | 1,59€         | 1,59€        |
| <b>TOTAL</b>                        |          |               | <b>4,15€</b> |

Tabla 10. Presupuesto de la placa del filtro y la carga



Resumiendo, los costes relativos a cada apartado, se tiene:

| CONJUNTO                    | CANTIDAD | COSTE         |
|-----------------------------|----------|---------------|
| Módulo EGS002               | 1        | 3,18€         |
| Placa del puente inversor   | 1        | 8,58€         |
| Placa del filtro y la carga | 1        | 4,15€         |
| <b>TOTAL</b>                |          | <b>15,91€</b> |

*Tabla 11. Presupuesto de los componentes Hardware*

### 13. RECURSOS HUMANOS

Los recursos humanos son los correspondientes al trabajo realizado por el proyectista, Si se estima un sueldo aproximado de 1,500 €/mes para un ingeniero junior, y teniendo en cuenta que un mes tiene 165 horas hábiles, se obtiene un salario por hora de 9,09 €/hora. Teniendo este salario se puede hacer una aproximación del coste asociado al proyectista. El proyecto se ha dividido en tareas cada una con una duración determinada.

| TAREA                        | HORAS      | COSTE            |
|------------------------------|------------|------------------|
| Análisis de especificaciones | 40         | 363,60€          |
| Diseño y cálculos            | 60         | 545,40€          |
| Implementación               | 80         | 727,20€          |
| Experimentación y montaje    | 60         | 545,40€          |
| <b>TOTAL</b>                 | <b>370</b> | <b>2.181,60€</b> |

*Tabla 12. Coste de los recursos humanos*

## 14. COSTE TOTAL DEL PROYECTO

El coste total del proyecto se calcula como la suma de los costes parciales expuestos anteriormente, y puesto que ya tienen el IVA incluido, su resultado queda reflejado en la siguiente tabla:

| <b>CONCEPTO</b>           | <b>COSTE</b>     |
|---------------------------|------------------|
| Componentes, placas y PCB | 15,91€           |
| Recursos humanos          | 2.181,60€        |
| <b>TOTAL</b>              | <b>2.197,51€</b> |

*Tabla 13. Coste total del proyecto*