



UNIVERSIDAD  
POLITECNICA  
DE VALENCIA

Universidad Politécnica de Valencia  
Departamento de Comunicaciones

# Flip-Flops Ópticos basados en Interferómetros Mach-Zehnder Activos con Realimentación

Tesis Doctoral

presentada por

Raquel Clavero Galindo

dirigida por

Dr. Francisco Ramos Pascual

Valencia, mayo de 2007



# CONTENIDOS

<b>Resumen</b>	<b>v</b>
<b>Resum</b>	<b>vii</b>
<b>Abstract</b>	<b>ix</b>
<b>1 Introducción</b>	<b>1</b>
1.1 Redes ópticas en la infraestructura de telecomunicaciones .....	1
1.2 Redes de conmutación de paquetes ópticos .....	3
1.3 El proyecto LASAGNE .....	6
1.4 Marco de la tesis .....	9
1.5 Motivación de la tesis .....	9
1.6 Objetivos de la tesis .....	11
1.7 Estructura de la tesis .....	13
<b>2 Flip-flops ópticos: estado del arte</b>	<b>17</b>
2.1 Flip-flop electrónico .....	18
2.2 Flip-flop óptico .....	19
2.3 Arquitecturas para la implementación de flip-flops ópticos .....	21
2.3.1 Guías y acopladores ópticos no lineales .....	22
2.3.2 Láser biestable en anillo con semiconductor .....	23
2.3.3 Láseres micro-anillo acoplados .....	24
2.3.4 Diodos láser con absorbente saturable .....	25
2.3.5 Conmutadores de polarización acoplados .....	28
2.3.6 Amplificadores ópticos de semiconductor resonantes .....	29
2.3.7 Láseres de cavidades acopladas .....	30
2.3.8 Interferómetros Mach-Zehnder activos .....	35
2.4 Conclusiones .....	39

<b>3</b>	<b>Flip-flops basados en un SOA-MZI con realimentación</b>	<b>41</b>
3.1	<i>El interferómetro Mach-Zehnder</i> .....	42
3.1.1	<i>Interferómetro Mach-Zehnder con guíaonda</i> .....	44
3.2	<i>El amplificador Óptico de Semiconductor</i> .....	46
3.2.1	<i>Estructura del SOA</i> .....	46
3.2.2	<i>Comportamiento no lineal del SOA</i> .....	47
3.3	<i>Flip-flop basado en un SOA-MZI con bucle de realimentación</i> .....	50
3.3.1	<i>Principio de funcionamiento</i> .....	50
3.3.2	<i>Resultados de simulación</i> .....	54
3.3.3	<i>Resultados experimentales</i> .....	60
3.4	<i>Otras arquitecturas basadas en un SOA-MZI con realimentación</i> ...	66
3.4.1	<i>Flip-flop basado en un SOA-MZI con espejo</i> .....	66
3.4.2	<i>Flip-flop basado en un SOA-MZI con desfasador</i> .....	69
3.5	<i>Conclusiones</i> .....	71
<b>4</b>	<b>Estudio de la biestabilidad en flip-flops basados en un SOA-MZI con realimentación</b>	<b>73</b>
4.1	<i>Modelo del SOA</i> .....	74
4.2	<i>Modelado del SOA-MZI con bucle de realimentación</i> .....	77
4.3	<i>Análisis estático</i> .....	79
4.3.1	<i>Resultados del análisis estático</i> .....	81
4.4	<i>Análisis dinámico</i> .....	87
4.4.1	<i>Resultados del análisis dinámico</i> .....	89
4.5	<i>Conclusiones</i> .....	98
<b>5</b>	<b>Aplicaciones del flip-flop basado en un SOA-MZI con realimentación</b>	<b>99</b>
5.1	<i>Conmutador óptico controlado por pulsos</i> .....	100
5.1.1	<i>Estado del arte de los conmutadores ópticos de paquetes</i> .....	101
5.1.2	<i>Principio de funcionamiento</i> .....	103
5.1.3	<i>Resultados de simulación</i> .....	104
5.1.4	<i>Resultados experimentales</i> .....	108
5.2	<i>Esquema de encaminamiento todo óptico de paquetes</i> .....	111
5.2.1	<i>Principio de funcionamiento</i> .....	112
5.2.2	<i>Resultados de simulación</i> .....	114
5.3	<i>Conclusiones</i> .....	118

<b>6 Conclusiones y líneas abiertas</b>	<b>121</b>
6.1 Conclusiones .....	122
6.2 Líneas abiertas .....	125
6.3 Publicaciones internacionales de la autora .....	126
6.3.1 Publicaciones a las que ha dado lugar la tesis .....	126
6.3.2 Otras publicaciones .....	128
<b>Anexo A. Diseño de la arquitectura del flip-flop integrada</b>	<b>131</b>
A.1 Integración de componentes guíaonda en InP .....	132
A.2 Diseño de un acoplador 2x2 .....	134
A.3 Diseño del flip-flop .....	135
<b>Anexo B. Cálculo de las expresiones matemáticas para el modelado teórico del flip-flop</b>	<b>139</b>
B.1 Potencia de entrada a los SOAs .....	139
B.2 Cálculo de la matriz jacobiana .....	143
<b>Referencias</b>	<b>147</b>
<b>Lista de acrónimos</b>	<b>161</b>



# RESUMEN

El constante aumento de la capacidad de transmisión de la fibra óptica ha provocado que se estén llevando a cabo numerosos estudios centrados en el procesado óptico de la información digital a alta velocidad. Para poder realizar complejas operaciones de procesado óptico se requiere una memoria óptica de bajo consumo, alta velocidad y que sea integrable. Puesto que no existe el equivalente de las memorias RAM en el dominio óptico, surge la necesidad de implementar dispositivos capaces de almacenar información durante un periodo de tiempo indeterminado. Una de las soluciones más atractivas para la implementación de estos sistemas de almacenamiento es el flip-flop óptico. Este dispositivo puede trabajar en dos estados de funcionamiento entre los que se conmuta empleando señales ópticas de control pulsadas.

Entre todas las tecnologías utilizadas en el procesado óptico de la señal destaca el interferómetro Mach-Zehnder basado en el amplificador óptico de semiconductor (SOA-MZI) por su versatilidad y posibilidad de integración.

En esta tesis se propone una arquitectura para implementar un flip-flop óptico basada en un SOA-MZI con un bucle de realimentación. Este dispositivo presenta un comportamiento biestable bajo determinadas condiciones. Sus principales ventajas son una menor complejidad (menor consumo de potencia), velocidad de conmutación y capacidad de integración. Asimismo, se ha desarrollado un modelo teórico para el SOA-MZI con realimentación a partir de las ecuaciones básicas que gobiernan el comportamiento del SOA. Este modelo ha permitido estudiar las características estáticas y dinámicas del sistema.

Finalmente, se han propuesto dos nuevas aplicaciones para la arquitectura del SOA-MZI con realimentación. La primera de ellas consiste en un conmutador espacial 1x2 controlado ópticamente. Es la primera vez que se presenta una configuración que implemente esta funcionalidad en un único bloque. En segundo lugar se propone utilizar el flip-flop junto con una puerta lógica XOR en un esquema de encaminamiento todo óptico de paquetes. La estrategia para procesar la etiqueta aporta escalabilidad y sencillez.



# RESUM

El constant augment de la capacitat de transmissió de la fibra òptica ha provocat que s'estiguen duent a terme nombrosos estudis centrats en el processament òptic de l'informació digital a alta velocitat. Per tal de poder realitzar complexes operacions de processament òptic es requereix una memòria òptica de baix consum, alta velocitat i que siga integrable. Com que no existeix l'equivalent de les memòries RAM en el domini òptic, sorgix la necessitat d'implementar dispositius que tinguen la capacitat d'emmagatzemar informació durant un període de temps indeterminat. Una de les solucions més atractives per a l'implementació d'aquests sistemes d'emmagatzematge és el flip-flop òptic. Aquest dispositiu pot treballar en dos estats de funcionament entre els que commuta amb senyals polsats òptics de control.

Entre totes les tecnologies utilitzades en el processament òptic del senyal destaca l'interferòmetre Mach-Zehnder basat en l'amplificador òptic de semiconductor (SOA-MZI) per la seua versatilitat i possibilitat d'integració.

En aquesta tesis es proposa una arquitectura per a implementar un flip-flop òptic basada en un SOA-MZI amb un bucle de realimentació. Aquest dispositiu presenta un comportament biestable baix determinades condicions. Els seus principals avantatges són una menor complexitat (menor consum de potència), velocitat de commutació y capacitat d'integració. Tanmateix, també s'ha desenvolupat un model teòric per al SOA-MZI amb realimentació a partir de les equacions bàsiques que governen el comportament del SOA. Aquest model ha permès estudiar les característiques estàtiques i dinàmiques del sistema.

Finalment, s'han proposat dos noves aplicacions per a l'arquitectura del SOA-MZI amb realimentació. La primera d'elles consisteix a un commutador espacial 1x2 controlat òpticament. És la primera vegada que es presenta una configuració que implemente aquesta funcionalitat en un únic bloc. En segon lloc es proposa utilitzar el flip-flop junt amb una porta lògica XOR en un esquema d'encaminament de paquets completament òptic. L'estratègia per a processar l'etiqueta aporta escalabilitat i senzillesa.



## ABSTRACT

The increasing transmission capacity of optical fiber has focused attention on high-speed optical processing of digital information. Complex optical processing requires a high-density, high-speed, low-power optical memory that can be integrated with planar semiconductor technology. There is no optical memory equivalent to the electronic RAM, therefore optical devices for buffering of decisions must be implemented. One of the most promising solutions to implement these storage systems is the optical flip-flop. This device has two stable states and thereby is capable of serving as one bit of memory. An optical flip-flop is controlled by pulsed optical control signals.

The Mach-Zehnder interferometer based on semiconductor optical amplifiers (SOA-MZI) has received considerable attention in recent years for use in optical signal processing because of the fact that it is versatile and can be integrated.

In this Thesis a novel architecture of an all-optical flip-flop is proposed. The architecture is comprised of a single SOA-MZI with a feedback loop. This device shows a bistable behaviour under proper operation conditions. Its main advantages are a complexity reduction (lower power consumption), high switching velocity and the integration ability. Additionally, a theoretical model based on the basic SOA equations was developed in order to study the SOA-MZI with feedback. Both static and dynamic system characteristics were investigated.

Finally, two novel applications for the interferometer with feedback were proposed. The first one is an optically controlled 1x2 switch. This is the first time that this functionality is implemented with a single block. Secondly, a novel architecture for all-optical packet routing is studied. The solution used to process the label adds scalability and simplicity.



# CAPÍTULO 1

## Introducción

Las redes ópticas se han convertido en una parte muy importante de la infraestructura mundial de telecomunicaciones debido a las características de la fibra óptica, que es el único medio capaz de transportar datos a tasas de multi-Gbit/s comercialmente. Desde hace unos años se está experimentado un aumento en la demanda de ancho de banda y las previsiones indican que esta tendencia se mantendrá en el futuro. Este aumento está provocado por el crecimiento del número de sistemas y aplicaciones de banda ancha accesibles al usuario como consecuencia de la facilidad de acceso a Internet de altas prestaciones. Para poder satisfacer el incremento del ancho de banda que precisa un usuario final de la red es necesario disponer de redes de transporte capaces de soportar un tráfico agregado (suma de los tráficos de los usuarios finales) por encima de varios cientos de Gbit/s e incluso por encima del Tbit/s. En la actualidad, sólo la tecnología de fibra y en concreto la basada en sistemas de transmisión de canales por multiplexación densa de longitud de onda (DWDM) puede hacer frente a este incremento en la demanda.

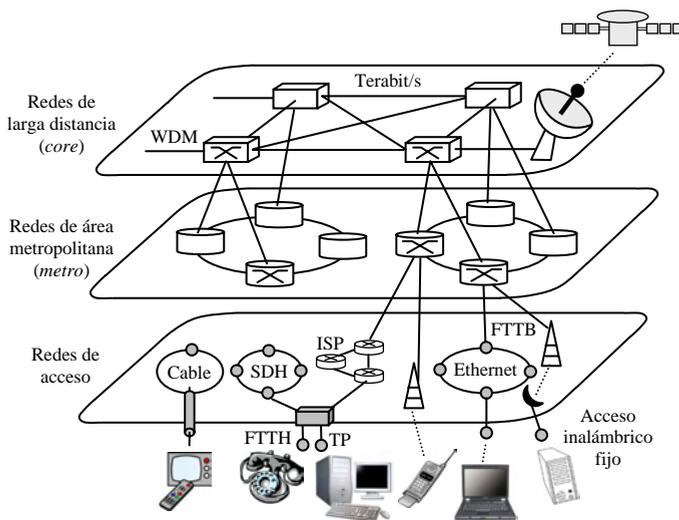
### 1.1 Redes ópticas en la infraestructura de telecomunicaciones

Las tecnologías de comunicación por fibra óptica se han desarrollado extraordinariamente desde la década de los ochenta con la introducción de la fibra monomodo. Desde entonces su uso se ha ido extendiendo por toda la infraestructura mundial de telecomunicaciones.

Las redes pueden clasificarse atendiendo al criterio geográfico en: red de larga distancia, red metropolitana (*metro*) y red de acceso (Fig. 1.1) [Cap06, Ram98]. La

red de de larga distancia conecta centrales de diversas regiones y países. Los enlaces de comunicaciones en una red de larga distancia están interconectados mediante nodos internos o enrutadores (*routers*), forman el núcleo central o *core* de la red mundial y conectan entre sí diferentes redes metropolitanas. Su función es transportar gran cantidad de datos a través de largas distancias. Las redes metropolitanas son la parte de la red global que enlaza los puntos de agrupación de tráfico metropolitano como centros de datos, empresas, universidades, etc. Tanto en los enlaces de comunicaciones de larga distancia (submarinos y terrestres) como en las redes metro, la fibra óptica desarrolla un papel fundamental.

Por último, las redes de acceso permiten la conexión con los usuarios finales, haciendo de enlace entre los usuarios y las redes metropolitanas. Actualmente en las redes de acceso se utilizan muchas tecnologías: cable de cobre, satélite, fibra óptica, acceso inalámbrico, etc. Comercialmente ya está disponible la tecnología FTTH (*fiber-to-the-home*), así que incluso las ventajas de la fibra óptica pueden explotarse en las redes de acceso.



**Figura 1.1: Red mundial de telecomunicaciones.**

En las redes ópticas de primera generación se utiliza la fibra óptica únicamente como medio de transmisión de alta capacidad en sustitución del cobre. Todo el procesado, encaminamiento y conmutación se realiza en el dominio eléctrico de la señal. Esto significa que cuando las señales ópticas llegan a un nodo, deben convertirse en señales eléctricas para encaminarlas al puerto de salida correspondiente. No sólo eso, sino que después de ser encaminadas tienen que convertirse nuevamente al dominio óptico antes de transmitirse por las líneas de

fibra óptica. Este proceso se denomina conversión “opto-electro-óptica” (O/E/O) y se ha convertido en un importante cuello de botella respecto al ancho de banda de transmisión. La conversión de la información de un dominio a otro aumenta el tiempo que el nodo tarda en procesar los datos y encaminarlos, es decir, la latencia de la red. El desajuste entre el ancho de banda de los sistemas de transmisión por fibra y los conmutadores electrónicos va a incrementarse en el futuro cuando se tengan que procesar flujos de datos a Tbit/s.

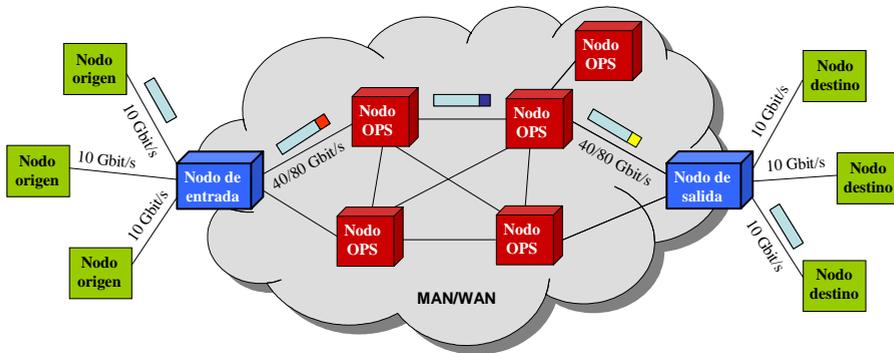
En las redes de segunda generación, se pretende realizar alguna de las funciones adicionales que veíamos en el dominio óptico. En concreto, el encaminamiento y la conmutación dentro del dominio óptico son funciones que pueden aportar un considerable ahorro en equipos electrónicos dentro de los nodos de la red. El traslado de otra serie de funciones relacionadas con el control, la gestión y la protección de la red al dominio óptico puede también aportar notables ventajas. Para poder trasladar estas funciones es necesario establecer una capa nueva dentro del modelo de capas de la red cuya misión es precisamente proporcionar una serie de servicios que permitan realizar las funciones anteriores de forma óptica. Esta capa, que necesariamente debe ocupar el nivel más bajo en la jerarquía de la red, se denomina capa óptica y su misión principal va a ser proporcionar una serie de circuitos o caminos ópticos a sus clientes (terminales SDH, ATM, *router* IP, etc.). Un camino óptico se define como una conexión óptica extremo a extremo donde la transmisión en los enlaces entre nodos intermedios se realiza empleando una longitud de onda. En los nodos intermedios los caminos ópticos son encaminados y/o conmutados a otros enlaces de salida pudiendo cambiarse o no la longitud de onda. Así pues, el camino óptico se asemeja a las conexiones de una red basada en conmutación de circuitos con la particularidad de que cada uno de ellos viene identificado por una longitud de onda diferente. Así, un enlace físico de fibra puede transportar a la vez varios caminos ópticos siempre y cuando no empleen la misma longitud de onda o, dicho de otra forma, distintos caminos ópticos pueden emplear la misma longitud de onda siempre que no compartan enlaces físicos [Cap06].

## **1.2 Redes de conmutación de paquetes ópticos**

Acabamos de ver que las redes ópticas de segunda generación se basan en el establecimiento, mantenimiento y liberación de caminos ópticos, por lo que pueden considerarse redes basadas en conmutación de circuitos. Por otra parte, la evolución en los servicios transportados por la red muestra un claro predominio de la transmisión de datos sobre los servicios de voz desde aproximadamente el año 1999. Esta tendencia, lejos de estabilizarse tiende a aumentar, por lo que se plantea la posibilidad de disponer en el futuro de redes cuya capa óptica pueda proporcionar también un servicio de conmutación de paquetes directamente en el dominio óptico de forma que la red pueda dar soporte a servicios basados en el

establecimiento de circuitos virtuales y servicios de tipo datagrama. La distribución de la información en paquetes en lugar de un flujo continuo de datos proporciona una mayor flexibilidad y permite un uso más eficiente de la red [Gam98, Chi98, Ren97, Mah01, Yao01, Jau01].

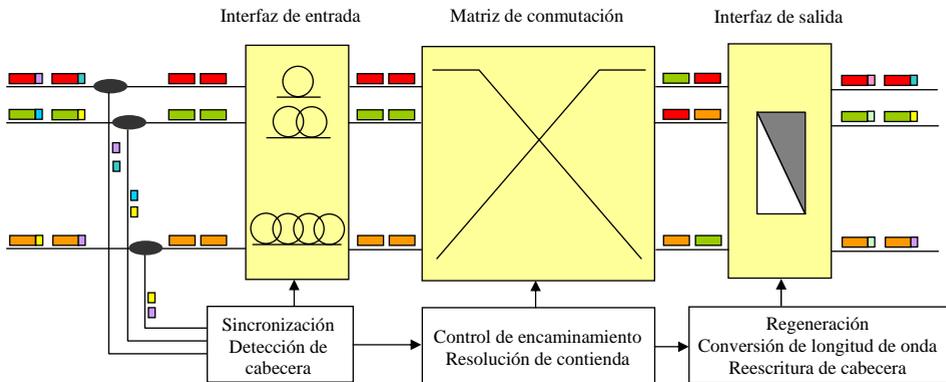
En una red de conmutación de paquetes ópticos (*Optical Packet Switching*, OPS) la señal de información generada por un equipo o fuente asociada a un nodo de entrada se convierte en una serie de paquetes ópticos (es encapsulada con una etiqueta óptica) que se envían a través de los enlaces de fibra óptica de la red a una determinada longitud de onda (Fig. 1.2) [Blu00].



**Figura 1.2: Red de conmutación de paquetes ópticos.**

Cada paquete contiene un campo de datos o carga (*“payload”*) y una cabecera o etiqueta donde se incluye la dirección de su nodo destino. Una vez dentro de la red, sólo se utiliza la etiqueta óptica para tomar decisiones de encaminamiento y la longitud de onda se usa para reenviar paquetes dinámicamente. En cada nodo o enrutador intermedio, se han de realizar las siguientes funciones: en primer lugar se separa la cabecera de la carga, se lee la información contenida en los bits de cabecera para determinar la dirección final del paquete y, en función de la información almacenada sobre el estado de la red en una serie de tablas de encaminamiento, se obtiene el puerto de salida y la longitud de onda a la que se convertirá la carga. Una vez determinada la información de salida del paquete, se tiene que restituir su cabecera antes de enviarlo al próximo nodo.

En la Fig. 1.3 se ilustra gráficamente una posible configuración interna de un enrutador de paquetes ópticos propuesto en el proyecto KEOPS [Gui98].



**Figura 1.3: Posible configuración interna de un enrutador óptico (KEOPS).**

Este enrutador óptico de paquetes está formado por tres bloques funcionales: una interfaz de entrada, una matriz de conmutación y una interfaz de salida. La interfaz de entrada sincroniza los paquetes de entrada y los ubica en determinados intervalos temporales para su procesamiento. Esto se realiza con líneas de retardo de fibra (*Optical Delay Lines*, ODLs). El segundo bloque es la matriz de conmutación que encamina los paquetes y realiza labores de resolución de contienda. La contienda se produce cuando más de un paquete es dirigido a un puerto de salida al mismo tiempo y puede resolverse mediante el almacenamiento temporal de paquetes (*packet buffering*). El tercer bloque, la interfaz de salida, regenera la señal e inserta la etiqueta que determinará el encaminamiento del paquete en el siguiente nodo.

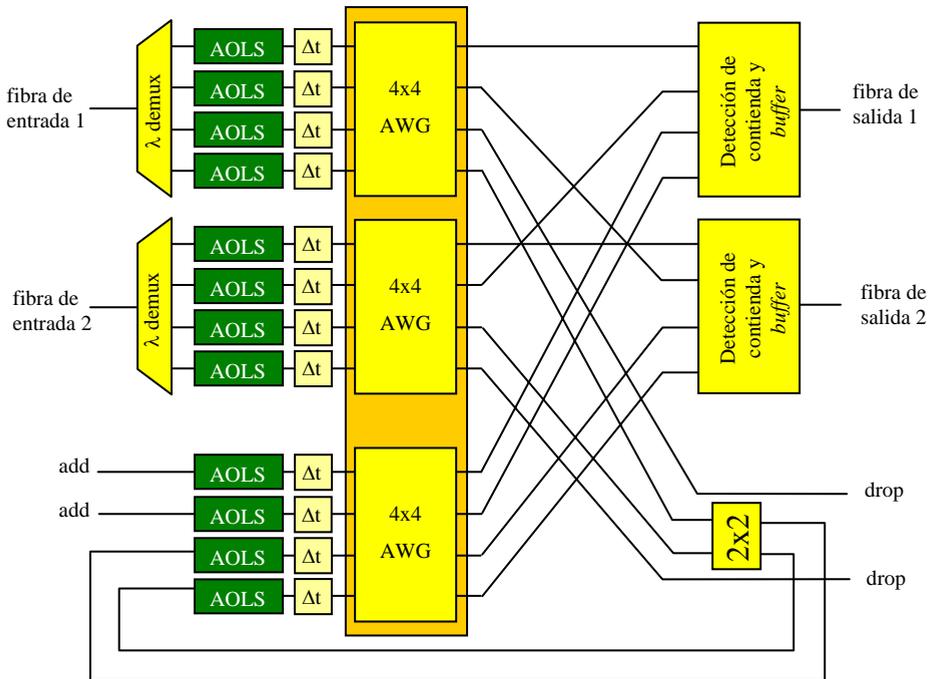
En una red de conmutación de paquetes la cabecera puede transmitirse a una velocidad mucho menor que la carga ya que en el nodo la única información que hay que procesar es la de la cabecera. Por otro lado, el estado de la tecnología para el procesamiento todo óptico de la cabecera todavía está en una fase inicial. Por ambas razones, una posible solución consiste en realizar la lectura, borrado y escritura de cabeceras en el dominio eléctrico dejando la carga en el dominio óptico. Esta estrategia es la elegida en multitud de propuestas: KEOPS [Gui98, Gam98], LABELS [Mar06a], DAVID [Dit03], STOLAS [Koo01, Vla03], etc.

Actualmente las tecnologías electrónicas de procesamiento de señal son más baratas, se encuentran disponibles comercialmente y han alcanzado un alto grado de desarrollo. Sin embargo, comparadas con la tecnología óptica tienen limitaciones en cuanto al consumo de potencia y velocidad de procesamiento [Wil03]. Las soluciones electrónicas requieren conversiones entre los dominios óptico y eléctrico que aumentan el tiempo que el paquete tarda en atravesar el nodo, es decir, la latencia, reduciendo la velocidad de operación de la red. Por lo tanto, en el

futuro, el procesado óptico de la señal puede alcanzar mayores velocidades de operación comparado con el electrónico [Blu03, Cot99]. Para ello es imprescindible la integración de los dispositivos de procesado óptico [Ais03], campo en el que en los últimos años se están dedicando grandes esfuerzos y logrando importantes avances.

### 1.3 El proyecto LASAGNE

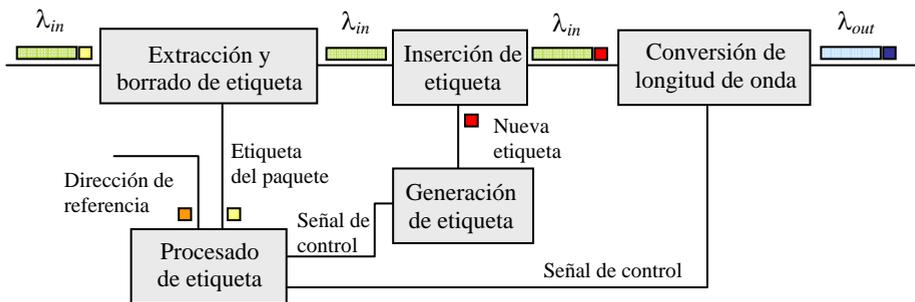
LASAGNE son las siglas del proyecto europeo “*All-optical label swapping employing optical gates in optical networks*” del sexto programa marco. La finalidad de este proyecto era la propuesta y validación de un nodo óptico en una red *core* basada en conmutación de paquetes.



**Figura 1.4:** Nodo de conmutación de paquetes propuesto en LASAGNE.

*All-optical label swapping* (AOLS) es una técnica de conmutación de paquetes que posibilita el encaminamiento de los mismos a través de una red óptica sin necesidad de realizar conversiones O/E/O cuando se necesite tomar una decisión de encaminamiento. En la Fig. 1.4 se muestra el nodo interno de una red de conmutación de paquetes propuesto en LASAGNE.

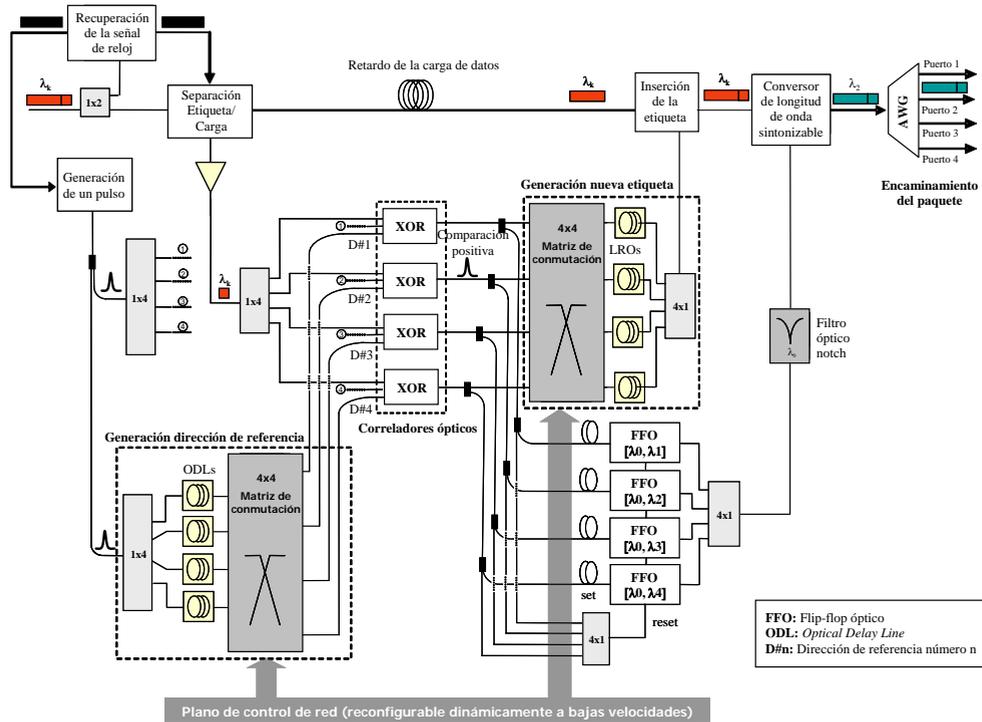
El objetivo de LASAGNE se limitaba a la implementación del nodo AOLS (Fig. 1.4). La entrada a este nodo se compone de paquetes procedentes de una fibra de entrada a una longitud de onda  $\lambda_{in}$ . En la Fig. 1.5 se representan esquemáticamente las tareas realizadas por el nodo AOLS propuesto en el proyecto LASAGNE. Cuando un paquete llega al nodo, se extrae su etiqueta (en esta operación la etiqueta puede ser al mismo tiempo borrada o hacerlo en un bloque posterior). A partir de aquí, la carga de datos del paquete y la etiqueta siguen caminos diferentes. La carga se dirige a un convertor de longitud de onda mientras que la etiqueta es procesada para generar la señal de control del convertor. El paquete se convierte a la longitud de onda  $\lambda_{out}$  asociada a la etiqueta de entrada y se le añade una nueva cabecera que contiene la información de encaminamiento para el siguiente nodo de la red. La nueva etiqueta puede insertarse antes de la conversión de longitud de onda o posteriormente. Todas estas funcionalidades, comunes a cualquier esquema de conmutación de paquetes, en el caso de un escenario AOLS, se realizan en la capa óptica de la red.



**Figura 1.5: Diagrama de bloques de las funcionalidades del nodo AOLS.**

Finalmente, en la Fig. 1.6 se representa el nodo de LASAGNE para una etiqueta formada por dos bits. En esta figura se muestra con detalle cómo se han implementado cada una de las funcionalidades de la Fig. 1.5. En primer lugar, cuando llega un paquete al nodo, se recupera la señal de reloj. Esta señal se utiliza para generar un único pulso a partir de cada paquete. El pulso sirve de señal de control/sincronismo de los correladores ópticos y también se utiliza en la generación de la nueva etiqueta. En segundo lugar se separan la etiqueta y la carga del paquete. La etiqueta se envía a un banco de correladores XOR donde se compara con ciertas direcciones de referencia asociadas a los puertos de salida del nodo. Sólo a la salida de la puerta XOR donde se produzca una coincidencia entre la dirección de referencia y la etiqueta del paquete obtendremos un pulso. El pulso de salida de la XOR en la que la comparación ha sido positiva activa el flip-flop correspondiente. El flip-flop genera una señal continua a una determinada longitud de onda hasta que es desactivado. Por último, se combinan todas las salidas de los

flip-flops y se aplican a un convertor de longitud de onda junto con la carga del paquete y la nueva etiqueta. En función de la longitud de onda a la que se haya convertido el paquete, éste es encaminado a un determinado puerto de salida por medio de un AWG (*Arrayed Waveguide Grating*).



**Figura 1.6: Esquema detallado del nodo AOLS propuesto en LASAGNE.**

Otro objetivo de LASAGNE consiste en implementar todas estas funcionalidades utilizando el mismo bloque básico: interferómetros Mach-Zehnder (*Mach-Zehnder interferometers*, MZIs) con amplificadores ópticos de semiconductor (*Semiconductor optical amplifiers*, SOAs). Esta característica hace del nodo un sistema potencialmente integrable [Keh06].

Por último, comentar que LASAGNE no es la única propuesta todo óptica para implementar un nodo fotónico. Muy recientemente han surgido otras ideas basadas en conmutación de paquetes que realizan el encaminamiento de forma todo óptica [Ken06, Her07, Tak06]. En todas ellas se utiliza un flip-flop óptico como elemento para la toma de decisiones de encaminamiento ya que a día de hoy es el único elemento controlado con pulsos ópticos que presenta biestabilidad.

## 1.4 Marco de la tesis

Esta tesis se ha desarrollado íntegramente en el seno del Centro de Tecnología Nanofotónica de Valencia (NTC, *Nanophotonics Technology Center*) de la Universidad Politécnica de Valencia (UPV), dentro del área de investigación de redes ópticas. El trabajo aquí presentado no habría sido posible sin la financiación obtenida por medio de una beca de Formación de Personal Investigador concedida a la autora por la Conselleria de Empresa, Universidad y Ciencia de la Generalitat Valenciana.

La temática de la tesis surgió a raíz de la concesión por parte de la Comisión Europea del proyecto IST-LASAGNE (*Information Society Technology-LASAGNE*) que hemos descrito brevemente en el apartado anterior. Una de las contribuciones del NTC en este proyecto consistió en el diseño y validación de arquitecturas de flip-flops ópticos y conmutadores de paquetes controlados por pulsos ópticos basados en SOA-MZIs.

La participación del NTC en la red de excelencia europea ePIXnet (*European Network of Excellence on Photonic Integrated Components and Circuits*) permitió a la autora realizar una estancia de dos meses en el grupo COBRA de la universidad holandesa TU/e (Technische Universiteit Eindhoven). Las tareas allí realizadas se centraron en el diseño de las máscaras para una posterior fabricación de un flip-flop óptico integrado.

Por otro lado, durante el último año la autora también ha estado trabajando en el proyecto MULTILOGIC (Dispositivos Fotónicos Multi-Función para Implementar Funcionalidades de Puerta Lógica y Flip-Flop en Redes Ópticas de Conmutación de Paquetes) subvencionado por el Ministerio de Educación y Ciencia (TEC 2005-04554). La principal finalidad de este proyecto es la construcción de un prototipo de dispositivo fotónico multifunción que pueda ser configurado mediante señales de control y que permita realizar funcionalidades de puerta lógica (NOT, AND, OR, XOR) y de flip-flop.

## 1.5 Motivación de la tesis

En los apartados anteriores hemos comentado la necesidad de incrementar la capacidad de conmutación de los nodos en las redes ópticas actuales. Durante los últimos años se han realizado grandes esfuerzos para aumentar la eficiencia de transmisión en los enlaces de fibra de larga distancia [Yos04, Jan05]. Pero esto no se ha traducido en un incremento equivalente de la capacidad de la red porque la conmutación sigue realizándose en el dominio electrónico. Por otra parte, el aumento de la demanda de ancho de banda es causado en su mayoría por la aparición de nuevas aplicaciones multimedia y servicios interactivos y de difusión ofrecidos a través de Internet, es decir, basados en tecnologías IP. Este escenario exige la aparición de tecnologías de conmutación y encaminamiento flexibles y que

permitan operar a altas velocidades. La aplicación de estas técnicas también debe ser compatible con protocolos ya existentes como MPLS (*Multi-Protocol Label Swaping*). MPLS introduce etiquetas (*labels*) en los paquetes de datos IP que se transmiten por la red, de forma que es posible encaminarlos de acuerdo a esas etiquetas sin tener que obtener de forma física la dirección IP. Por todo ello la evolución de las redes ópticas tiende hacia redes basadas en conmutación de paquetes que son las más adecuadas para soportar este tipo de tráfico.

Para la toma de decisiones de encaminamiento resulta necesario el almacenamiento temporal de cierta información [Ram05, Keh06a, Her07, Tak06a], en especial durante el tiempo que el paquete transita a través del nodo, para lo cual se necesitan memorias o dispositivos alternativos de almacenamiento. En la actualidad todavía no existe en fotónica el equivalente a la memoria RAM (*Random Access Memory*) electrónica, por lo que para el almacenamiento de estados en el dominio óptico se ha propuesto en los últimos años el uso de flip-flops ópticos, los cuales tienen una funcionalidad muy similar a sus equivalentes en el dominio electrónico.

Otra área de aplicación de los flip-flops ópticos es la computación óptica. Si bien el ordenador óptico es una idea que hoy en día podríamos calificar de utópica, el desarrollo de nuevas tecnologías de integración óptica como los cristales fotónicos, abre las puertas para que tal vez, algún día pueda convertirse en una realidad. Sin embargo, este campo todavía se halla en un estado de investigación muy preliminar.

Por otro lado, las estructuras interferométricas Mach-Zehnder con amplificadores ópticos de semiconductor (SOA-MZI) se han convertido en un elemento clave en la implementación de dispositivos ópticos de procesado de señal. Los SOA-MZIs están disponibles comercialmente y se ha investigado mucho sobre su uso en aplicaciones relacionadas, como por ejemplo, conversores de longitud de onda y puertas lógicas ópticas. Los flip-flops implementados hasta la fecha con esta tecnología utilizan dos SOA-MZIs acoplados. En esta tesis, en cambio, se añade al interferómetro un bucle de realimentación para transformarlo en un elemento de memoria. Este diseño permite simplificar el dispositivo ya que se necesita la mitad de interferómetros (y por lo tanto de fuentes de alimentación) y de fuentes láser externas para implementar la funcionalidad de un flip-flop óptico.

Entre las ventajas que presenta el uso de un SOA-MZI destaca el desarrollo de una única tecnología para conseguir múltiples funciones. Esta característica conduce a una economía de escala y permite una mejor interoperabilidad debido al uso de un bloque básico común. Otra ventaja clave del SOA-MZI es su capacidad de integración, ya que no sólo es posible aplicar técnicas de fabricación convencionales basadas en semiconductores de fosforo de indio (InP) o silicio (Si), sino que también se están investigando tecnologías basadas en cristales fotónicos

[Asa06, Nak04] y tecnologías de Si de alto contraste que permitirían niveles de integración a escalas nanométricas.

Por último, muchos de los esquemas propuestos para realizar funciones de encaminamiento todo óptico en redes de conmutación de paquetes [Vyr05, Hil01, Tak06a], utilizan dispositivos que implementan la conmutación espacial de un paquete. Hasta ahora no se ha propuesto ninguna arquitectura que permita conmutar un paquete de entrada entre dos puertos de salida con control por pulsos ópticos. Para conseguir esta funcionalidad se utilizan dos bloques, el primero genera la señal de control del segundo que es propiamente el conmutador. En esta tesis se propone una aplicación del flip-flop como conmutador 1x2 controlado por pulsos ópticos.

## 1.6 Objetivos de la tesis

El principal objetivo de la tesis consiste en realizar el diseño, simulación y caracterización experimental de dispositivos de conmutación ópticos que presenten biestabilidad óptica. La característica biestable de estos dispositivos los convierte en candidatos para implementar un flip-flop óptico puesto que presentan dos estados estables para las mismas condiciones de funcionamiento. Estas arquitecturas posibilitarán la conmutación y el encaminamiento de los paquetes a altas velocidades en función de la información extraída en el procesado de cabeceras. Los objetivos específicos que se han pretendido alcanzar mediante el desarrollo de la tesis son los siguientes:

### 1. Simulación y caracterización experimental de una arquitectura con realimentación para la implementación de un flip-flop óptico.

El flip-flop ha demostrado ser un dispositivo necesario en las tareas de encaminamiento en los nodos todo ópticos. Permite convertir la información extraída en el procesado de cabeceras en un encaminamiento efectivo del paquete. El primer objetivo consiste en diseñar y estudiar, mediante técnicas de simulación, una arquitectura basada en un interferómetro activo que permita realizar la funcionalidad de un flip-flop, es decir, mantener el estado del dispositivo cuando la señal de control que lo ha provocado cese y hasta que una nueva señal de control lo modifique. La novedad que introduce esta arquitectura frente a otras realizadas también con SOA-MZIs es la realimentación. Esta característica permite reducir el número de dispositivos necesarios consiguiendo de esta forma un menor coste y complejidad. Se pretende que la velocidad de respuesta de dicha arquitectura sea lo suficientemente rápida para responder ante el procesado de cabeceras a altas velocidades, para ello es necesario que la arquitectura propuesta sea integrable.

En segundo lugar, una vez comprobado mediante simulación el funcionamiento del flip-flop propuesto, el siguiente paso consiste en validarlo

experimentalmente. Lamentablemente, durante el desarrollo de la tesis no se ha dispuesto de una versión integrada del dispositivo completo (incluido el bucle de realimentación). Sin embargo esto no ha impedido demostrar en el laboratorio su comportamiento biestable.

## **2. Estudio de la estabilidad de la arquitectura propuesta**

Con el fin de estudiar y predecir el comportamiento de la arquitectura con realimentación se propone un modelo teórico simplificado. Este modelo permite comprender qué factores (corrientes de alimentación de los SOAs, potencia de la señal continua de entrada, factor de acoplo en el bucle, parámetro de ensanchamiento de línea del SOA, etc.) determinan el comportamiento biestable del dispositivo y cómo influye su variación. De esta forma se facilita el diseño del flip-flop.

Un método ampliamente utilizado en la bibliografía para demostrar gráficamente la biestabilidad de un dispositivo consiste en dibujar sus ciclos de histéresis (este concepto se explica en detalle en el próximo capítulo). Estas curvas muestran, para un determinado valor de un parámetro del sistema, si existe más de un punto de funcionamiento del dispositivo. Con otras palabras, permiten determinar para qué márgenes de valores de los parámetros del flip-flop se produce un comportamiento biestable.

Dentro del estudio de la estabilidad se pueden realizar dos tipos de análisis, estático y dinámico. El primero permite obtener las soluciones estacionarias del sistema que modela el flip-flop sin tener en cuenta parámetros como la longitud del bucle de realimentación o la energía de los pulsos de control. En el análisis dinámico, en cambio, sí se tiene en cuenta la variación del sistema con el tiempo y por tanto se pueden estudiar las transiciones de un estado a otro. El objetivo es realizar ambos tipos de análisis aplicados a la arquitectura propuesta, ya que se complementan.

Otro problema que surge al modelar matemáticamente un sistema de estas características es la evaluación de la estabilidad de las soluciones que se obtienen al resolverlo (posibles puntos de funcionamiento del dispositivo). En función del tipo de análisis, estático o dinámico, el método para determinar la estabilidad de una solución es diferente. Para ambos casos se dará solución a esta cuestión.

## **3. Simulación y caracterización en el laboratorio de una arquitectura con realimentación para la implementación de un conmutador de paquetes 1x2 controlado por pulsos ópticos.**

El objetivo consiste en utilizar la arquitectura propuesta en la implementación del flip-flop para conseguir una nueva funcionalidad: la conmutación espacial de paquetes. En una red de conmutación todo óptica de paquetes, el resultado del

procesado de la cabecera de un paquete suele ser un único bit (o pulso óptico) con una duración muy inferior a la de la carga de datos del paquete. Para conmutar ópticamente el paquete con esta señal de control se necesita un dispositivo que almacene un estado el tiempo que dura el paquete. Normalmente esto se implementa con un flip-flop cuya señal de salida sirve de control a un segundo dispositivo que es el que realiza la conmutación. El objetivo consiste en simplificar esta arquitectura y que sea el propio elemento conmutador el que tenga propiedades biestables. Para ello se propone un SOA-MZI con realimentación que extrae un paquete entrante por uno de sus dos puertos de salida en función de la información contenida en un bit (señal de control).

El primer paso es demostrar esta aplicación mediante simulación y determinar las condiciones que tiene que cumplir la señal de datos para un buen funcionamiento del conmutador. Y en segundo lugar se debe validar en el laboratorio. Sin embargo, debido a que durante la verificación experimental no se ha dispuesto de una versión integrada del dispositivo completo, los tiempos de conmutación son demasiado grandes (del orden de decenas de nanosegundos). Por esta razón no se puede demostrar la conmutación a nivel de paquete (los equipos disponibles nos permiten generar un paquete de 256 bits a 40 Gbit/s, lo que supone una duración del paquete de 6,4 ns sin considerar los tiempos de guarda). Pero esto no impide demostrar la conmutación de un flujo de bits a 40 Gbit/s entre dos puertos de salida del SOA-MZI.

De la misma forma que con el conmutador 1x2 propuesto se ha reducido la complejidad de la arquitectura que implementa esta funcionalidad, un objetivo general sería simplificar el nodo óptico en su conjunto. En este sentido, basándonos en las arquitecturas de encaminamiento de paquetes en las se interconecta un correlador XOR y un flip-flop, se ha propuesto una nueva estrategia para activar/desactivar este último. Esta estrategia permite disminuir el número de puertas lógicas XOR o bien reducir su complejidad.

## 1.7 Estructura de la tesis

Para presentar el trabajo realizado con el fin de alcanzar los objetivos planteados en la sección anterior, la memoria de la tesis se estructura en 6 capítulos que se describen brevemente a continuación.

- En el capítulo 1 se pretende ofrecer una visión general del marco de la tesis. Además, se introducen brevemente las redes ópticas, se describen los tipos de redes en función de su alcance geográfico, y se justifica su evolución hacia redes ópticas de conmutación de paquetes, en especial en las redes de larga distancia que son las que soportan mayor carga de tráfico. Por último, también se introduce el proyecto LASAGNE, en el que como ya se ha comentado, se propone la

implementación de un nodo óptico para el encaminamiento todo óptico de paquetes.

- El capítulo 2 supone una introducción al estado del arte del flip-flop óptico. En este capítulo se han intentado explicar muy resumidamente las principales arquitecturas y tecnologías utilizadas en la realización de flip-flops ópticos. Para cada una de las soluciones propuestas se ha incluido el principio de funcionamiento y los resultados obtenidos. Finalmente se ha confeccionado una tabla comparativa donde se muestran los valores de los principales parámetros que sirven para evaluar las prestaciones de un flip-flop: tiempos de conmutación, relación de contraste On/Off, energía de los pulsos de control, etc.

- En el capítulo 3 se presenta la arquitectura SOA-MZI con realimentación propuesta para realizar un flip-flop óptico. Se explica en detalle su principio de funcionamiento, se muestran resultados de simulación y su dependencia con ciertos parámetros de esta configuración (energía de los pulsos de control, longitud del bucle de realimentación). También se han obtenido los ciclos de histéresis en función de las corrientes de alimentación de los SOAs que muestran de forma gráfica el comportamiento biestable del sistema. Asimismo se realizaron medidas experimentales para validar los resultados de simulación. En el laboratorio se obtuvieron resultados en configuración estática (ciclos de histéresis) y en configuración dinámica (transiciones de la señal de salida del flip-flop entre ambos estados al aplicar sucesivamente pulsos de control).

Por último, en este capítulo también se incluyen otras dos arquitecturas que suponen ligeras variaciones respecto a la del SOA-MZI con bucle de realimentación. La primera de ellas consiste en implementar la realimentación mediante la reflexión de la señal de salida en un espejo o en una red de difracción de Bragg en fibra, para ello se requiere romper la simetría del SOA-MZI. En la segunda de las configuraciones alternativas se sustituye uno de los SOAs del SOA-MZI por un desfaseador ajustable. En ambos casos se demostró mediante simulación su biestabilidad.

- En el capítulo 4 se aborda el modelado matemático del SOA-MZI con realimentación. En primer lugar se introduce el modelo del SOA utilizado y luego se aplica a la estructura interferométrica con realimentación para obtener un sistema de dos ecuaciones diferenciales con retardo. Se han realizado dos tipos de análisis: estático y dinámico. En el análisis estático se han obtenido curvas de las soluciones estacionarias del flip-flop en función de diversos parámetros y se ha determinado su estabilidad mediante el método de los autovalores de la matriz jacobiana asociada a ese sistema. Con el análisis dinámico se ha podido estudiar el efecto de la longitud del bucle de realimentación y de los pulsos de control. Con

este análisis se han detectado bifurcaciones de Hopf que permiten pensar en otro tipo de aplicaciones para esta arquitectura.

- El capítulo 5 trata sobre las aplicaciones que pueden aprovechar el comportamiento biestable del SOA-MZI con realimentación. Primeramente se hace un repaso de las posibles aplicaciones de un flip-flop óptico, para cualquiera de ellas es válida la arquitectura propuesta. Pero además, en este capítulo se presenta un conmutador 1x2 controlado con pulsos ópticos. Se ha demostrado en simulación y se han estudiado sus limitaciones en relación a la energía de los paquetes de entrada. También se validó experimentalmente conmutando una secuencia aleatoria de bits a alta velocidad entre dos puertos de salida. Asimismo se ha propuesto una nueva idea para simplificar el procesado de cabeceras en un nodo todo óptico. Esta técnica permite usar un correlador a nivel de bit para procesar una etiqueta serie independientemente de su número de bits.

- En el capítulo 6 se presentan las conclusiones más importantes de la tesis, se listan las contribuciones originales a las que ha dado lugar el trabajo realizado y se resumen las líneas futuras que se pretenden seguir a partir de los resultados obtenidos.

Adicionalmente, se incluyen dos anexos para complementar los contenidos presentados en los capítulos 3 y 5. El primero de ellos describe el diseño de las máscaras necesarias para la fabricación de una versión integrada de la arquitectura SOA-MZI con realimentación. En este anexo también se introducen brevemente algunos conceptos que ayudan a entender la tecnología de fabricación en InP/InGaAsP y sus limitaciones. En el segundo de los anexos se derivan las expresiones de las potencias de entrada a los SOAs. Estas expresiones se necesitan para completar el sistema de ecuaciones que modela la estructura interferométrica con realimentación. Asimismo también se incluyen las expresiones de la matrices jacobianas tanto para el análisis estático como para el dinámico que se utilizarán en el estudio de la estabilidad.



## CAPÍTULO 2

# Flip-flops ópticos: estado del arte

El primer flip-flop electrónico fue inventado por William Eccles y F.W. Jordan en 1919 [Ecc19]. Primeramente se le denominó “circuito de disparo Eccles-Jordan” y fue en los comienzos de la era de los ordenadores, en la década de los cuarenta, cuando se le dio el nombre de flip-flop por el sonido que producía al conmutar de un estado a otro [Dum97].

En 1946 se terminó de construir el ENIAC, el primer ordenador digital electrónico del mundo, para el ejército americano. En el ENIAC se utilizaron flip-flops para conectar o desconectar tubos de vacío sustituyendo a los interruptores electro-mecánicos utilizados hasta entonces [Bur97]. Esto constituyó un gran avance hacia el desarrollo de los ordenadores modernos ya que los flip-flops permitían conexiones miles de veces más rápidas que con los aparatos electro-mecánicos.

El último paso para completar el concepto del ordenador de hoy en día fue la idea de dotar a la máquina de capacidad para almacenar programas. Este paso se dio a finales de los cuarenta cuando el Dr. John Von Neumann sugirió que las instrucciones de operación, así como los datos, se almacenaran de la misma manera en la “memoria” del ordenador [Dum97]. En este caso, el flip-flop también fue un elemento clave para el desarrollo de un tipo de memorias: las memorias de acceso aleatorio estáticas, más conocidas por sus siglas en inglés RAM (*Random Access Memory*). Actualmente, por su coste y complejidad, el uso de las memorias de biestable ha quedado reducido al ámbito de las memorias caché.

De la misma forma que el flip-flop electrónico permitió mayores velocidades de procesamiento en las primeras versiones del ordenador digital, también se ha considerado aplicar esta funcionalidad en un futuro ordenador óptico. La miniaturización de los transistores en chips de silicio se está acercando a sus límites fundamentales y muchos investigadores ven en la computación óptica una posible alternativa, eso sí, a muy largo plazo [Gos03, Bre88, Yat96]. Para conseguir dispositivos fotónicos de computación se hace imprescindible el desarrollo de nuevas tecnologías de integración (nanotecnología). Esta es un área de investigación en auge y permitirá la integración de dispositivos ópticos a escala micro/nanométrica [Asa06, Nak04].

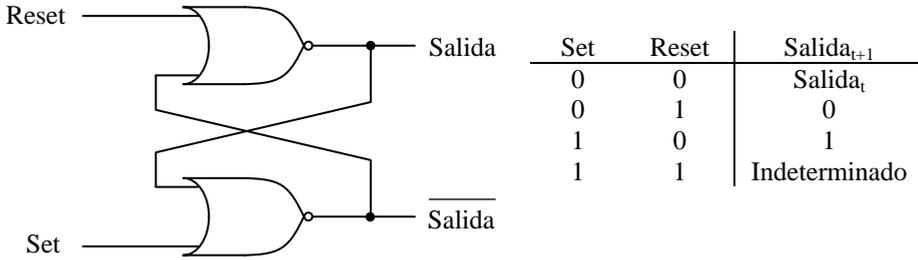
Por otro lado, los esfuerzos realizados en los últimos años para aumentar la capacidad de transmisión de un enlace de fibra [Web05, Cha05, Yos04] encuentran un obstáculo en la velocidad de procesamiento de los enrutadores. Para solucionar este desajuste se ha propuesto implementar enrutadores fotónicos en un escenario de conmutación de paquetes [Ram05, Keh06, Her07]. En el procesamiento óptico de la cabecera del paquete se utilizan dispositivos ópticos biestables, que por su funcionalidad equivalente a la de sus homólogos electrónicos se han denominado flip-flops ópticos.

Este capítulo presenta una revisión del estado del arte de los flip-flops ópticos. Se comentarán las principales tecnologías y arquitecturas que se han propuesto, así como las ventajas e inconvenientes que presentan. Como paso previo al estudio del flip-flop óptico, se realizará a continuación una breve introducción a su antecesor electrónico.

## 2.1 Flip-flop electrónico

El flip-flop, también denominado multivibrador biestable o con el término anglosajón *latch*, es un circuito electrónico con dos estados estables y que, por lo tanto, es capaz de actuar como una memoria de un bit [Hor98]. Existen diferentes tipos de flip-flops. En función de sus entradas tenemos, asíncronos (sólo tienen entradas de control) y síncronos (además de las entradas de control poseen una entrada de sincronismo o de reloj) [Toc96].

Los flip-flops asíncronos están formados por dos elementos inversores (transistores, o puertas lógicas NAND o NOR) interconectados entre sí de forma que la entrada de uno se acopla a la salida del otro y viceversa. El más empleado de los flip-flops asíncronos es el biestable S-R (Set-Reset) cuyo esquema se ha representado en la Fig. 2.1. La salida de este tipo de flip-flop se mantiene indefinidamente cuando ambas entradas de control están a nivel bajo. Si se activa la señal *set* o *reset*, la salida del flip-flop pasa al estado correspondiente según su tabla de verdad (Fig. 2.1). Finalmente, cuando ambas entradas se activan simultáneamente la salida del flip-flop es indeterminada.



**Figura 2.1: Flip-flop S-R electrónico y su tabla de verdad.**

Ciertos procesos requieren una operación síncrona del flip-flop, de tal manera que sólo se produzcan cambios en la salida cuando se cumpla cierto requisito. En caso contrario, las señales de control no deben alterar la salida. En los flip-flops síncronos la entrada de sincronismo puede ser activa por nivel (alto o bajo) o por flanco (de subida o de bajada). Dentro de los biestables síncronos activados por nivel están los tipos RS síncrono y D activo por nivel, y dentro de los activos por flancos los tipos JK, T y D activo por flanco [Toc96].

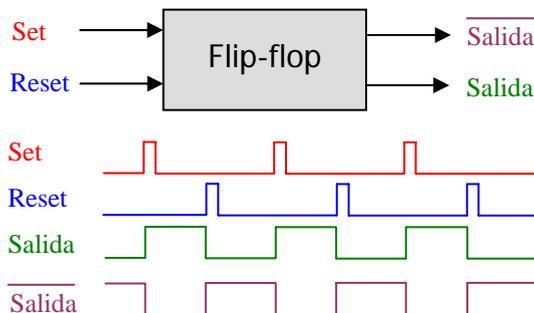
Los flip-flops electrónicos tienen numerosas aplicaciones. Un simple flip-flop puede almacenar un bit de información. Los datos contenidos en un conjunto de flip-flops pueden representar el estado de un sistema secuencial, el valor de un contador, un carácter ASCII en la memoria de un ordenador o cualquier otro elemento de información. Los flip-flops se usan en contadores, acumuladores aritméticos y registros de desplazamiento, entre otros.

## 2.2 Flip-flop óptico

Al igual que su equivalente electrónico, el flip-flop óptico es un dispositivo biestable capaz de almacenar un bit de información. Pero mientras que los flip-flops electrónicos constituyen una tecnología consolidada, los flip-flops ópticos están en sus inicios.

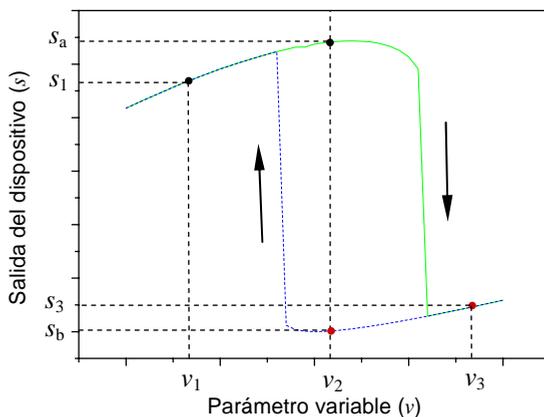
El flip-flop óptico consiste en una arquitectura óptica para el almacenamiento de estados (Fig. 2.2). El funcionamiento de este dispositivo se basa en dos señales de control, *set* y *reset*, que activan y desactivan respectivamente la señal de salida del flip-flop. Es decir, su función es muy similar a la del flip-flop S-R existente en microelectrónica pero en el dominio óptico, donde las señales de control eléctricas se sustituyen en este caso por pulsos ópticos. Las señales de control pueden proceder de otros dispositivos de procesamiento óptico, como por ejemplo puertas lógicas ópticas. De esta forma es posible implementar complicadas funcionalidades de procesamiento fotónico sin conversión electro-óptica [Dor03, Hil01]. Otras aplicaciones posibles, además del almacenamiento de estados son: la regeneración

de señales [Mit05, Shi06], demultiplexación, funciones umbral [Dor03a], conversión de la tasa binaria, etc.



**Figura 2.2: Operación de un flip-flop óptico.**

Para implementar un flip-flop óptico se necesita un elemento que presente un comportamiento biestable. Esto se relaciona con un ciclo de histéresis (Fig. 2.3) que se obtiene al variar uno de los parámetros del dispositivo. En este caso la histéresis puede definirse como la tendencia de un dispositivo a conservar uno de sus estados, en ausencia del estímulo que lo ha generado.



**Figura 2.3: Ciclo de histéresis.**

El ciclo de histéresis muestra que para cierto rango de valores del parámetro variable, el nivel de la señal de salida depende del estado anterior del dispositivo (Fig. 2.3). Por ejemplo, para un valor  $v_1$  la salida del dispositivo está a nivel alto,  $s_1$ . Si nos movemos hacia la derecha aumentando el valor del parámetro hasta  $v_2$ , el nivel de salida sigue siendo alto,  $s_a$ . En cambio, si inicialmente partimos de un

nivel bajo de salida  $s_3$ , para un valor del parámetro  $v_3$ , al movernos hacia la izquierda hasta  $v_2$ , el nivel de salida se mantendrá bajo,  $s_b$ . Es decir, para un mismo valor  $v_2$  del parámetro, la salida del dispositivo puede presentar dos niveles diferentes,  $s_a$  o  $s_b$ , dependiendo de su historial.

Para que aparezca un comportamiento biestable hacen falta dos requisitos que son posibles en el dominio óptico:

- realimentación
- no linealidad

La realimentación puede conseguirse con diferentes mecanismos: espejos, redes de difracción de Bragg en fibra (*Fiber Bragg Gratings*, FBG), reflectores Fabry-Perot, o bien utilizando una determinada configuración para implementar el dispositivo biestable: cavidades en anillo, bucles de realimentación, etc. Existe otro tipo de arquitecturas utilizadas para implementar flip-flops en las que no se puede hablar estrictamente de realimentación. Son las estructuras maestro-esclavo. En ellas se acoplan dos elementos láser. Uno de ellos, el maestro, genera la señal “realimentada” que se acopla en el láser esclavo. Podemos decir que se trata de una pseudo-realimentación porque la señal emitida por el láser maestro es dependiente del estado del láser esclavo.

Por otro lado existen dos tipos de elementos no lineales:

- elementos basados en el efecto Kerr: el índice de refracción,  $n$ , es función de la intensidad óptica. Esto implica que el desfase sufrido por la señal varía al atravesar el medio.
- elementos absorbentes: el coeficiente de absorción,  $\alpha$ , es función de la intensidad óptica (decrece al aumentar ésta, hasta saturarse).

Los flip-flops tienen muchas aplicaciones en sistemas de comunicaciones ópticas y en computación óptica [Kaw97]. De hecho, una posible estrategia para implementar el almacenamiento óptico de datos (paquetes) es emplear una memoria a nivel de bit. Además, los flip-flops han demostrado ser un dispositivo esencial para conmutadores todo ópticos de paquetes [Dor03, Her06]. Como veíamos en el capítulo de introducción, el flip-flop óptico posibilita que todo el encaminamiento del paquete tenga lugar en el dominio óptico. De esta manera se evita el procesado electrónico que reduciría las prestaciones de velocidad y latencia del sistema.

## 2.3 Arquitecturas para la implementación de flip-flops ópticos

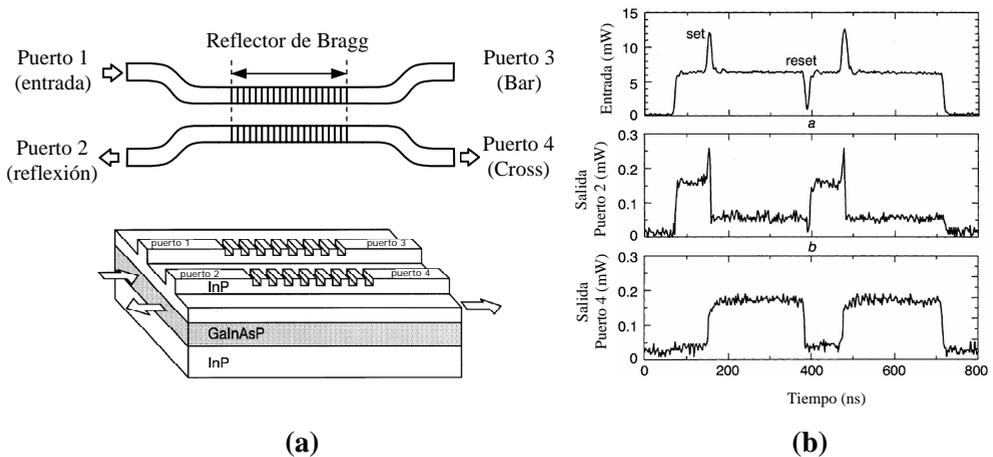
Hasta la fecha se han propuesto multitud de dispositivos y arquitecturas para la realización de un flip-flop óptico. A continuación se resumen algunas de las más relevantes.

### 2.3.1 Guías y acopladores ópticos no lineales

En [Nak98, Nak00] se demostró que una guíaonda con una estructura con realimentación distribuida (*Distributed Feedback*, DFB) en GaInAsP presenta un comportamiento biestable para ciertos valores de la potencia de entrada. Esta biestabilidad es producida por el efecto Kerr del núcleo de la guíaonda que tiene un índice de refracción dependiente de la intensidad que se le aplica. Para cambiar de un estado a otro se debe modificar la potencia de entrada a la guía, “sumándole” un pulso de *set* o bien “restándole” un pulso de *reset*. Precisamente, el principal inconveniente de esta estructura reside en la dificultad de implementar un pulso de *reset* “negativo”. Para ello se inyecta una señal de onda continua en el acoplador y se reduce su nivel durante el tiempo de duración de un pulso (ver Fig. 2.4b).

El flip-flop se demostró experimentalmente con una potencia de entrada de 16 mW y pulsos de *set* y *reset* de 27 mW y 12 mW, respectivamente, siendo su anchura de 8 ns. Los niveles de potencia de salida en estado alto y bajo fueron de 3,5 mW y 1,4 mW, respectivamente, que corresponde a una relación de contraste On/Off de 4 dB.

La limitación de las guíaondas DFB reside en la necesidad de un circulador para recuperar la señal reflejada que se extrae por el puerto de entrada. Para solucionarlo se propuso acoplar dos guíaondas DFB para formar un acoplador direccional no lineal, tal y como muestra la Fig. 2.4a [Nak99, Nak00].



**Figura 2.4: Acoplador direccional no lineal con reflectores de Bragg.**

En ausencia de señales de control, se cumple la condición de Bragg y la señal de entrada por el puerto 1 se refleja por el puerto 2 (Fig. 2.4b). Cuando se le inyecta un pulso de *set* se provoca un cambio en el índice refracción debido al

efecto Kerr óptico (la condición de Bragg ya no se cumple). En este estado la señal ya no se refleja, sino que se transmite al puerto 4 (Fig. 2.4b). Es decir, se comporta como un acoplador convencional. El inconveniente es que para volver al estado inicial, se tiene que utilizar como señal de *reset* un pulso “negativo”. Con una potencia de entrada continua de 6,2 mW (Fig. 2.4b), la función de *set* se consigue superando los 12 mW de potencia de entrada y para el *reset* es necesario descender por debajo de 5 mW [Nak99].

### 2.3.2 Láser biestable en anillo con semiconductor

El láser biestable en anillo con semiconductor (*Bistable Semiconductor Fiber Ring Laser*, BSFRL) [Xu02] consiste en una fuente sintonizable en longitud de onda que presenta biestabilidad óptica debido al efecto de saturación de la ganancia en el amplificador óptico de semiconductor (*Semiconductor Optical Amplifier*, SOA) incluido en el anillo (Fig. 2.5a). Para cierto rango de la corriente de alimentación, el BSFRL presenta dos estados estables. La conmutación entre ambos estados puede realizarse eléctricamente, modificando la corriente del SOA, u ópticamente, inyectándole una señal externa. La arquitectura del BSFRL se muestra en la Fig. 2.5a.

El SOA constituye el medio de ganancia láser y proporciona el efecto de saturación de ganancia necesario para la operación biestable. El mecanismo de selección de la longitud de onda de salida está formado por un controlador de polarización, un polarizador lineal y un segmento de fibra mantenedora de polarización. El aislador asegura que la señal sólo circule en un sentido por el anillo o cavidad láser. Por último, un acoplador 10/90 permite monitorizar la señal.

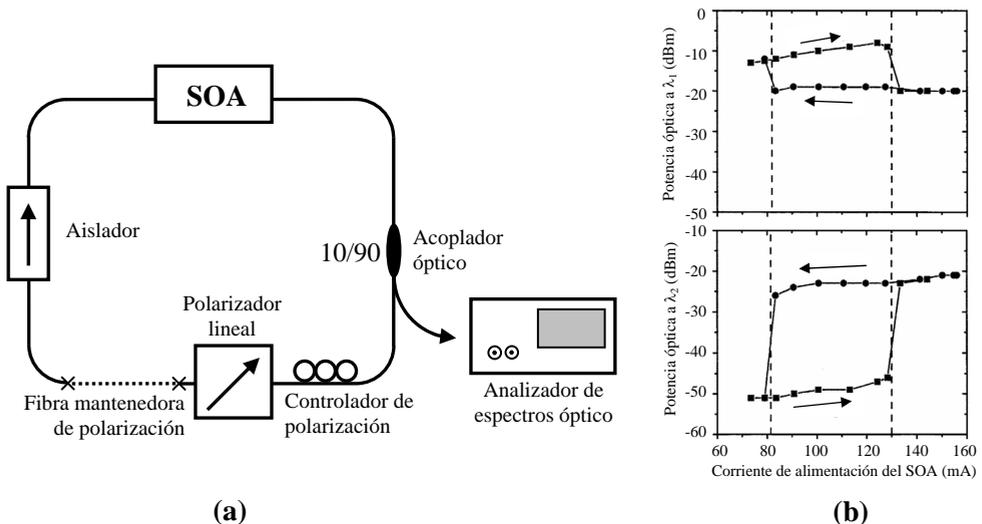


Figura 2.5: Flip-flop basado en un BSFRL.

Experimentalmente se ha demostrado que el láser BSFRL se puede sintonizar en un rango de 30 nm, de 1550 a 1580 nm. Para ciertos estados de polarización en la cavidad láser, determinados por el controlador de polarización y el polarizador, el láser puede funcionar en condiciones de biestabilidad. En el primer estado, el espectro de la salida muestra un pico principal de emisión a  $\lambda_1$  con un ancho de línea muy estrecho. En cambio, en el segundo estado, aparecen dos picos principales a diferentes longitudes de onda,  $\lambda_1$  y  $\lambda_2$ . Los ciclos de histéresis muestran un comportamiento biestable del BSFRL en relación con la corriente de alimentación del SOA (Fig. 2.5b). Se midieron relaciones de contraste On/Off de 10 dB para la longitud de onda del primer pico ( $\lambda_1$ ) y de 25 dB para el segundo ( $\lambda_2$ ). Para conmutar del segundo estado al primero se aplicaron pulsos en la cavidad láser de 2 ps y  $-0,1$  dBm. La conmutación en sentido inverso se consiguió aplicando pulsos “negativos”. Reajustando el controlador de polarización y el polarizador lineal puede lograrse un comportamiento biestable para otro par de longitudes de onda.

Como se ha visto, esta arquitectura presenta varios inconvenientes: exige la utilización de un polarizador y un aislador, elementos que no son fácilmente integrables y por otra parte, en función del estado en un instante determinado del flip-flop son necesarios pulsos de lógica positiva o negativa para cambiar de estado, es decir, la conmutación entre estados no se consigue con los mismos métodos.

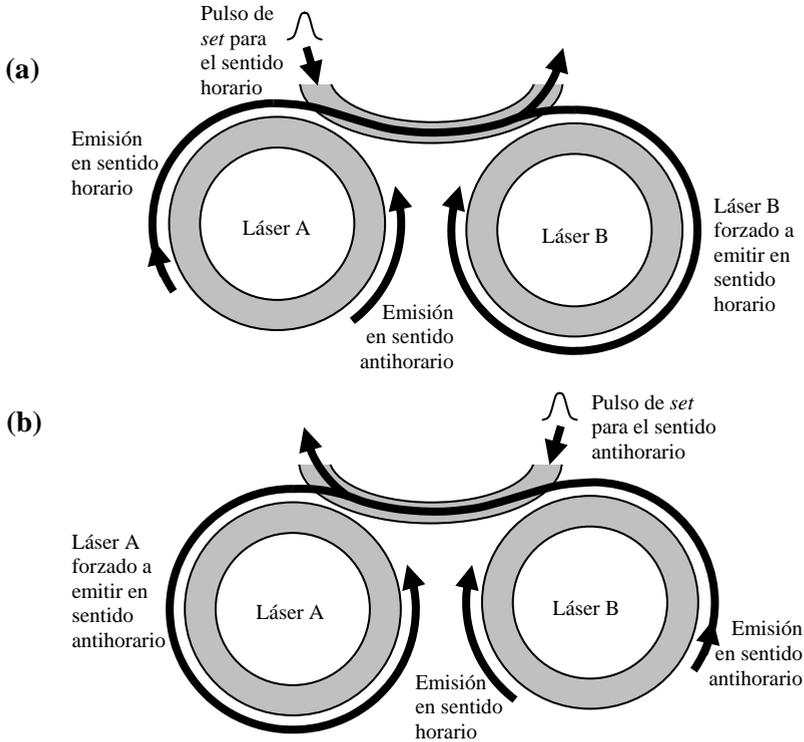
### 2.3.3 Láseres micro-anillo acoplados

En [Hil04] se propone un flip-flop formado por dos láseres micro-anillo acoplados por medio de una guíaonda (Fig. 2.6).

En un micro-anillo existen dos modos de propagación en función del sentido en que circula la señal, horario o antihorario. Por otra parte, en un anillo ideal el modo en sentido horario no se acopla con el modo en sentido antihorario. Estas dos propiedades de los láseres en anillo se explotan en esta configuración para crear un sistema con dos estados estables. En el estado A, la señal en sentido horario del láser A se acopla a través de la guíaonda en el láser B. La señal del láser A sufrirá una importante amplificación en el láser B si las frecuencias de resonancia de ambos láseres están cercanas. Si se inyecta suficiente luz en el láser B, su ganancia decrece por debajo del umbral y suprime sus oscilaciones forzando a que en el láser B sólo circule luz en sentido horario (Fig. 2.6a). Inyectando un pulso en la guíaonda que interconecta ambos láseres se invierte la situación (Fig. 2.6b). Las longitudes de onda de emisión del láser A y del láser B pueden ser diferentes, lo que permite distinguir los estados en función de la longitud de onda de salida. El láser A emite a  $\lambda_A$  y el láser B a  $\lambda_B$ .

El elemento de memoria óptica resultante tiene dimensiones micrométricas ( $18 \times 40 \mu\text{m}^2$ ), tiempos de conmutación de picosegundos (20 ps) y la energía necesaria

para conmutar también es reducida (pulsos de *reset* y *set* de 6,9 fJ y 4 fJ, respectivamente). La relación de contraste On/Off medida para  $\lambda_B$  es de 8 dB y de 10 dB para  $\lambda_A$ .



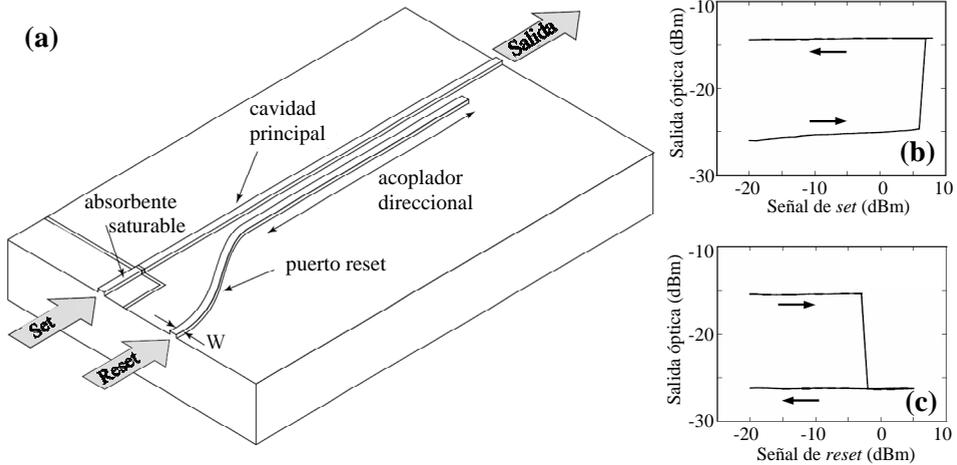
**Figura 2.6:** Dos láseres micro-anillo acoplados con una guíaonda. (a) Estado A: la señal del láser A bloquea la emisión del láser B (sentido de circulación horario). (b) Estado B: la señal del láser B bloquea la emisión del láser A (sentido de circulación antihorario).

### 2.3.4 Diodos láser con absorbente saturable

El comportamiento biestable que presentan los diodos láser terminados en un absorbente saturable los convierte en elementos interesantes para la implementación de flip-flops. Los diodos láser biestables (*Bistable Laser Diodes*, BLDs) basados en saturación de la absorción se pueden activar con la inyección de luz externa, pero para desactivarlos hace falta un pulso eléctrico “negativo”, aspecto éste que desaconseja su uso como flip-flops ópticos.

Para solucionar esta cuestión se han propuesto varias modificaciones al BLD convencional. La primera de ellas [Tak04] consiste en conectar a la cavidad principal un puerto de *reset* por medio de un acoplador direccional (Fig. 2.7a). Uno

de los estados corresponde a la oscilación láser de la cavidad principal. El *set* óptico consiste en inyectar señal óptica en el absorbente saturable de la cavidad principal. La no linealidad del acoplador permite conseguir el *reset* óptico que en otros BLDs se realizaba eléctricamente. Si el acoplador direccional del puerto reset se alimenta de forma que tenga pocas pérdidas ópticas, su coeficiente de acoplo aumenta debido a los portadores generados por la absorción de la señal de *reset*. La oscilación del láser se suprime debido a la momentánea extracción de la luz emitida por el puerto de reset.

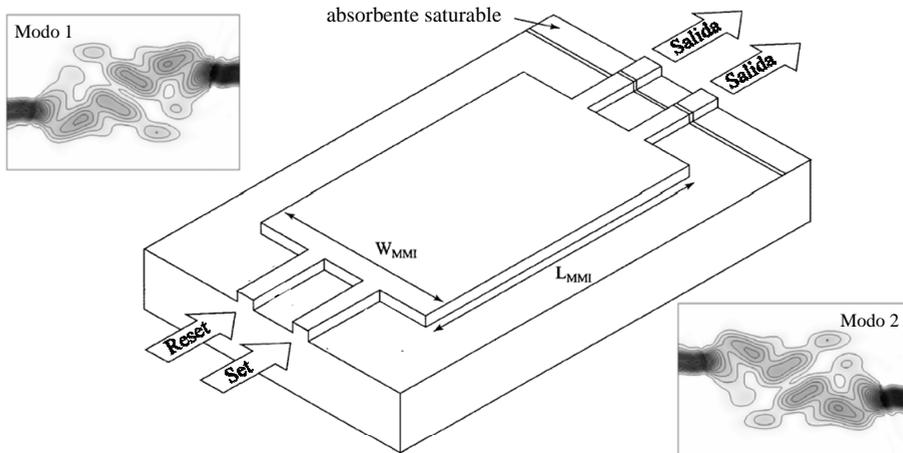


**Figura 2.7: Diodo láser biestable con acoplador direccional.**

La biestabilidad de este dispositivo se demostró experimentalmente con señales de *set* superiores a 6 dBm (Fig. 2.7b) y de *reset* mayores de  $-3$  dBm (Fig. 2.7c). Se consiguió una relación de contraste On/Off superior a 10 dB, aunque puede aumentarse hasta 20 dB reduciendo la longitud del dispositivo. La velocidad de conmutación de esta arquitectura está limitada principalmente por la frecuencia de resonancia, consiguiéndose tiempos de respuesta en torno a 0,5 ns.

En [Tak03] y [Tak05] se propone otra arquitectura que utiliza BLDs con absorbentes saturables. En este caso el flip-flop está formado por un acoplador activo 2x2 basado en interferencia multimodo (*Multimode Interference*, MMI) y dos absorbentes saturables en los puertos de salida. El MMI-BLD se representa en la Fig. 2.8. Todas las guiondas, incluyendo el acoplador 2x2 están formadas por materiales activos. Los absorbentes saturables se sitúan al final de los puertos de salida para conseguir la histéresis. El MMI 2x2 está diseñado para que únicamente existan dos modos cruzados-acoplados (Modo 1 y Modo 2). En el Modo 1 la señal de entrada por el puerto set cruza al puerto de salida superior. Igualmente, en el Modo 2 la señal inyectada por el puerto reset sale por el puerto cruzado, en este caso el inferior. La biestabilidad entre estos dos modos se debe a la modulación de

ganancia cruzada (*Cross Gain Modulation*, XGM) y a los absorbentes saturables cuando la corriente de inyección está dentro del bucle de histéresis [Tak03]. Al inyectar una señal por el puerto de set se satura la absorción del Modo 1, de forma que este modo empieza a emitir. Al mismo tiempo, la modulación de ganancia cruzada y la absorción del Modo 2 por el absorbente saturable bloquean este modo, incluso cuando la señal de *set* ya no está presente. De forma similar, una señal de *reset* cambia el modo que se está emitiendo del Modo 1 al 2.



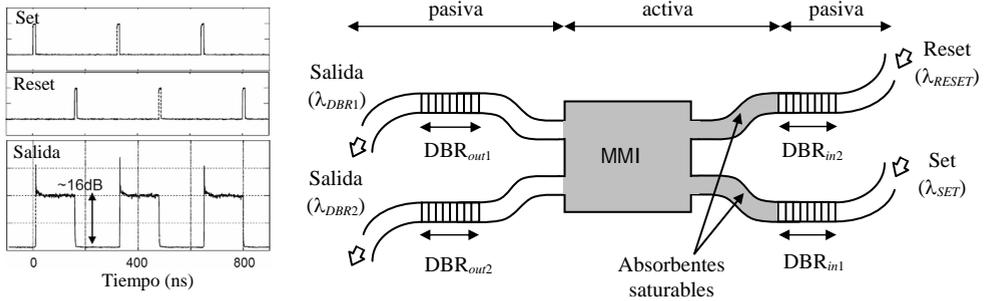
**Figura 2.8: Esquemático del flip-flop basado en un MMI-BLD.**

En este caso, la velocidad de conmutación viene limitada por el tiempo de escape de los portadores ( $\sim 50$  ps). Experimentalmente se consiguieron relaciones de contraste On/Off superiores a 10 dB en el mejor de los casos y se necesitaron pulsos de control con 10 ps de anchura y 0 dBm de potencia.

En [Rab06, Tak06] se propone un flip-flop basado en el mismo principio de funcionamiento de [Tak05]. La diferencia reside en la forma de implementar la realimentación necesaria para construir la cavidad láser. En [Tak05] se utilizan reflectores de Bragg distribuidos (*Distributed Bragg Reflectors*, DBRs) en vez de espejos formados por corte (*cleaved-facet mirrors*), como se ha representado en la Fig. 2.9. Esta característica facilita la integración con dispositivos pasivos de guíaonda. Los DBRs no sólo delimitan la cavidad láser, sino que también proporcionan funcionamiento monomodo y permiten sintonizar la longitud de onda emitida en función de la corriente de alimentación aplicada. Además, debido a la ausencia de la resonancia de una cavidad Fabry-Perot, se consigue una menor dependencia de la potencia necesaria para conmutar con la longitud de onda. El

comportamiento biestable, como hemos visto, se consigue mediante el efecto de XGM generado por los dos modos que se propagan en el MMI.

Experimentalmente se consiguió la conmutación entre estados con pulsos de *set* y *reset* de 10 ns y amplitudes de 6 dBm y -0,9 dBm, respectivamente. Se midió una relación de contraste On/Off de 16 dB y se obtuvieron tiempos de conmutación de subida y bajada de 320 y 470 ps, respectivamente.



**Figura 2.9:** Esquemático del flip-flop basado en un MMI-BLD con reflectores de Bragg distribuidos.

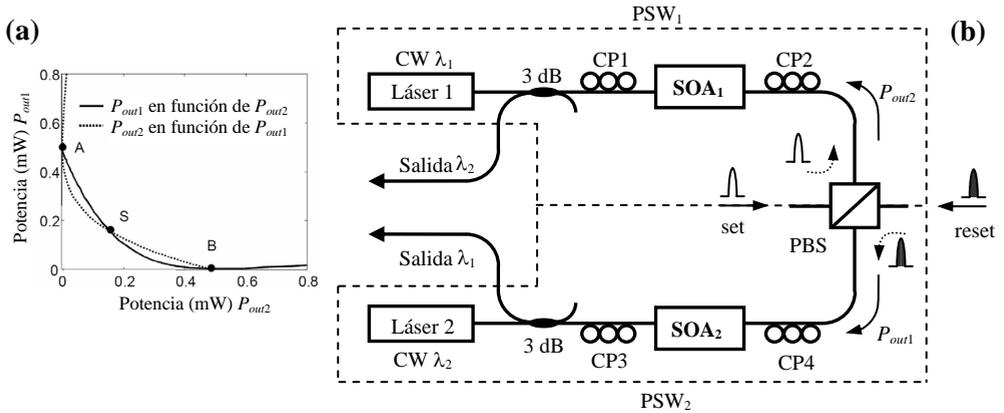
### 2.3.5 Conmutadores de polarización acoplados

El principio de funcionamiento de este dispositivo se basa en la dependencia de la saturación de la ganancia de un SOA con la polarización [Liu02, Dor03b].

El campo eléctrico está formado por su componente transversal eléctrica (TE) y su componente transversal magnética (TM). Estos modos se propagan de forma “independiente” a través del SOA (experimentan diferentes ganancias), aunque existe una interacción indirecta entre ellos debido a la saturación de la ganancia.

En la Fig. 2.10 se muestra la arquitectura de un flip-flop compuesto por dos conmutadores de polarización (*Polarization Switch*, PSW) acoplados. Cada PSW está formado por una fuente láser que emite a  $\lambda_i$  ( $i=1,2$ ), un SOA, dos controladores de polarización (CP) y un divisor de polarización (*Polarization Beam Splitter*, PBS). Definimos como señal de control del PSW<sub>1</sub> la señal de salida del PSW<sub>2</sub> ( $P_{out2}$ ) a  $\lambda_2$  y viceversa. Fijémonos en el PSW<sub>1</sub>, en función de la señal de control inyectada al SOA<sub>1</sub> la salida del divisor de polarización ( $P_{out1}$ ) puede anularse (punto B de la Fig. 2.9a). La señal de control ( $P_{out2}$ ) causa una birefringencia adicional en el SOA<sub>1</sub> de forma que los modos TE y TM que lo atraviesan a  $\lambda_1$  experimentan diferentes índices de refracción, y por tanto diferentes ganancias. En el PBS los modos se combinan coherentemente. Si la diferencia de fase entre los dos modos es un múltiplo impar de  $\pi$  radianes, la salida del PBS se

anula. Acoplando dos PSWs idénticos se consigue un flip-flop. El sistema se ajusta para que la potencia máxima de salida del PSW<sub>1</sub> sea la necesaria para suprimir la salida del PSW<sub>2</sub> y viceversa. En el estado 1 del flip-flop el PSW<sub>1</sub> domina y anula la salida del PSW<sub>2</sub> (punto A). Y en el estado 2 sucede lo contrario (punto B). Para conmutar de un estado a otro se inyecta señal en el PSW dominante, así se reduce su señal de salida de forma que el PSW suprimido puede aumentar su señal de salida y cambiar los papeles.



**Figura 2.10: Flip-flop basado en dos conmutadores de polarización acoplados.**

Este flip-flop se demostró experimentalmente con componentes discretos. Para conmutar de estado se utilizaron pulsos de 150 ns y potencias de pico de  $-3,91$  dBm (*set*) y  $-4,35$  dBm (*reset*). En ambos puertos de salida (Fig. 2.10) se midieron relaciones de contraste On/Off mayores de 20 dB. La velocidad de conmutación está limitada por la distancia entre los SOAs, que no puede reducirse mucho puesto que no es una arquitectura integrable. Otro problema que presentan los flip-flops basados en la biestabilidad por polarización en láseres de semiconductor es que se necesitan pulsos de control polarizados ortogonalmente [Kaw92].

### 2.3.6 Amplificadores ópticos de semiconductor resonantes

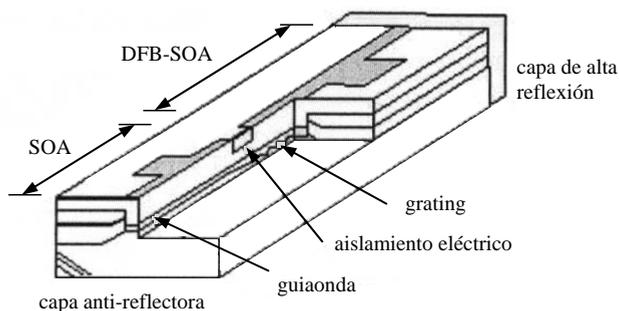
En [May00, May01] se propone un flip-flop basado en un SOA con realimentación distribuida (DFB-SOA). Las señales *set* y *reset* se implementan mediante pulsos ópticos que incrementan y reducen el índice de refracción por efecto de la modulación de fase cruzada (*Cross Phase Modulation*, XPM).

El DFB-SOA se alimenta ligeramente por debajo de su umbral de emisión. De esta forma el dispositivo proporciona una amplificación elevada para señales sintonizadas cerca de su frecuencia de resonancia [May98]. Se inyecta una señal de onda continua a una longitud de onda  $\lambda$  cercana a la resonancia de Bragg del DFB. Cuando se aplica una señal de *set* a  $\lambda_1$ , la densidad de portadores del SOA

disminuye por recombinación estimulada y el índice de refracción a la longitud de onda  $\lambda$  aumenta. La resonancia Bragg del SOA se desplaza hacia longitudes de onda mayores y atraviesa  $\lambda_1$  forzando el cambio de estado a nivel alto.

Al aplicar un pulso de *reset* se consigue el efecto contrario: la señal de *reset* a  $\lambda_2$  es absorbida por el SOA, elevando los electrones a la banda de conducción y reduciendo el índice de refracción que experimenta la señal de onda continua. Debido al efecto de XPM la resonancia de Bragg se desplaza hacia menores longitudes de onda y la salida del flip-flop se conmuta a nivel bajo.

Experimentalmente se consiguieron relaciones de contraste On/Off de 6,2 dB (teóricamente se demostraron de 15 dB) que corresponden a potencias de salida de 25 y 105  $\mu\text{W}$  para los estados bajo y alto, respectivamente. Las energías de los pulsos de control necesarias para cambiar de estado son muy pequeñas: 330 fJ (*set*) y 36 pJ (*reset*). El inconveniente es que los pulsos de *set* y *reset* se generan independientemente, tienen longitudes de onda diferentes y muy separadas entre sí: 1567 nm (*set*) y 1306 nm (*reset*).



**Figura 2.11: Dispositivo biestable basado en un SOA/DFB-SOA.**

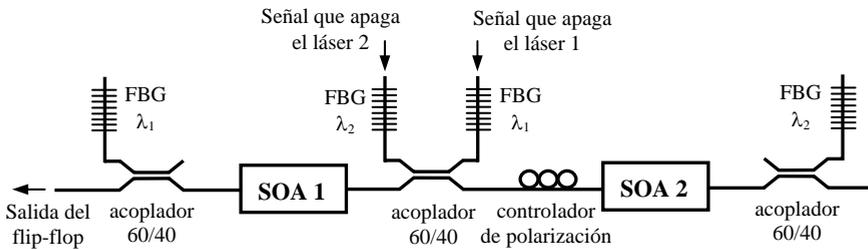
En [Kim02, Kim04] también se propone un flip-flop basado en la biestabilidad óptica que presenta un DFB-SOA. En este caso se ha integrado un SOA junto con el DFB-SOA (Fig. 2.11). El SOA no sólo amplifica las señales de entrada y salida del DFB-SOA, sino que aumenta el ancho de banda del dispositivo al sumar la ganancia de las regiones del SOA y del DFB-SOA. En esta ocasión se utiliza un pulso “negativo” para implementar el *reset* óptico.

### 2.3.7 Láseres de cavidades acopladas

El funcionamiento de este tipo de dispositivos se basa en el hecho de que la emisión de un láser a una longitud de onda  $\lambda_1$  puede interrumpirse inyectando suficiente luz externa en la cavidad a una longitud de onda  $\lambda_2$  diferente. La emisión del láser se detiene porque su ganancia cae por debajo del umbral de emisión debido a la luz externa amplificada.

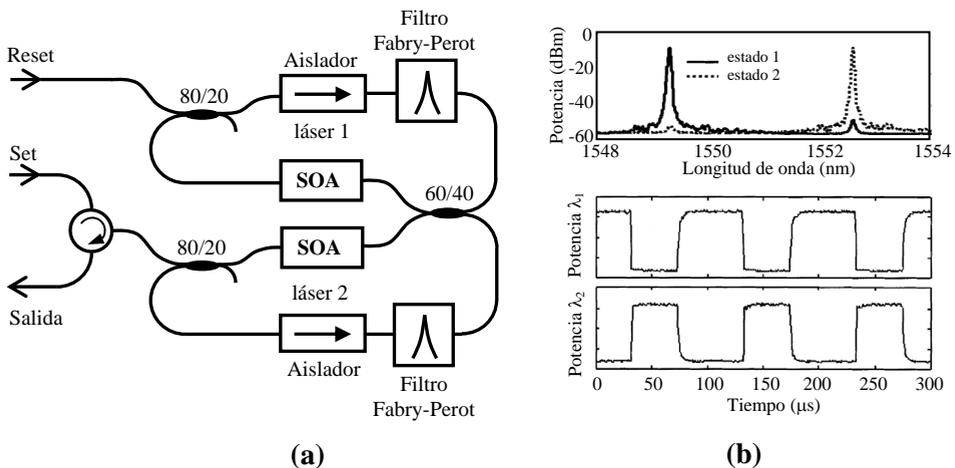
En [Hil01a] cada una de las cavidades láser está formada por un SOA y dos FBGs, uno a cada lado del SOA, sintonizados a una determinada longitud de onda (diferente para cada cavidad). En la Fig. 2.12 se muestra esta arquitectura.

Como se comentó anteriormente, si se inyecta suficiente señal externa a una cavidad láser, ésta deja de emitir. Conectando entre sí dos láseres de forma que la señal de salida de uno de ellos sea la entrada del otro y viceversa, se puede conseguir que sólo uno de los láseres esté emitiendo. La señal de salida del láser que está emitiendo (maestro) se acopla en el otro láser (esclavo). Inyectando señal externa en el láser maestro los papeles se invierten, por lo tanto se cambia de estado. La longitud de onda de la señal de salida depende del láser que está emitiendo, es decir, del estado del flip-flop.



**Figura 2.12: Implementación del flip-flop. Cada láser está formado por un SOA y dos FBGs.**

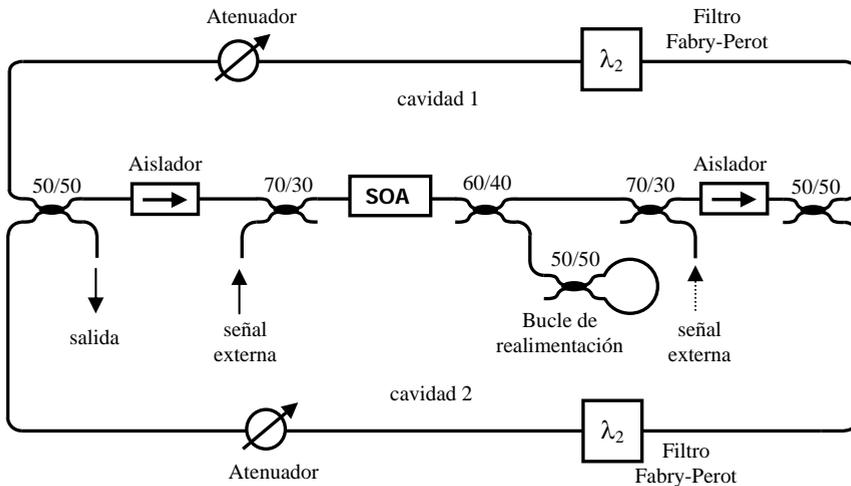
En [Hill01, Dor03] la cavidad consiste en una configuración en anillo (Fig. 2.13a). Un SOA actúa como medio de ganancia, un filtro sintoniza la longitud de onda del láser y un aislador permite que la señal circule en un solo sentido en el anillo.



**Figura 2.13: Implementación del flip-flop con un láser en anillo.**

El principio de funcionamiento es el mismo que en [Hil01a]. El sistema puede estar en dos estados (Fig. 2.13b). En el estado 1, la señal óptica de salida del láser 1 suprime la emisión del láser 2. En este estado, el flip-flop emite luz de onda continua a la longitud de onda  $\lambda_1$ . En el estado 2, la luz procedente del láser 2 suprime la emisión del láser 1 y el láser emite una señal continua a la longitud de onda  $\lambda_2$ . Para cambiar de estado, se puede detener la emisión del láser dominante inyectando luz externa con una longitud de onda diferente. Experimentalmente la conmutación se consiguió con pulsos de 2 mW y se obtuvieron relaciones de contraste On/Off superiores a 45 dB.

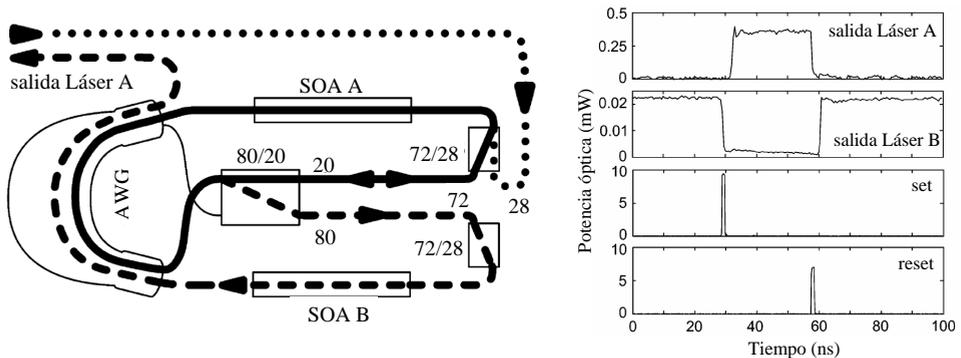
En [Zha04, Zha04a] se propone otra arquitectura similar a la de la Fig. 2.13 pero utilizando el mismo medio de ganancia, un SOA, para las dos cavidades (Fig. 2.14). Cada cavidad opera a distinta longitud de onda. La biestabilidad se consigue realimentando parte de la señal a la longitud de onda dominante con un bucle de realimentación (Fig. 2.14). Para cambiar de estado se inyecta señal externa a la misma longitud de onda que el modo suprimido. Este sistema es independiente de la polarización, pero los anillos son unidireccionales, es decir, se necesitan aisladores para que la señal circule en un solo sentido en cada una de las cavidades. En configuración estática se midieron relaciones de contraste On/Off de 40 dB y se necesitaron potencias externas de  $-19$  dBm para conmutar. El tiempo de respuesta es elevado porque depende de la longitud de los anillos y del bucle de realimentación.



**Figura 2.14: Flip-flop basado en dos anillos acoplados compartiendo un SOA.**

En [Hil05] solucionan el problema de la integración porque no utilizan aisladores. El principio de funcionamiento sigue siendo el mismo, el flip-flop está

formado por dos láseres en anillo acoplados, Láser A y Láser B (Fig. 2.15). En este caso cada cavidad tiene su propio medio de ganancia. La cavidad del Láser A se representa con una línea continua gruesa en la Fig. 2.15. En cada cavidad la luz circula bidireccionalmente (no se necesitan aisladores). En la Fig. 2.15 se muestra el estado en el que el Láser A es el dominante. La señal del Láser A en sentido antihorario (línea discontinua) se acopla en la cavidad del Láser B y reduce su ganancia por debajo del umbral. El AWG dirige la señal del Láser A a un puerto de salida. Por la simetría del sistema, existe otro estado posible de funcionamiento: cuando el Láser B inyecta señal en el SOA A y suprime el Láser A. La funcionalidad del AWG es doble: actúa como un filtro de banda estrecha fijando la longitud de onda de cada cavidad y permite extraer la señal de salida del flip-flop. Además, también tiene una función de aislamiento: suponiendo que el Láser A es el dominante, el AWG impide que la señal acoplada del Láser A al B regrese al Láser A, ya que, debido a su puerto de entrada en el AWG, es redirigida a la salida. Si se inyecta señal externa en el láser dominante, se disminuye su ganancia y se cambia de estado.



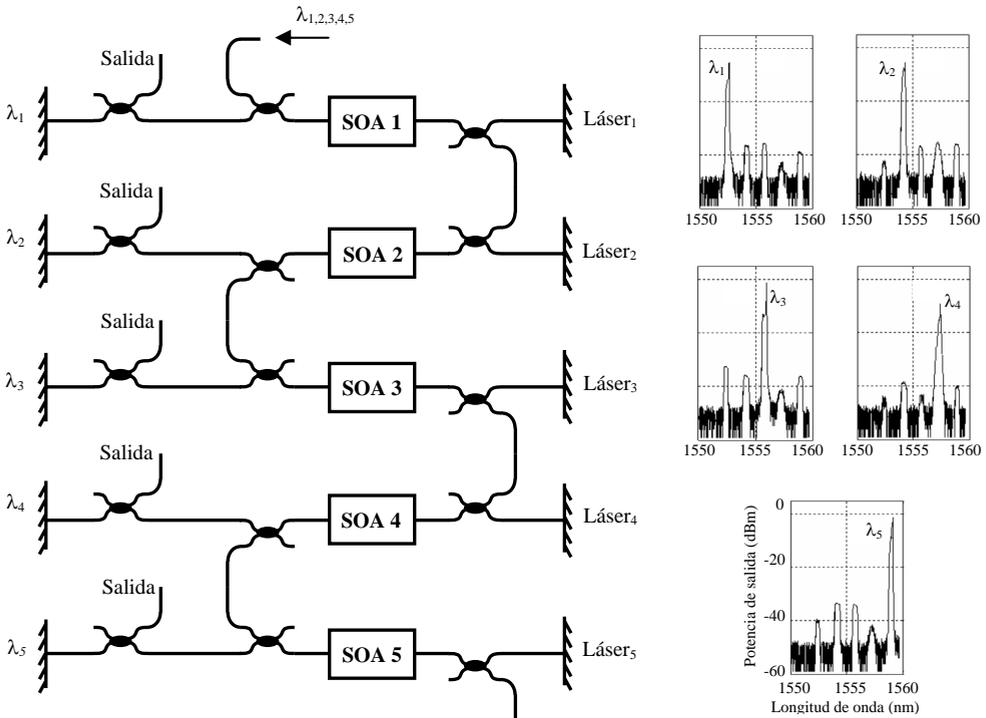
**Figura 2.15: Flip-flop basado en dos anillos acoplados con un AWG.**

Los resultados experimentales obtenidos muestran una relación de contraste On/Off de 35 dB en configuración estática, y tiempos de conmutación de 2 ns con pulsos de control de 1 ns y amplitudes alrededor de 8 mW. Los niveles de potencia en las salidas del flip-flop fueron muy bajos, 20  $\mu$ W y 0.4 mW en los puertos de salida de los láseres B y A respectivamente.

Otras propuestas se basan en conceptos muy similares. Por ejemplo, en [Deok06] se acoplan dos diodos láser Fabry-Perot (*Fabry-Perot Laser Diode*, FP-LD). Un único FP-LD presenta biestabilidad, pero ante la complejidad para implementar pulsos *reset* “negativos” se propone acoplar dos FP-LDs. Uno actúa como maestro y el otro como esclavo, de forma que en función de la señal que el láser maestro inyecta en el esclavo puede bloquearlo. Experimentalmente se consiguieron tiempos de conmutación de 50 ps con pulsos de control de  $-9$  dBm y

una relación de contraste On/Off de 7 dB que se puede aumentar utilizando FP-LDs monomodo sintonizables. El inconveniente de esta arquitectura es que no es integrable debido al uso de circuladores ópticos.

Aunque no entraría dentro de la definición de flip-flop, en [Zha05] se ha propuesto una configuración multi-estado. La idea sigue siendo la misma, acoplar cavidades láser siendo una de ellas la dominante. Pero a diferencia de las arquitecturas vistas hasta ahora, aquí se utilizan más de dos cavidades, por lo que se consiguen más de dos estados de funcionamiento. Esta idea no es ampliable a cualquier tipo de cavidad láser que hemos visto, sino que depende de cómo esté construida. En la Fig. 2.16 se ha representado esta propuesta.

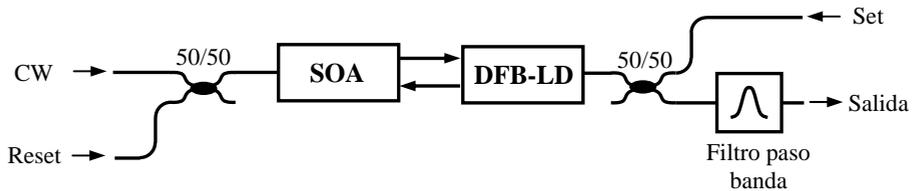


**Figura 2.16: Configuración de un dispositivo óptico multi-estado basado en láseres interconectados en serie.**

Cada uno de los láseres es una cavidad Fabry-Perot donde el medio de ganancia es un SOA. El estado del dispositivo viene determinado por la longitud de onda de salida, que es la del láser dominante. La ventaja de esta configuración respecto a otras similares [Liu03] es que los SOAs de los láseres suprimidos sirven para amplificar la luz inyectada desde el láser dominante y compensan las pérdidas introducidas por los acopladores. De esta forma, la señal procedente del láser

dominante bloquea la emisión del resto de láseres en una reacción en cadena, así no es necesario conectar todos los láseres entre sí como en [Liu03]. La forma más fácil de cambiar el estado del dispositivo consiste en inyectar señal a la longitud de onda de la cavidad que se desea activar (Fig. 2.16).

Hasta ahora todos los flip-flops con cavidades láser acopladas utilizaban el mismo tipo de cavidad. En [Oos06] se propone interconectar un SOA con un DFB-LD (DFB-*Laser Diode*). La configuración de [Kim04] es muy similar porque se basa en un SOA/DFB-SOA pero utiliza el SOA sólo como amplificador.



**Figura 2.17: Flip-flop formado por un SOA y un DFB-LD acoplados bidireccionalmente.**

En la Fig. 2.17 se muestra el esquemático del flip-flop de [Oos06]. Al acoplar un SOA con un DFB-LD son posibles dos estados estables de funcionamiento. En el estado 1 el DFB-LD inyecta señal en el SOA saturándolo, se reduce la ganancia experimentada por la señal de onda continua y por lo tanto, también disminuye la señal de entrada al DFB-LD procedente del SOA. Cuando se inyecta un pulso de *set* en el DFB-LD su potencia de salida decrece y ya no satura el SOA. La ganancia del SOA aumenta y bloquea la emisión del DFB-LD conmutando al estado 2. Con un pulso de *reset* inyectado en el SOA se consigue volver al estado inicial. La única precaución que hay que tener es evitar que la longitud de onda de la señal continua esté lo suficientemente alejada de la resonancia de Bragg del DFB para evitar reflexiones.

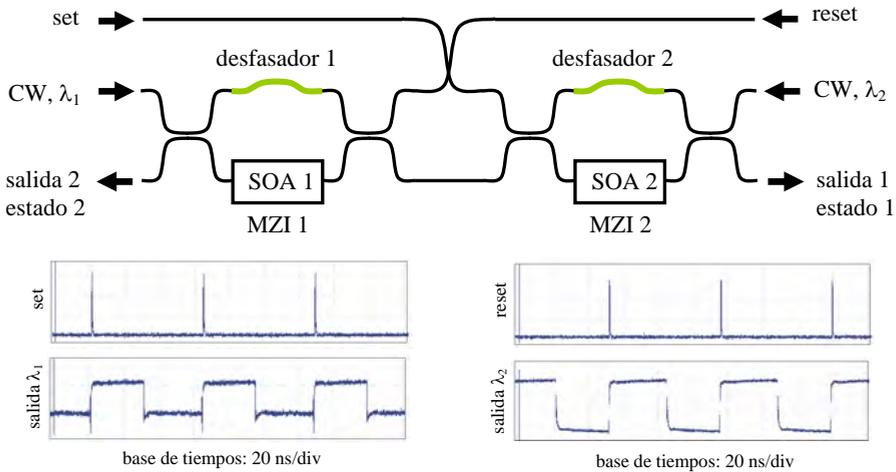
En [Oos07] se recogen los resultados experimentales para esta configuración. Con pulsos de control de 150 ps y energías de 6,1 pJ (*set*) y 4,4 pJ (*reset*) se consiguió una relación de contraste de 12 dB y tiempos de conmutación de 150 ps, tanto para la transición de subida como para la de bajada.

### 2.3.8 Interferómetros Mach-Zehnder activos

La utilización de interferómetros Mach-Zehnder basados en amplificadores ópticos de semiconductor para la implementación de flip-flops ha sido un campo ampliamente investigado durante los últimos años [Hil01b, Hil05, Liu06, Dou06]. La versatilidad y capacidad de integración de los SOA-MZIs los ha convertido en dispositivos esenciales para el procesamiento óptico de señales. De hecho, se ha propuesto implementar todas las funcionalidades de un futuro nodo óptico

utilizando únicamente SOA-MZIs [Ram05, Efs06].

El primer flip-flop basado en SOA-MZIs consistía en dos interferómetros Mach-Zehnder no simétricos acoplados [Hil01b]. Posteriormente se propuso modificar ligeramente esta configuración y dejar un único SOA en cada MZI [Hil01c] o sustituir uno de los SOAs del MZI por un desfaseador [Hil05, Liu06, Dou06]. En la Fig. 2.18 se muestra el esquemático de un flip-flop formado por dos SOA-MZIs acoplados con un desfaseador en uno de sus brazos.



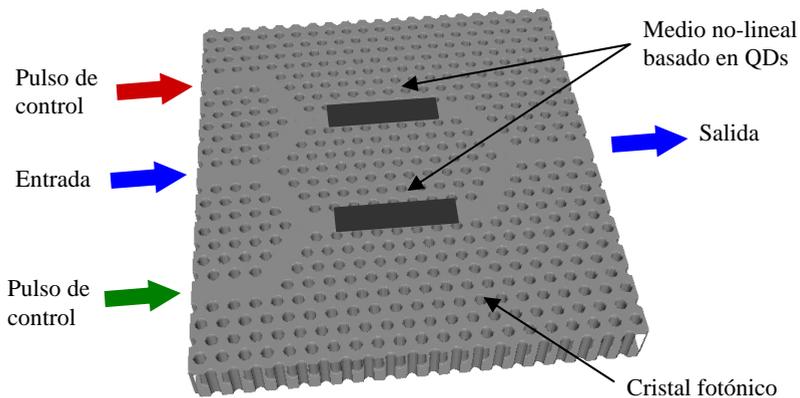
**Figura 2.18: Flip-flop basado en dos SOA-MZIs acoplados.**

El principio de funcionamiento de todas estas configuraciones es el mismo. Considerando un solo SOA-MZI, su salida se puede anular si se le inyecta una señal de suficiente potencia. Acoplando dos estructuras SOA-MZI la salida del primero se convierte en la entrada del segundo y viceversa. Por tanto, controlando el nivel de la señal de salida de uno de los SOA-MZIs se puede bloquear la emisión del otro. Con la inyección de un pulso externo en el MZI que está emitiendo puede invertirse la situación.

En [Liu06] se recogen los resultados obtenidos experimentalmente para la configuración de la Fig. 2.18. Se consiguieron tiempos de conmutación de 200 ps con pulsos de *set* y *reset* de 150 ps y potencias de pico inferiores a 6 dBm. Y se midieron relaciones de contraste On/Off en configuración estática de 13 y 10 dB para los estados 1 y 2, respectivamente. Si se compara con otras tecnologías, los flip-flops basados en SOA-MZIs presentan valores de relación de contraste On/Off menores, aunque siguen siendo valores aceptables para aplicaciones de procesamiento óptico de señal.

Por otro lado, la propuesta de [Oks06] consiste en lo que el autor denomina flip-flop óptico coherente. Se basa en la interferencia entre dos señales coherentes a la salida de un acoplador y en cómo esta interferencia puede modificarse al aplicar una señal externa. Para conseguir dos señales coherentes de una forma práctica, es necesario que procedan de la misma fuente óptica, por tanto estamos volviendo a la idea de dos SOA-MZIs acoplados.

Actualmente, aunque todavía está en una fase muy preliminar, ya se han propuesto estructuras equivalentes al SOA-MZI implementadas con tecnologías nanofotónicas basadas en cristales fotónicos bidimensionales [Nak04, Asa06]. Los elementos no lineales del MZI son guías de ondas no lineales (*non-linear optical waveguides*, NLO-WG) con puntos cuánticos (*quantum dots*, QDs) como se muestra en la Fig. 2.19.

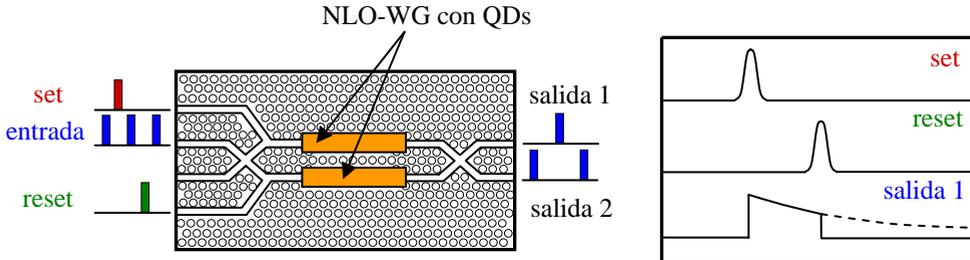


**Figura 2.19: Estructura interferométrica Mach-Zehnder con QDs.**

Al inyectar una señal de control en la NLO-WG con QDs se observa una modulación del índice de refracción del medio y por tanto se induce un desfase. Este efecto es equivalente al producido por un SOA sobre la fase de la señal que lo atraviesa. En [Nak04] se propone este MZI basado en cristales fotónicos como demultiplexor. Se demostró una ventana de conmutación de 15 ps con tiempos de conmutación de 2 ps y energía de los pulsos de control de  $\sim 100$  fJ para conseguir un desfase de  $\pi$  radianes.

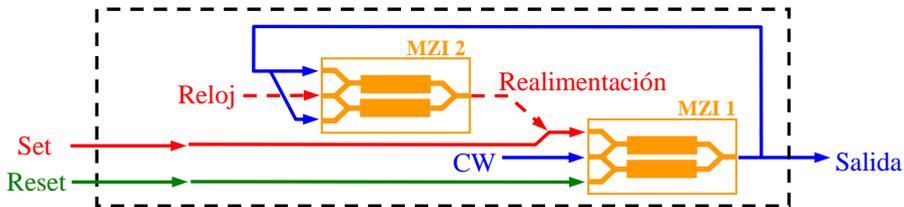
El principio de funcionamiento se representa en la Fig. 2.20. En ausencia de señales de control, la señal pulsada de entrada se conmuta al puerto de salida inferior del MZI (salida 2), mientras que en el puerto superior (salida 1) existe interferencia destructiva (el funcionamiento del SOA-MZI se explica con detalle en el próximo capítulo). Al inyectar el pulso de control de *set* se produce un desfase en la rama superior y en la salida 1 ya no tenemos interferencia destructiva, sino

que aparece un nivel de señal que va decayendo debido al tiempo de relajación de los portadores en la NLO-WG con QDs. Si se inyecta un pulso de *reset* se puede cancelar la señal en la salida 1 (Fig. 2.20).



**Figura 2.20: Principio de funcionamiento del conmutador óptico basado en un interferómetro Mach-Zehnder con cristales fotónicos.**

Para utilizar este dispositivo como flip-flop sólo habría que aumentar la duración de la ventana de conmutación un tiempo indefinido, pero esto no es posible porque la señal va decayendo hasta anularse ( $\sim 50$  ps). Para solucionarlo en [Asa06b] se propone una estructura con realimentación (Fig. 2.21)



**Figura 2.21: Propuesta para implementar un flip-flop basado en cristales fotónicos.**

Básicamente lo que se pretende con esta configuración es realimentar un pulso de *set* para mantener la ventana de conmutación abierta hasta que se inyecte un pulso de *reset*. Para ello se utiliza un segundo MZI (MZI 2) que actúa como una puerta lógica AND dejando pasar una señal de reloj cuando la salida del primer MZI no es nula, es decir, cuando se quiere mantener abierta la ventana de conmutación.

Como se comentó en el capítulo de introducción, el objetivo principal de esta tesis consiste en diseñar y validar un flip-flop basado en la arquitectura SOA-MZI. A diferencia de las configuraciones propuestas hasta la fecha, el flip-flop presentado en esta tesis no está formado por dos estructuras interferométricas acopladas, sino que se ha implementado realimentando una parte de la señal de

salida del MZI mediante un bucle de fibra. De esta forma se consigue reducir el número de estructuras SOA-MZI y el de fuentes láser externas a la mitad. Por otro lado, en el bucle de realimentación se han evitado elementos que impidan la integración del dispositivo completo y tampoco se han añadido elementos activos que aumenten el consumo de potencia como en [Asa06b].

## 2.4 Conclusiones

En este capítulo se ha hecho una revisión del estado del arte de los flip-flops ópticos. Además de su principio de funcionamiento, se han mostrado los resultados obtenidos con estas implementaciones y las ventajas/inconvenientes que presentan. En la Tabla 2.1 se resumen las prestaciones de las tecnologías y arquitecturas más relevantes empleadas para implementar un flip-flop óptico.

Que el flip-flop sea integrable constituye una característica muy importante, ya que reduce sus dimensiones y con ello el consumo de energía y los tiempos de conmutación. Sólo un flip-flop integrable tiene sentido en un futuro nodo óptico o en aplicaciones de computación óptica. Otros aspectos que se han evaluado son la velocidad de conmutación, la relación de contraste On/Off y la energía de los pulsos de control.

**Tabla 2.1: Comparación entre las diferentes tecnologías propuestas para implementar un flip-flop óptico.**

Tecnología/ Arquitectura	Inte- grable	Velocidad de conmutación	Relación de contraste On/Off	Energía pulsos de control	Otras observaciones
Guías y acopladores ópticos no lineales	Sí	Media (~5 ns)	Muy baja (4 dB)	Muy alta (>100 pJ)	Pulso de <i>reset</i> "negativo" Altas pérdidas
Anillo con semiconductor	No	-	Alta (10 y 25 dB)	Muy baja (<5 fJ)	Pulso de <i>reset</i> "negativo" Sintonizable en frecuencia
Láseres micro-anillo acoplados	Sí	Muy alta (<20 ps)	Media-baja (8-10 dB)	Muy baja (~5.5 fJ)	Tamaño: 19x40 $\mu\text{m}^2$
Diodos láser con absorbente saturable	Sí	Alta (<0.5 ns)	Media-Alta (>16 dB)	Baja (<8 pJ)	
Conmutadores de polarización	No	Muy baja (>100 ns)	Alta (>20 dB)	Muy alta (>100 pJ)	Pulsos de control polarizados ortogonalmente
SOAs resonantes	Sí	Media-alta (0.2-1 ns)	Baja (~ 7 dB)	Media (~20 pJ)	Pulsos de <i>set</i> y <i>reset</i> a frecuencias muy diferentes o pulso de <i>reset</i> "negativo"
Cavidades láser acopladas en anillo (con AWG)	Sí	Media (2 ns)	Alta (> 35 dB)	Baja (<10 pJ)	Niveles de potencia de salida muy bajos
SOA-MZIs	Sí	Alta (<200 ps)	Media (~10 dB)	Baja (< 1 pJ)	
SOA-MZIs con cristales fotónicos	Sí	Muy alta (~2 ps)	Baja (~ 5 dB)	Muy baja (100 fJ)	Tamaño: 60x300 $\mu\text{m}^2$

La velocidad de conmutación determina, por ejemplo, los tiempos de guarda entre paquetes de llegada a un nodo óptico. A mayor velocidad se necesitan menores tiempos de guarda y aumenta el ancho de banda efectivo del canal. La relación de contraste On/Off idealmente debería ser infinita, pero se considera aceptable en torno a 10 dB para aplicaciones de procesado fotónico. A la hora de colocar en cascada varios dispositivos de este tipo sí que se convierte en un factor limitante. En cuanto a la energía de los pulsos de control, cuanto menores sean, más fácil será alcanzarlas sin necesidad de utilizar amplificadores adicionales o esquemas de ensanchamiento de pulsos.

Otro aspecto que no se ha incluido en la tabla, pero que hemos visto en cada uno de los apartados, es el número de dispositivos activos utilizados para implementar un flip-flop, o la necesidad de fuentes externas de corriente continua. A menor número de dispositivos activos y de fuentes externas el consumo de energía es menor. A la hora de construir un gran esquema de procesado todo óptico de la señal (como un nodo todo óptico) es muy importante disminuir al máximo el consumo de energía, no sólo para reducir costes sino también para evitar efectos derivados del calentamiento del sistema.

## CAPÍTULO 3

# Flip-flops ópticos basados en un SOA-MZI con realimentación

En los últimos años, el SOA-MZI ha sido ampliamente utilizado en el ámbito del procesado fotónico. Es un dispositivo muy versátil que permite implementar un gran número de funcionalidades. Se ha utilizado en conversores de longitud de onda [Wol00, Yan06], puertas lógicas [Mar04, Mar06], conmutadores ópticos [Mor97] o demultiplexores [Wol00], filtros [Ram98, Cap99], flip-flops [Hil01b, Liu06], regeneración 3R [Yos01, Dos03], conversión del formato de datos [Mis06, Fje00], etc. Su capacidad de integración lo convierte en un elemento clave en campos como la computación óptica y el procesado óptico de señales, hasta el punto que varios proyectos europeos lo presentan como elemento básico en la construcción de un futuro nodo completamente óptico [Ram05, Efs06] porque permite eliminar las conversiones opto-electrónicas y alcanzar altas velocidades.

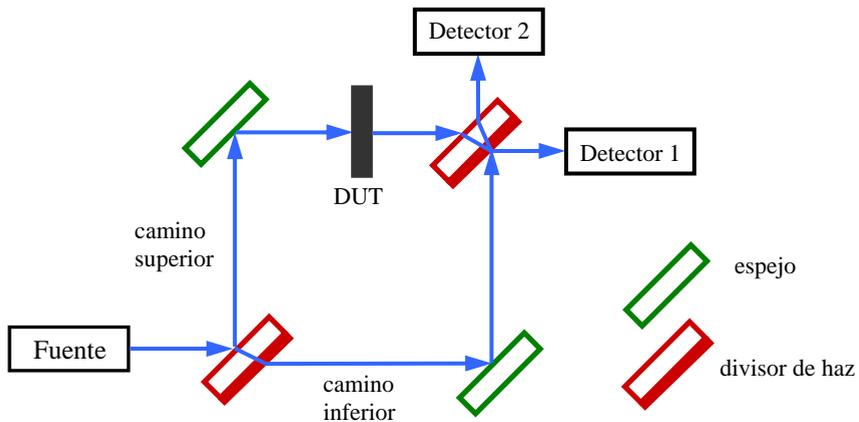
En esta tesis se propone utilizar un SOA-MZI para realizar una de las funcionalidades necesarias en una red de conmutación de paquetes: un flip-flop óptico. A diferencia de los flip-flops ópticos basados en SOA-MZIs presentados hasta la fecha [Hil01b, Hil05, Liu06, Dou06], en la configuración aquí propuesta no se acoplan dos estructuras interferométricas, sino que se utiliza un bucle de fibra para implementar la realimentación necesaria y conseguir un comportamiento biestable.

En este capítulo se explica el principio de funcionamiento del flip-flop propuesto y se muestran los resultados obtenidos tanto en simulación como experimentalmente. En ambos casos se ha demostrado el comportamiento biestable

del sistema para una configuración estática y dinámica. Por último, también se incluyen dos arquitecturas alternativas basadas en un SOA-MZI para realizar un flip-flop óptico.

### 3.1 El interferómetro Mach-Zehnder

El interferómetro Mach-Zehnder es un dispositivo utilizado para medir el cambio de fase provocado por un dispositivo bajo test (DUT, *device under test*) (Fig. 3.1). Consiste en una fuente de luz que genera un haz de ondas planas. Un divisor de haz separa el haz incidente en otros dos que siguen caminos diferentes y en uno de ellos se coloca el dispositivo bajo test. Con la ayuda de espejos se consigue que la luz siga una trayectoria como la que se indica en la Fig. 3.1. Finalmente ambos haces atraviesan un segundo divisor de haz y alcanzan los detectores 1 y 2. El principio de funcionamiento de este dispositivo se basa en el desfase por diferencia de caminos ópticos entre las ramas del interferómetro [Zet00]. A continuación se explica más detalladamente.



**Figura 3.1: Diagrama del interferómetro Mach-Zehnder.**

Según las leyes de la física, el desfase generado por un material cumple las siguientes propiedades:

- 1 La velocidad de la luz es menor en medios con un índice de refracción mayor que el del vacío. Concretamente su velocidad es  $v=c/n$  donde  $c$  es la velocidad de la luz en el vacío y  $n$  es el índice de refracción del medio. Esto causa un desfase proporcional a  $n \cdot \text{longitud}$  atravesada. Para la mayoría de los cristales  $n=1,5$ .

- 2 La reflexión en la superficie de un medio con un índice de refracción menor no provoca desfase.
- 3 La reflexión en la superficie de un medio con un índice de refracción mayor causa un desfase de  $\lambda/2$  (siendo  $\lambda$  la longitud de onda incidente).
- 4 Cuando un rayo de luz pasa de un medio a otro, su dirección cambia debido a la refracción pero no sufre ningún desfase en la superficie que separa ambos medios.

Aplicando estas leyes a los elementos que forman parte del interferómetro se extraen las siguientes conclusiones:

- La luz reflejada por un espejo sufre un desfase de  $\lambda/2$ , ya que el índice de refracción de un espejo perfecto puede considerarse infinito.
- Un divisor de haz sólo refleja la mitad de la luz que incide sobre él y refracta la otra mitad. La luz reflejada sufrirá un desfase de  $\lambda/2$ . La luz refractada sufrirá un desfase constante,  $k$ , proporcional a  $n \cdot \text{longitud}$  atravesada (no se desfasa en la superficie que separa el medio y el cristal según el punto 4, pero sí al atravesar el grosor del cristal del divisor de haz de acuerdo con el punto 1).

A continuación vamos a analizar la señal que llega a ambos detectores. Inicialmente consideraremos el interferómetro sin el dispositivo bajo test.

En el recorrido de la señal por el camino superior (Fig. 3.1), la luz sufre los siguientes desfases antes de llegar al detector 1:

- 1 Se refleja en la parte delantera del primer divisor de haz  $\rightarrow \Delta\phi_1 = \lambda/2$
- 2 Se refleja en el espejo superior  $\rightarrow \Delta\phi_2 = \lambda/2$
- 3 Se refracta en el segundo divisor de haz  $\rightarrow \Delta\phi_3 = k$

En el recorrido de la señal por el camino inferior, la luz sufre los siguientes desfases antes de llegar al detector 1:

- 1 Se refracta en el primer divisor de haz  $\rightarrow \Delta\phi_1 = k$
- 2 Se refleja en el espejo superior  $\rightarrow \Delta\phi_2 = \lambda/2$
- 3 Se refleja en el segundo divisor de haz  $\rightarrow \Delta\phi_3 = \lambda/2$

Sumando todas las contribuciones para cada uno de los recorridos, vemos que son iguales. Por lo tanto, la luz que llega al detector 1 por las dos ramas del interferómetro está en fase. Dicho de otra forma, a la entrada del detector 1 tenemos interferencia constructiva.

En el recorrido de la señal por el camino superior, la luz sufre los siguientes desfases antes de llegar al detector 2:

- 1 Se refleja en la parte delantera del primer divisor de haz  $\rightarrow \Delta\phi_1=\lambda/2$
- 2 Se refleja en el espejo superior  $\rightarrow \Delta\phi_2=\lambda/2$
- 3 Se refracta a través del segundo divisor de haz  $\rightarrow \Delta\phi_3=k$
- 4 Se refleja en la superficie interna del segundo divisor de haz  $\rightarrow \Delta\phi_4=0$
- 5 Atraviesa por segunda vez el segundo divisor de haz  $\rightarrow \Delta\phi_5=k$

En el recorrido de la señal por el camino inferior, la luz sufre los siguientes desfases antes de llegar al detector 2:

- 1 Se refracta en el primer divisor de haz  $\rightarrow \Delta\phi_1=k$
- 2 Se refleja en el espejo inferior  $\rightarrow \Delta\phi_2=\lambda/2$
- 3 Se refracta en el segundo divisor de haz  $\rightarrow \Delta\phi_3=k$

Sumando el total de las contribuciones vemos que la señal que se propaga por el camino superior sufre un desfase adicional de  $\lambda/2$ . Esto implica que a la entrada de detector 2 tenemos interferencia destructiva, es decir, las contribuciones de las dos ramas del interferómetro se anulan mutuamente y no hay señal.

Si introducimos un dispositivo bajo test, por ejemplo, un cristal en el camino superior o inferior, el desfase provocado por la muestra altera las relaciones de fase entre los dos haces que se han descrito anteriormente y ya no se produce necesariamente interferencia destructiva en el detector 2. Midiendo la cantidad de luz que llega a ambos detectores se puede calcular el desfase introducido por la muestra.

### 3.1.1 Interferómetro Mach-Zehnder con guiaonda

La construcción del primer interferómetro Mach-Zehnder estaba basada en óptica espacial como acabamos de ver. El siguiente paso consiste en implementar el MZI con guiaondas, ya sea con componentes discretos de fibra óptica o con tecnología PLC (*Planar Lighthwave Circuit*). Para ello hace falta sustituir los divisores de haz por acopladores direccionales, no siendo necesarios los espejos como se aprecia en la Fig. 3.2.

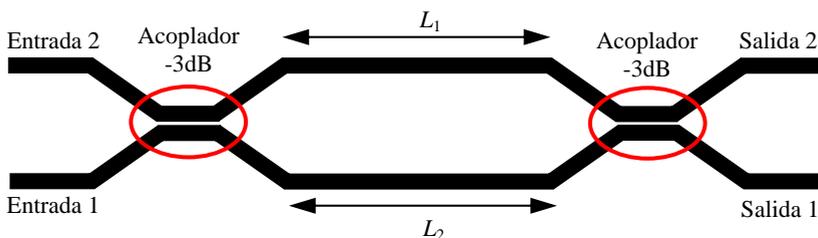


Figura 3.2: Esquema del interferómetro Mach-Zehnder con guiaonda.

La matriz de transmisión de un acoplador óptico 2x2 es la siguiente [Mär94]:

$$\begin{pmatrix} E_{out1} \\ E_{out2} \end{pmatrix} = \begin{pmatrix} \sqrt{1-\alpha} & j\sqrt{\alpha} \\ j\sqrt{\alpha} & \sqrt{1-\alpha} \end{pmatrix} \cdot \begin{pmatrix} E_{in1} \\ E_{in2} \end{pmatrix} \quad (3.1)$$

Según esta ecuación, si se aplica una señal al interferómetro por la Entrada 1, al llegar ésta al primer acoplador direccional, su potencia se divide por igual entre la rama superior y la inferior ( $\alpha=0.5$ ). Pero la señal en una de las ramas experimenta un desfase de  $\pi/2$  introducido por el acoplador respecto a la otra rama. Concretamente, la señal que se acopla en la rama inferior no sufre ningún cambio de fase. Sin embargo, la parte de la señal que se acopla en el brazo superior experimenta un desfase de  $\pi/2$ . Tras propagarse a lo largo de las ramas, las señales llegan al segundo acoplador direccional. Si consideramos que la longitud de ambos brazos del interferómetro es igual,  $L_1=L_2$ , el desfase que sufre la señal al propagarse a través de ambas ramas también es el mismo. Para la Salida 1, la señal procedente del brazo superior sufre otro desfase de  $\pi/2$  (introducido por el acoplador de salida) respecto a la señal que se propaga por el brazo inferior. De esta forma, la diferencia de fase relativa total entre las dos señales en la Salida 1 es de  $\pi/2+\pi/2$ . Sin embargo, para la Salida 2, es la señal transmitida por la rama inferior la que sufre un desfase de  $\pi/2$  en el acoplador de salida, quedando una diferencia de fase relativa total entre las dos señales de  $\pi/2-\pi/2$ .

En conclusión, las señales en la Salida 2 se suman en fase mientras que en la Salida 1 lo hacen en oposición de fase, es decir, con una diferencia de fase igual a  $\pi$  radianes, cancelándose entre ellas. Por tanto, se deduce que una señal que entra por la Entrada 1 es dirigida a la Salida 2. El mismo razonamiento se puede seguir para ver que una señal entrante por la Entrada 2 es extraída por la Salida 1.

Cuando la longitud de ambos brazos del interferómetro es igual, la única función que puede conseguirse es redirigir la señal de Entrada 1 a la Salida 2 y la Entrada 2 a la Salida 1. No tiene mucho sentido realizar esto con un interferómetro cuando simplemente puede conseguirse conectando entradas y salidas adecuadamente con fibra óptica. El interés de esta configuración consiste en que ambos brazos del interferómetro no sean iguales. La forma más inmediata de romper la igualdad de los brazos es hacerlos de longitudes diferentes. Por ejemplo, consideremos que  $L_1=L$  y  $L_2=L+\Delta L$ . En este caso la diferencia de fase de las señales que se suman en la salida 1 es de  $\pi/2+\pi/2+\beta\cdot\Delta L$  y en la Salida 2 es de  $\pi/2-\pi/2+\beta\cdot\Delta L$ , siendo  $\beta = \frac{2\pi n}{\lambda}$ .

Si  $\beta\cdot\Delta L$  es múltiplo par de  $\pi$  en la Salida 2 tendremos interferencia constructiva y en la Salida 1 destructiva. En cambio, si  $\beta\cdot\Delta L$  es múltiplo impar de  $\pi$ , será al revés, la interferencia constructiva se producirá en la Salida 1.

Una aplicación de esta configuración es la de filtro óptico, cuya función de transferencia puede optimizarse colocando varios interferómetros Mach-Zehnder en cascada con diferentes  $\Delta L$  [Ram98, Cap99].

## 3.2 El Amplificador Óptico de Semiconductor

Una forma muy interesante de conseguir desbalancear el interferómetro Mach-Zehnder consiste en colocar un elemento no lineal en uno de sus brazos o en ambos. El elemento no lineal que vamos a introducir es el amplificador óptico de semiconductor, ampliamente conocido por sus siglas en inglés SOA (*Semiconductor Optical Amplifier*).

El SOA se desarrolló inicialmente como dispositivo amplificador. Sin embargo, ha sido el amplificador de fibra dopada con Erblio (*Erbium Doped Fiber Amplifier*, EDFA) el que se ha impuesto como amplificador estándar en las redes ópticas [Pan02], principalmente en las redes troncales de larga distancia. Esto es debido a que en la actualidad las prestaciones del SOA no son tan buenas como las de los EDFAs. Los SOAs presentan mayor factor de ruido, menos ganancia, mayores pérdidas de acoplo, son sensibles a la polarización y son muy no lineales cuando se trabaja a elevadas velocidades [Con02].

En cambio, en aplicaciones metro los SOAs sí pueden utilizarse porque las distancias de transmisión son más cortas y el SOA trabaja en régimen lineal. Además son más pequeños que los EDFAs y pueden tener un coste menor porque se alimentan directamente con una fuente eléctrica mientras que el EDFA necesita un láser de bombeo externo.

La no linealidad del SOA que antes enumerábamos como desventaja los convierte en elementos muy atractivos para aplicaciones de procesado como la conmutación todo óptica, la conversión de longitud de onda, regeneración o para implementar puertas lógicas y memorias.

### 3.2.1 Estructura del SOA

Los amplificadores ópticos de semiconductor tienen una estructura similar a un láser Fabry-Perot o diodo láser. Ambos están constituidos por una unión p-n de semiconductor alimentada eléctricamente, donde se genera la ganancia óptica. La diferencia principal reside en que el diodo láser requiere realimentación, mientras que en el SOA trata de evitarse toda oscilación. En la Fig. 3.3 se ha representado el esquemático de un SOA. El dispositivo se alimenta con una corriente eléctrica. La región activa proporciona ganancia a una señal de entrada debido a la emisión estimulada. La señal de salida tiene una componente de ruido por emisión espontánea amplificada (*Amplified Spontaneous Emission*, ASE) que se produce en el proceso de amplificación.

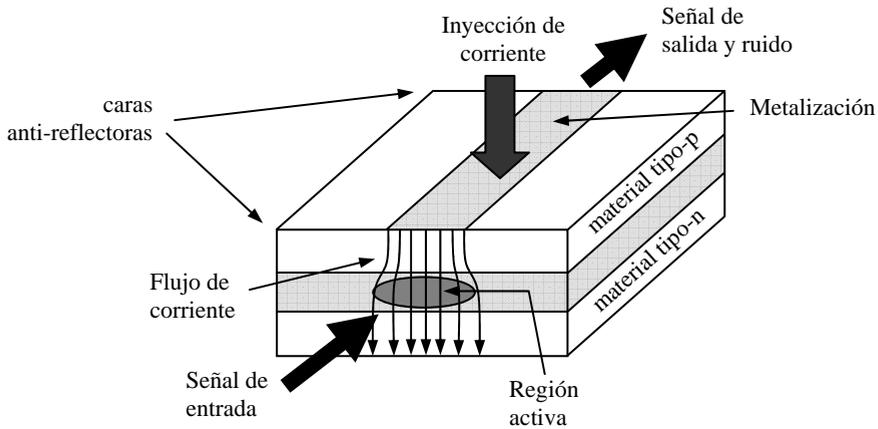


Figura 3.3: Esquemático de un SOA.

En función de las reflexiones en las caras laterales del SOA podemos distinguir entre dos tipos: Fabry-Perot, en el que la reflectividad de las caras es significativa, y de onda viajera o *travelling-wave*, con reflectividades de las caras inferiores a  $10^{-5}$ .

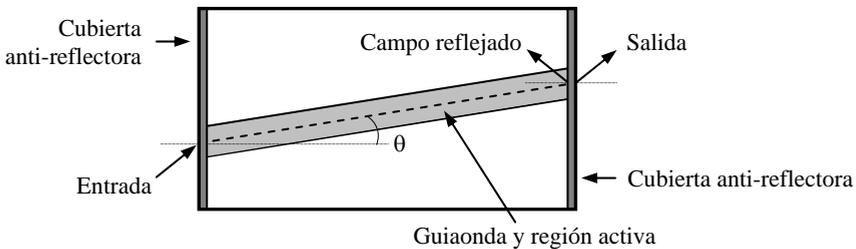


Figura 3.4: Vista superior de un SOA con caras en ángulo.

Para reducir las reflexiones en los interfaces del SOA se utilizan cubiertas anti-reflectoras (*anti-reflection coatings*) [Var88] y una guíaonda cortada en ángulo (*angle facet*) [Mar89] (Fig. 3.4). Los SOAs de onda viajera son los más utilizados en la actualidad ya que presentan prestaciones superiores en cuanto a saturación, ancho de banda y ruido.

### 3.2.2 Comportamiento no lineal del SOA

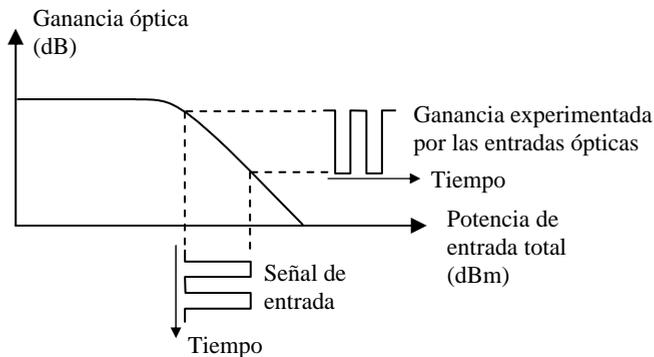
Como se ha comentado anteriormente, el SOA no es el amplificador idóneo para enlaces de larga distancia debido a su baja potencia de saturación. En cambio, su no linealidad se convierte en una ventaja para otras aplicaciones. Los principales efectos no lineales que presenta este dispositivo son:

- Modulación de ganancia cruzada (*Cross Gain Modulation, XGM*)
- Modulación de fase cruzada (*Cross Phase Modulation, XPM*)
- Automodulación de fase (*Self Phase Modulation, SPM*)
- Mezclado de cuatro ondas (*Four Wave Mixing, FWM*)

Sólo vamos a ver en detalle los tres primeros porque son los necesarios para comprender el funcionamiento de los dispositivos presentados en esta tesis.

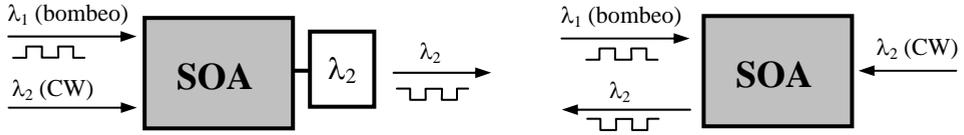
### Modulación de Ganancia Cruzada

Esta técnica está directamente relacionada con la saturación de ganancia en el SOA. Se inyectan dos señales al SOA: una señal modulada en amplitud (señal de bombeo) y una señal de onda continua. La señal de bombeo modula la densidad de portadores del SOA y por tanto su ganancia. La señal de onda continua experimenta esta modulación de ganancia y a la salida del SOA se obtiene la señal de onda continua modulada (Fig. 3.5). La relación matemática exacta entre la intensidad de la señal de entrada, la densidad de portadores y la ganancia del SOA la veremos en el capítulo 4.



**Figura 3.5: Descripción del efecto de XGM en un SOA.**

Las señales de bombeo y de onda continua pueden recorrer el SOA en el mismo sentido (esquema en co-propagación) o en sentido contrario (esquema en contra-propagación) como se ha representado en la Fig. 3.6. En el esquema en co-propagación se necesita un filtro para separar ambas señales a la salida del SOA.



**Figura 3.6: Esquemas en co-propagación y contra-propagación.**

La aplicación más inmediata del efecto de XGM en un SOA es la conversión de longitud de onda. El problema que muestra esta configuración es que la señal de salida siempre presenta una relación de extinción menor que la señal de entrada. Esto limita el número de conversores que se pueden colocar en cascada. Otro problema es el chirp que se induce en la señal convertida si tiene que ser transmitida una larga distancia, pero si se utiliza localmente, no representa un grave inconveniente. Finalmente, la señal convertida es una versión invertida respecto a la señal de entrada. Esto puede solucionarse con una segunda conversión XGM.

### Modulación de Fase Cruzada y Automodulación de Fase

Estos efectos se basan en la dependencia del índice de refracción del material que forma la zona activa del SOA con la densidad de portadores, y por lo tanto, con la ganancia del material. Esto supone que la fase y la ganancia de una señal óptica propagándose a través del SOA están acopladas vía saturación de ganancia. El desfase que sufre una señal al propagarse a través de un SOA es:

$$\Delta\phi = -\frac{1}{2}\alpha h \quad (3.2)$$

donde  $h$  es la ganancia proporcionada por el SOA expresada en neperios y  $\alpha$  es el factor de ensanchamiento de línea. En el capítulo 4 se explica detalladamente el modelo matemático utilizado para caracterizar el SOA. Allí veremos las ecuaciones que relacionan la ganancia y el desfase que experimenta una señal que atraviesa el SOA en función de su densidad de portadores.

Cuando un pulso óptico atraviesa el SOA produce cambios en su densidad de portadores. Debido a que el tiempo de vida de los portadores es finito, el pulso no experimenta un desfase constante durante toda su duración. La consecuencia de esta automodulación de fase es un cambio de la forma temporal del pulso y de su espectro.

Si se inyecta más de una señal en el SOA, entonces se producirá modulación de fase cruzada entre ellas. Sin embargo, como XPM sólo produce cambios de fase, se tiene que utilizar el SOA junto con una configuración interferométrica para

convertir los cambios de fase de la señal en cambios de intensidad mediante mecanismos de interferencia constructiva o destructiva. Los interferómetros más utilizados son el interferómetro de Michelson, el interferómetro Mach-Zehnder que ya hemos visto y el interferómetro de Sagnac [Con02, Cap99].

### **3.3 Flip-flop basado en un SOA-MZI con bucle de realimentación**

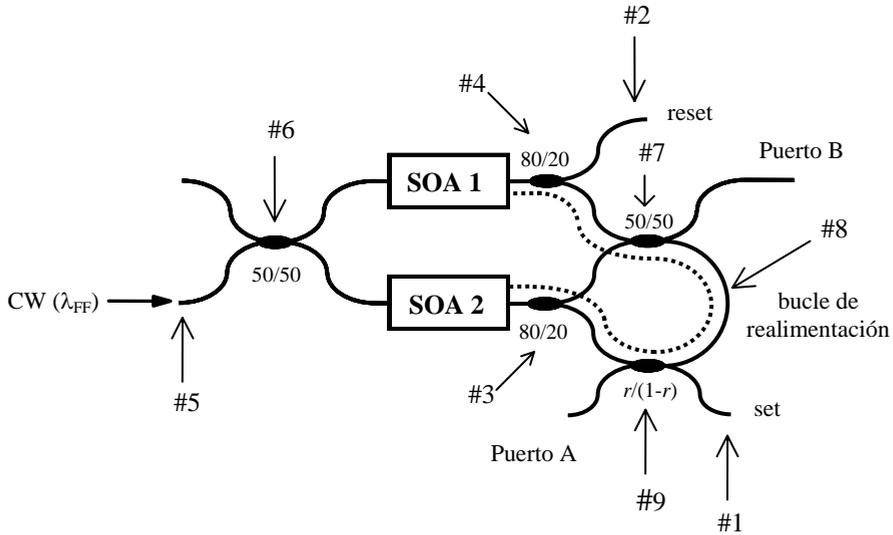
En las secciones anteriores hemos descrito el principio de funcionamiento de la estructura interferométrica Mach-Zehnder así como las principales características de un amplificador óptico de semiconductor. El SOA-MZI consiste simplemente en situar un SOA en cada rama del interferómetro. Actuando de forma independiente sobre cada uno de los SOAs podemos conseguir que el SOA-MZI esté balanceado (interferencia destructiva a la salida del interferómetro) o no lo esté. La operación del flip-flop que aquí se presenta se basa precisamente en este concepto: en función del desfase relativo entre ambas ramas del interferómetro se obtienen diferentes niveles de potencia de salida.

En el capítulo anterior se ha visto que hasta ahora, los flip-flops implementados con estructuras interferométricas Mach-Zehnder consistían en dos SOA-MZIs acoplados, es decir, la salida de un interferómetro se utilizaba como entrada del otro y viceversa [Hil01b, Liu06, Hil05]. Esta configuración utiliza dos fuentes láser operando a diferentes longitudes de onda y a la salida del dispositivo se obtienen dos señales complementarias (Fig. 2.18). Cuando el número de puertos de salida es mayor que dos, como sucede en un nodo óptico [Ram05], hace falta replicar el flip-flop tantas veces como el número de puertos que existen. En este caso se utiliza sólo una de las dos salidas, es decir, se están desaprovechando recursos.

La solución inmediata a este problema consiste en reducir el número de estructuras SOA-MZI, y para conseguirlo se ha sustituido el acoplo entre los SOA-MZIs por una realimentación. Con la realimentación lo que se consigue es que cuando la salida del interferómetro no es nula (el sistema no está balanceado) se reconduce una parte de la señal de salida sólo a uno de los SOAs, manteniendo de esta forma el estado del flip-flop. En situación de equilibrio, la que existe por defecto, el SOA-MZI está balanceado y la señal de salida será nula. A continuación se explica el principio de funcionamiento con más detalle.

#### **3.3.1 Principio de funcionamiento**

El flip-flop óptico propuesto consiste en una estructura interferométrica Mach-Zehnder activa y un bucle de realimentación (Fig. 3.7). El MZI contiene en cada una de sus ramas un amplificador óptico de semiconductor y un acoplador o combinador. El bucle de realimentación, a su vez, contiene un acoplador 2x2.



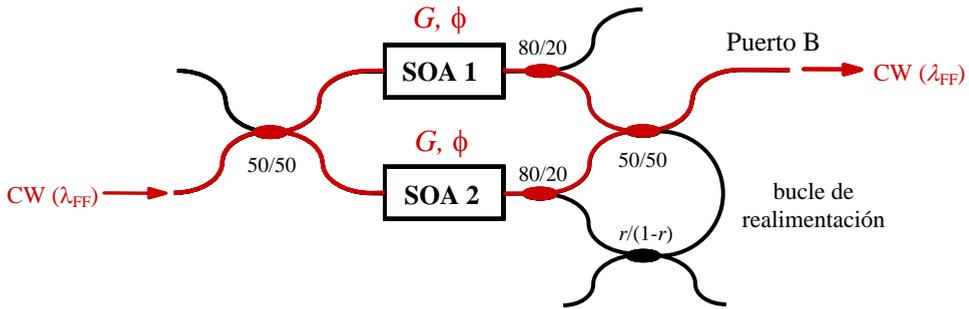
**Figura 3.7: Arquitectura del flip-flop óptico basado en un SOA-MZI con bucle de realimentación.**

Como se muestra en la Fig. 3.7, las señales ópticas de control, *set* y *reset*, entran por los puertos #1 y #2 respectivamente y se acoplan en las ramas del MZI mediante los acopladores #3 y #4, mientras que una señal de onda continua a longitud de onda  $\lambda_{FF}$ , se acopla en el puerto #5 del MZI. Esta señal de onda continua se divide con idéntica potencia entre ambas ramas del MZI mediante el acoplador #6, pero con un desfase de  $\pi/2$  entre ambas. En el MZI, las dos señales en las que se ha dividido la señal de onda continua pasan a través de cada uno de los dos SOAs 1 y 2 e inducen una modulación de su densidad de portadores, o lo que es lo mismo, del índice de refracción del medio. Esta modulación determina la ganancia del SOA y el desfase que provoca en la señal que lo atraviesa.

Los SOAs, acopladores y longitudes de ambas ramas del MZI son iguales (los valores de la ganancia y el desfase introducidos por ambos SOAs son los mismos bajo las mismas condiciones) y los acopladores #6 y #7 tienen un factor de acoplo del 50% (el desfase inducido por los acopladores entre las señales que circulan por ambas ramas a la salida del MZI es igual a  $\pi$  radianes), así que en ausencia de señales de control, a la salida del MZI (puerto #8) no se obtendrá señal (interferencia destructiva). Esto implica que por el bucle de realimentación #8 no circulará señal en el sentido de las agujas del reloj y por lo tanto existirá un nivel nulo de potencia a la salida del flip-flop (puerto A). En este estado, aunque se acople otra señal de onda continua en contra-propagación (en sentido antihorario) por el puerto #8, el equilibrio entre las dos ramas se mantendrá por la simetría del dispositivo interferométrico. Esta propiedad es muy importante, ya que evita la

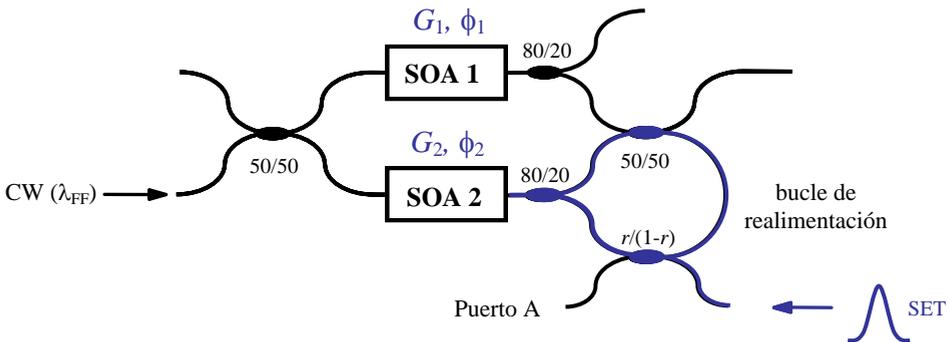
necesidad de un aislador en el bucle de realimentación y posibilita así la integración de la arquitectura completa.

Si en el puerto #8 tenemos interferencia destructiva, en el otro puerto de salida del interferómetro, puerto B, la interferencia será constructiva. Resumiendo, en este estado de funcionamiento del dispositivo la señal de onda continua inyectada por #5 se conmuta al puerto B, como queda reflejado en la Fig. 3.8.



**Figura 3.8:** Flip-flop en estado inicial, antes de aplicar señales de control.

En cambio, cuando se aplica un pulso *set* al puerto #1, éste alcanza el SOA 2 a través de los acopladores #9 y #3 e induce una modulación de su densidad de portadores. Esto provoca una modulación de la fase y la intensidad de la señal continua que se propaga por el SOA 2 en sentido contrario al de inyección del pulso *set* (Fig. 3.9). Estos efectos son debidos a XPM y a XGM, respectivamente.



**Figura 3.9:** Flip-flop en el instante en que se inyecta un pulso de *set*.

De esta forma, el MZI queda desbalanceado y la señal de salida del MZI en el puerto #8 deja de ser nula. En esta situación, existe una señal propagándose a través del bucle de realimentación en el sentido de las agujas del reloj que alcanza de nuevo el acoplador #3 a través del acoplador #9 (Fig. 3.9). Cuando cesa el pulso de *set* presente en el puerto #1, la señal de realimentación en el sentido de las

agujas del reloj puede mantener el cambio en la fase y la ganancia de la señal que atraviesa el SOA 2 y conservar un estado de nivel alto a la salida del flip-flop (puerto A). Es decir, en este estado la señal de onda continua que entra por el puerto #5 se conmuta al puerto A (Fig. 3.10).

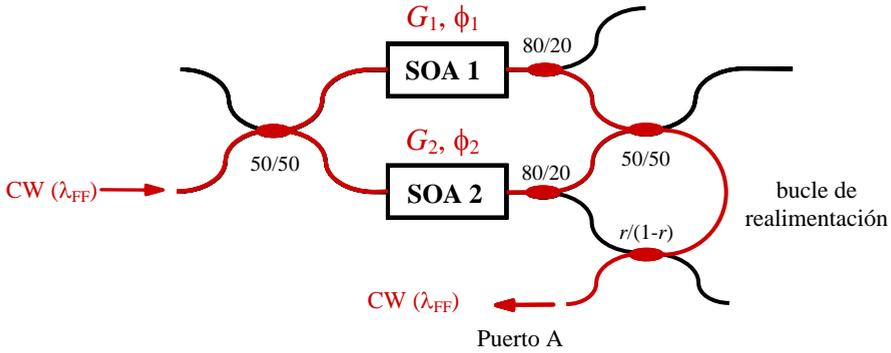


Figura 3.10: Estado en el que queda el flip-flop después de aplicarle el pulso de *set*.

Por otro lado, cuando se inyecta un pulso de *reset* a través del puerto #2 se produce una modulación de la densidad de portadores del SOA 1. Al igual que en el caso anterior, por efecto de XGM y de XPM se modula la fase y la intensidad de la señal que se propaga por el SOA 1 en sentido contrario al de inyección del pulso *reset*. Debido a la presencia del bucle de realimentación (Fig. 3.11), la modulación de la densidad de portadores del SOA 1 se propaga hasta el SOA 2 que también experimenta una modulación de su densidad de portadores, recuperándose el equilibrio entre ambas ramas del MZI y volviendo al estado inicial en el que no había señal de salida en el puerto #8 (Fig. 3.8).

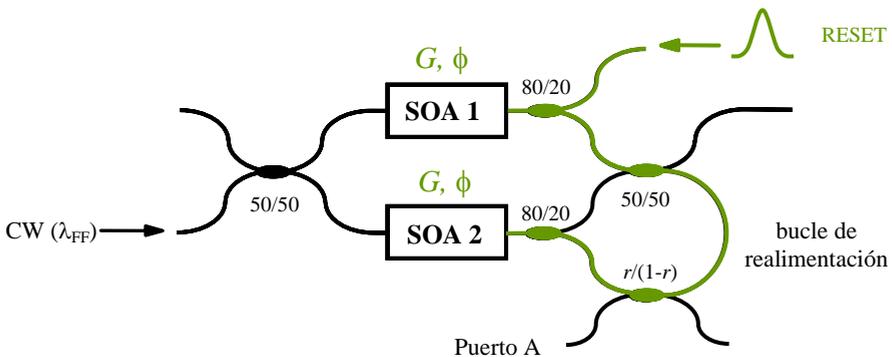


Figura 3.11: Flip-flop en el instante en que se inyecta un pulso de *reset*.

Como se ha comentado anteriormente, la señal del puerto A se considera la señal de salida del flip-flop (a longitud de onda  $\lambda_{FF}$ ). Esta señal no es más que una porción de la señal existente en el puerto #8 y que se deriva por medio del acoplador #9. En el estado inicial, cuando no se ha aplicado todavía ningún pulso de control, esta señal está a nivel bajo (estado bajo), es decir, es prácticamente nula porque el MZI está balanceado y el único nivel de potencia presente es el ruido ASE de los SOAs. Al aplicar un pulso *set*, el MZI se desbalancea y la señal en el puerto A deja de ser nula (estado alto). Ahora, con un pulso de *reset* se puede devolver al flip-flop al estado bajo inicial.

A la salida de la arquitectura se pueden tener señales a diferentes frecuencias: la señal de continua a  $\lambda_{FF}$  y las señales de control *set* y *reset* que pueden tener una frecuencia igual o diferente a  $\lambda_{FF}$ . En todo caso, la señal que tiene interés es la de salida del flip-flop a  $\lambda_{FF}$ , que puede seleccionarse mediante un filtro paso banda a la salida del flip-flop centrado a  $\lambda_{FF}$ . Este filtro también elimina parte del ruido ASE de los SOAs.

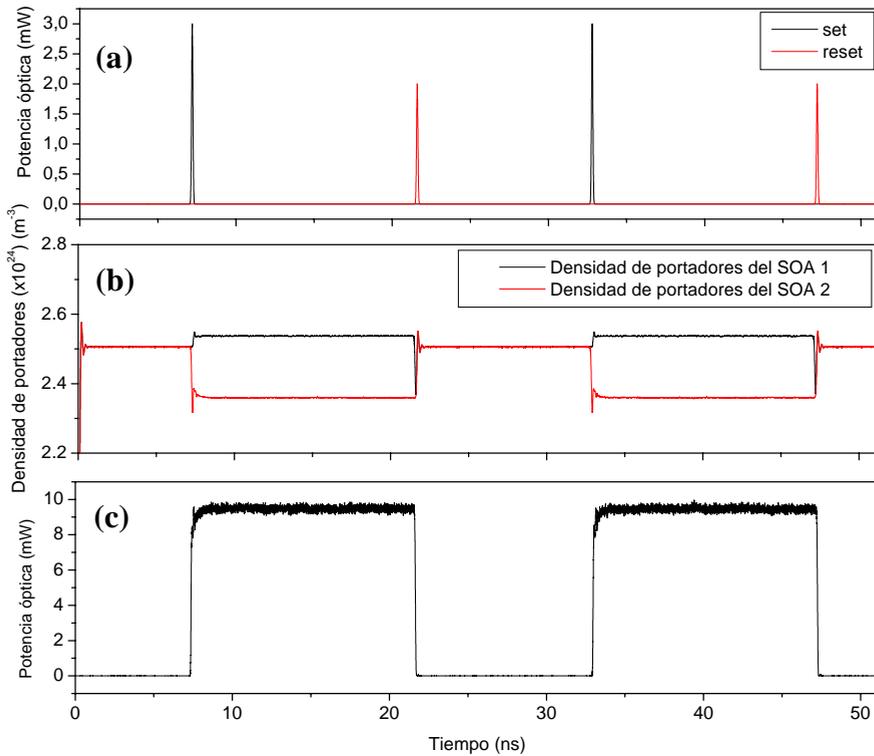
### 3.3.2 Resultados de simulación

Para validar el esquema propuesto se llevaron a cabo simulaciones de la arquitectura de la Fig. 3.7 utilizando el software Virtual Photonics Inc. [VPI]. Ambos SOAs son idénticos y se caracterizan por los parámetros de la tabla 3.1. Los resultados de simulación que prueban el principio de funcionamiento del flip-flop se muestran en la Fig. 3.12. Se inyectaron pulsos *set* y *reset* al flip-flop de forma alternada (Fig. 3.12a). Los pulsos de control son gaussianos con una anchura de 100 ps a 3 dB del máximo (*Full Width Half Maximum*, FWHM) y amplitudes de pico de 3 mW (*set*) y 2 mW (*reset*). Se escogieron diferentes energías para optimizar los tiempos de respuesta de esta arquitectura. Los pulsos de *reset* llegan al SOA 1 a través de un solo acoplador, mientras que los de *set* atraviesan dos hasta el SOA 2, por eso tienen una amplitud mayor, para compensar las pérdidas en este acoplador adicional. El factor de acoplo,  $r$ , se ajustó para obtener una potencia de salida máxima para un valor de la señal de entrada de onda continua de 1 mW. En la Fig. 3.12b puede observarse que inicialmente las densidades de portadores de ambos SOAs son iguales, por tanto el MZI se encuentra balanceado y no hay potencia a la salida del flip-flop (Fig. 3.12c). Cuando se aplica un pulso *set*, la densidad de portadores del SOA2 decrece mientras que la del SOA1 tan sólo es ligeramente modificada por la señal que se propaga en sentido inverso al de las agujas del reloj a través del bucle de realimentación. Esto provoca que la potencia a la salida del MZI ya no sea nula y exista una señal propagándose en sentido horario por el bucle. Esta señal realimentada mantiene el sistema en el nuevo estado y a la salida del flip-flop se obtiene una potencia estable mayor de 9 mW, como se observa en la Fig. 3.12c. Por otro lado, cuando se inyecta un pulso de *reset* al flip-

flop, las densidades de portadores de ambos SOAs se ven modificadas y vuelven a su estado inicial, consiguiéndose que el sistema vuelva a estar balanceado.

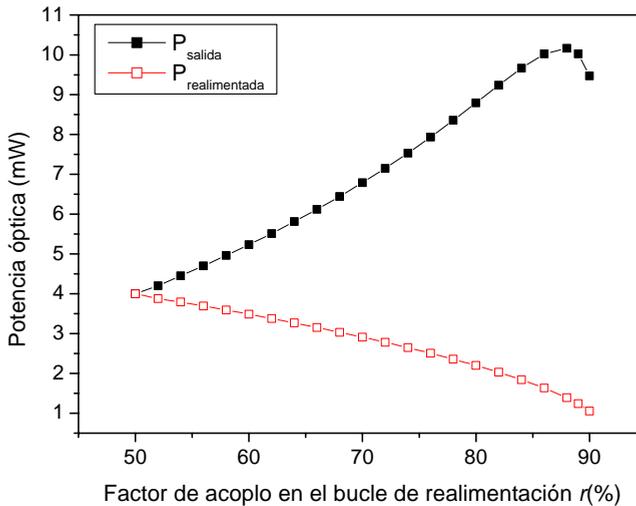
**Tabla 3.1: Parámetros de simulación de los SOAs.**

Símbolo	Parámetro	Valor
$I$	Corriente de alimentación	200 mA
$L$	Longitud del SOA	500 $\mu\text{m}$
$wd$	Área activa	$2,0 \times 10^{-13} \text{ m}^2$
$\alpha_N$	Factor de ensanchamiento de línea	4
$\Gamma$	Factor de confinamiento	0,4
$\tau_c$	Tiempo de vida de los portadores	620 ps
$n_{sp}$	Factor de emisión espontánea	1,5
$a$	Coefficiente de ganancia	$3 \times 10^{-20} \text{ m}^{-2}$
$N_0$	Densidad de portadores de transparencia	$1,5 \times 10^{24} \text{ m}^{-3}$
$\alpha_{int}$	Pérdidas de absorción	$27 \text{ cm}^{-1}$



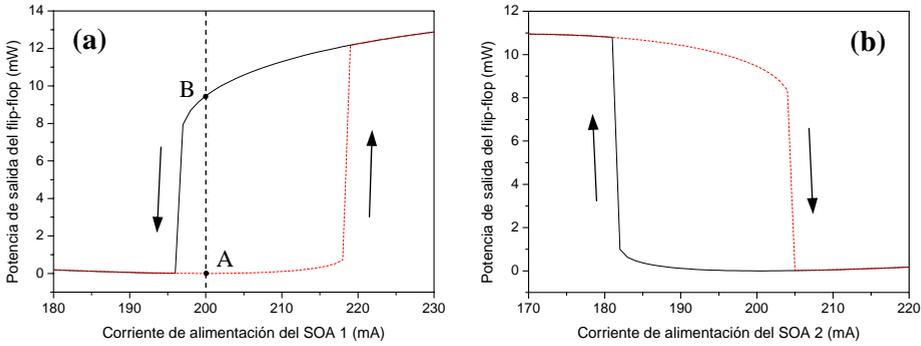
**Figura 3.12: Resultados de simulación del flip-flop: (a) pulsos de control (b) densidad de portadores de los SOAs y (c) potencia de salida del flip-flop.**

Una forma de ajustar la potencia de salida del flip-flop en el estado alto consiste en variar el factor de acoplo del bucle de realimentación. En la Fig. 3.13 se representa la fracción de potencia óptica que se inyecta de nuevo en el SOA 2 a través del bucle de realimentación en función del factor de acoplo  $r$ . Los resultados de simulación de la Fig. 3.13 indican que la potencia realimentada decrece a medida que  $r$  aumenta. A partir del valor  $r=90\%$  la potencia realimentada ya no es suficiente para que el flip-flop pueda mantener su estado. En cambio la potencia de salida del flip-flop aumenta con el factor de acoplo  $r$  hasta un máximo para  $r=88\%$ , y luego disminuye ligeramente antes de que el flip-flop deje de funcionar. Se consideró un retardo óptico del bucle de realimentación de 100 ps (representado en la Fig. 3.7 con una línea discontinua), que corresponde a una longitud de guíaonda de unos 20 mm (considerando un índice de refracción del núcleo de la fibra de  $n=1,5$ ).



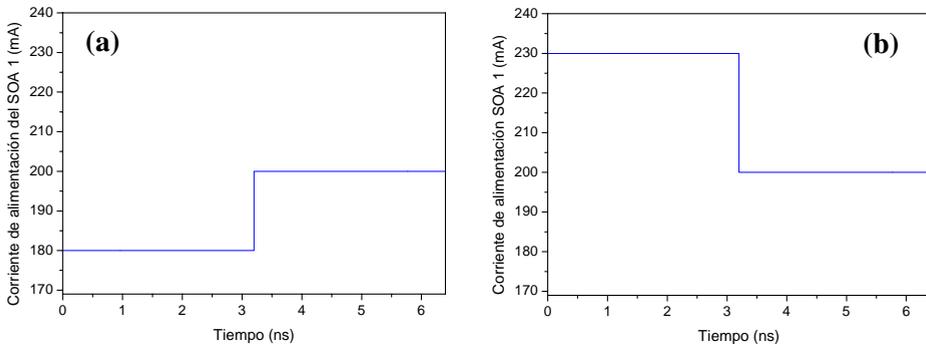
**Figura 3.13: Potencias de salida y realimentada en función del factor de acoplo del bucle.**

Para demostrar gráficamente el comportamiento biestable de este sistema se han representado en la Fig. 3.14 los ciclos de histéresis del flip-flop en función de las corrientes de alimentación de los SOAs 1 y 2. Para obtener la Fig. 3.14a se mantuvo constante la corriente de alimentación del SOA 2 ( $I_{bias2}=200\text{mA}$ ) y se varió la del SOA 1. La Fig. 3.14b se calculó con una corriente de alimentación del SOA 1 constante,  $I_{bias1}=200\text{ mA}$ , y variando la del SOA 2.



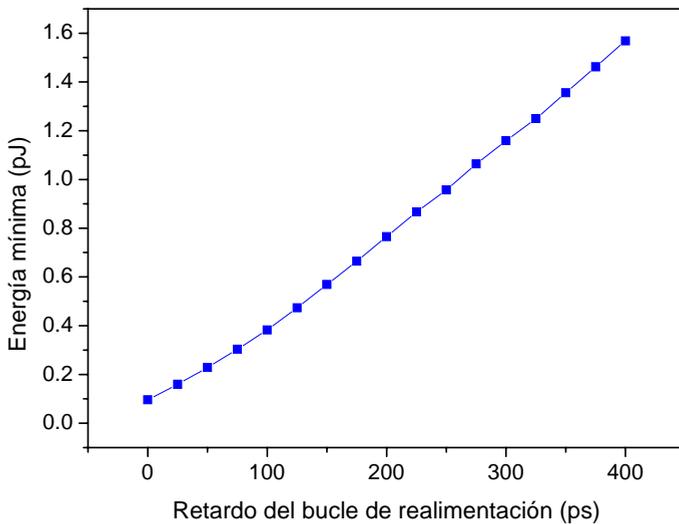
**Figura 3.14: Ciclos de histéresis del flip-flop: (a) en función de la corriente de alimentación del SOA 1, (b) en función de la corriente de alimentación del SOA 2.**

Para calcular el ciclo de histéresis en función de  $I_{bias1}$  es necesario partir de un estado inicial conocido y luego variar  $I_{bias1}$  dentro de la misma ventana temporal de simulación. Así es posible observar la evolución del sistema dependiendo de su historial. Por ejemplo, para calcular el ciclo de histéresis de la Fig. 3.14a en el punto  $I_{bias1}=200\text{mA}$  (puntos A y B) se inyectaron al SOA 1 las corrientes de alimentación que se muestran en la Fig. 3.15. Primero se partió de un estado inicial bajo del flip-flop inyectando una  $I_{bias1}$  de 180 mA y luego se cambió a 200 mA para obtener el punto A de la Fig. 3.14a (Fig. 3.15a). En cambio, el punto B se consiguió partiendo de un estado inicial alto con una  $I_{bias1}$  de 230 mA y luego se disminuyó a 200 mA (Fig. 3.15b). Como puede comprarse en la Fig. 3.14a, dependiendo del estado inicial del dispositivo para una  $I_{bias1}=200$  mA se alcanzan dos estados posibles de funcionamiento. La Fig. 3.14b se obtuvo con un procedimiento similar.



**Figura 3.15: Corrientes de alimentación del SOA 1 para calcular el ciclo de histéresis teniendo en cuenta el historial del sistema (a) punto de partida el estado bajo del flip-flop, (b) punto de partida el estado alto del flip-flop.**

El funcionamiento del flip-flop depende en gran medida de la energía de los pulsos de *set* y *reset*, del retardo óptico del bucle de realimentación y del tiempo de vida de los portadores. En la Fig 3.16 se representa la energía mínima de los pulsos de *set* (más restrictiva que la energía de los pulsos de *reset*) para cambiar el estado del flip-flop en función del retardo del bucle. Se observa que a medida que aumenta la longitud del bucle se necesitan pulsos de control con mayor energía ya que el cambio de la densidad de portadores en uno de los SOAs debe mantenerse durante más tiempo.



**Figura 3.16: Energía mínima de los pulsos de control para cambiar de estado.**

Además, en la Fig. 3.17 también se representa el tiempo de respuesta o de conmutación del flip-flop en función del retardo del bucle. El tiempo de respuesta se define como el tiempo de reacción del flip-flop cuando se le aplica un pulso *set*. Este concepto se ha representado en la Fig. 3.18. Siendo  $P_{ON}$  y  $P_{OFF}$  los niveles de potencia media de salida del flip-flop en estado alto y bajo respectivamente, el tiempo de conmutación se define como el tiempo desde que la potencia de salida del flip-flop supera el valor  $P_{OFF} + 0,1 \times (P_{ON} - P_{OFF})$  hasta que alcanza el valor  $P_{OFF} + 0,9 \times (P_{ON} - P_{OFF})$  y ya se mantiene por encima de ese nivel hasta estabilizarse. El tiempo de respuesta generalmente aumenta con el retardo del bucle como se ve en la Fig 3.17. Para pequeños retardos del bucle se pueden conseguir tiempos de conmutación más rápidos con menores energías porque se evitan pequeños transitorios antes de que se establezca la respuesta del flip-flop. Sin embargo, a medida que aumenta el retardo del bucle, el tiempo de respuesta del dispositivo puede reducirse incrementando la energía de los pulsos de control. El

retardo introducido por el bucle de realimentación constituye el límite inferior del tiempo de respuesta del flip-flop.

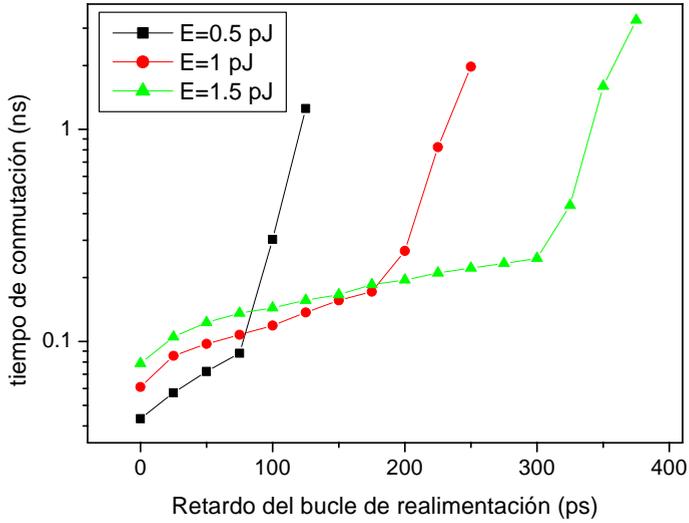


Figura 3.17: Tiempo de respuesta del flip-flop en función del retardo del bucle.

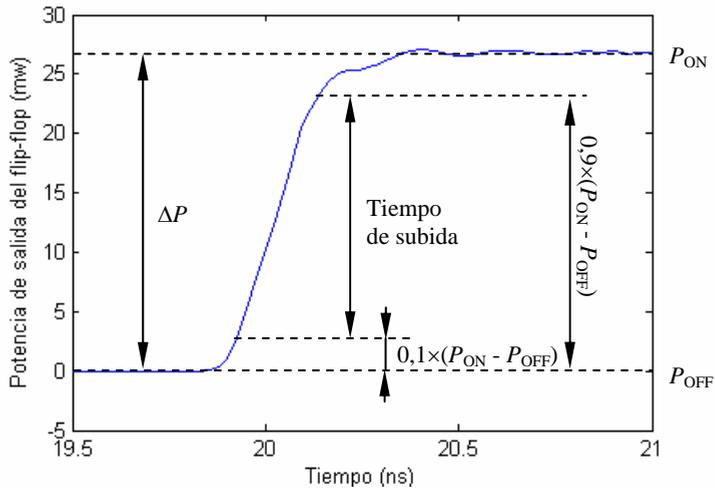


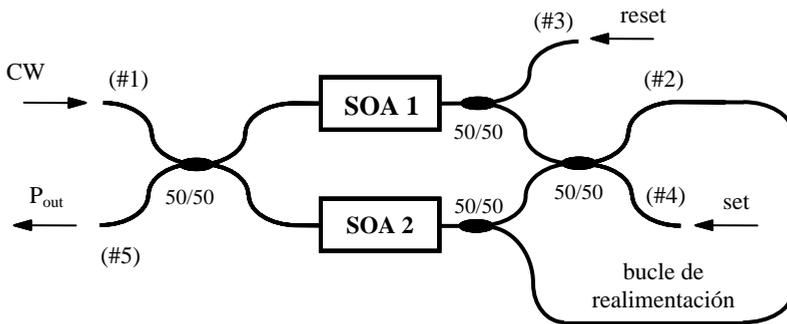
Figura 3.18: Concepto del tiempo de respuesta del flip-flop.

Otro aspecto importante que hay que tener en cuenta es que las gráficas de las Figs. 3.16 y 3.17 dependen en gran medida de las formas de los pulsos de control,

así como de sus parámetros: anchura y amplitud. En la obtención de las Fig. 3.16 y 3.17 se utilizaron pulsos de control gaussianos con una amplitud de pico de 3 mW y se modificó la anchura de los mismos para ir variando su energía. Si se hubiesen utilizado pulsos de distinta forma y con una amplitud diferente los resultados no serían exactamente los mismos, aunque las conclusiones no variarían.

### 3.3.3 Resultados experimentales

La configuración utilizada en el laboratorio es ligeramente diferente a la de la Fig. 3.7. Para evitar aumentar la longitud del bucle de realimentación, se conectaron directamente las fibras de salida del SOA-MZI entre sí y no se incluyó el acoplador 2x2. Esa medida obligó a modificar los puertos de entrada de los pulsos de control y el puerto de salida del flip-flop, pero el principio de funcionamiento sigue siendo similar. La configuración implementada en el laboratorio se muestra en la Fig. 3.19.



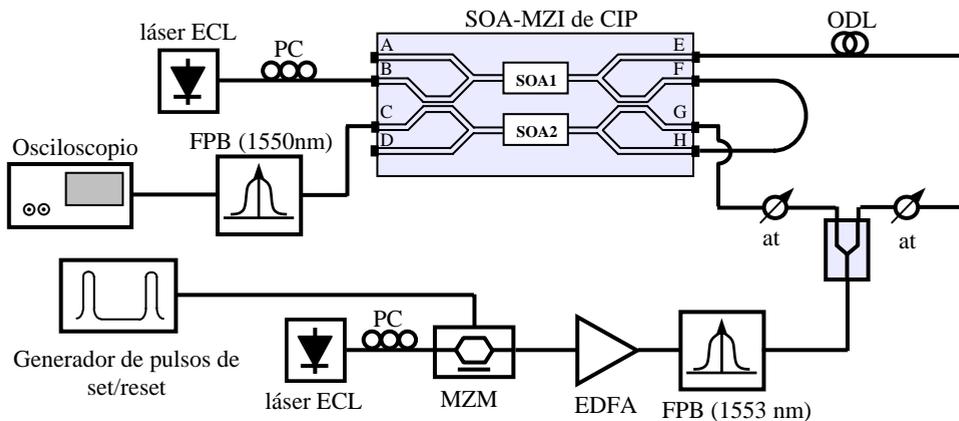
**Figura 3.19: Arquitectura del flip-flop utilizada en el experimento.**

Básicamente, cuando el MZI está balanceado (las ganancias y los desfases de ambos SOAs son iguales), en el puerto #2 se produce interferencia destructiva y no circula señal por el bucle de realimentación en sentido horario. En cambio, en sentido antihorario sí que circula señal. Una porción de la CW que atraviesa el SOA2 se realimenta por el puerto #2. Puesto que tanto el acoplador de entrada como el de salida del MZI tienen un factor de acoplo del 50%, la señal que circula en sentido antihorario por el bucle de realimentación no desbalancea el sistema. Eso significa que, en ausencia de otras señales externas, en ambas ramas la señal sufre la misma amplificación y el mismo desfase. La señal continua que se realimenta por el puerto #2 es redirigida al puerto #5 (interferencia constructiva) y en el puerto #1 tenemos interferencia destructiva.

En esta configuración se ha elegido el puerto #5 como salida del flip-flop, ya que quedaba libre para poder conectar el osciloscopio. A diferencia de la

configuración utilizada para explicar el principio de funcionamiento, en ésta, por defecto y en ausencia de señales externas, la salida del flip-flop está a nivel alto. Cuando se introduce un pulso de *reset* por el puerto #3, llega al SOA 1 y reduce su densidad de portadores y por tanto su ganancia y desfase. El MZI ya no está balanceado y aparece una señal en el puerto #2 que a través del bucle de realimentación llega al SOA 2, modificando también su densidad de portadores. Este cambio se mantiene debido a la señal realimentada en sentido horario a través del bucle de realimentación. En este estado, la interferencia destructiva se produce en el puerto #5. Es decir, en este puerto no se obtiene señal.

Cuando se inyecta un pulso de *set* en el puerto #4, éste alcanza simultáneamente los SOAs 1 y 2 y reduce sus densidades de portadores. Si la potencia del pulso es suficientemente grande, la densidad de portadores de ambos SOAs tiende a igualarse y se produce un cambio de estado en el dispositivo. El SOA-MZI está balanceado de nuevo, se obtiene interferencia destructiva en el puerto #2 y señal en el puerto #5. Por lo tanto el flip-flop retorna a su estado inicial, el estado alto.

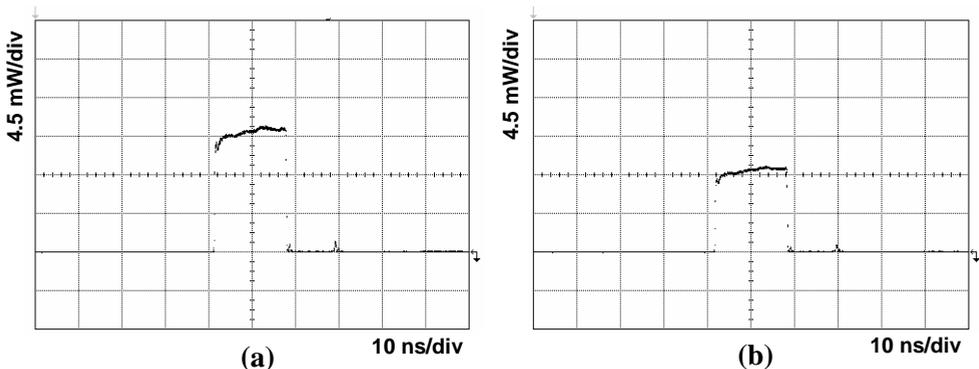


**Figura 3.20: Montaje experimental para demostrar el funcionamiento del flip-flop: puertos de entrada/salida A-H; at: atenuador.**

El montaje experimental utilizado para validar este principio de funcionamiento se muestra en la Fig. 3.20. Se conectó un láser a 1550 nm al puerto B de entrada del SOA-MZI a través de un controlador de polarización (PC, *Polarization Controller*). El SOA-MZI integrado es del fabricante *The Centre for Integrated Photonics* [CIP] y tiene cuatro entradas-salidas en cada extremo, como se observa en la Fig. 3.20. Cada uno de los acopladores del SOA-MZI tiene un factor de acoplo de  $-3$  dB y la longitud del SOA es de 2 mm. Para generar los pulsos de control se utilizó un modulador Mach-Zehnder (*Mach-Zehnder Modulator*, MZM) que modulaba externamente otra portadora óptica de onda

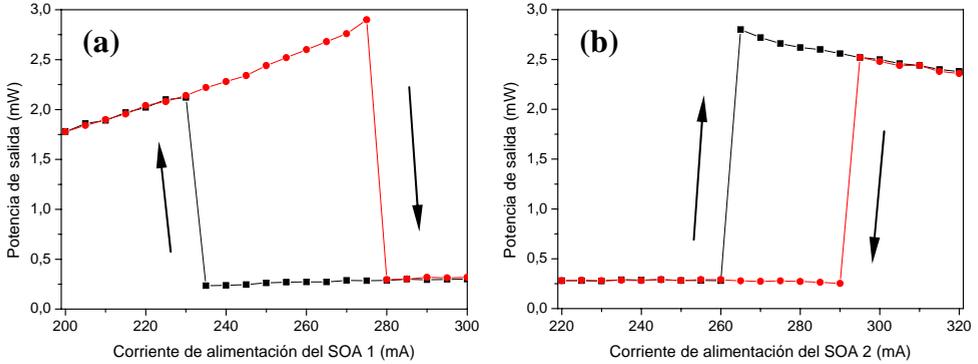
continua a 1553 nm con pulsos eléctricos procedentes de un generador de forma de onda arbitraria. Los pulsos ópticos a la salida del modulador Mach-Zehnder se amplificaron y filtraron para reducir el ruido ASE del EDFA.

Los pulsos de *set* y *reset* se generaron dividiendo esta señal con un acoplador de  $-3$  dB y retardando unos 500 ps los pulsos de *reset* respecto a los de *set* con una fibra óptica (*Optical Delay Line*, ODL) de 100 m. La amplitud de los pulsos de control se ajustó independientemente con dos atenuadores ópticos variables (Fig. 3.21). Los pulsos de *set* se inyectaron en el puerto G y los pulsos de *reset* en el puerto E del SOA-MZI. Como se muestra en la Fig. 3.20, un bucle de realimentación conectaba los puertos F y H del SOA-MZI. Para conseguir mejores prestaciones la longitud de este bucle debería ser lo menor posible. Esto puede lograrse mediante la integración óptica del dispositivo completo, aunque en el experimento el bucle tenía una longitud de 3 m porque se implementó interconectando entre sí las fibras de salida del SOA-MZI de 1,5 m. La energía necesaria de los pulsos de control depende de la longitud del bucle, puesto que el cambio en la densidad de portadores de los SOAs provocado por un pulso de control debe mantenerse mientras esta perturbación se propaga por el bucle de realimentación y vuelve al SOA. Las tecnologías de integración actuales permiten dimensiones de unos pocos milímetros [Hil05, Liu06]. Con estas dimensiones, se necesitan energías de pulso inferiores a 2 pJ para conmutar de estado y pueden conseguirse tiempos de respuesta del dispositivo inferiores a 1 ns. Finalmente, la salida del flip-flop se midió después de filtrar ópticamente la señal de salida del puerto C del SOA-MZI a 1550 nm y usando un osciloscopio para visualizar las trazas ópticas.



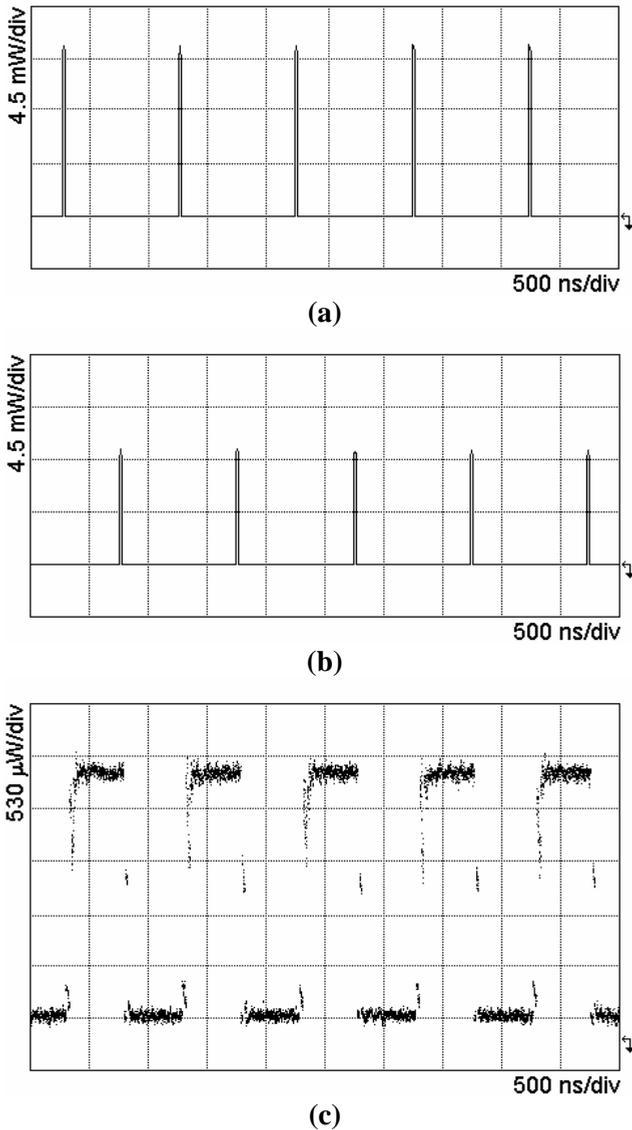
**Figura 3.21: Detalle de los pulsos de (a) *set* y (b) *reset*.**

En primer lugar se midieron los ciclos de histéresis del flip-flop en ausencia de pulsos de control, tal y como se muestra en la Fig. 3.22.



**Figura 3.22: Ciclos de histéresis (potencia de salida vs corriente de alimentación) del flip-flop: (a)  $I_{bias2}=269,2$  mA y variando  $I_{bias1}$  (b)  $I_{bias1}=263,6$  mA y variando  $I_{bias2}$ .**

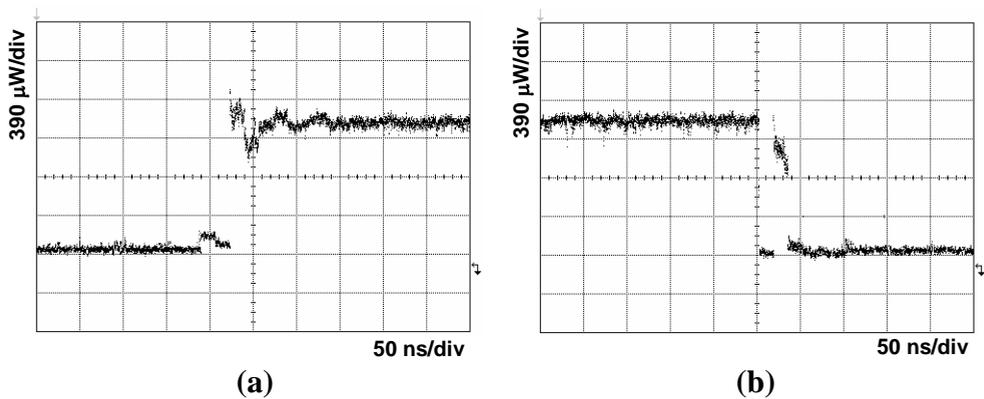
Como se aprecia en la Fig. 3.22 el dispositivo exhibe comportamiento biestable respecto a las corrientes de alimentación de los SOAs. Para obtener el ciclo de histéresis de la Fig. 3.22a se mantuvo constante la corriente de alimentación del SOA 2 con un valor de 269,2 mA y se varió la corriente del SOA 1, mientras que en la Fig. 3.22b fue la corriente de alimentación del SOA 1 la que se mantuvo fija en 263,6 mA y se varió la del SOA 2. Los ciclos de histéresis muestran que, para ciertos rangos de corrientes de alimentación, el dispositivo tiene dos estados estables. La conmutación de un estado a otro se consigue inyectando al SOA-MZI pulsos de *set* y *reset* con la energía apropiada. De hecho, en la Fig. 3.23 se observa claramente el comportamiento dinámico de conmutación del flip-flop. Los pulsos de *set* y *reset* se muestran en las Figs. 3.23a y 3.23b, respectivamente, mientras que la salida del flip-flop se representa en la Fig. 3.23c. Las potencias medias de los pulsos de *set* y *reset* con una duración de 16,52 ns y un periodo de repetición de 995 ns fueron de 14,15 y 9,8 mW, respectivamente, como se muestra en la Fig. 3.23. Por otro lado, las potencias medidas a la salida del flip-flop en estado bajo y alto fueron de 228  $\mu$ W y 2,68 mW, respectivamente. Estos valores dan como resultado una relación de contraste On/Off de unos 11 dB.



**Figura 3.23: Resultados experimentales del comportamiento dinámico del flip-flop: (a) pulsos de *set*, (b) pulsos de *reset* y (c) salida del flip-flop.**

Las prestaciones del flip-flop están determinadas principalmente por la eficiencia de la modulación de fase cruzada en los SOAs, así como por los niveles de ruido de emisión espontánea amplificada. Además, si la señal pulsada a la salida del flip-flop tiene suficiente energía, estos pulsos pueden utilizarse para alimentar

otro SOA-MZI en una configuración en cascada. En este caso, el ancho de los pulsos de control, y por tanto su energía, puede controlarse ajustando el retardo entre los pulsos de *set* y *reset* de la etapa previa. También debe tenerse en cuenta que la anchura de los pulsos de control influye en la velocidad de respuesta del flip-flop. En la Fig. 3.24 se muestran los tiempos de subida y bajada de la señal de salida del flip-flop cuyos valores fueron de 66 ns (4 veces la duración del pulso de *set*) y 33 ns (2 veces la duración del pulso de *reset*), respectivamente. Como se aprecia en la Fig. 3.24, debido a la longitud del bucle de realimentación y a la duración y forma de los pulsos de control, se distingue claramente el efecto que los pulsos de control tienen en la señal de salida tras sucesivas realimentaciones hasta que acaba estabilizándose.



**Figura 3.24: Tiempos de respuesta del flip-flop (a) subida y (b) bajada.**

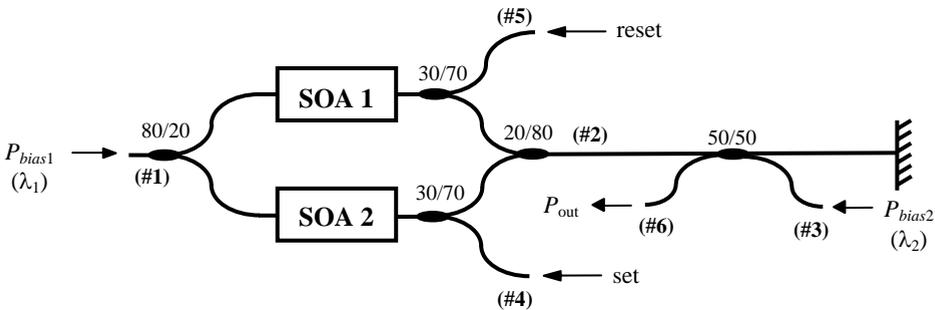
A partir de los resultados de simulación y experimentales hemos visto que la longitud del bucle de realimentación limita las prestaciones del flip-flop. En las figuras 3.16 y 3.17 se mostraba que a medida que aumenta el retardo introducido por el bucle se necesitan pulsos de control de mayor energía y el tiempo de conmutación del dispositivo aumenta. En los experimentos, la longitud del bucle de realimentación quedó definida por la de las fibras de salida de los puertos del SOA-MZI de CIP. Fueron necesarios pulsos de control de una duración similar al retardo del bucle para cambiar el estado del flip-flop. La única solución para reducir la longitud del bucle consiste en la integración óptica. En el anexo A se incluye el diseño de la máscaras para fabricar el flip-flop integrado que se llevó a cabo durante una estancia de dos meses en la universidad holandesa de TU/e (Technische Universiteit Eindhoven). En este diseño se consiguió reducir la longitud del bucle de realimentación a un valor inferior a 4 mm.

### 3.4 Otras arquitecturas basadas en un SOA-MZI con realimentación

En esta sección se proponen dos variaciones de la arquitectura del flip-flop presentada hasta ahora. En la primera la realimentación se consigue con un espejo en lugar de con un bucle. Y en la segunda se reemplaza uno de los SOAs por un desfaseador. A continuación se van a comentar con más detalle.

#### 3.4.1 Flip-flop basado en un SOA-MZI con espejo

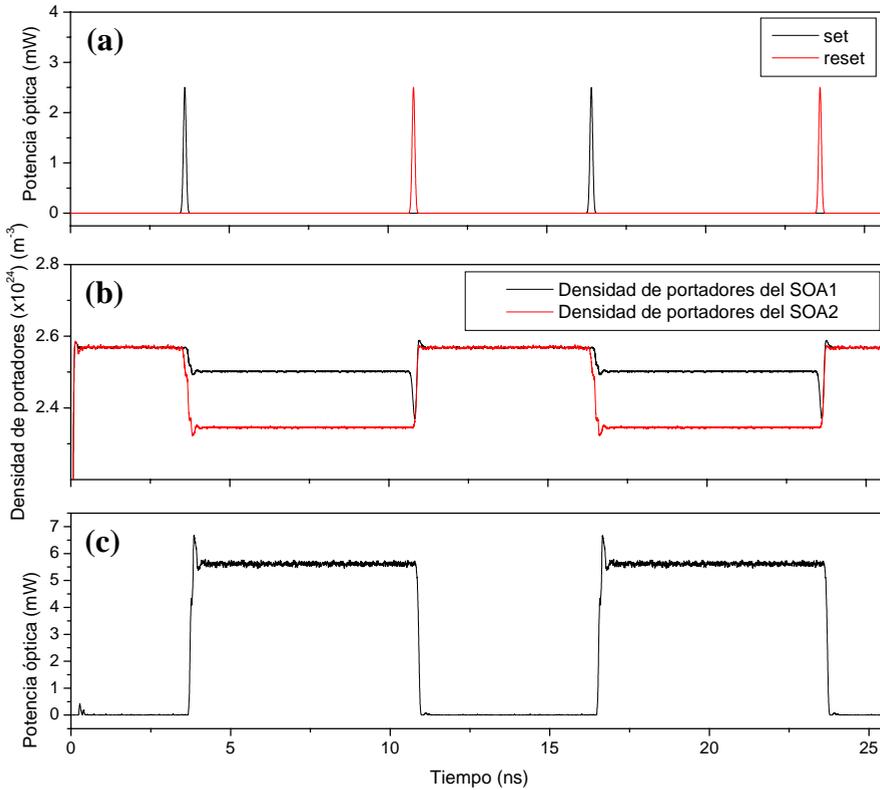
En la Fig. 3.25 se muestra el esquema del flip-flop basado en un SOA-MZI con un espejo.



**Figura 3.25:** Arquitectura del flip-flop basado en un SOA-MZI con un espejo.

El principio de funcionamiento de la arquitectura de la Fig. 3.25 es similar al del flip-flop con bucle de realimentación. Los SOAs y los acopladores en ambas ramas del MZI son iguales. Se inyecta una señal de onda continua a  $\lambda_1$  con potencia  $P_{bias1}$  en el puerto #1 del SOA-MZI. Los factores de acoplo de los acopladores de la entrada y salida del MZI no son simétricos pero se complementan, de forma que suman la unidad. Si los factores de acoplo fuesen de 50/50, el efecto de la señal reflejada en el espejo sería el mismo en ambos SOAs y no se conseguiría desbalancear el SOA-MZI. Un acoplador adicional entre la salida del SOA-MZI y el espejo permite la inyección de una segunda señal de onda continua a  $\lambda_2$  con potencia  $P_{bias2}$ . Este acoplador también se utiliza para extraer la señal de salida del flip-flop a través del puerto #6. Eligiendo adecuadamente  $P_{bias1}$  y  $P_{bias2}$  en función de los acopladores del sistema, la potencia total recibida por cada uno de los SOAs puede ser la misma, y así el sistema está balanceado. Esto ocurre, considerando los factores de acoplo de la Fig. 3.25, cuando  $P_{bias1} = 0,35 \cdot P_{bias2}$ . Con estos valores y en ausencia de otras señales de entrada, a la salida del SOA-MZI en el puerto #2 no se obtiene señal debido a la interferencia destructiva, por lo tanto el flip-flop mantiene el estado bajo. Los acopladores 30/70

en ambas ramas del interferómetro permiten inyectar los pulsos de *set* y *reset* para cambiar el estado del flip-flop.



**Figura 3.26: Resultados de simulación del flip-flop con espejo: (a) pulsos de control (b) densidad de portadores de los SOAs y (c) potencia de salida del flip-flop.**

Cuando se inyecta un pulso de *set* a través del puerto #4, llega al SOA2 y modifica su densidad de portadores. El SOA-MZI queda desbalanceado lo que produce una señal de salida no nula en el puerto #2. Una fracción de esta señal se refleja en el espejo y llega a los SOAs 1 y 2 con diferente intensidad debido a que el acoplador de salida del MZI tiene un factor de acoplo diferente de 50/50. Esta señal mantiene el flip-flop en estado alto. Cuando se inyecta un pulso *reset* a través del puerto #5, llega al SOA 1 y modifica su densidad de portadores igualándola con la del SOA 2. El flip-flop vuelve al estado bajo, el sistema está balanceado de nuevo y no se obtiene señal en el puerto #2, y consecuentemente en el puerto #6 tampoco.

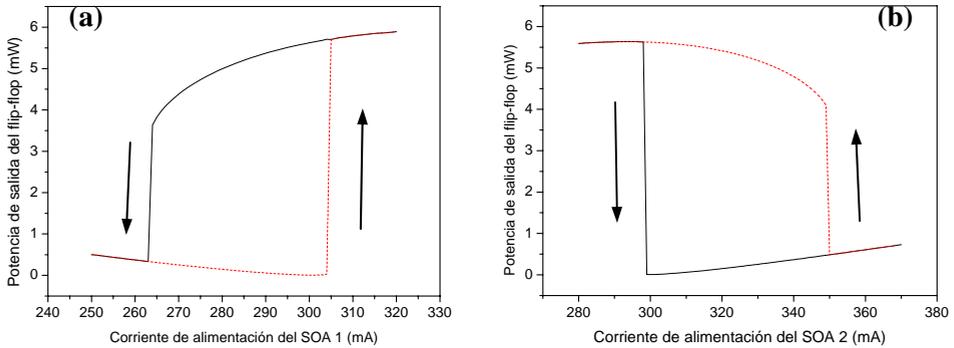
La configuración del flip-flop con el espejo también se validó mediante simulación con VPI. Ambos SOAs son idénticos y se caracterizan por una corriente

de alimentación de 300 mA, un factor de ensanchamiento de línea de 6 y un tiempo de vida de los portadores de 600 ps. El resto de los valores de sus parámetros se han listado en la tabla 3.1. Se consideró un retardo de la señal reflejada de 100 ps. Por último, se inyectó una señal de onda continua a 1553,6 nm ( $\lambda_1$ ) con potencia  $P_{bias1}=1,05$  mW por el puerto #1 y otra señal continua a 1550,4 nm ( $\lambda_2$ ) con  $P_{bias2}=3$  mW por el puerto #3. De esta forma, se cumple que en ausencia de otras señales ambos SOAs reciben la misma potencia. Como se ve en la Fig. 3.26b, inicialmente el SOA-MZI está balanceado, la densidad de portadores de ambos SOAs es igual y por tanto su ganancia también lo es. Esto, unido a que la suma de los factores de acoplo de los acopladores de entrada y salida al MZI es la unidad, provoca interferencia destructiva en el puerto #2. Como  $\lambda_1$  y  $\lambda_2$  son diferentes, las variaciones de la densidad de portadores producidas por las señales de onda continua son ligeramente distintas. Por lo tanto, la potencia a la salida del SOA-MZI en estado bajo no es completamente nula. Esta pequeña desviación puede mejorarse mediante un ajuste preciso de las corrientes de alimentación de los SOAs.

Durante las simulaciones se aplicaron al flip-flop alternativamente pulsos de *set* y *reset* con energía de 0,44 pJ. (Fig 3.26a). Cuando un pulso de *set* llega al SOA 2 a través del puerto #4 su densidad de portadores decrece y el sistema ya no está balanceado. La señal de salida del SOA-MZI se refleja en el espejo y llega tanto al SOA 1, modulando su densidad de portadores (Fig. 3.26b), como al SOA 2, manteniendo el cambio en su densidad de portadores provocado por el pulso *set* aun cuando éste ya ha desaparecido. Como el acoplador de salida del MZI no es simétrico, la fracción de señal reflejada que llega a cada SOA es diferente y el sistema sigue desbalanceado. En este estado, a la salida del flip-flop se obtiene una señal estable con un nivel de potencia mayor de 5,5 mW (Fig. 3.26c). En cambio, cuando se inyecta un pulso de *reset* en el SOA 1 a través del puerto #5, cambia su densidad de portadores y debido a la señal reflejada en el espejo esta variación se propaga al SOA 2 y también modifica su densidad de portadores. Si el flip-flop está adecuadamente diseñado, las densidades de portadores de ambos SOAs alcanzan el mismo nivel y el sistema vuelve a su estado bajo inicial. Los resultados mostraron una relación de contraste On/Off de 22 dB. Durante las simulaciones se utilizó un filtro óptico a la salida del flip-flop (0,8 nm de ancho de banda) para reducir el ruido ASE generado por los SOAs.

Por último, en la Fig. 3.27 se muestran los ciclos de histéresis para esta arquitectura. La Fig. 3.27a se obtuvo considerando una corriente de alimentación del SOA 2 constante igual a 300 mA y variando la corriente del SOA 1, mientras que el ciclo de histéresis de la Fig. 3.27b se obtuvo en función de la corriente de alimentación del SOA 2 para una corriente de alimentación del SOA 1 fija de 300 mA. Claramente se observa un comportamiento biestable porque para ciertos

valores de  $I_{bias1}/I_{bias2}$  se pueden conseguir dos estados estables en función del historial del sistema.



**Figura 3.27: Ciclos de histéresis en función de la corriente de alimentación de los SOAs para la arquitectura basada en SOA-MZI con espejo.**

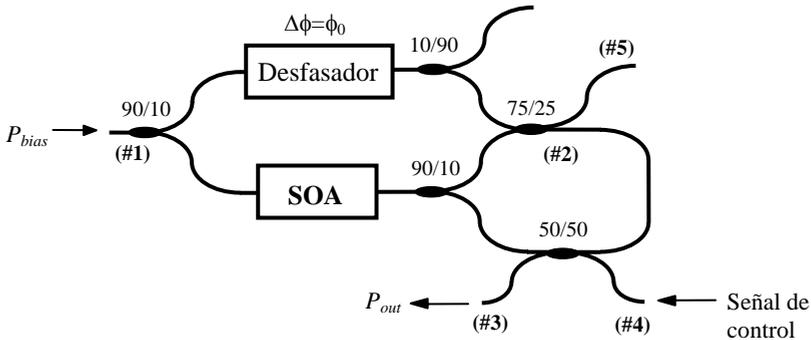
La ventaja que presenta esta arquitectura frente a la que veíamos anteriormente reside en la longitud de la trayectoria recorrida por la señal realimentada. Esta longitud puede reducirse considerablemente respecto a la del bucle de realimentación de los apartados anteriores. En realidad, al integrar el dispositivo, el espejo se realizaría con una cubierta reflectora. Por lo tanto, el espejo se situaría en el interfaz de acceso del chip. Otra forma de implementar el espejo es con una estructura FBG, también integrable. El FBG proporciona dos ventajas: deja pasar parte de la señal de salida del MZI que podría utilizarse como salida del flip-flop y selecciona la longitud de onda a reflejar, es decir, actúa como un filtro reduciendo el ruido ASE realimentado. La desventaja de esta arquitectura está en la necesidad de dos fuentes láser externas, pero incluso la fuente  $P_{bias2}$  puede evitarse desbalanceando adecuadamente las ramas del MZI.

### 3.4.2 Flip-flop basado en un SOA-MZI con desfaseador

Esta arquitectura es igual a la del SOA-MZI con bucle de realimentación pero sustituyendo el SOA en el que no se inyecta la señal realimentada por un desfaseador (Fig. 3.28). Esto representa una notable ventaja, puesto que se reduce el número de SOAs a la mitad con la consiguiente disminución de costes y energía consumida.

Cuando se explicó el principio de funcionamiento del flip-flop con bucle de realimentación vimos que el comportamiento biestable se conseguía desbalanceando el SOA-MZI. Este desequilibrio era provocado por la inyección de una señal realimentada sólo en una de las ramas del MZI. Así se cambiaba el

desfase inducido por el SOA 2 de la Fig. 3.7 y la señal de salida del SOA-MZI. Una porción de esta señal se inyectaba de nuevo en el SOA 2 manteniendo el nuevo desfase. Por tanto, en principio puede pensarse que el SOA 1 de la configuración de la Fig. 3.7 es prescindible, ya que se utilizaba para equilibrar el sistema cuando la señal realimentada era nula. En este apartado se demuestra que, efectivamente, un flip-flop basado en un SOA-MZI con un SOA sólo en la rama donde se inyecta la realimentación presenta biestabilidad.

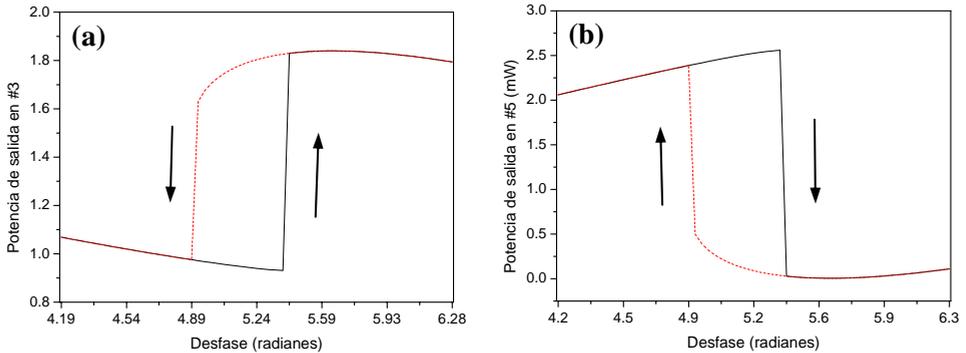


**Figura 3.28:** Esquema del flip-flop basado en un SOA-MZI con desfasador.

Así pues, el principio de funcionamiento de este flip-flop es básicamente el mismo que el de la arquitectura con un SOA en cada rama. Se inyecta una señal de onda continua por el puerto #1. La señal se divide por ambas ramas y, en ausencia de otras señales externas, obtenemos interferencia destructiva en el puerto #2 de salida del MZI. En realidad no es nada fácil conseguir interferencia destructiva en el puerto #2. En primer lugar tenemos sólo un amplificador en la rama inferior del MZI, por eso se han elegido los factores de acoplo para que en el puerto #2 la contribución de la rama superior sea mucho mayor que la de la rama inferior, intentando compensar la mayor ganancia de la señal que atraviesa la rama inferior. Y en segundo lugar hay que ajustar la corriente de alimentación del SOA y el desfase introducido por el desfasador para que la señal de salida del flip-flop sea nula. La señal realimentada que circula por el bucle de realimentación en ambos sentidos hace este ajuste verdaderamente complicado por medio de simulación. En el capítulo 4 presentaremos un modelo de las arquitecturas SOA-MZI con realimentación que permite realizar este tipo de ajustes de una forma mucho más rápida y sencilla.

En la Fig. 3.29 se muestra el ciclo de histéresis de la arquitectura de la Fig. 3.28 en función del desfase introducido por el desfasador de la rama superior. A partir de la señal de salida en el puerto #3 (Fig. 3.29a) puede comprobarse que no se obtuvo interferencia destructiva en el puerto #2, aun así se consiguieron dos

estados estables de funcionamiento demostrando la biestabilidad del dispositivo. Para un desfase fijo,  $\Delta\phi=\phi_0$  con  $\phi_0\in[4,89, 5,38]$  radianes, el sistema presenta dos posibles estados de funcionamiento. En la Fig. 3.29a y 3.29b se han representado los ciclos de histéresis para la potencia de salida en los puertos #3 y #5, respectivamente. Eligiendo un desfase  $\phi_0=5,24$  radianes se consigue una relación de extinción en el puerto #5 de 14,6 dB.



**Figura 3.29: Ciclos de histéresis en función del desfase introducido por el desfasador: (a) potencia de salida en el puerto #3 y (b) potencia de salida en el puerto #5.**

Para conseguir que el flip-flop cambie de estado se necesitan provocar reacciones “inversas” en la señal realimentada cuando se inyecta un pulso de *set* y uno de *reset*. En las configuraciones vistas anteriormente, al inyectar un pulso *set* la señal realimentada aumentaba y al inyectar un pulso *reset* la señal realimentada se anulaba. En la arquitectura con desfasador, la contribución de la rama superior es constante y la contribución de la rama inferior varía en función de la ganancia del SOA. Para modificar la ganancia del SOA se inyecta un pulso en el SOA y así disminuye su densidad de portadores y por tanto su ganancia. Pero para conseguir el efecto inverso se necesita aumentar la densidad de portadores del SOA y eso sólo puede lograrse inyectando un pulso “negativo”. La implementación de un pulso óptico “negativo” es viable [Nak99, Xu02] pero su complejidad hace de esta arquitectura una opción poco recomendable para su uso en aplicaciones de procesado óptico.

### 3.5 Conclusiones

En este capítulo se ha explicado el principio de funcionamiento del SOA-MZI y se ha introducido brevemente el comportamiento no lineal del SOA, así como su operación y estructura. No se ha profundizado en el análisis matemático que se deja para el próximo capítulo.

A continuación se ha propuesto una arquitectura para realizar un flip-flop óptico basada en un SOA-MZI con realimentación. Esta configuración se ha validado mediante simulación y experimentalmente. Es una arquitectura completamente integrable ya que la realimentación se ha implementado mediante un bucle de fibra por el que la señal circula en ambos sentidos.

Los resultados obtenidos en simulación muestran un comportamiento biestable tanto en una configuración estática (ciclos de histéresis) como dinámica (inyección de pulsos de *set* y *reset* consecutivamente produciendo el cambio de estado). Se han obtenido relaciones de contraste On/Off mayores de 20 dB con energías de los pulsos de control reducidas (2 pJ) y tiempos de respuesta rápidos (1 ns). También se ha demostrado que la longitud del bucle de realimentación es un factor clave en las prestaciones del dispositivo, observándose que a medida que aumenta se necesitan mayores energías para conmutar y los tiempos de respuesta son más lentos. Considerando los aspectos prácticos de una implementación integrada del dispositivo, se podrían conseguir longitudes del bucle inferiores a 20 mm con Silicio o incluso inferiores a 4 mm utilizando InGaAsP/InP como se comenta en el anexo A.

El flip-flop también se validó experimentalmente con un SOA-MZI integrado y un bucle de realimentación externo. Se obtuvieron relaciones de contraste On/Off de 11 dB con pulsos de *set* y *reset* de 234 y 162 pJ, respectivamente. Estas altas energías son debidas a la longitud del bucle, de 3 m, que también impuso tiempos de respuesta muy elevados (> 30 ns). En el bucle se evitó usar el acoplador 2x2 para reducir su longitud. Pero aunque esto supuso modificar la disposición de los puertos de entrada/salida, el principio de operación seguía siendo muy similar.

Por último, se propusieron dos modificaciones de la arquitectura inicial: el flip-flop basado en un SOA-MZI con espejo y el flip-flop basado en un SOA-MZI con desfaseador. El primero sustituye el bucle de realimentación por un espejo. Esto obliga a romper la simetría del MZI con factores de acoplo diferentes de 50/50 en su entrada y salida. La ventaja que presenta esta configuración es la posibilidad de reducir el camino que recorre la señal realimentada (se evitan tramos curvos), y el inconveniente es la utilización de dos fuentes láser externas. Pero en realidad el uso de las dos fuentes también podría evitarse configurando correctamente los parámetros del SOA-MZI, básicamente corrientes de alimentación de los SOAs y factores de acoplo. Esta arquitectura se demostró con simulación y se obtuvieron relaciones de contraste On/Off de 22 dB.

La segunda modificación propuesta, el SOA-MZI con desfaseador, consiste en sustituir en una rama del MZI el SOA por un desfaseador. Si bien se probó que esta arquitectura presenta biestabilidad, tiene un grave inconveniente: la necesidad de implementar la señal de *reset* con un pulso óptico “negativo”. Para esta configuración se obtuvieron relaciones de contraste On/Off mayores de 14 dB mediante simulación.

## CAPÍTULO 4

# Estudio de la biestabilidad en flip-flops basados en un SOA-MZI con realimentación

En el capítulo anterior se demostró mediante simulación y experimentalmente la biestabilidad que presenta una arquitectura basada en un SOA-MZI con realimentación. Sin embargo, ninguno de estos dos procedimientos, simulación y experimento, permiten un estudio detallado del comportamiento de este dispositivo. En el laboratorio estamos limitados por los SOA-MZIs disponibles, que tienen unas características determinadas (factor de ensanchamiento de línea, ganancia de pequeña señal, longitud del bucle de realimentación, etc.). Por otra parte, como ya se vio, los programas de simulación de componentes ópticos [VPI] ayudan a diseñar nuevas arquitecturas para implementar la funcionalidad de un flip-flop, y permiten estudiar su comportamiento en función de sus parámetros de diseño. Sin embargo, esto no es suficiente para comprender en profundidad su funcionamiento. Por ejemplo, mediante simulación podemos ver si una determinada configuración presenta dos estados estables pero es posible saber si existen más estados estables; o existiendo dos estados estables podemos darnos cuenta de si elegimos incorrectamente los valores de las señales de control. Por tanto, para facilitar el diseño se necesita modelar la arquitectura propuesta. Este modelado permitirá determinar los puntos de funcionamiento del sistema, su estabilidad, niveles mínimos de amplitud de los pulsos de control, valores de los parámetros de los SOAs que facilitan la existencia de dos estados estables, puntos de bifurcación, etc. Un aspecto muy importante del modelo propuesto en esta tesis

es que al tratarse de un modelo matemático, el tiempo de ejecución para obtener los puntos de funcionamiento estables del sistema y validar la arquitectura propuesta es mucho menor que el que se necesita empleando un simulador genérico como VPI. Esta característica ha permitido obtener resultados que en VPI hubiesen resultado impensables por el tiempo que requieren.

El estudio teórico del flip-flop con realimentación se ha dividido en dos tipos de análisis: estático y dinámico. El análisis estático del sistema permite calcular sus soluciones y la estabilidad de las mismas para un determinado conjunto de valores de los parámetros de los SOAs y del MZI, independientemente de las características de los pulsos de control (forma, duración, amplitud, energía) y del retardo introducido por el bucle de realimentación. De esta forma, es posible predecir si el sistema, bajo determinadas condiciones, puede funcionar como un flip-flop, es decir, si tiene dos estados estables con independencia de los pulsos de control. El análisis dinámico es posterior al estático. Una vez se comprueba que existen dos posibles estados estables de funcionamiento, resta conmutar de uno a otro. Con el análisis dinámico se puede estudiar la dependencia de la respuesta del flip-flop cuando se le inyecta una señal externa. Con este análisis también se puede evaluar la influencia de la longitud del bucle de realimentación en las prestaciones del sistema e incluso se pueden encontrar estados de funcionamiento del flip-flop no contemplados hasta el momento como se verá a lo largo de este capítulo.

En primer lugar se va a introducir el modelo del SOA utilizado en este estudio. Posteriormente se aplicará a la estructura interferométrica con realimentación para obtener las expresiones matemáticas que la caracterizan, y una vez obtenidas estas expresiones, se resolverán para el análisis estático y el dinámico. En ambos casos se van a obtener curvas que representan los puntos de funcionamiento estables del flip-flop en función de determinados parámetros del sistema.

## 4.1 Modelo del SOA

El modelo de SOA considerado es el más utilizado en la literatura [Agr89]. En él se tienen en cuenta los clásicos mecanismos de transición de electrones entre bandas en láseres de semiconductor: emisión espontánea, emisión estimulada y absorción. Según este modelo, la ecuación de propagación para el SOA es la siguiente:

$$\frac{\partial A}{\partial z} = \frac{1}{2} \left( (1 + j\alpha_N)g(N) - \alpha_{int} \right) A, \quad (4.1)$$

donde  $A$  es la envolvente del campo que se propaga por el SOA según la coordenada  $z$ ,  $\alpha_{int}$  caracteriza las pérdidas internas,  $\alpha_N$  es el factor de ensanchamiento de línea [Osi87] que modela el cambio de índice de refracción del

medio debido a la variación en la densidad de portadores  $N$ . Por último,  $g(N)$  se define como la ganancia del SOA,

$$g(N) = \Gamma a(N - N_0), \quad (4.2)$$

donde  $a$  es el coeficiente de ganancia,  $\Gamma$  es el factor de confinamiento y  $N_0$  es la densidad de portadores de transparencia. En (4.2) no se ha considerado la dependencia de la ganancia con la longitud de onda a diferencia de lo propuesto en otros modelos del SOA [Wil95]. En nuestro caso, sólo circula una señal de onda continua por el dispositivo cuando éste se halla en un estado estable. Por tanto, como la dependencia de la ganancia con la longitud de onda no influye en el funcionamiento del dispositivo, se puede asumir que la frecuencia de la señal de onda continua coincide con el pico de ganancia del SOA. El resto de señales de entrada, los pulsos de control, sólo están presentes durante la transición de un estado a otro. Además, su longitud de onda es cercana a la de la señal continua, así que la desviación de ganancia es mínima.

Por otro lado, el comportamiento dinámico de la densidad de portadores de un SOA puede describirse mediante una ecuación de tasa similar a la que se emplea en el caso de los láseres de semiconductor [Agr93]:

$$\frac{\partial N}{\partial t} = \frac{I_{bias}}{qV} - \frac{N}{\tau_c} - \frac{g(N)}{\hbar \varpi_0} |A|^2. \quad (4.3)$$

El primer término de la derecha de la igualdad tiene en cuenta la inyección de portadores a través de la corriente de alimentación del dispositivo.  $I_{bias}$  es la corriente de alimentación,  $q$  es la carga del electrón y  $V$  es el volumen de la región activa del SOA ( $V = wdL$ , donde  $L$  es la longitud del SOA y  $wd$  su sección transversal). El término  $N/\tau_c$  representa la recombinación de portadores por emisión espontánea y otros fenómenos no radiativos que tienen lugar en los materiales semiconductores, donde  $\tau_c$  es el tiempo de vida de los portadores [Sum99], dado por

$$\tau_c = \frac{1}{A_r + B_r N + C_r N^2}, \quad (4.4)$$

siendo  $A_r$ ,  $B_r$  y  $C_r$  los coeficientes de recombinación no radiativo, radiativo y de Auger, respectivamente. Finalmente, el tercer término de la derecha de la ecuación (4.3) representa el proceso de recombinación por ganancia estimulada y por absorción, siendo  $\hbar \varpi_0$  la energía del fotón.

En (4.3) no se ha tenido en cuenta el ruido ASE. Éste se produce cuando un fotón generado mediante emisión espontánea atraviesa el SOA y se amplifica. Esto causa una ligera reducción de la ganancia proporcionada por el SOA y un aumento del ruido en la señal de salida. Se puede minimizar este efecto colocando un filtro de banda estrecha a la salida del interferómetro.

Sustituyendo (4.2) en (4.3), obtenemos la ecuación de tasa en función de la ganancia:

$$\frac{\partial g}{\partial t} = \frac{g_0 - g}{\tau_c} - \frac{g|A|^2}{E_{sat}}, \quad (4.5)$$

donde  $E_{sat}$  es la energía de saturación del amplificador,

$$E_{sat} = \hbar \varpi_0 w d / \Gamma a, \quad (4.6)$$

y  $g_0$  es la ganancia de pequeña señal que viene dada por:

$$g_0 = \Gamma a \left( \frac{I_{bias} \tau_c}{qV} - N_0 \right). \quad (4.7)$$

En (4.3) y (4.5) la envolvente del campo se expresa como  $A = \sqrt{P} \exp(j\phi)$ , donde  $P = P(z, \tau)$  y  $\phi = \phi(z, \tau)$  son la potencia y la fase de la señal respectivamente, y  $\tau$  es la variable tiempo medida respecto a un esquema de referencia que se mueve a la velocidad de grupo  $v_g$ ,  $\tau = t - z/v_g$ .

A partir de la ecuación de propagación y la ecuación de tasa expresadas en (4.1) y (4.5) se obtiene el siguiente conjunto de 3 ecuaciones que modela el comportamiento del SOA en presencia de una portadora óptica o de un pulso óptico:

$$\frac{\partial P}{\partial z} = (g - \alpha_{int})P, \quad (4.8)$$

$$\frac{\partial \phi}{\partial z} = -\frac{1}{2} \alpha_N g, \quad (4.9)$$

$$\frac{\partial g}{\partial t} = \frac{g_0 - g}{\tau_c} - \frac{gP}{E_{sat}}. \quad (4.10)$$

Este sistema de ecuaciones diferenciales (4.8)-(4.10) no tiene una solución cerrada y para resolverlo se requieren métodos numéricos. Sin embargo, si  $\alpha_{int} \ll g$ , las ecuaciones pueden simplificarse considerablemente. Esta condición normalmente se cumple en la práctica [Agr89]. Bajo esta suposición, (4.8) y (4.9) se integran respecto a la longitud del amplificador dando como resultado:

$$P_{out} = P_{in}(\tau) \cdot \exp[h(\tau)], \tag{4.11}$$

$$\phi_{out} = \phi_{in}(\tau) - \frac{1}{2} \alpha_N h(\tau), \tag{4.12}$$

donde  $P_{in}(\tau)$  y  $\phi_{in}(\tau)$  son la potencia y la fase de la señal de entrada. La función  $h(\tau)$  se define como  $h(\tau) = \int_0^L g(z, \tau) dz$ , y la ganancia instantánea del amplificador puede calcularse a partir de  $h(\tau)$  como  $G(\tau) = \exp[h(\tau)]$ .

Integrando (4.10) en la longitud del amplificador y reemplazando  $gP$  por (4.8),  $h(\tau)$  es la solución de la siguiente ecuación diferencial ordinaria:

$$\frac{dh}{d\tau} = \frac{g_0 L - h}{\tau_c} - \frac{P_{in\_SOA}(\tau)}{E_{sat}} [\exp(h) - 1]. \tag{4.13}$$

El término  $P_{in\_SOA}$  en (4.13) representa la potencia óptica total que entra al SOA.

### 4.2 Modelado del SOA-MZI con bucle de realimentación

En el apartado anterior se ha derivado la expresión (4.13) que modela el comportamiento del SOA en función de su potencia de entrada. El siguiente paso consiste en aplicar esta ecuación a nuestra arquitectura, y para ello es necesario calcular las potencias de entrada a cada uno de los SOAs.

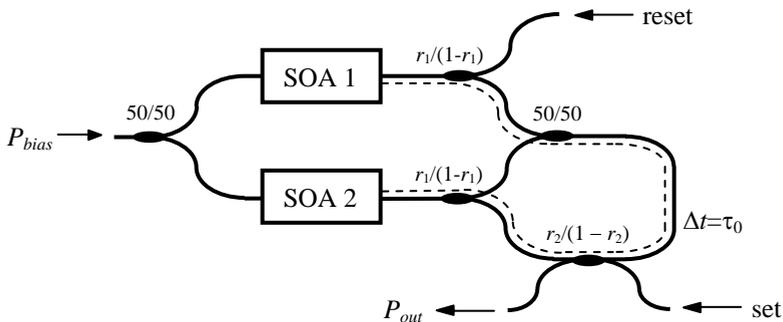


Figura 4.1: Arquitectura del flip-flop que se va a modelar.

En la Fig 4.1 se ha representado de nuevo la configuración del flip-flop que se va a modelar. Se consideraron los factores de acoplo indicados en dicha figura y un retardo  $\tau_0$  introducido por el bucle de realimentación. En el anexo B se derivan las expresiones de las potencias de entrada a los SOAs 1 y 2. Se aplicaron las expresiones (4.11) y (4.12) para calcular la señal de salida de los SOAs y la ecuación (3.1) para calcular las señales de entrada/salida de cada acoplador. Finalmente, se obtuvieron las siguientes expresiones:

$$P_{in\_SOA1} = \frac{P_{bias}}{2} + r_1 P_{reset} + \frac{P_{bias}}{4} r_1 (1 - r_1) (1 - r_2) \exp(\bar{h}_2), \quad (4.14)$$

$$P_{in\_SOA2} = \frac{P_{bias}}{2} + r_1 r_2 P_{set} + P_{bias} r_1 (1 - r_1) (1 - r_2) \times \left[ \exp(\bar{h}_2) + \frac{\exp(\bar{h}_1)}{4} - \sqrt{\exp(\bar{h}_1) \exp(\bar{h}_2)} \cos\left(\frac{1}{2} \alpha_N \bar{h}_1 - \frac{1}{2} \alpha_N \bar{h}_2\right) \right], \quad (4.15)$$

donde  $\bar{h}_i$  es una versión retardada de  $h_i$  debido al bucle de realimentación:

$$\bar{h}_i(\tau) = h_i(\tau - \tau_0), \quad i=1,2. \quad (4.16)$$

En la expresión (4.14), el primer término a la derecha de la igualdad corresponde a la fracción de la señal continua entrante al SOA 1 desde la izquierda ( $P_{bias}/2$ ). El resto de contribuciones entran por la derecha y consisten en la potencia del pulso de *reset* ( $r_1 P_{reset}$ ) y la de una fracción de la señal realimentada en sentido antihorario procedente del bucle de realimentación. La potencia de entrada al SOA 2 (4.15) es la suma de las contribuciones de la señal continua entrante por la izquierda ( $P_{bias}/2$ ), del pulso de *set* ( $r_2 r_1 P_{set}$ ) y el resto de términos corresponden a la señal realimentada en ambos sentidos que llega al SOA 2 por la derecha a través del bucle de realimentación. En el anexo B se explica el proceso para obtener estas expresiones.

Sustituyendo las potencias de entrada a los SOAs en la expresión (4.13) queda el siguiente sistema de ecuaciones diferenciales ordinarias (*Ordinary Differential Equations*, ODEs) no lineales que modela nuestro flip-flop:

$$\frac{dh_1}{d\tau} = \frac{g_0 L - h_1}{\tau_c} - \frac{P_{in\_SOA1}(\tau)}{E_{sat}} [\exp(h_1) - 1], \quad (4.17)$$

$$\frac{dh_2}{d\tau} = \frac{g_0 L - h_2}{\tau_c} - \frac{P_{in\_SOA2}(\tau)}{E_{sat}} [\exp(h_2) - 1]. \quad (4.18)$$

En función del tipo de análisis que utilicemos lo resolveremos con diferentes métodos.

### 4.3 Análisis estático

En este apartado vamos a estudiar el sistema sin considerar su evolución temporal, es decir, en régimen permanente. Esto nos permitirá determinar todas las soluciones del sistema y su dependencia con algunos parámetros de los SOAs y del MZI, como la corriente de alimentación de los SOAs, el factor de ensanchamiento de línea, la potencia de la señal de onda continua, etc.

Al considerar que el sistema es invariante en el tiempo estamos imponiendo las siguientes condiciones:

- $h_i(\tau) = h_i(\tau - \tau_0) = h_i$ , esto significa que la influencia del retardo del bucle no se puede evaluar en este tipo de análisis. Si  $h_i$  no varía con el tiempo implica que todas las señales que circulan por el sistema son continuas.
- $P_{set} = 0$  y  $P_{reset} = 0$ , es decir, no hay señales de excitación externas.
- $\frac{dh_i}{d\tau} = 0$ . El objetivo es encontrar las soluciones estacionarias (*steady-state*) o puntos fijos del sistema, es decir, las que no varían con el tiempo, y eso se consigue anulando el término de la izquierda de las igualdades (4.17) y (4.18).

Bajo estas suposiciones y sustituyendo las correspondientes potencias de entrada a los SOAs en las ecuaciones de tasa de los SOAs (4.17) y (4.18) llegamos al siguiente sistema de ecuaciones no lineales:

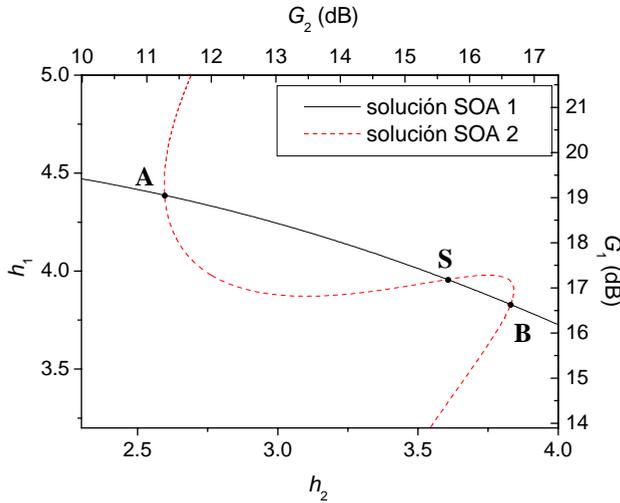
$$0 = \frac{g_0 L - h_1}{\tau_c} - \frac{\frac{P_{bias}}{2} + \frac{P_{bias}}{4} e^{h_2} r_1 (1 - r_1) (1 - r_2)}{E_{sat}} [e^{h_1} - 1], \quad (4.19)$$

$$0 = \frac{g_0 L - h_2}{\tau_c} - \frac{P_{bias}}{2} + P_{bias} r_1 (1 - r_1) (1 - r_2) \left( e^{h_2} + \frac{e^{h_1}}{4} \right) \cdot \frac{[e^{h_2} - 1]}{E_{sat}} + P_{bias} r_1 (1 - r_1) (1 - r_2) \sqrt{e^{h_1} e^{h_2}} \cos \left( \frac{1}{2} \alpha_N h_1 - \frac{1}{2} \alpha_N h_2 \right) \cdot \frac{[e^{h_2} - 1]}{E_{sat}}. \quad (4.20)$$

Para resolverlo se han aplicado métodos numéricos que nos permiten, para un valor fijo de  $h_2$ , calcular los valores de  $h_1$  que son solución de la ecuación de tasa del SOA 1 (4.19). En la figura 4.2 se ha representado esta solución con una línea continua negra. De la misma forma se obtuvieron las parejas de valores ( $h_1, h_2$ ) que

son solución de la ecuación de tasa del SOA 2 (4.20). En la Fig. 4.2 se representan mediante una línea roja discontinua.

Los cruces entre la curva solución del SOA 1 y la del SOA 2 de la Fig. 4.2 (puntos A, S y B) representan las soluciones estacionarias o puntos fijos del sistema de ecuaciones que modela el flip-flop. La pareja de valores  $(h_1, h_2)$  o  $(G_1, G_2)$  para estos puntos satisface simultáneamente las ecuaciones de tasa de los SOAs 1 y 2. Sin embargo, una solución estacionaria puede ser estable o inestable. Para determinar la estabilidad de una solución estacionaria es necesario calcular los valores propios de la matriz jacobiana del sistema de ecuaciones (4.19)-(4.20) evaluada en dicha solución [Gle94].



**Figura 4.2: Soluciones del sistema de ecuaciones (4.17)-(4.18).**

Si definimos  $f_1 = dh_1/d\tau$  y  $f_2 = dh_2/d\tau$  la matriz jacobiana queda,

$$\mathbf{J} = \begin{bmatrix} \frac{\partial f_1}{\partial h_1} & \frac{\partial f_1}{\partial h_2} \\ \frac{\partial f_2}{\partial h_1} & \frac{\partial f_2}{\partial h_2} \end{bmatrix}. \quad (4.21)$$

Las expresiones de las derivadas pueden encontrarse también en el anexo B. Según la teoría de estabilidad, una solución estacionaria  $h_i^* = (h_1, h_2)$  es estable si todos los valores propios de la matriz jacobiana evaluada en ese punto tienen parte real negativa [Gle94]. Para calcular los valores propios de  $\mathbf{J}$  se necesita resolver su ecuación característica:

$$\det(\lambda I - \mathbf{J}) = 0, \quad (4.22)$$

donde  $\mathbf{I}$  es la matriz identidad,  $\det(\cdot)$  es el determinante de la matriz y  $\lambda$  son los valores propios de  $\mathbf{J}$ .

En la Fig. 4.2 los puntos A y B cumplen las condiciones de estabilidad ya que los valores propios de su matriz jacobiana son  $(-9,8236 \cdot 10^{10}, -9,8236 \cdot 10^{10})$  y  $(-0,5781 \cdot 10^{11}, -1,1942 \cdot 10^{11})$ , respectivamente. En cambio, el punto S es inestable, ya que se obtienen valores propios de  $(-9,6453 \cdot 10^{10}, 6,5353 \cdot 10^{10})$ . La solución B satisface  $G_1 = G_2$  ( $h_1 = h_2$ ), que corresponde al estado bajo del flip-flop, mientras que la solución A cumple  $G_1 > G_2$  ( $h_1 > h_2$ ), que corresponde al estado alto.

Finalmente, la potencia de salida del flip-flop puede calcularse como

$$P_{out} = \frac{1}{2} P_{bias} (1 - r_1) r_2 \left[ \frac{\exp(h_1) + \exp(h_2)}{2} \right] - \frac{1}{2} P_{bias} (1 - r_1) r_2 \left[ \sqrt{\exp(h_1) \exp(h_2)} \cos \left( \frac{1}{2} \alpha_N h_1 - \frac{1}{2} \alpha_N h_2 \right) \right] \quad (4.23)$$

Es fácil comprobar en (4.23) que en estado bajo ( $h_1 = h_2$ ) la potencia de salida del flip-flop es cero.

### 4.3.1 Resultados del análisis estático

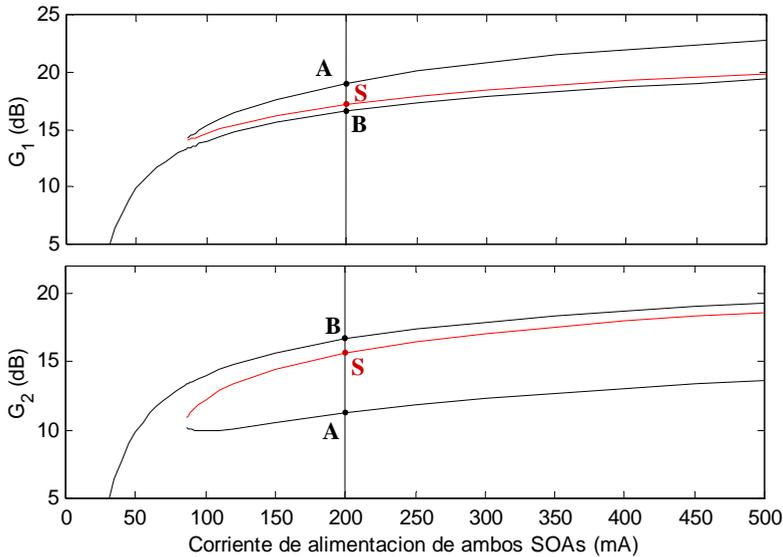
Una vez descrito el modelo para el análisis estático lo vamos a aplicar para comprobar la estabilidad del flip-flop en función de diferentes parámetros y determinar los requisitos para que existan dos estados estables.

Los resultados obtenidos en este apartado son curvas que muestran las soluciones del sistema al variar alguno de los parámetros del mismo. Los valores del resto de variables se mantuvieron fijos y se muestran en la tabla 4.1.

En la Fig. 4.3 se han representado las curvas de ganancia para cada SOA en función de la corriente de alimentación. Para cada valor de la corriente de alimentación, se calcularon las soluciones estacionarias del sistema como se ha descrito anteriormente. Por ejemplo, en la Fig. 4.3, la línea vertical muestra la posición de los puntos A, B y S, soluciones del sistema (4.19)-(4.20) para una corriente de alimentación de ambos SOAs de 200 mA. Puede comprobarse que son los mismos puntos representados en la Fig. 4.2. Las soluciones estables (estado alto y bajo) se han dibujado con una línea negra mientras que las soluciones inestables se han representado con una línea roja.

Tabla 4.1: Parámetros del sistema utilizados en el modelo matemático.

Símbolo	Descripción del parámetro	Valor
$L$	Longitud del SOA	500 $\mu\text{m}$
$wd$	Sección transversal	$2 \times 10^{-13} \text{ m}^2$
$V$	Volumen de la cavidad activa	$1 \times 10^{-16} \text{ m}^3$
$a$	Coefficiente de ganancia	$3 \times 10^{-20} \text{ m}^2$
$N_0$	Densidad de portadores de transparencia	$1,5 \times 10^{24} \text{ m}^{-3}$
$\Gamma$	Factor de confinamiento	0,4
$\alpha_N$	Factor de ensanchamiento de línea	4
$I_{bias}$	Corriente de alimentación	200 mA
$A_r$	Coefficiente de recombinación lineal	$0,5 \times 10^8 \text{ s}^{-1}$
$B_r$	Coefficiente de recombinación bimolecular	$5 \times 10^{-16} \text{ m}^3 \text{ s}^{-1}$
$C_r$	Coefficiente de recombinación de Auger	$5 \times 10^{-41} \text{ m}^6 \text{ s}^{-1}$
$r_1$	Factor de acoplo en las ramas del MZI	0,5
$r_2$	Factor de acoplo en el bucle de realimentación	0,7

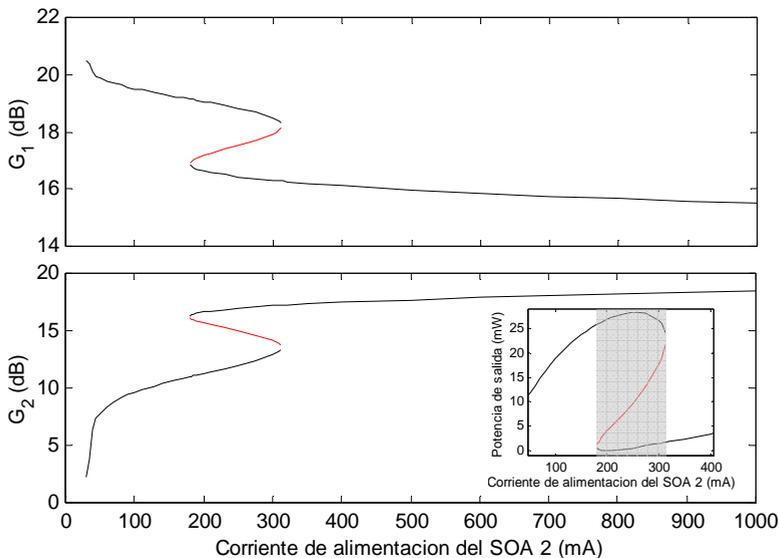


**Figura 4.3: Soluciones estacionarias del flip-flop en función de la corriente de alimentación de ambos SOAs,**

A partir de la figura 4.3 pueden extraerse varias conclusiones: existe un valor mínimo de corriente de alimentación ( $I_{bias} = 87 \text{ mA}$ ) necesario para que el sistema posea dos soluciones estacionarias estables, es decir, para que el flip-flop pueda

funcionar como tal. Por debajo de este valor de corriente de alimentación el sistema sólo presenta una solución que se corresponde con el estado bajo. En cambio, no hay un límite superior; para valores altos de la corriente de alimentación el comportamiento estático del flip-flop muestra tres soluciones del sistema, dos de ellas estables. Esto se debe a que se necesita un desfase relativo mínimo entre ambas ramas del SOA-MZI para alcanzar y mantener el estado alto.

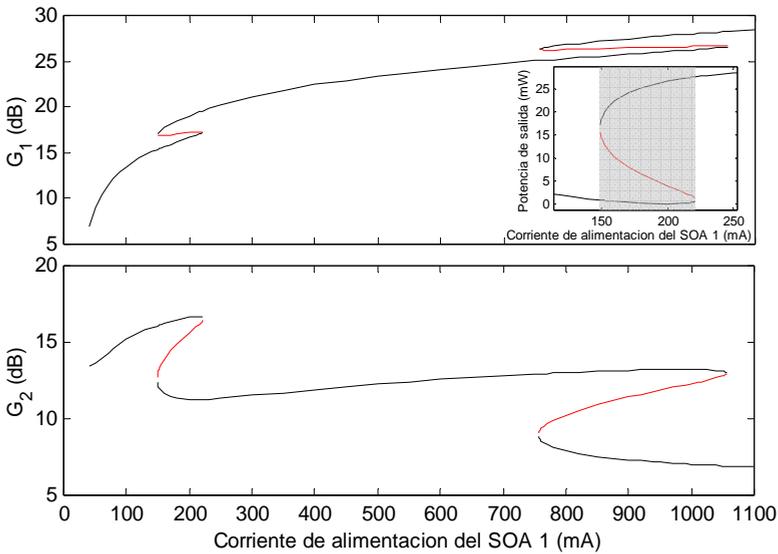
En las siguientes gráficas se muestran las curvas de ganancia cuando la corriente de alimentación de uno de los SOAs se mantiene constante y sólo se varía la del otro SOA. De esta forma, estamos deshaciendo el equilibrio entre las dos ramas del interferómetro. Primero se calcularon las curvas para una corriente de alimentación del SOA 1 constante e igual a 200 mA y se varió la corriente de alimentación del SOA 2 (Fig. 4.4)



**Figura 4.4:** Soluciones estacionarias del flip-flop en función de la corriente de alimentación del SOA 2.

El rango de valores de la corriente de alimentación del SOA 2 para el que existen dos estados estables es 181-312 mA. El ciclo de histéresis de la potencia de salida del flip-flop para este rango se muestra en el recuadro de la Fig. 4.4. La potencia de salida en el estado bajo sólo es nula cuando la corriente de alimentación del SOA 1 y la del SOA 2 son iguales ( $I_{bias1}=I_{bias2}=200$  mA), es decir, cuando el interferómetro está balanceado. Para el resto de valores de la corriente de alimentación del SOA 2, el nivel de señal de salida en el estado bajo no es nulo.

Para obtener la Fig. 4.5 se mantuvo constante la corriente de alimentación del SOA 2 y se varió la del SOA 1. Se distinguen dos rangos separados de corrientes de alimentación del SOA 1 en los cuales el dispositivo presenta biestabilidad, cuyos valores son: 149-221 mA y 756-1056 mA. El ciclo de histéresis mostrado en el recuadro de la fig. 4.5 corresponde al primer rango biestable. Al igual que en el caso anterior, la potencia de salida del flip-flop únicamente es nula cuando ambas ramas están balanceadas. Se puede cambiar de un estado a otro del flip-flop variando la corriente de alimentación de uno de los SOAs siguiendo los diagramas de histéresis de los recuadros de las figuras 4.4 y 4.5.

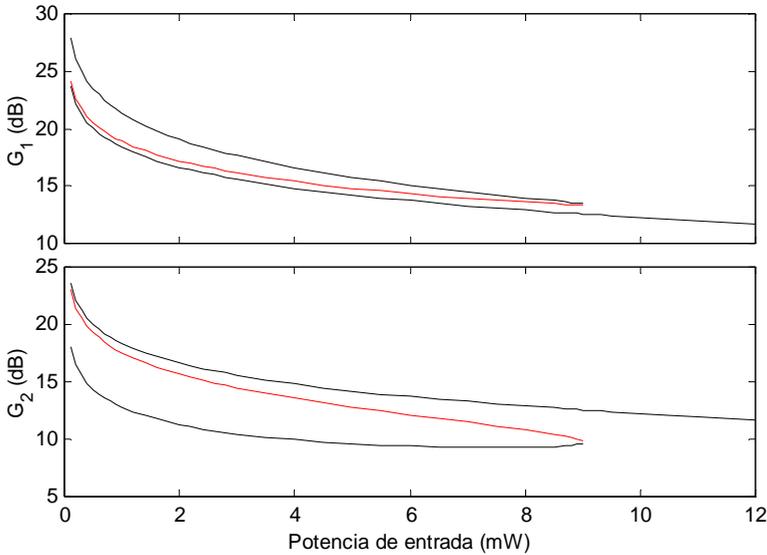


**Figura 4.5: Soluciones estacionarias del flip-flop en función de la corriente de alimentación del SOA 1.**

Tanto en la Fig. 4.4 como en la Fig. 4.5 se han barrido valores de las corrientes de alimentación que quedan fuera de los rangos habituales de funcionamiento de los SOAs. Resulta interesante calcular las gráficas para estos valores con el fin de comprender el funcionamiento del dispositivo, pero no tienen una aplicación real, ya que experimentalmente no podemos alcanzar esos valores de corrientes de alimentación.

En la Fig. 4.6 se muestran las soluciones estacionarias del flip-flop en función de la potencia de entrada de onda continua,  $P_{bias}$ . A medida que la potencia de entrada aumenta, la saturación de los SOAs crece, causando menores ganancias y desfases de los SOAs. Hay un valor de potencia de entrada máximo para el que se

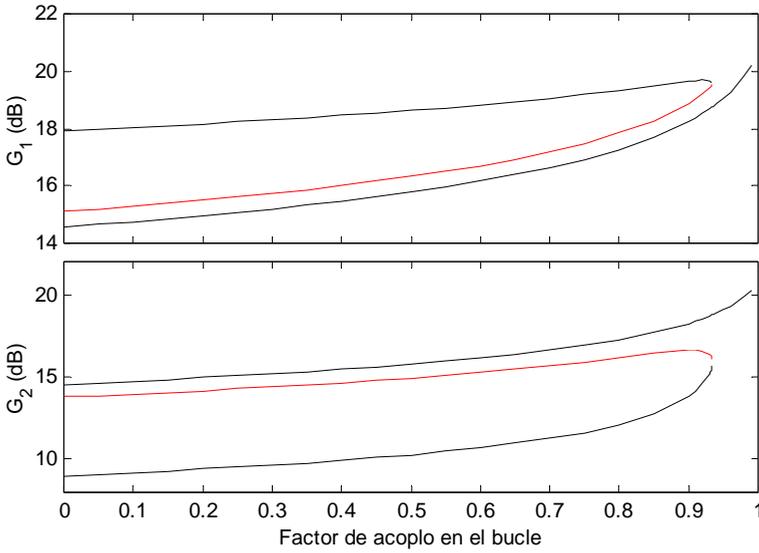
produce la biestabilidad. En este caso el flip-flop deja de funcionar para potencias mayores de 9 mW.



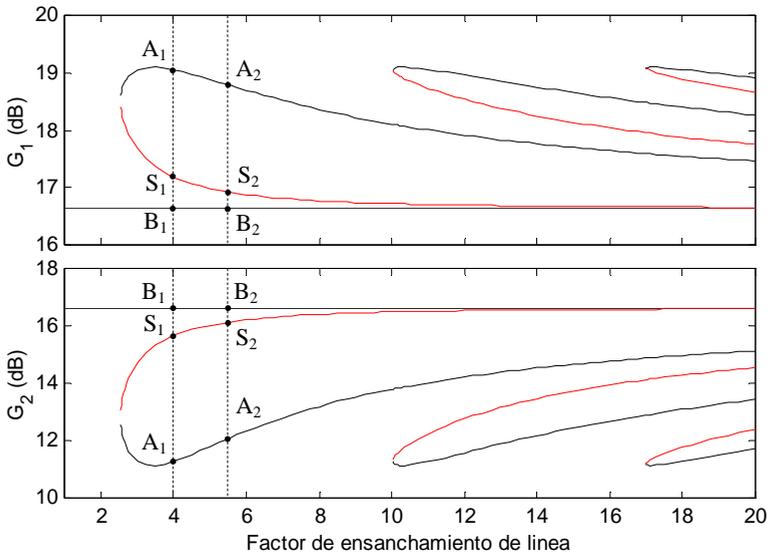
**Figura 4.6: Soluciones estacionarias del flip-flop en función de la potencia de entrada de onda continua.**

Por otro lado, en la Fig. 4.7 se ha representado la dependencia del flip-flop con el factor de acoplo del acoplador del bucle de realimentación. El dispositivo funciona correctamente hasta un factor de acoplo del 93%. Para valores mayores, el flip-flop ya no puede mantener su estado porque la fracción de potencia que se realimenta al SOA 2 es demasiado pequeña. Esto coincide con lo que obtuvimos en simulación (Fig. 3.13), donde veíamos que a partir de un factor de acoplo del orden del 90% el flip-flop dejaba de funcionar.

Finalmente, en la Fig. 4.8 se muestra la influencia del factor de ensanchamiento de línea del SOA,  $\alpha_N$ , en la estabilidad del flip-flop. Lo primero que destaca es la existencia de más de dos estados estables para el mismo valor de  $\alpha_N$ . A partir de la ecuación (4.12) puede deducirse que si  $\alpha_N$  aumenta, el SOA genera mayores desfases con la misma ganancia y por lo tanto aparecen más soluciones estacionarias. Sin embargo, esta “multiestabilidad” teórica queda invalidada cuando se consideran los efectos dinámicos, como veremos en la siguiente sección.



**Figura 4.7: Soluciones estacionarias del flip-flop en función del factor de acoplo del acoplador del bucle de realimentación.**



**Figura 4.8: Soluciones estacionarias del flip-flop en función del factor de ensanchamiento de línea de los SOAs.**

Otro parámetro cuya influencia podemos estudiar es el factor de acoplo,  $r_2$ , de los acopladores que hay en las ramas del interferómetro y que permiten la construcción del bucle de realimentación y la inyección de los pulsos de control. Variar su valor simultáneamente en ambas ramas tendría un efecto similar al de aumentar o reducir la ganancia de los dos SOAs a la vez, es decir, sería equivalente a modificar la corriente de alimentación de los SOAs. En cambio, si se varía sólo uno de los factores de acoplo en las ramas conseguimos un efecto parecido al de cambiar la corriente de alimentación de uno solo de los SOAs: el dispositivo presentará rangos de biestabilidad como veíamos en las figuras 4.4 y 4.5, pero únicamente la potencia de salida será nula en estado bajo cuando esté balanceado (con los mismos factores de acoplo en las ramas).

Por supuesto, simplemente cambiando uno de los valores de la tabla 4.1 las gráficas mostradas se modificarían. Asimismo, también se podrían variar dos parámetros a la vez y ver su efecto.

Una conclusión que puede extraerse después de realizar el estudio estático es que determinados valores de ciertos parámetros favorecen que el dispositivo presente biestabilidad. Es más, si algún parámetro está limitado, se puede probar con otras variables para conseguir dos estados estables. Por ejemplo, si aumentando mucho la corriente de alimentación de los SOAs no se encuentra un comportamiento biestable porque la ganancia no es suficiente, se puede intentar disminuir la potencia de entrada para saturar menos los SOAs y aumentar de esta forma su ganancia.

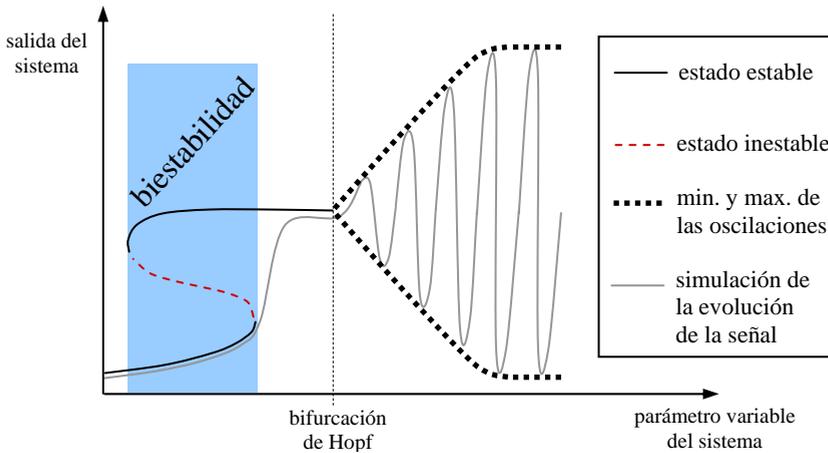
#### 4.4 Análisis dinámico

Para estudiar efectos dinámicos en el flip-flop tales como transitorios o la respuesta a estímulos de entrada es necesario resolver el sistema (4.17)-(4.18) para un retardo de bucle no nulo,  $\tau_0 \neq 0$ . De esta forma, (4.17)-(4.18) se convierte en un sistema no autónomo de ecuaciones diferenciales funcionales. En este caso, puesto que el retardo es fijo (no varía con el tiempo), se trata de un sistema de ecuaciones diferenciales con retardo, cuyas siglas en inglés son DDE (*Delay Differential Equations*). Este tipo de ecuaciones, junto con las ODEs, se utilizan para describir muchos fenómenos físicos de interés. Las ODEs dependen del valor actual de la variable independientemente del tiempo, sin embargo, las DDEs contienen derivadas que dependen de la solución en instantes anteriores. Esto significa que, mientras que para resolver una ODE necesitas conocer su valor en el punto inicial, la resolución de una DDE exige conocer su solución en un intervalo temporal anterior al punto inicial, un histórico de condiciones iniciales.

Este tipo de ecuaciones, las DDEs, han sido ampliamente estudiadas y existen métodos numéricos para resolverlas. Por ejemplo, el software Matlab<sup>®</sup> de

MathWorks incorpora una función para resolver este tipo de ecuaciones diferenciales [Sha01].

Como hemos dicho, en nuestro sistema el retardo de las señales es constante e igual al tiempo que la señal tarda en propagarse por los SOAs y por las guías. Este retardo se ha modelado como un único parámetro, el retardo del bucle de realimentación, cuyo valor correspondería a la suma de los diferentes retardos que la señal experimenta en cada parte del sistema. Las prestaciones del flip-flop (tiempo de conmutación y requisitos de los pulsos de control) dependen de manera importante del retardo introducido por el bucle de realimentación. Además, para ciertos valores de los parámetros del sistema, aparece una bifurcación de Hopf. Esto significa que el sistema pasa de una solución estacionaria estable a un ciclo límite. Se denomina ciclo límite a una oscilación cuyos niveles máximos y mínimos de amplitud se mantienen acotados. En la Fig. 4.9 se puede comprender mejor este concepto.



**Figura 4.9: Posibles estados de funcionamiento del sistema.**

Para determinar los valores de los parámetros del flip-flop para los que aparece la bifurcación de Hopf es necesario un análisis de la estabilidad del sistema (4.17)-(4.18), ahora sí, teniendo en cuenta el retardo introducido por el bucle de realimentación [Gle04]. En este caso la ecuación característica viene dada por:

$$\det(\lambda I - J_0 - J_1 e^{-\lambda \tau_0}) = 0, \lambda \in \mathcal{C}, \tag{4.24}$$

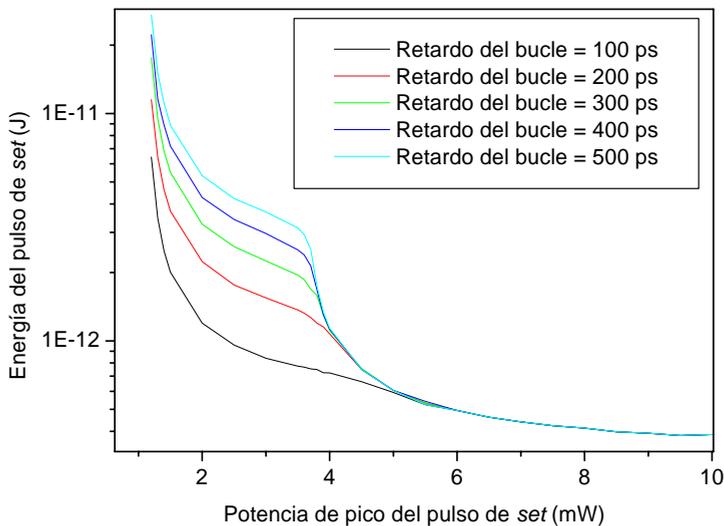
donde  $J_0$  y  $J_1$  son las matrices jacobianas con respecto a  $h_i$  y  $\bar{h}_i$ , respectivamente, evaluadas en la solución estacionaria ( $\bar{h}_i = h_i = h_i^*$ ), que vienen dadas por:

$$\mathbf{J}_0 = \begin{bmatrix} \frac{\partial f_1}{\partial h_1} & \frac{\partial f_1}{\partial h_2} \\ \frac{\partial f_2}{\partial h_1} & \frac{\partial f_2}{\partial h_2} \end{bmatrix}, \mathbf{J}_1 = \begin{bmatrix} \frac{\partial \bar{f}_1}{\partial h_1} & \frac{\partial \bar{f}_1}{\partial h_2} \\ \frac{\partial \bar{f}_2}{\partial h_1} & \frac{\partial \bar{f}_2}{\partial h_2} \end{bmatrix}. \quad (4.25)$$

Las raíces de (4.24) se denominan raíces características y determinan la estabilidad de la solución estacionaria. La solución es estable cuando todas sus raíces tienen parte real negativa. Si existe alguna raíz con parte real positiva, entonces es inestable. La bifurcación de Hopf tiene lugar cuando la parte real de un par de raíces características complejas conjugadas pasa a ser positiva.

#### 4.4.1 Resultados del análisis dinámico

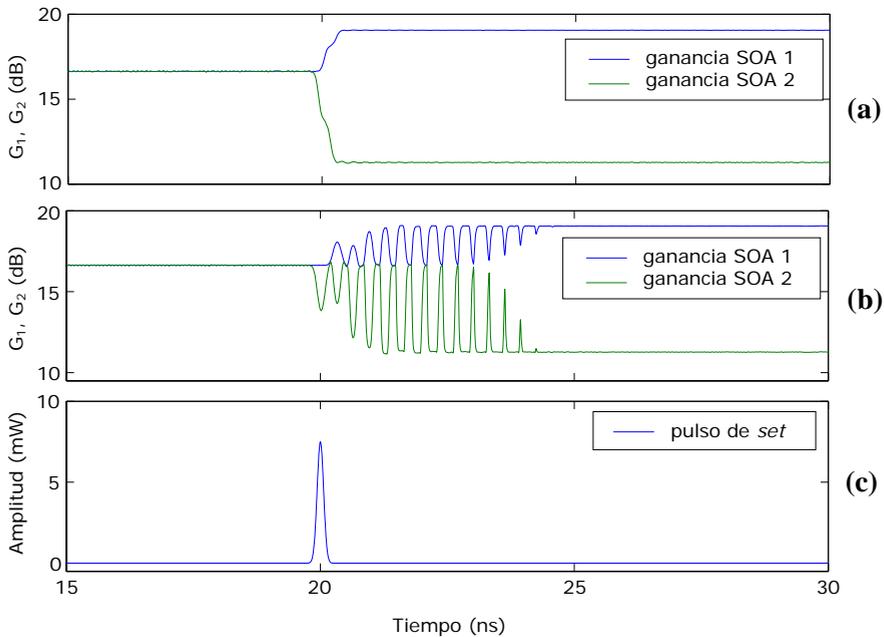
Para estudiar los efectos dinámicos vamos a asumir que los pulsos de control de *set* y *reset* son gaussianos. La fig. 4.10 muestra la energía de pulso de *set* necesaria para conmutar al estado alto en función de su potencia de pico.



**Figura 4.10: Energía necesaria del pulso de *set* para conmutar al estado alto.**

Para potencias de pico del pulso de *set* mayores de 5 mW la energía de *set* necesaria para conmutar de estado es independiente del retardo del bucle de realimentación. Esto es debido a que el efecto del pulso de control en la señal de salida del interferómetro se realimenta sucesivamente hasta que el nivel del estado alto se estabiliza. Podríamos simbolizarlo como un pulso de *set* que se va

realimentando y con cada vuelta en el bucle de realimentación aumenta su anchura. En la fig. 4.11 puede verse este efecto. Se aplicó al flip-flop un pulso de *set* de 2 pJ con una potencia de pico de 7,5 mW (Fig. 4.11c) considerando retardos de bucle de 100 ps (Fig. 4.11a) y de 300 ps (Fig. 4.11b). Cuando se obtuvo en simulación la energía del pulso de *set* en función del retardo del bucle (Fig. 3.16), nos situamos en la parte de la gráfica 4.10 en la que el retardo del bucle sí que influye en la energía del pulso, ya que escogimos una potencia de pico de 3 mW. Tanto en simulación como teóricamente se obtienen valores de la energía del pulso de *set* del mismo orden (hasta 3 pJ), aunque no son exactamente iguales por las aproximaciones realizadas en el modelo teórico.

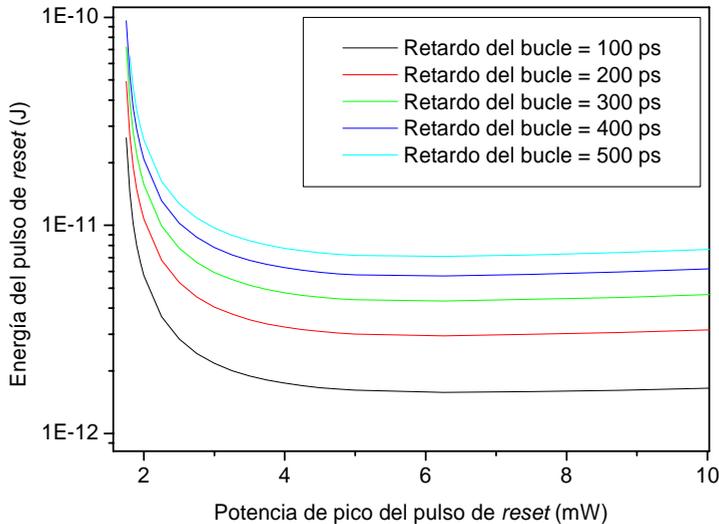


**Figura 4.11: Efecto del retardo del bucle de realimentación en la respuesta del flip-flop: (a) retardo del bucle de 100 ps, (b) retardo del bucle de 300 ps, (c) pulso de *set*.**

En la Fig. 4.10 se aprecia que existe un valor mínimo de potencia de pico del pulso de *set*, por debajo de este valor, por mucho que se incremente la energía del pulso con una mayor anchura, no se produce el cambio de estado. Este límite inferior es de 1,2 mW.

Para el pulso *reset* también se calculó la energía mínima necesaria para conmutar al estado bajo, los resultados se muestran en la Fig. 4.12. En este caso, la energía de *reset* siempre depende del retardo introducido por el bucle de

realimentación, lógicamente aumenta con el retardo. También hay un límite inferior de la potencia de pico del pulso de *reset* en 1,75 mW.

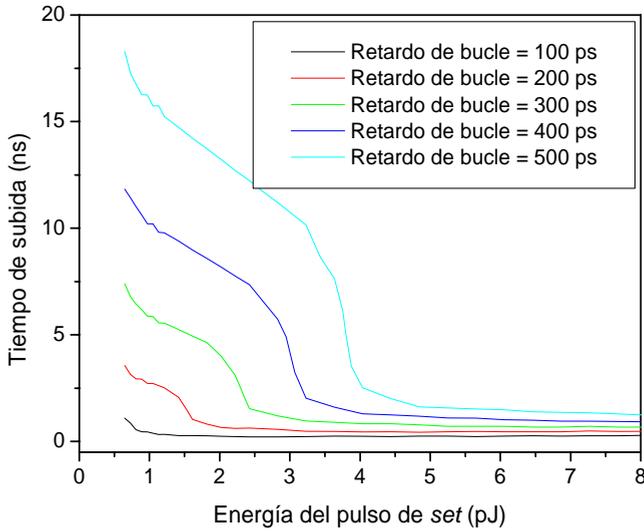


**Figura 4.12: Energía necesaria del pulso de *reset* para conmutar al estado bajo.**

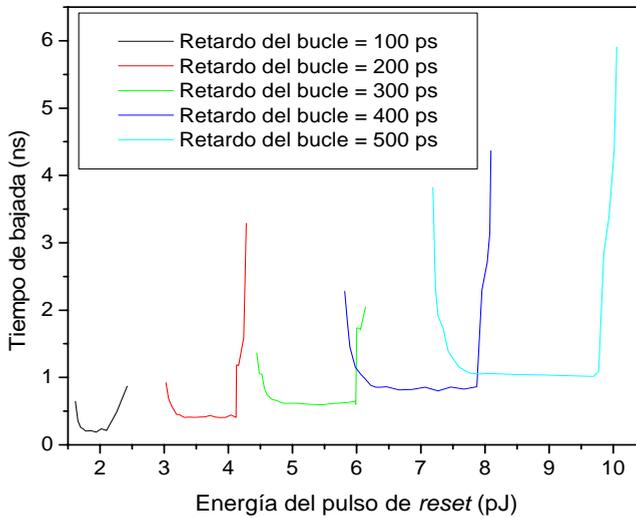
Las gráficas 4.10 y 4.12 se recalcaron hasta valores de potencia de pico de 30 mW. Estos resultados muestran que la energía del pulso de *set* tiende a estabilizarse cuando se aumenta la potencia de pico de los pulsos de control. En cambio, la energía del pulso de *reset* muestra un valor mínimo para una potencia de pico de 6,25 mW y luego comienza a crecer lentamente.

En la Fig. 4.13 se muestra el tiempo de subida (Fig. 3.18) del flip-flop en función de la energía del pulso de *set* para una potencia de pico de 5 mW. El tiempo de respuesta del flip-flop se reduce al aumentar la energía de *set* y al disminuir el retardo del bucle de realimentación. Sin embargo, aunque en la Fig. 4.13 no puede apreciarse por el rango de energías del pulso de *set* representado, cuando se sigue aumentando la energía de *set*, se alarga el transitorio hasta que el estado alto se estabiliza, por lo tanto, el tiempo de subida aumenta.

Lo mismo ocurre con la energía de *reset* (Fig. 4.14). Para un retardo del bucle de realimentación dado, al aumentar la energía del pulso de *reset*, el tiempo de bajada va disminuyendo pero llega un momento en que empieza a aumentar de forma considerable e incluso el pulso de *reset* ya no consigue la conmutación del flip-flop al estado bajo. Esto puede interpretarse como si un único pulso provocase un efecto de *reset-set* conjuntamente. Si seguimos aumentando la energía del pulso de *reset* aparecen nuevos rangos en los que se consigue la conmutación al estado bajo pero el tiempo de bajada también se incrementa (este último efecto no se ha representado en la Fig. 4.14).



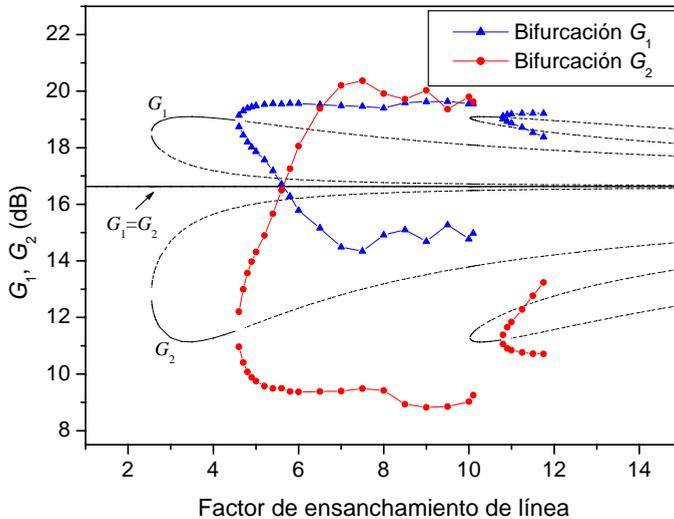
**Figura 4.13** Tiempo de subida al conmutar el flip-flop en función de la energía del pulso de *set* y del retardo del bucle.



**Figura 4.14:** Tiempo de bajada al conmutar el flip-flop en función de la energía del pulso de *reset* y del retardo del bucle.

Como se ha comentado anteriormente, para un retardo de bucle distinto de cero ( $\tau_0 \neq 0$ ) el flip-flop sufre una bifurcación de Hopf para ciertos valores de los parámetros del sistema. En la Fig. 4.15 se muestra un ejemplo en función de  $\alpha_N$ .

Según los criterios de biestabilidad [Gle04], esto significa que en estos puntos las raíces de la ecuación característica cruzan el eje imaginario. En este caso ocurre para  $\alpha_N=4,6$  y  $\alpha_N=10,8$ .



**Figura 4.15:** Curvas de ganancia en función del factor de ensanchamiento de línea donde se muestra la aparición de la bifurcación de Hopf.

A continuación vamos a mostrar el estudio de estabilidad para dos valores de  $\alpha_N$ , uno de ellos situado antes de la bifurcación de Hopf ( $\alpha_N=4$ ) y otro después ( $\alpha_N=5,5$ ). Para  $\alpha_N=4$  se calcularon las raíces de la ecuación característica (4.24) en los puntos  $A_1$ ,  $S_1$  y  $B_1$  (Fig. 4.8). En la Fig. 4.16 se muestra el módulo de la izquierda de la igualdad (4.24) en función de  $\lambda$  (parte real y parte imaginaria). Aquellos puntos donde se hace cero indican la presencia de una raíz de (4.24). Se han incluido los valores de las raíces con parte real más cercana a 0. Sabiendo dónde se sitúan estas raíces ya podemos determinar la estabilidad de la solución de la Fig. 4.8 donde se evaluó el sistema. Como cabía esperar, las raíces de los puntos  $A_1$  y  $B_1$  tienen parte real negativa, es decir, son soluciones estables. En cambio,  $S_1$  es una solución inestable porque tiene raíces con parte real positiva.

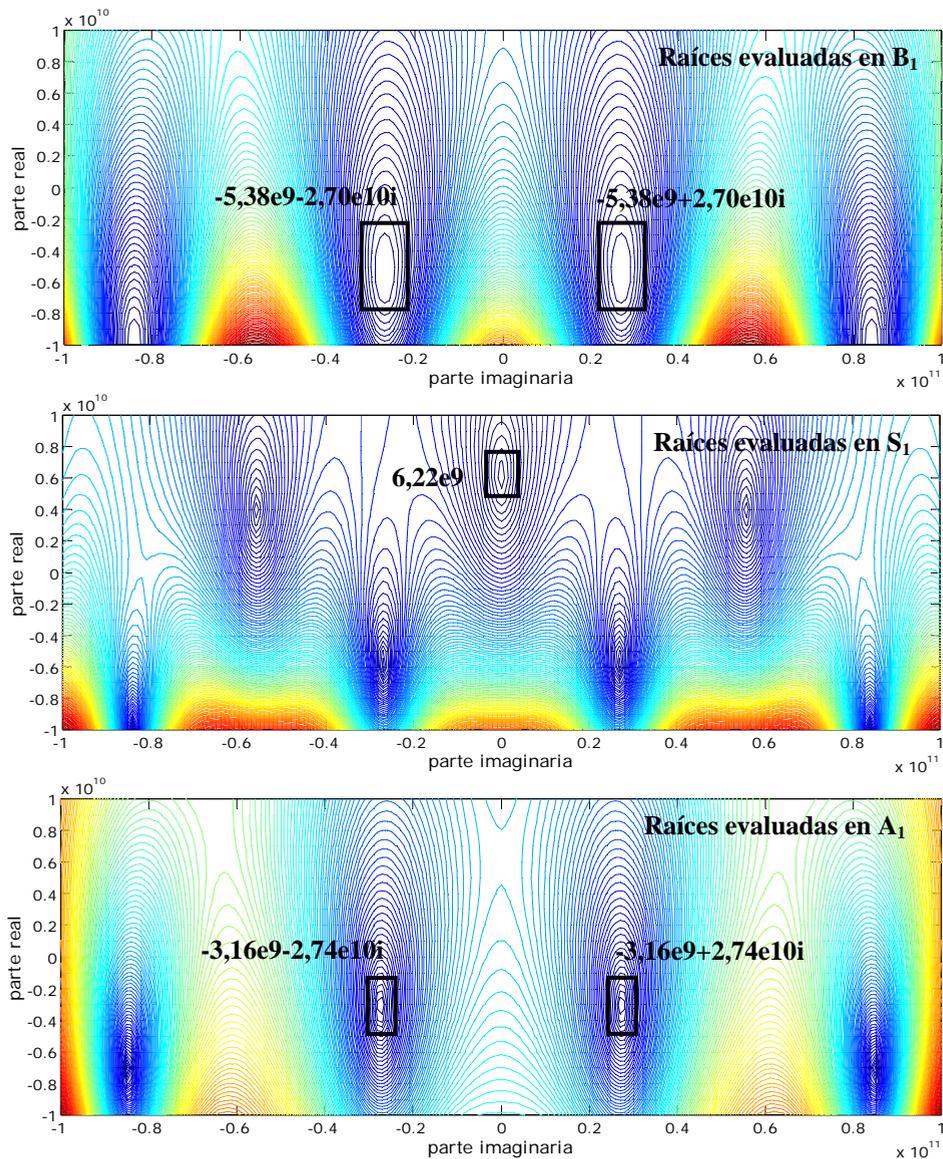


Figura 4.16: Estudio de la estabilidad para  $\alpha_N=4$ .

Las mismas gráficas se obtuvieron para  $\alpha_N=5,5$ , los puntos en los que se evaluó la estabilidad ( $A_2$ ,  $S_2$  y  $B_2$ ) aparecen destacados en la Fig. 4.8.

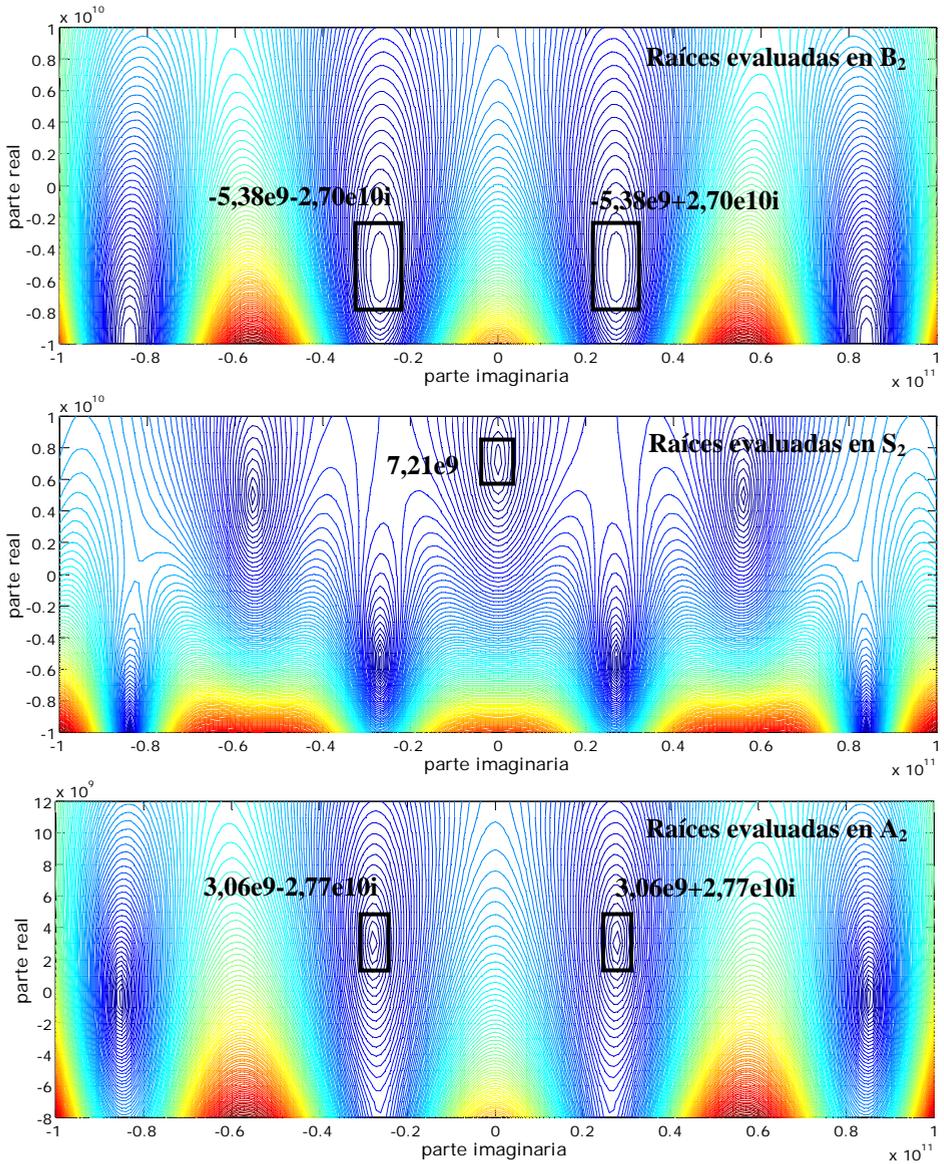
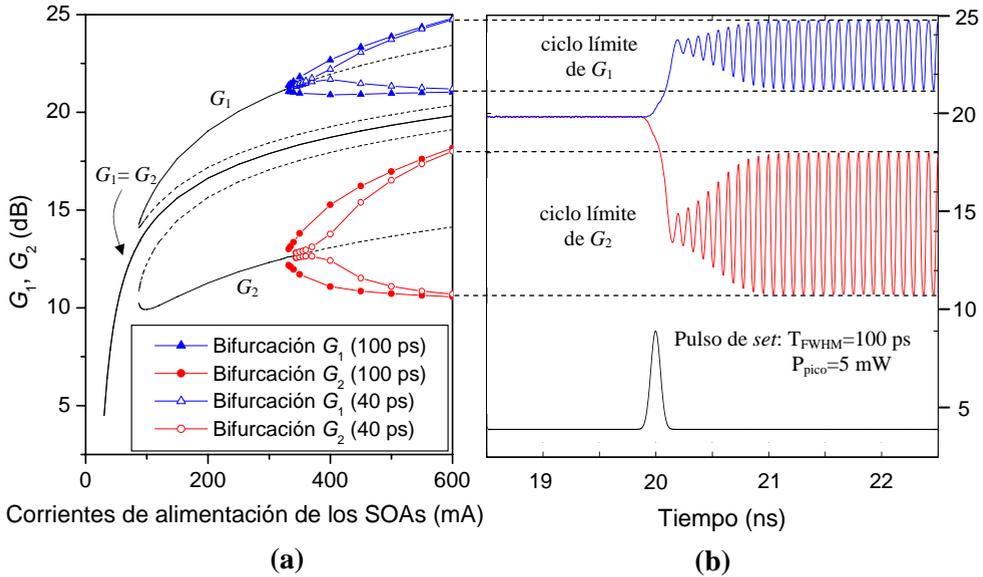


Figura 4.17: Estudio de la estabilidad para  $\alpha_N=5.5$ .

A diferencia de lo que ocurría con  $\alpha_N=4$ , ahora el punto  $A_2$  es inestable (está dentro de la bifurcación), por eso en la Fig. 4.8 se ha representado con una línea discontinua.

En la Fig. 4.18a se han dibujado de nuevo las curvas de ganancia en función de la corriente de alimentación de los SOAs. Ahora consideramos dos valores posibles del retardo de bucle, 40 ps y 100 ps. Aparece una bifurcación de Hopf para una  $I_{bias}$  de 334 mA. La amplitud de la oscilación depende del retardo del bucle de realimentación, es menor para menores retardos, y el límite inferior correspondería a un retardo de 0 ps, para el cual la amplitud de la oscilación sería nula (comportamiento estático).

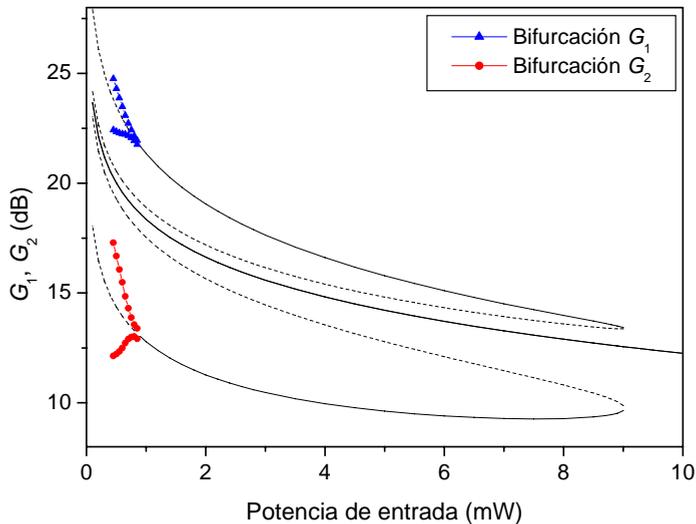


**Figura 4.18:** (a) Curvas de ganancia en función de la corriente de alimentación de los SOAs para retardos del bucle de 40 ps y 100 ps, (b) ejemplo de las oscilaciones de  $G_1$  y  $G_2$  al aplicar un pulso de  $set$  (la escala vertical para el pulso de  $set$  no es válida).

En la figura 4.18b se muestra el comportamiento dinámico del flip-flop en un punto de la bifurcación de Hopf, para una corriente de alimentación de 600 mA. Inicialmente el flip-flop está en estado bajo ( $G_1 = G_2$ ), pero cuando se aplica un pulso de  $set$  el flip-flop pasa a un estado oscilatorio o ciclo límite (definido anteriormente con la Fig. 4.9). El período de la oscilación tiene una dependencia lineal con el bucle de realimentación, es dos veces el retardo del bucle (sin tener en cuenta el retardo de la señal al propagarse por el SOA).

Finalmente, en la Fig. 4.19 se han representado las curvas de ganancia de los SOAs para la potencia de la señal de onda continua entrante considerando un retardo de bucle no nulo. Como puede comprobarse, conforme disminuye la potencia de entrada también aparece una bifurcación de Hopf.

En la tabla 4.2 se recogen los rangos de biestabilidad del flip-flop en función de varios parámetros. Generalmente podemos decir que la bifurcación de Hopf aparece para grandes desfases inducidos por los SOAs. Eso sucede cuando aumentamos  $\alpha_N$ , o cuando crece la ganancia de los SOAs (aumentando la corriente de alimentación de los SOAs o disminuyendo su saturación con una menor potencia de entrada). El rango biestable dinámico en función del factor de acoplo en el bucle de realimentación incluido en la tabla 4.2 corresponde a todo el rango biestable estático (Fig. 4.7), es decir, no ha aparecido una bifurcación de Hopf al variar  $r_2$ .



**Figura 4.19:** Curvas de ganancia en función de la potencia de entrada donde se muestra la aparición de la bifurcación de Hopf.

**Tabla 4.2:** Rangos biestables para diversos parámetros del flip-flop.

Parámetro	Rango biestable dinámico
$\alpha_N$	2,55-4,5; 10,03-10,75; 16,99-17,4
$I_{bias}$	87-333 mA
$P_{bias}$	0,9-9 mW
$r_2$	0-0,934

## 4.5 Conclusiones

En este capítulo se ha presentado el modelo de SOA utilizado en el estudio teórico del flip-flop. Se han justificado las suposiciones y simplificaciones realizadas y se ha incluido el efecto del interferómetro y la realimentación bidireccional. Esto ha dado lugar a un modelo original de la estructura biestable basada en un SOA-MZI con bucle de realimentación propuesta en esta tesis doctoral. Para el análisis estático se obtuvieron un par de ecuaciones no lineales que se resolvieron numéricamente. En cambio, en el análisis dinámico, el sistema se modeló mediante un sistema de DDEs. La velocidad de cálculo conseguida es muy superior a la lograda con las habituales herramientas de simulación de componentes ópticos lo que permitió un estudio detallado del flip-flop propuesto.

En el análisis estático se obtuvieron las curvas de las soluciones estacionarias del flip-flop en función de diversos parámetros y se estudió su estabilidad. A partir de estos resultados se derivan las siguientes conclusiones:

- Existe un valor mínimo de la corriente de alimentación de los SOAs para el cual el flip-flop funciona.
- Aunque las corrientes de alimentación de ambos SOAs no sean iguales se puede conseguir un comportamiento biestable en ciertos rangos de corrientes.
- Al aumentar la potencia de entrada de la señal de onda continua se saturan los SOAs y disminuye el desfase entre ambas ramas hasta un valor máximo de potencia de entrada para el que deja de funcionar el flip-flop.
- Se necesita realimentar un nivel mínimo de potencia para mantener el estado alto.
- Un valor del factor de ensanchamiento alto favorece la existencia de más de un estado estable.

En el análisis dinámico se estudió la energía mínima de los pulsos de *set* y *reset* en función de su potencia de pico y del retardo introducido por el bucle de realimentación. Al aumentar la potencia de pico del pulso de *set* llega un momento en que su energía deja de depender del retardo del bucle, a diferencia de lo que ocurre con la energía de *reset*. Lógicamente los tiempos de subida y bajada, sí que aumentan al hacerlo la longitud del bucle de realimentación y existen valores óptimos de energía de *set* y *reset* para minimizar los tiempos de respuesta del flip-flop.

Por último, al analizar la estabilidad del flip-flop en el caso dinámico aparecieron bifurcaciones de Hopf. Este comportamiento oscilatorio de la salida del dispositivo, aunque no es deseable a la hora de implementar un flip-flop, puede resultar interesante para otras aplicaciones (por ejemplo, osciladores) ya que se puede controlar su periodo con la longitud del bucle.

## CAPÍTULO 5

# Aplicaciones del flip-flop basado en un SOA-MZI con realimentación

En la literatura reciente, la principal aplicación del flip-flop óptico consiste en generar una señal de onda continua, a una determinada longitud de onda, que defina el puerto de salida de un paquete en un nodo AOLS [Ram05]. Incluso se han planteado configuraciones en las que la longitud de onda de salida del flip-flop decide si un paquete se encamina directamente o es almacenado [Dor03]. Otro escenario en el que se ha propuesto utilizar un flip-flop óptico es para ensanchar un pulso óptico indefinidamente y así generar la señal de control de un conmutador óptico [Sta05, Vyr05, Keh06a]. La demultiplexación es otra aplicación potencial [Non95a, Non97], pero a altas velocidades ( $>160$  Gbit/s), con los tiempos de respuesta que se han demostrado ( $\sim 20$  ps) no es factible. Conectando flip-flops en cascada se consigue implementar un registro de desplazamiento [Zha05a] que puede utilizarse para almacenar un paquete óptico y en conversores serie-paralelo [Whi91, Pou96, Tia02]. Incluso en tareas de regeneración de señal se ha planteado la utilización del flip-flop [Tak05a].

Por otro lado, modificando las condiciones de trabajo de un flip-flop se puede conseguir una característica umbral entre la potencia de entrada y la de salida [Ino95, Dor03]. Este comportamiento, que ya no es biestable, se puede utilizar para regenerar una señal digital [Ino95, Non95, Tad97].

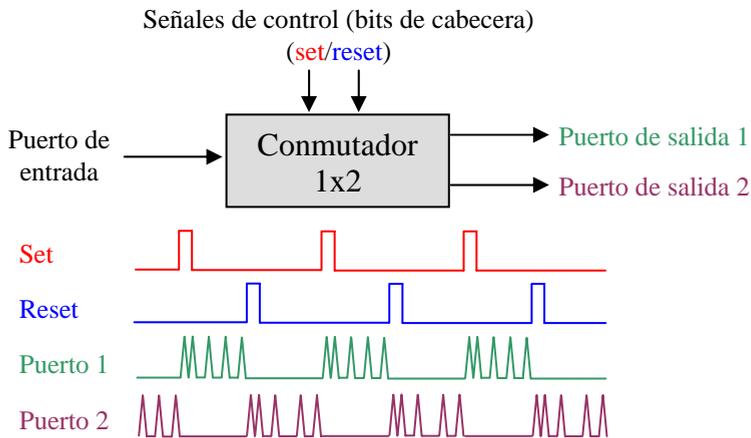
En este capítulo se proponen dos aplicaciones adicionales para el flip-flop basado en un SOA-MZI con realimentación. La primera de ellas consiste en utilizarlo como un conmutador óptico  $1 \times 2$  controlado por pulsos. Los datos de entrada se conmutan por defecto a un puerto de salida. Si se aplica un pulso de *set*

se cambia el puerto de salida y con un pulso de *reset* se vuelve al estado inicial. La ventaja de esta configuración reside en el tipo de señal de control, que es pulsada. Los dispositivos ópticos existentes que implementan esta funcionalidad requieren señales de control eléctricas o señales ópticas de mayor complejidad que exigen un procesamiento previo adicional.

En la segunda aplicación que veremos se combinan una puerta lógica XOR y un flip-flop para encaminar un paquete en un escenario de una red óptica de conmutación de paquetes. La novedad de esta configuración consiste en la estrategia para activar/desactivar el flip-flop. Habitualmente, en un nodo todo óptico se activa el flip-flop asociado al puerto de salida deseado, en esta aplicación se hace todo lo contrario, se desactivan todos los flip-flops menos uno. Las ventajas de esta configuración son la escalabilidad y la sencillez, como se explicará con detalle en el correspondiente apartado.

## 5.1 Conmutador óptico controlado por pulsos

Una propuesta para la implementación de nodos de red fotónicos sin conversión opto-electro-óptica consiste en el uso de conmutadores ópticos con auto-encaminamiento (*self-routing*).



**Figura 5.1:** Operación del conmutador de paquetes.

En un escenario de red con auto-encaminamiento [Vyr05, Keh06a], los nodos reenvían los paquetes de entrada al puerto de salida apropiado en función de la información de encaminamiento impresa en cada cabecera o etiqueta de paquete, al igual que ocurre en los nodos AOLS. La diferencia radica en la estrategia empleada para el procesamiento de la etiqueta. Las técnicas propuestas para el procesamiento todo óptico de cabeceras normalmente son complejas o están limitadas a patrones de bit

específicos [Cha02, Hau02, Mar06, Sri01, Ham02]. Para simplificar las decisiones de encaminamiento surgió la conmutación de paquete a nivel de bit (*bit-level packet switching*, BLPS) [Yu97], también denominada “auto-encaminamiento” porque cada uno de los bits de la cabecera contiene independientemente su propia información de encaminamiento. En BLPS la información de un único bit de la cabecera se utiliza para conmutar los paquetes entre una de las dos salidas de un conmutador óptico 1x2 (Fig. 5.1). Situando en cascada varios conmutadores se puede ampliar el número de puertos de entrada/salida como se muestra en la Fig. 5.2. En cada etapa de conmutación los paquetes de entrada se auto-encaminan usando conmutadores 1x2 para construir una matriz de conmutación MxN. Cada bit en la cabecera/etiqueta del paquete actúa como la señal de control de cada etapa de conmutación.

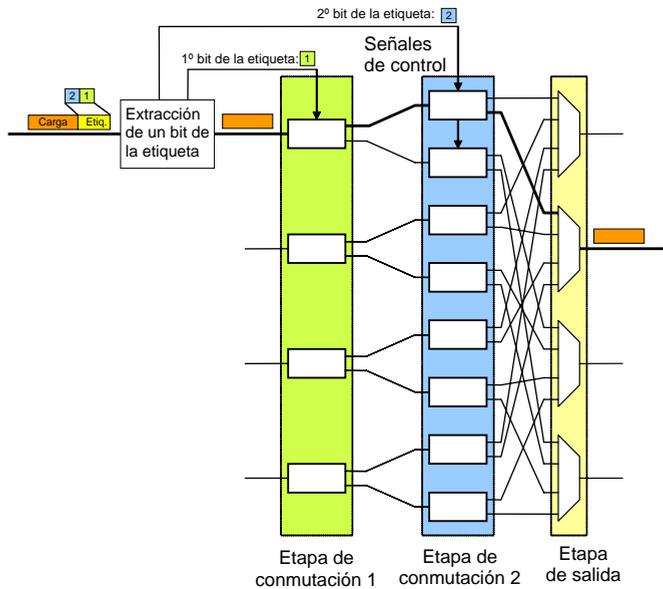
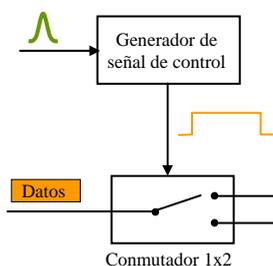


Figura 5.2: Conmutador basado en conmutación a nivel de bit.

### 5.1.1 Estado del arte de los conmutadores ópticos de paquetes

En este apartado se repasa brevemente el estado del arte del conmutador óptico de paquetes. Una gran parte de las propuestas realizadas hasta la fecha implementan el conmutador con dos dispositivos. El primero de ellos genera una señal de duración igual a la del paquete y esta señal se utiliza como entrada de control del segundo dispositivo, que es el conmutador propiamente dicho y consta de un puerto de entrada y dos de salida (Fig. 5.3).



**Figura 5.3: Esquema habitual para implementar un conmutador 1x2.**

La señal de control puede generarse utilizando diferentes técnicas:

1. Flip-flop [Hil01a]
2. Circuito óptico de memoria finita [Yia04]
3. Generador de un pulso eléctrico después de un convertor opto-electrónico (O/E) [Nak04a]

En cuanto al conmutador, normalmente se utilizan puertas ópticas (*optical gates*) que pueden implementarse con un SOA-MZI [Leu98, Sta05, Tak06] o incluso simplemente con un SOA [Tei05, Mor03], aunque las relaciones de extinción que se obtienen con este último son menores.

En [Vyr05, Keh06a] se utiliza el esquema de la Fig. 5.3 para implementar un conmutador 1x2 controlado por pulsos. Los autores han simulado el bloque generador de la señal de control con un pulso eléctrico posterior a una conversión O/E (opción 3) y para el conmutador han empleado un SOA-MZI. En [Mor03] también se genera la señal de control eléctricamente pero en esta ocasión, para implementar el conmutador 1x2, se utiliza un divisor de potencia que duplica el paquete. Cada réplica del paquete atraviesa un SOA que, por XGM, deja o no pasar el paquete en función de la señal de control eléctrica aplicada.

En [Hil01] se utiliza un flip-flop (opción 1) para que el procesado sea todo óptico. El flip-flop genera una señal continua de la misma duración que el paquete cuando se le inyecta un pulso. Esta señal continua se aplica a un convertor de longitud de onda junto con el paquete. Posteriormente, mediante un AWG, se redirige el paquete a un determinado puerto de salida en función de su nueva longitud de onda. Es decir, de esta forma se está implementando una conmutación espacial. En [Tak06b] se demostró la conmutación de paquetes a 40 Gbit/s utilizando un flip-flop [Tak03, Tak05] y conmutadores implementados con SOA-MZIs.

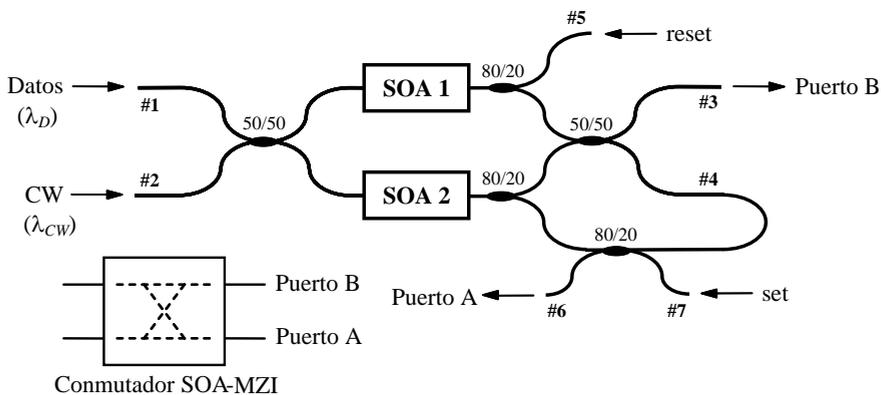
En [Wai05] se presenta una estrategia diferente para conmutar un paquete con técnicas todo ópticas. Lo que se propone es codificar la señal de control en paralelo con el paquete a una longitud de onda diferente que la de la etiqueta y los datos del

paquete. Esta solución, además de necesitar un mayor ancho de banda, añade complejidad a la generación de los paquetes.

En [The02] se implementa un conmutador de paquetes 2x2 con una estructura UNI (*Ultrafast Nonlinear Interferometer*). El dispositivo tiene tres señales de entrada, dos de datos y una de control. Cuando la señal de control no está activa, los paquetes atraviesan directamente el conmutador, en caso contrario, los paquetes se conmutan al puerto de salida “cruzado”. El inconveniente de esta arquitectura radica en la señal de control, ya que se trata de una señal de reloj a la tasa binaria de los datos que debe estar sincronizada con el paquete. Pero el mayor problema es la extracción de la señal de control a partir de los datos. En [The02] se genera externamente, lo que resulta impracticable si se desea utilizar este conmutador en aplicaciones de procesamiento fotónico.

### 5.1.2 Principio de funcionamiento

El conmutador óptico propuesto está basado en una estructura SOA-MZI con un bucle de realimentación que funciona de forma similar a un flip-flop óptico. De hecho consiste en la misma arquitectura (Fig. 5.4), pero cuando se utiliza como conmutador se le inyecta una señal adicional de datos por el puerto de entrada al SOA-MZI que quedaba libre.



**Figura 5.4: Conmutador óptico de paquetes basado en un SOA-MZI con bucle de realimentación.**

El principio de funcionamiento es el mismo que el descrito para el flip-flop. Se inyecta una señal de onda continua a  $\lambda_{CW}$  por el puerto #2 del SOA-MZI. Los acopladores de entrada y salida del MZI proporcionan ambos un desfase de  $\pi/2$  entre las señales que circulan por ambas ramas. Por lo tanto, en ausencia de otras señales de entrada, en el puerto #4 se produce interferencia destructiva. El puerto

#4 está interconectado con la rama inferior del MZI mediante un bucle de realimentación. Cuando tenemos interferencia destructiva en el puerto #4, no se propaga señal en sentido horario por el bucle, salvo el ruido de ASE de los SOAs. Por consiguiente en el puerto A tampoco se obtiene señal. Los puertos A y B son complementarios, así que cuando en el puerto A existe interferencia destructiva en el B es constructiva y viceversa. Por lo tanto inicialmente, la señal de onda continua sale por el puerto B, por eso denominamos a este estado “cruzado” (*cross state*).

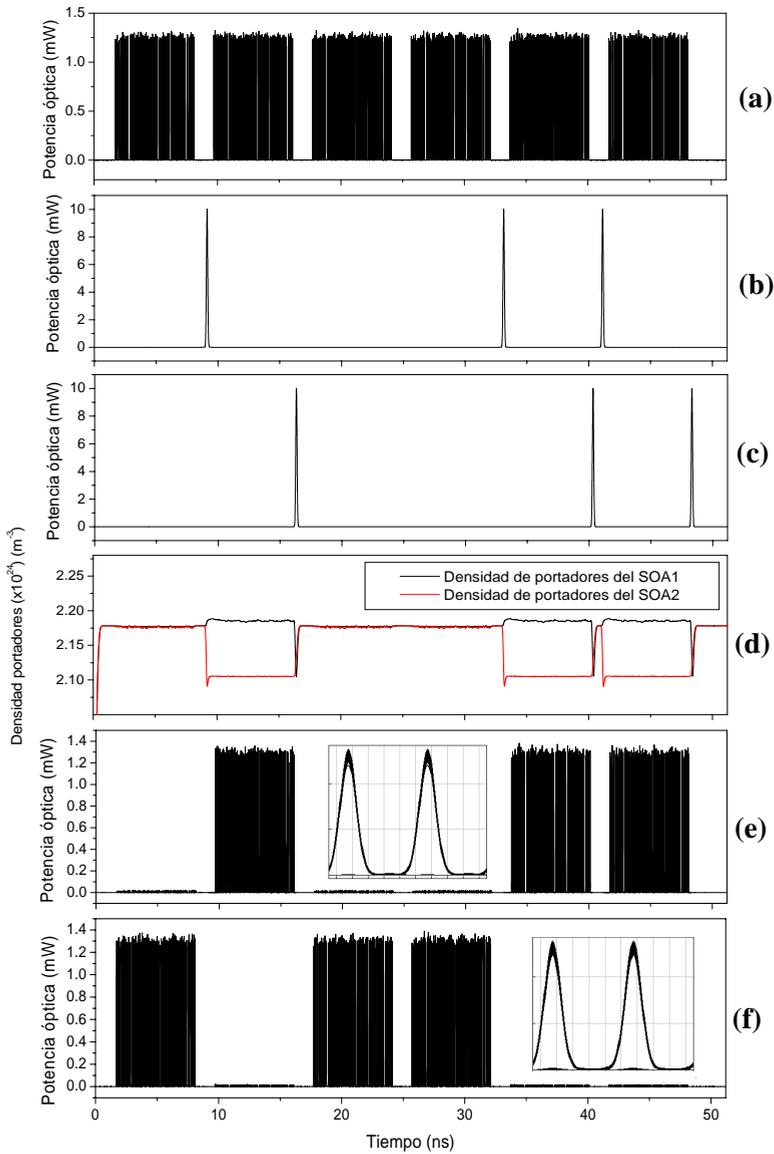
Cuando se inyecta un pulso de *set* en el puerto #7, alcanza el SOA 2 y disminuye su densidad de portadores y por tanto su ganancia y desfase. Ahora el SOA-MZI está desbalanceado y la señal de onda continua experimenta diferentes ganancias y desfases en cada rama del MZI. Esto provoca que ya no se produzca interferencia destructiva en el puerto #4. El cambio en la densidad de portadores del SOA 2 se mantiene debido a la señal realimentada en sentido horario a través del bucle aun cuando el pulso de *set* desaparece. En este estado la señal de onda continua se conmuta al puerto A de salida, por eso lo denominamos estado “paralelo” (*bar state*). Por otro lado, cuando se inyecta un pulso de *reset* por el puerto #5, llega al SOA 1 y reduce su densidad de portadores y ganancia óptica. Si se elige adecuadamente la energía del pulso, las densidades de portadores de ambos SOAs se igualan y en el puerto #4 no se obtiene señal. El dispositivo vuelve al estado “cruzado”.

Considerando este comportamiento del dispositivo, se puede conmutar una señal de datos a longitud de onda  $\lambda_D$  a uno de los dos puertos de salida, A o B, en función de su estado. Asumiendo que la potencia de la portadora de onda continua es muy superior a la de la señal de datos, esta última puede atravesar el conmutador óptico de forma transparente (sin modificar la densidad de portadores de los SOAs) y encaminarse a uno de los puertos de salida dependiendo del estado del conmutador. Por ejemplo, si el conmutador está en estado “cruzado” la señal de datos inyectada por el puerto #1 se conmuta al puerto A. En el estado “paralelo”, ocurre al contrario, la señal de datos se encamina al puerto B. Como las longitudes de onda de la señal continua ( $\lambda_{CW}$ ) y la de datos ( $\lambda_D$ ) son diferentes, se pueden separar mediante un filtro en los puertos de salida.

### 5.1.3 Resultados de simulación

En la Fig. 5.5 se recogen los resultados de simulación que muestran la funcionalidad del conmutador de paquetes controlado por pulsos ópticos. Los paquetes de datos entran por el puerto #1 de la Fig. 5.4 (Fig. 5.5a), mientras que los pulsos de *set* (Fig. 5.5b) y *reset* (Fig. 5.5c) lo hacen por los puertos #7 y #5 respectivamente. En la Fig. 5.5d se han representado las densidades de portadores de ambos SOAs. Finalmente, las señales de salida en los puertos B y A se muestran

en las Figs. 5.5e y 5.5f respectivamente. Los parámetros utilizados en simulación se resumen en la tabla 5.1.



**Figura 5.5: Resultados de simulación para el conmutador óptico:**  
 (a) Paquetes de entrada, (b) Pulsos de *set*, (c) Pulsos de *reset*,  
 (d) Densidades de portadores de los SOAs, (e) Paquetes de salida  
 por el puerto B, y (f) Paquetes de salida por el puerto A.

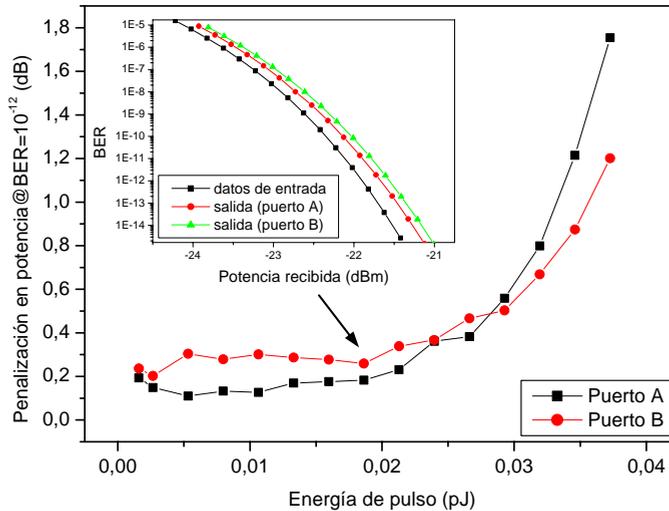
A partir de los resultados de simulación se puede comprobar que los paquetes de datos se conmutan al puerto A (estado “cruzado”) por defecto. Cuando se inyecta un pulso de *set* antes de que llegue el paquete, la salida cambia al puerto B (estado “paralelo”). Con un pulso de *reset* se devuelve el sistema al estado inicial. El pulso de *reset* se inyecta para cerrar la ventana de conmutación y puede implementarse duplicando y retardando el pulso de *set*. Las densidades de portadores de los SOAs (Fig. 5.5d) también muestran claramente ambos estados. En el estado “cruzado” ambas densidades coinciden, por tanto el MZI está balanceado, en cambio, en el estado “paralelo” dejan de ser iguales y el equilibrio entre las ramas del MZI se pierde. En los recuadros de las Fig. 5.5e y 5.5f tenemos los diagramas de ojos de la señal de salida por los puertos B y A, respectivamente.

**Tabla 5.1: Parámetros de simulación.**

<b>Símbolo</b>	<b>Nombre del parámetro</b>	<b>Valor</b>
$P_{bias}$	Potencia de entrada de la señal CW	8 mW
$\lambda_{CW}$	Longitud de onda de la señal CW	1553 nm
	Potencia de pico de los datos	1,5 mW
$\lambda_D$	Longitud de onda de la señal de datos	1548 nm
	Tasa binaria de la señal de datos	40 Gbit/s
	Energía de los pulsos de <i>set</i>	1,3 pJ
	Energía de los pulsos de <i>reset</i>	1,3 pJ
	Longitud de onda de los pulsos de control	1551 nm
$I_{bias}$	Corriente de alimentación	400 mA
$g_0$	Ganancia de pequeña señal del SOA	18 dB
$\alpha_N$	Factor de ensanchamiento de línea	8
$\tau_c$	Tiempo de vida de los portadores	700 ps
$n_{sp}$	Factor de emisión espontánea	1,5

Las prestaciones del conmutador óptico también se verificaron en simulación y en la Fig. 5.6 se muestran los resultados. En esta figura se ha representado la penalización de potencia para una tasa de error de bit (*Bit Error Rate*, BER) de  $10^{-12}$  en función de la energía de un pulso de los paquetes de datos. Se observa que la calidad de la señal se degrada a medida que la energía de los datos aumenta. Para energías de pulso inferiores a 0,03 pJ se obtienen penalizaciones de potencia inferiores a 0,5 dB. Una energía de pulso de 0,03 pJ corresponde a la de un pulso gaussiano con codificación retorno a cero (*return-to-zero*, RZ) del 33% a una tasa de 40 Gbit/s y con una potencia de pico de 3,3 mW. Para energías superiores a 0,038 pJ el conmutador deja de funcionar porque los datos modulan su densidad de portadores y cambian su estado. Esto concuerda con la suposición previa de que se

necesita que la potencia de los datos de entrada sea muy inferior a la de la portadora óptica. En ambos puertos se obtuvieron prestaciones similares.



**Figura 5.6: Evaluación de las prestaciones del conmutador óptico.**

Por último, se estudió el efecto de situar en cascada varios conmutadores ópticos como se propuso en la Fig. 5.2. Para ello se evaluó la penalización de potencia y la diafonía para una potencia de pulso de 0,01 pJ en función del número de etapas de conmutación (tabla 5.2). La diafonía se define como la relación entre la potencia de la señal de datos en el puerto A y la potencia de la señal de datos en el puerto B para un estado determinado. En la tabla 5.2 se muestra el caso peor.

**Tabla 5.2: Evaluación de las prestaciones de varios conmutadores en cascada.**

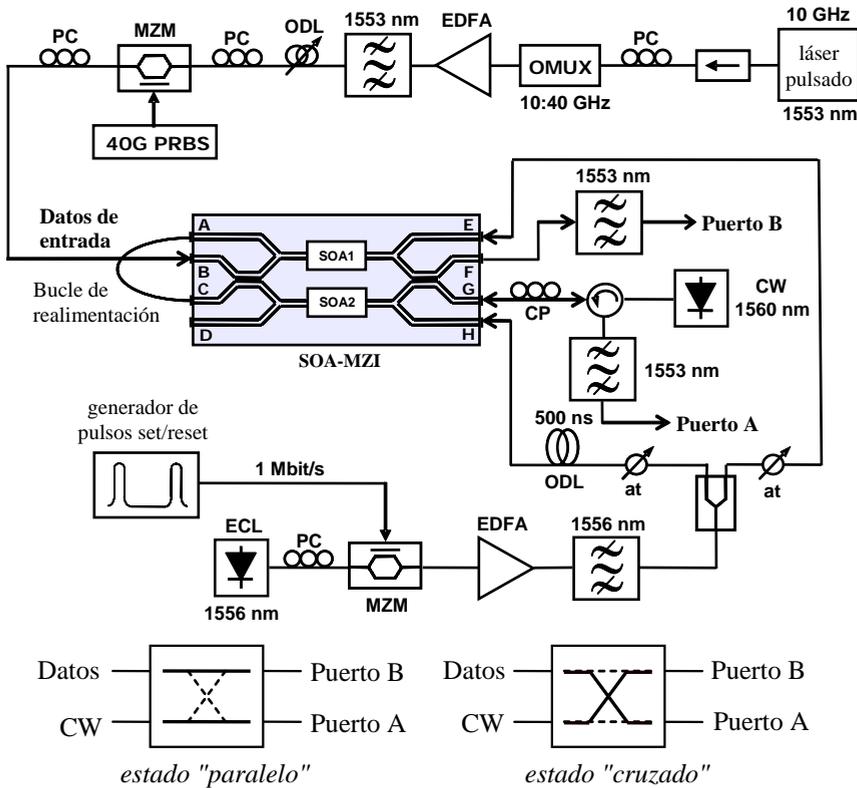
Etapas de conmutación	Penalización de potencia (dB)	Diafonía (dB)
1	0,21	-19,97
2	0,41	-19,66
3	0,90	-19,54
4	1,42	-19,18
5	2,57	-18,71

Los resultados muestran que la penalización de potencia aumenta exponencialmente con el número de etapas de conmutación mientras que la

diafonía lo hace linealmente. Para 3 conmutadores en cascada la penalización es menor de 1 dB y la diafonía empeora menos de 0,5 dB.

### 5.1.4 Resultados experimentales

Para demostrar el conmutador óptico se preparó el montaje experimental de la Fig. 5.7. Básicamente se trata de un montaje muy similar al del flip-flop (Fig. 3.20) pero ahora se introduce simultáneamente una señal de datos por el puerto B del SOA-MZI y el bucle de realimentación se cierra entre los puertos A y C.



**Figura 5.7: Montaje experimental del conmutador óptico de paquetes**  
 PC: Polarization Controller (Controlador de polarización), ODL: Optical Delay Line (Línea de retardo óptica), at: atenuador.

El SOA-MZI fue proporcionado por CIP y tiene 4 puertos de entrada/salida en cada extremo. Cada uno de los acopladores del SOA-MZI tiene un factor de acoplo del 50%. Los SOAs se caracterizan por una ganancia de pequeña señal de 30 dB.

Con el fin de comprobar el funcionamiento del conmutador se aplicó una señal continua de  $-8,4$  dBm a  $1560$  nm en el puerto G del SOA-MZI. Para separar las señales de entrada y salida en el puerto G se utilizó un circulador óptico. Al igual que cuando se demostró el flip-flop experimentalmente, para evitar el acoplador en el bucle de realimentación se han modificado los puertos de salida del conmutador respecto a la Fig. 5.4. En ausencia de otras señales de entrada, en el puerto F del SOA-MZI aparece una señal continua a  $1560$  nm, mientras que por el puerto G no se obtiene señal. En los puertos E y H del SOA-MZI se aplicaron pulsos de *set* y *reset* a  $1556$  nm con una tasa de repetición de  $1$  Mbit/s y un ciclo de trabajo del  $1,7\%$ . Los pulsos de control se generaron modulando con un generador de señales arbitrario la salida de un láser de cavidad externa (*External Cavity Laser*, ECL) a  $1556$  nm. La señal del generador se dividió con un acoplador de  $-3$  dB y los pulsos de *reset* se retardaron  $500$  ns con una fibra de  $100$  m de longitud. Con un EDFA y dos atenuadores variables se ajustaron independientemente las energías de los pulsos de *set* y *reset* a  $100$  y  $92,4$  pJ respectivamente. Las energías de los pulsos de control se podrían reducir enormemente integrando el bucle de realimentación entre los puertos A y C. Sin embargo, en el experimento, el bucle tenía una longitud de  $3$  m ya que se implementó conectando las fibras de salida de los puertos A y C que miden  $1,5$  m cada una. La señal de datos se generó modulando la salida de una fuente de pulsos RZ con una señal pseudo-aleatoria (*Pseudo Random Bit Sequence*, PRBS) de  $2^7-1$  a  $40$  Gbit/s. La señal de datos a  $1553$  nm tiene una potencia media de  $-6$  dBm y se introdujo por el puerto B del SOA-MZI. La fuente de pulsos ópticos es un láser *mode-locked* en anillo de fibra a  $1553$  nm que genera un tren de pulsos con una duración de  $2,5$  ps FWHM. Este tren de pulsos se multiplexó ópticamente hasta  $40$  GHz y se amplificó con un EDFA antes de aplicarlo al modulador Mach-Zehnder (*Mach-Zehnder Modulator*, MZM). La señal moduladora que alimentaba el MZM se obtuvo de un equipo eléctrico PRBS a  $40$  Gbit/s con capacidad de generación de paquetes. Durante el experimento se optimizaron los estados de polarización de la portadora óptica y de la señal de datos a la entrada del SOA-MZI para un funcionamiento óptimo. En el puerto de salida A, después de separar las señales de entrada y la de salida mediante el circulador, se utilizó un filtro óptico de  $1$  nm para quedarnos con la señal de datos a  $1560$  nm. En el puerto de salida B también se colocó un filtro óptico de las mismas características.

En la Fig. 5.8 se muestra el funcionamiento dinámico del conmutador donde se han representado las señales medidas en cada puerto de salida. Como se observa en la Fig. 5.8, los paquetes de datos que entran al conmutador se encaminan alternativamente a cada uno de los puertos de salida (Fig. 5.8c y Fig. 5.8d) en función del estado del conmutador que se controla con los pulsos de *set* y *reset* (Fig. 5.8a y Fig. 5.8b). Los tiempos de subida y de bajada del conmutador fueron de  $66$  ns y  $33$  ns, respectivamente. Estos tiempos de conmutación tan elevados se deben a la longitud del bucle de realimentación, pero teóricamente pueden

reducirse a menos de 1 ns por medio de integración óptica. La potencia de pico de la señal de datos medida a la entrada fue de 4 mW, mientras que en los puertos de salida A y B se midieron potencias de pico de 1,1 y 1 mW, respectivamente.

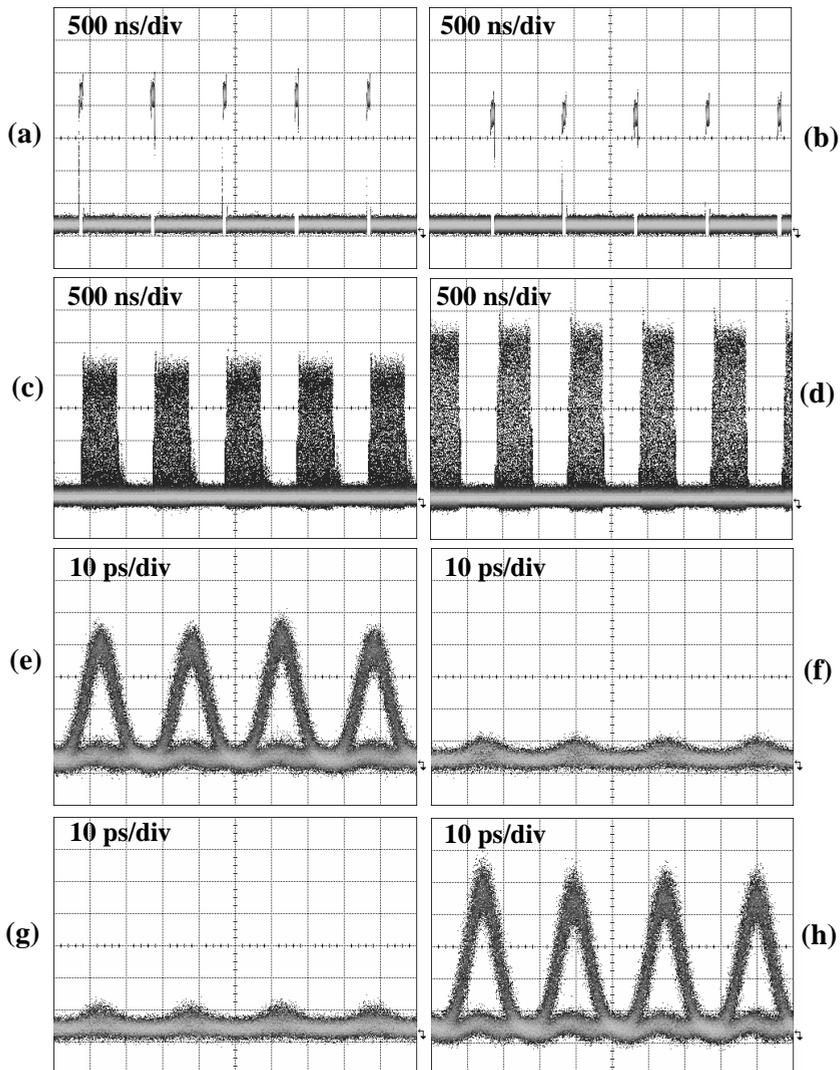


Figura 5.8: Resultados experimentales de conmutación dinámica a 40 Gbit/s: (a) pulsos de *set*, (b) pulsos de *reset*, (c) puerto de salida B, (d) puerto de salida A, (e) puerto de salida B, estado “paralelo”, (f) puerto de salida A, estado “paralelo”, (g) puerto de salida B, estado “cruzado”, y (h) puerto de salida A, estado “cruzado”.

En el estado “paralelo”, la señal de datos de entrada se conmuta al puerto de salida B (Fig. 5.8e), no obteniéndose señal en el puerto de salida A (Fig. 5.8f). En cambio, en el estado “cruzado” la situación se invierte, los datos se conmutan al puerto de salida A (Fig. 5.8h), y no se obtiene señal de datos en el puerto de salida B (Fig. 5.8g). Durante los experimentos, se midieron relaciones de contraste On/Off en los puertos de salida A y B de 9,4 y 9,25 dB, respectivamente.

Por último, se evaluaron las prestaciones del conmutador mediante la medida de la tasa de error de bit a 40 Gbit/s en configuración estática. En la Fig. 5.9 se muestran las curvas de BER para los datos de entrada (triángulos) y para los dos puertos de salida (cuadrados y círculos). Concretamente, se obtuvo una penalización de potencia inferior a 2 dB para una  $BER=10^{-9}$ . Para un correcto funcionamiento la potencia de los datos debe ser muy inferior a la de la portadora óptica. De otra forma la señal de datos provoca interferencias y modifica los estados de conmutación que ya no pueden mantenerse.

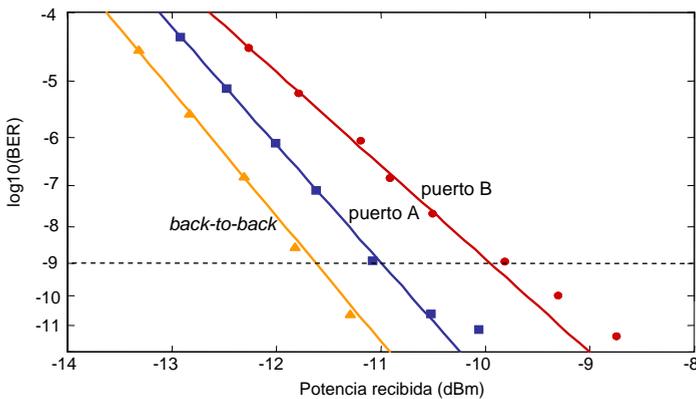


Figura 5.9: Medidas de BER a 40 Gbit/s.

## 5.2 Esquema de encaminamiento todo óptico de paquetes

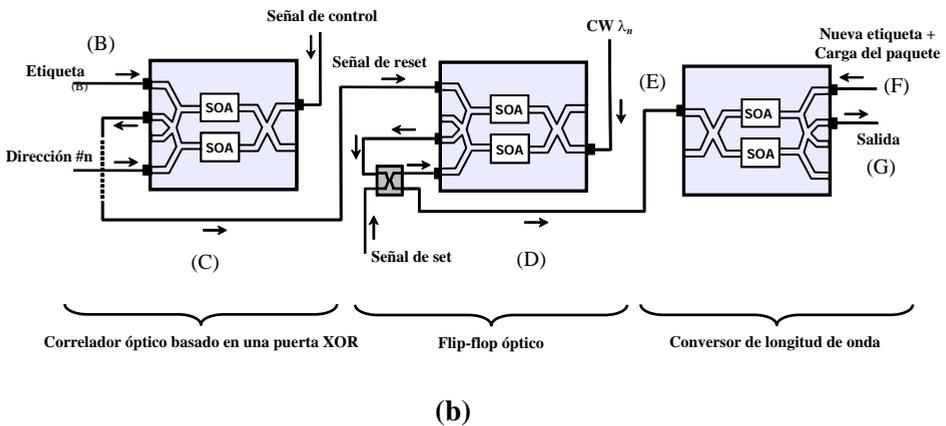
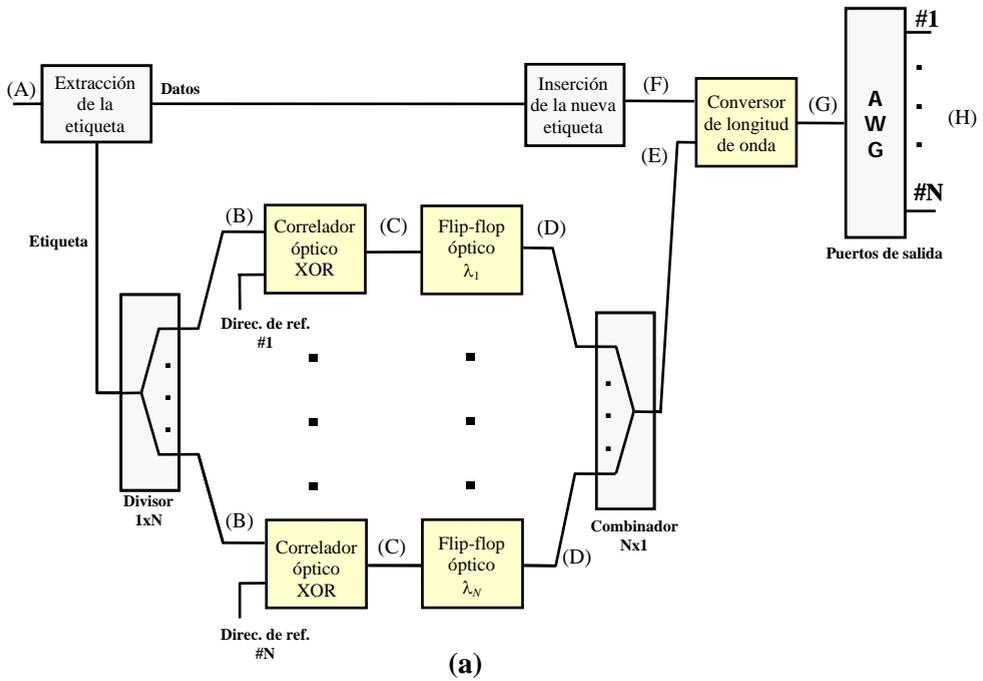
En este apartado se propone un nuevo esquema de encaminamiento en un escenario de red AOLS. En este tipo de redes para que el encaminamiento del paquete sea transparente, la cabecera/etiqueta del paquete debe reconocerse con técnicas todo ópticas y a partir de la información que contiene encaminar el paquete adecuadamente [Hil01, Hau02]. Hasta ahora, la mayoría de las arquitecturas propuestas procesan la etiqueta electrónicamente [Koo02] o toman las decisiones de encaminamiento empleando circuitos electrónicos de control [Wad02, Xia02, Tak04, Mor03]. Además, muchos de los esquemas todo ópticos publicados están

limitados por la lectura de una cabecera de un solo bit o por un encaminamiento 1x2 [Hil01, Gle97, Cot95] que no se puede considerar como un encaminamiento de paquete en sentido amplio.

El nuevo esquema que se presenta se basa en la interconexión de puertas lógicas XOR y flip-flops ópticos. Esta arquitectura es clave para desarrollar enrutadores todo ópticos de paquetes [Blu00]. Contrariamente a otras técnicas utilizadas para procesar la etiqueta, la que aquí se propone permite el reconocimiento de cualquier palabra arbitraria sin necesidad de ninguna clase de codificación de palabras clave [Hil01]. Pero además, la estrategia para activar los flip-flops hace que esta arquitectura presente una ventaja notable frente a otras, la escalabilidad.

### 5.2.1 Principio de funcionamiento

En la Fig. 5.10 se muestra la arquitectura propuesta. Cuando un paquete llega al nodo, se extrae su etiqueta y se envía a una serie de correladores ópticos (Fig. 5.10a). La etiqueta se compara con varias direcciones de referencia (entradas de la tabla de encaminamiento) usando puertas lógicas XOR basadas en un único SOA-MZI (Fig. 5.10b) [Mar04, Fje00]. Las direcciones de referencia pueden generarse con la técnica utilizada en [Cot95]. Usando esta técnica, la dirección de referencia se genera automáticamente cuando llega un paquete sin necesidad de funciones adicionales de sincronización. Después de cada puerta XOR se sitúa un flip-flop que emite una señal continua a  $\lambda_i$  cuando está en estado alto. Antes de la comparación, se inyecta un pulso de *set* a todos los flip-flops para activar sus señales de salida. Si los datos de entrada (etiqueta del paquete y dirección de referencia) a un correlador específico son iguales, a la salida de la XOR no se obtiene ningún pulso y el flip-flop conectado a continuación no es desactivado y sigue emitiendo a  $\lambda_i$ . En cambio, si alguno de los bits de los datos de entrada a la XOR es distinto, a la salida de la XOR se obtiene uno o varios pulsos de salida. Estos pulsos actúan como un *reset* para el correspondiente flip-flop y desactivan su salida. Esta técnica utiliza una lógica inversa en la comparación de las etiquetas y las direcciones de referencia (se obtiene señal de control cuando las secuencias de datos comparadas son distintas). En cambio, otras técnicas que se basan en correladores [Mar04, Keh06b] utilizan lógica positiva (si coinciden todos los bits de las secuencias comparadas se genera una señal de control). En el primer caso es suficiente con detectar un bit diferente entre las dos secuencias, mientras en el segundo se necesita comparar bit a bit, es decir, se requiere una XOR con realimentación o colocar en cascada tantas XORs como bits tienen las secuencias a comparar.



**Figura 5.10: (a) Arquitectura de un enrutador óptico (b) Diagrama detallado de algunos de los dispositivos e interconexión entre ellos.**

En redes AOLS, la etiqueta del paquete normalmente se implementa como una etiqueta serie modulada en intensidad [Blu00]. Se necesita un circuito que inserte la nueva etiqueta para restaurar la antigua (Fig. 5.10a). Finalmente se combinan todas las salidas de los flip-flops y esta señal se aplica a un convertor de longitud de onda basado en un SOA-MZI (Fig. 5.10b) junto con el nuevo paquete. Cada

paquete se convierte a  $\lambda_i$ , la longitud de onda correspondiente al único flip-flop activado (el flip-flop de la rama del correlador donde coincidieron la etiqueta y la dirección de referencia). El nuevo paquete se encamina con un AWG a uno de los puertos de salida en función de la longitud de onda de la señal continua que se aplicó al conversor [Hil01].

El sistema formado por los bloques del correlador y el flip-flop se replica en cada nodo óptico tantas veces como número de puertos de salida existen en ese nodo. Cuando la etiqueta del paquete coincide con la dirección de referencia asociada a un puerto de salida, el paquete se encamina por ese puerto. Con esta configuración el número de bits necesarios para codificar la etiqueta,  $n$ , debe cumplir que  $2^n$  sea mayor que el máximo número de puertos de salida que puede tener un nodo de la red.

En la tabla 5.3 se realiza una comparación con otras arquitecturas considerando el número de dispositivos necesarios en función de  $N$ , número de puertos de salida del nodo con  $N=2^n$ .

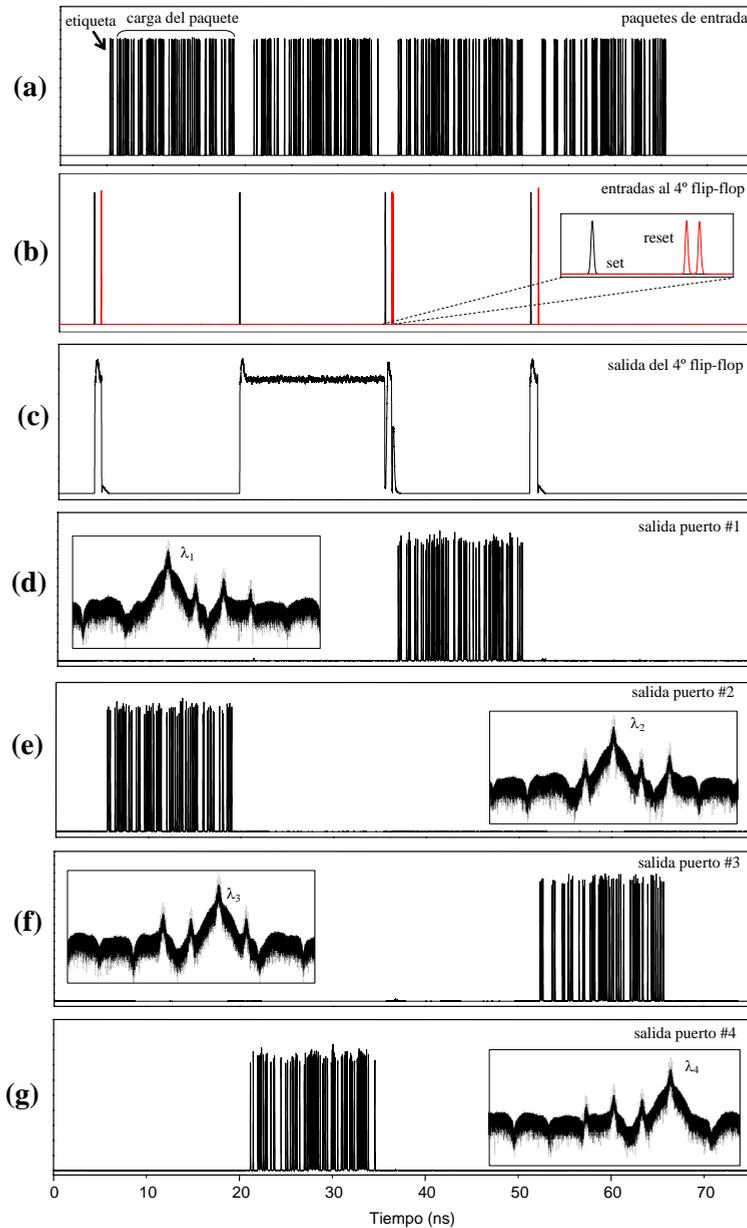
**Tabla 5.3: Comparación de la escalabilidad de diferentes arquitecturas.**

Arquitectura	Nº XORs	Nº Flip-flops
XOR a nivel de bit	N	N
XOR en cascada	$N \times n$	N
XOR con realimentacion	N	N

La primera de las arquitecturas es la presentada en este apartado. Utiliza un correlador a nivel de bit (sin memoria) [Kim02a, Wan04], es decir, su salida es la XOR de los dos bits presentes en su entrada pero no el resultado de la correlación de secuencias de más de un bit. El segundo de los casos, la XOR en cascada [Mar04, Ram05], presenta la desventaja obvia de que el número de dispositivos necesarios aumenta al hacerlo los puertos de salida, por lo tanto no es escalable. La arquitectura que se basa en una XOR con realimentación [Mar02], aunque utiliza el mismo número de dispositivos, presenta un inconveniente: se necesita modular la salida de la XOR porque el único bit válido es el último de la correlación, esto supone una complejidad adicional.

## 5.2.2 Resultados de simulación

El esquema propuesto se validó mediante simulación. Los resultados para el caso específico de un enrutador  $1 \times 4$  se muestran en la Fig 5.11. En las simulaciones se utilizaron los valores de los parámetros recogidos en la tabla 5.4 y se consideraron los bloques funcionales representados en la Fig. 5.10b. Los circuitos de separación, generación e inserción de etiquetas se asumieron ideales (en [Tsi03, Ols00] se explican algunas técnicas para implementar estas funcionalidades).



**Figura 5.11: Resultados de simulación para el esquema de encaminamiento todo óptico (los puntos hacen referencia a la Fig. 5.10): (a) Paquetes de entrada en el punto (A); (b) Salidas del 4º correlador XOR en el punto (C) (sólo la segunda etiqueta coincide con la 4ª dirección de referencia); (c) Salida del 4º flip-flop en el punto (D); (d)-(g) puertos #1-4 de salida del AWG en el punto (H).**

Se generaron cuatro paquetes de datos a 10 Gbit/s (pulsos gaussianos RZ de 30 ps FWHM y 0,16 pJ de energía a 1553.6 nm) con diferentes etiquetas (Fig. 5.11a) y una relación señal a ruido de 25 dB. La etiqueta está formada por 4 bits y la carga de datos del paquete consta de 128 bits. Las etiquetas de los paquetes se escogieron para que cada una coincidiese con una dirección de referencia. Según esto, para cada paquete de entrada se obtuvieron pulsos de *reset* a la salida de los correladores donde no coincidía la etiqueta y la correspondiente dirección de referencia, y esto sucedía en todas las ramas de la figura 5.10a excepto en una. Por ejemplo, la etiqueta del segundo paquete coincide con la cuarta dirección de referencia, por lo tanto en la salida del cuarto correlador no se obtendrán pulsos de *reset* para el segundo paquete como se muestra en la Fig. 5.11b. A la salida del flip-flop de la cuarta rama (el único que no ha sido desactivado) tenemos una señal continua (ver tabla 5.2) que permanece estable durante toda la longitud del paquete (Fig. 5.11c). Esta señal se utiliza posteriormente para realizar la conversión de longitud de onda del paquete y para encaminar el paquete al puerto de salida adecuado mediante el AWG. En las Figs. 5.11d-g se muestran los paquetes encaminados al correspondiente puerto de salida. Se observa que el primer paquete se ha convertido a la longitud de onda  $\lambda_2$  (Fig. 5.10e), el segundo a  $\lambda_4$  (Fig. 5.10g), el tercero a  $\lambda_1$  (Fig. 5.10d) y el cuarto  $\lambda_3$  (Fig. 5.10f). Los espectros ópticos de cada paquete también se incluyen en los recuadros de las Fig. 5.11d-g.

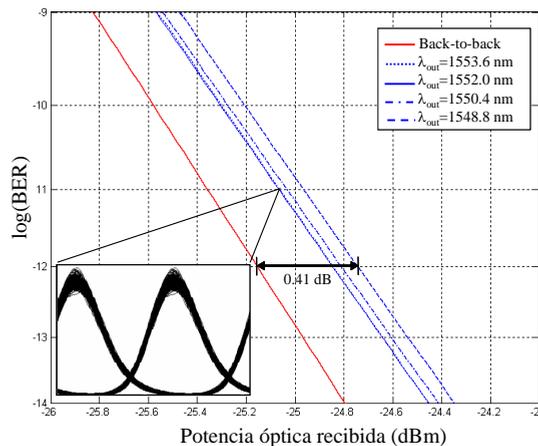
**Tabla 5.4: Parámetros de simulación.**

Parámetro	Valor
<b>Puerta lógica XOR + conversor de longitud de onda</b>	
Corriente de alimentación del SOA	250 mA
Longitud del SOA	0,5 mm
Factor de ensanchamiento de línea del SOA	8
Tiempo de vida de los portadores	300 ps
<b>Flip-flop</b>	
Corriente de alimentación del SOA	100 mA
Longitud del SOA	0,5 mm
Factor de ensanchamiento de línea del SOA	8
Tiempo de vida de los portadores	1,1 ns
Energía de los pulsos de <i>set</i>	1,55 pJ
Energía de los pulsos de <i>reset</i>	1,5 pJ
Potencia de entrada de onda continua	+3 dBm

**Tabla 5.5: Salidas de los flip-flops ópticos.**

$i$	Longitud de onda ( $\lambda_i$ )	Potencia óptica
1	1553.6 nm	7,17 dBm
2	1552.0 nm	7,32 dBm
3	1550.4 nm	7,09 dBm
4	1548.8 nm	6,63 dBm

Durante las simulaciones se aplicó al correlador XOR y al convertor de longitud de onda una señal de bombeo a 1558,44 nm para acelerar la respuesta de la densidad de portadores de los SOAs [Gir98]. Para trabajar a 40 Gbit/s se necesitaría utilizar un esquema de modulación de fase diferencial en los SOA-MZI de la XOR y del convertor de longitud de onda [Che02]. También se utilizaron dos filtros ópticos paso banda entre los SOA-MZIs aunque no se han dibujado en la Fig. 5.10b. Las prestaciones del proceso de conversión de longitud de onda dependen de la calidad de la señal de salida de los flip-flops. En la tabla 5.5 se recogen las potencias ópticas en la salida de cada flip-flop. Finalmente se estimó el BER de los paquetes de salida (Fig. 5.12). En la Fig. 5.12 se observa que se obtuvo una penalización de potencia menor de 0,45 dB para todos los paquetes después de la conversión de longitud de onda. En la Fig. 5.12 también se muestra el diagrama de ojos en un recuadro. En las simulaciones se despreciaron los efectos de la polarización y se consideró que todas las señales tenían estados de polarización óptimos.


**Figura 5.12: BER de los paquetes a la salida del AWG.**

### 5.3 Conclusiones

En este capítulo hemos propuesto dos nuevas aplicaciones para la arquitectura de flip-flop que se estudió en capítulos anteriores. La primera de ellas consiste en utilizar el SOA-MZI con bucle de realimentación para implementar un conmutador óptico 1x2. En el apartado del estado del arte vimos que todas las aproximaciones realizadas hasta la fecha para construir un conmutador 1x2 hacen uso de una señal de control eléctrica [Bur06, Keh06a, Mor03], necesitan generar la señal de control con un procesado óptico previo [Hil01, The02, Tak06a], o añaden complejidad a la generación del paquete [Wai05].

La arquitectura que se ha propuesto en este capítulo está controlada por pulsos ópticos. Además incorpora funcionalidades de memoria óptica (almacena un estado indefinidamente), aspecto que le permite auto-generar la señal de control necesaria para conmutar un paquete de longitud indefinida. De hecho, en cada puerto de salida se pueden obtener dos señales seleccionando en longitud de onda: la de los datos conmutados y una señal de onda continua que estará activa o no en función del estado del conmutador.

Para que el conmutador funcione correctamente la potencia de la señal de datos debe ser muy pequeña, de esta forma los datos no afectan a la densidad de portadores de los SOAs, sino que por XGM son modulados por el estado del conmutador.

Esta configuración ha sido validada mediante simulación y experimentalmente. En simulación vimos que para energías de pulso inferiores a 0,03 pJ se obtenían penalizaciones de potencia por debajo de 0,5 dB. Y que al aumentar la energía del pulso empeoraban las prestaciones del conmutador hasta que dejaba de funcionar. Al colocar en cascada varios conmutadores, la penalización de potencia aumentaba exponencialmente mientras que la diafonía lo hacía linealmente. Experimentalmente se obtuvieron relaciones de contraste On/Off por encima de 9 dB y valores de BER superiores a  $10^{-9}$  (operación *error-free*) en ambos puertos de salida para una tasa de datos de 40 Gb/s. La penalización de potencia para un BER= $10^{-9}$  fue inferior a 2 dB.

La segunda aplicación que hemos visto para el flip-flop con bucle de realimentación consiste en ubicarlo en un esquema de encaminamiento todo óptico en un escenario AOLS. El flip-flop se activa con un pulso de *set* antes de que llegue el paquete a su entrada. La entrada del flip-flop está conectada a la salida de una puerta lógica XOR previa de un bit. Las entradas al correlador son una dirección de referencia asociada a un puerto de salida del nodo y la etiqueta del paquete. Si ambas coinciden, a la salida de la XOR no se obtiene señal y el flip-flop sigue activo, en caso contrario se obtienen uno o varios pulsos de *reset* que desactivan la salida del flip-flop. La longitud de onda de la señal de salida del flip-flop activo determina el puerto de salida del paquete.

Comparando con los esquemas de encaminamiento que utilizan paquetes con etiquetas codificadas en serie con los datos, esta configuración supone una menor complejidad, ya que permite la utilización del correlador más simple: el de un bit. Además es escalable con el número de puertos de salida del nodo y no requiere codificaciones específicas de la etiqueta.



# Conclusiones y líneas abiertas

El principal objetivo de la tesis ha consistido en diseñar y validar un dispositivo biestable de conmutación (flip-flop) basado en un interferómetro Mach-Zehnder con amplificadores ópticos de semiconductor (SOA-MZI) que presenta biestabilidad óptica [Cla05, Cla05a]. Los SOA-MZIs han demostrado un gran potencial en el campo del procesado óptico de la señal ya que proporcionan alta ganancia, relaciones de contraste On/Off aceptables, alta velocidad de conmutación y un ancho margen de frecuencias de trabajo. Además, el estado actual de la tecnología posibilita su integración, y en campos tan prometedores como los cristales fotónicos o la tecnología de Si de alto contraste, también se están haciendo grandes avances en su miniaturización.

Otra aportación importante que se ha hecho en esta tesis ha sido el diseño de un conmutador óptico controlado por pulsos ópticos [Cla06, Cla06a, Cla06b]. Hasta ahora es la única técnica referenciada que implementa en un único dispositivo esta funcionalidad, reduciendo de forma considerable la complejidad de otras configuraciones.

Por último, se ha propuesto una nueva técnica para el encaminamiento todo óptico de paquetes [Mar04a, Cla04] que permite el procesado de una etiqueta serie formada por un número arbitrario de bits de forma simple y escalable.

A continuación se van a comentar las principales conclusiones obtenidas en esta tesis. Seguidamente se describen algunas de las líneas abiertas para continuar la investigación. Finalmente se listan las contribuciones en publicaciones internacionales relacionadas con la tesis y otras publicaciones de la autora.

## 6.1 Conclusiones

En primer lugar comentar que todos los objetivos mencionados en el capítulo 1 han sido cumplidos satisfactoriamente. En el capítulo 2 se ha revisado el estado del arte de las arquitecturas propuestas hasta la fecha para implementar un flip-flop óptico. Se han resumido las ventajas e inconvenientes que presenta cada tecnología y se ha hecho especial hincapié en las configuraciones basadas en SOA-MZIs.

En el capítulo 3 se ha presentado una nueva propuesta de un flip-flop óptico. Consiste en un SOA-MZI con realimentación. La ventaja respecto a otras configuraciones que se basan en la misma tecnología es que utiliza una única estructura interferométrica lo que permite simplificar el diseño y reducir el consumo de potencia. Una característica fundamental es que el dispositivo completo es integrable, propiedad indispensable para su aplicación en el campo del procesado fotónico.

Esta configuración ha sido demostrada mediante simulación y experimentalmente. Como resultado de las simulaciones se han obtenido ciclos de histéresis en función de las corrientes de alimentación de los SOAs que muestran relaciones de contraste On/Off superiores a 20 dB. También se han estudiado las transiciones de la señal de salida en función del retardo del bucle de realimentación. Considerando un retardo del bucle de 100 ps, se obtuvieron tiempos de respuesta inferiores a 0,5 ns con pulsos de control de 1 pJ de energía. Asimismo, se ha comprobado que es necesario realimentar un nivel de potencia mínimo para mantener el estado alto del flip-flop. Se ha demostrado que la longitud del bucle es un factor clave en las prestaciones del flip-flop. Cuanto mayor es el retardo introducido por el bucle, mayores son los tiempos de respuesta y las energías necesarias para cambiar de estado. De ahí la importancia de que la arquitectura sea integrable, no sólo por las posibilidades que ofrece de cara a su incorporación en un chip con otros dispositivos fotónicos, sino porque aumentan sus prestaciones. En esta dirección se ha dado un primer paso con el diseño de las máscaras para la fabricación de una versión integrada del flip-flop propuesto (Anexo A).

Durante la realización de esta tesis no se ha dispuesto del dispositivo completo integrado (SOA-MZI + bucle de realimentación), por lo que la verificación experimental se ha realizado conectando directamente las fibras de salida del SOA-MZI. Esto ha supuesto una longitud del bucle de 3 m. Aun así se ha podido demostrar el comportamiento biestable del flip-flop, no sólo para una configuración estática sino también dinámicamente. Se obtuvieron ciclos de histéresis en función de las corrientes de alimentación de los SOAs y se consiguió la conmutación entre estados utilizando pulsos de *set* y *reset* con energías inferiores a 250 pJ (<1pJ con el bucle integrado). Estos valores de energía se deben al retardo del bucle que se estima superior a 15 ns. Los tiempos de respuesta obtenidos en el

laboratorio también son muy superiores ( $>30$  ns) a los que se pueden conseguir si se integra el bucle de realimentación ( $< 0,5$  ns).

En el capítulo 3 también se comentaron dos posibles modificaciones de la arquitectura inicial. En la primera se propone implementar la realimentación con una reflexión de la señal de salida en lugar de con un bucle. Esto permite acortar la longitud del camino recorrido por la señal realimentada ya que se pueden evitar tramos curvos. En el diseño del dispositivo integrado el radio de curvatura de una guíaonda está limitado por las pérdidas (al reducir el radio aumentan las pérdidas). Por otro lado, la segunda modificación consiste en sustituir uno de los SOAs por un desfasador, pudiéndose así disminuir los costes del dispositivo. En ambos casos se ha demostrado un comportamiento biestable mediante ciclos de histéresis. Sin embargo, mientras que para el flip-flop basado en un SOA-MZI con espejo los pulsos de control son fácilmente realizables, en el caso del SOA-MZI con desfasador se necesitan pulsos de *reset* “negativos”.

En el capítulo 4 se ha realizado un estudio teórico de la arquitectura SOA-MZI con bucle de realimentación. Para ello se caracterizó primero el SOA y luego se modeló el dispositivo completo. El hecho de que el bucle de realimentación sea bidireccional hace que matemáticamente resulte un sistema de dos ecuaciones diferenciales no lineales. Si además añadimos que el bucle introduce un retardo en la señal realimentada, el sistema se convierte en un sistema de ecuaciones diferenciales con retardo no lineales. Para resolverlo se ha dividido el análisis en dos partes: estático y dinámico. El análisis estático ha permitido estudiar la dependencia de los estados del flip-flop en función de ciertos parámetros y determinar la estabilidad de las soluciones calculadas. Las conclusiones a las que se ha llegado con el análisis estático son las siguientes:

- Se ha comprobado que existe un valor mínimo de la corriente de alimentación de los SOAs para el cual el flip-flop funciona (para corrientes menores no se genera suficiente desfase)
- Aunque se desequilibre el interferómetro aplicando corrientes de alimentación distintas a los SOAs, para ciertos rangos de estas corrientes seguimos teniendo un comportamiento biestable.
- La potencia de entrada de la portadora presenta un límite máximo, si se supera, el dispositivo ya no puede funcionar como flip-flop. Esto se debe a que aumenta la saturación de los SOAs cuando se incrementa la potencia de entrada a los mismos y no es suficiente el desfase que inducen.
- El factor de acoplo en el bucle de realimentación también tiene un valor máximo por encima del cual no se realimenta suficiente potencia
- Por último, un alto factor de ensanchamiento de línea favorece la existencia de más de un estado estable.

En el segundo análisis, el dinámico, se tiene en cuenta la evolución temporal del sistema. Este tipo de análisis ha permitido estudiar las transiciones entre ambos estados en función de los parámetros de los pulsos de control y del retardo del bucle de realimentación. Al igual que en el caso estático, se determinó la estabilidad de las soluciones. De esta forma se detectó la aparición de bifurcaciones de Hopf. Los ciclos límite de la bifurcación de Hopf surgen cuando aumenta el desfase introducido por los SOAs, bien por un aumento de la ganancia o al incrementar el factor de ensanchamiento de línea. Este es un resultado muy interesante, ya que se puede controlar el periodo de las oscilaciones y ello permite pensar en otras aplicaciones, por ejemplo, osciladores.

Una conclusión importante obtenida en este capítulo es que la energía del pulso de *set*, a partir de cierto valor del retardo del bucle de realimentación deja de depender de éste. La energía del pulso de *reset*, en cambio, sí muestra siempre una dependencia con el retardo del bucle. En cualquier caso, lo que se ha demostrado de nuevo es la importancia de la longitud del bucle de realimentación en las prestaciones del flip-flop y la necesidad de ajustar convenientemente las energías de los pulsos de control para optimizar los tiempos de respuesta.

En el capítulo 5 se ha presentado una aplicación novedosa de la arquitectura SOA-MZI con realimentación. Consiste en un conmutador 1x2 de paquetes controlado por pulsos ópticos. Su menor complejidad frente a otras propuestas que implementan la misma funcionalidad le confiere una notable ventaja. El dispositivo presentado es capaz de almacenar un estado, cualidad que le permite auto-generar una señal interna de control con la misma duración que el flujo de datos que tiene que conmutar. Para un correcto funcionamiento, la energía de la señal de datos debe ser muy inferior a la de la señal continua que se le inyecta. De esta forma, los datos no modulan la densidad de portadores de los SOAs sino que experimentan, por XGM, la modulación provocada por la señal realimentada.

El conmutador ha sido demostrado tanto en simulación como experimentalmente. En simulación se ha visto que para energías de pulso inferiores a 0,03 pJ se obtenían penalizaciones de potencia por debajo de 0,5 dB. Asimismo, existe un valor máximo de energía de pulso a partir del cual el conmutador deja de funcionar porque los datos interfieren el estado del dispositivo. Al colocar en cascada varios conmutadores, la penalización de potencia aumenta exponencialmente mientras que la diafonía lo hace linealmente. En el laboratorio se consiguió conmutar una secuencia PRBS de datos a 40 Gbit/s. Se obtuvieron relaciones de contraste On/Off por encima de 9 dB y de BER superiores a  $10^{-9}$  en ambos puertos de salida. Para una BER de  $10^{-9}$  se midió una penalización de potencia inferior a 2 dB.

Otra aplicación que ha sido demostrada en simulación es la utilización de una puerta lógica XOR de un bit conectada a un flip-flop para procesar una etiqueta serie arbitraria. Esta idea consiste en activar todos los flip-flops de un nodo AOLS

antes de que llegue el paquete a procesar. El resultado de la etapa de correlación desactiva todos los flip-flops excepto el asociado al puerto de salida por el que se desea encaminar el paquete. Esta estrategia permite utilizar una simple XOR de un bit para procesar etiquetas con un número arbitrario de bits y sin ninguna codificación especial. Los resultados de simulación muestran una penalización de potencia inferior a 0,45 dB para los paquetes a 10 Gbit/s conmutados a su correspondiente puerto de salida. La ventaja que presenta esta propuesta respecto a otras equivalentes es su escalabilidad.

## 6.2 Líneas abiertas

Son varias las ideas y tareas que han surgido a medida que se desarrollaba la tesis. A continuación se comentan las direcciones en las que puede continuarse el trabajo de investigación:

- Verificación experimental de la versión integrada del flip-flop con bucle de realimentación diseñada en TU/e. La primera muestra ya ha sido fabricada, el problema es que presenta unas pérdidas muy altas, 8-10 dB/cm cuando lo normal son 2 dB/cm. De todas formas, como el bucle de realimentación es menor de 4 mm, las pérdidas pueden estimarse en torno a 4 dB que todavía permiten un buen funcionamiento del flip-flop. Antes de empezar con las medidas es necesario adquirir ciertos equipos de los que no disponemos en nuestras instalaciones de Valencia, en concreto un *fibre-array* que se utiliza para disponer las fibras de entrada/salida en el interfaz del dispositivo integrado y sondas de medida (*needles*) para poder alimentar los SOAs.
- En segundo lugar todavía no se han montado y medido en el laboratorio las configuraciones alternativas que se proponían en el capítulo 3. En especial resulta interesante comprobar el funcionamiento del SOA-MZI con espejo porque su versión integrada permitiría aumentar las velocidades de conmutación.
- Una continuación del trabajo realizado en el modelado teórico del SOA-MZI con realimentación podría consistir en completar el modelo introduciendo la dependencia de la ganancia del SOA con la longitud de onda, el efecto del ruido ASE o las pérdidas internas del SOA.
- Otro experimento pendiente es detectar una bifurcación de Hopf en el laboratorio. La dificultad estriba en que se necesitan altas ganancias de los SOAs o factores de ensanchamiento de línea elevados y es posible que no puedan conseguirse con los SOA-MZIs de los que disponemos.  
Dentro de esta línea sería interesante buscar aplicaciones para este comportamiento del SOA-MZI.

- Finalmente, se continuará trabajando en el proyecto nacional MULTIOLOGIC. El objetivo de este proyecto es la construcción de un prototipo de dispositivo fotónico multifunción que pueda ser configurado mediante señales de control y que permita realizar funcionalidades de puerta lógica (NOT, AND, OR, XOR) y de flip-flop. La forma más inmediata de implementarlo consistiría en utilizar conmutadores controlados eléctricamente para cambiar los puertos de entrada/salida entre el flip-flop y la puerta lógica y de esa manera elegir qué procesado va a experimentar la señal. Una solución óptima sería intentar implementar ambas funcionalidades con la misma estructura SOA-MZI con realimentación, para ello se estudiarán otros posibles diseños del bucle de realimentación.

## 6.3 Publicaciones internacionales de la autora

### 6.3.1 Publicaciones a las que ha dado lugar la tesis

- 1 J.M. Martinez, R. Clavero, F. Ramos, and J. Marti, “All-optical header recognition scheme for all-optical packet routers in optical label-swapping networks”, in *Proc. 30<sup>th</sup> Eur. Conf. on Opt. Comm. (ECOC'2004)*, vol. 3, paper We4.P.129, pp. 726-727, Stockholm, September 2004.
- 2 R. Clavero, J.M. Martinez, F. Ramos and J. Marti, “All-optical packet routing scheme for optical label-swapping networks”, *OSA Optics Express*, vol. 12, no. 18, pp. 4326-4332, September 2004.
- 3 R. Clavero, J.M. Martinez, F. Ramos and J. Marti, “All-optical flip-flop based on a single SOA-MZI”, *IEEE Photon. Technol. Lett.*, vol. 17, no. 4, pp. 843-845, April 2005.
- 4 R. Clavero, F. Ramos, J. Marti, “All-optical flip-flop based on an active Mach-Zehnder interferometer with a feedback loop”, *Optics Letters*, vol. 30, no. 21, pp. 2861-2863, November 2005.
- 5 R. Clavero, K. Schulze, J.M. Martinez, J. Herrera, F. Ramos, J. Marti, “All-optical self-routing packet switch based on active Mach-Zehnder interferometer latching circuit”, in *Proc. 32<sup>nd</sup> Eur. Conf. on Opt. Comm., (ECOC'2006)*, vol. 3, paper We3.P.89, pp. 299-300, Cannes, September 2006.
- 6 R. Clavero, F. Ramos and J. Marti, “All-optical self-routing latching switch based on active Mach-Zehnder interferometer”, *IEEE Photon. Technol. Lett.*, vol. 18, no. 23, pp. 2475-2477, December 2006.
- 7 R. Clavero, J.M. Martinez, F. Ramos and J. Marti, “All-optical self-routing switch with latching capabilities based on active Mach-Zehnder interferometer

with feedback”, in *Proc. Broadband for Europe*, paper We3A1, pp. 1-4, Geneva, December 2006.

- 8 R. Clavero, F. Ramos and J. Marti, “Bistability analysis for optical flip-flop based on a SOA-MZI with feedback”, submitted to *IEEE J. Lightwave Technol.*

Las siguientes publicaciones de otros autores hacen referencia a alguno de los artículos anteriores:

- 1 E. Kehayas, K. Vysokinos, L. Stampoulidis, et al., “ARTEMIS: 40-Gb/s all-optical self-routing node and network architecture employing asynchronous bit and packet-level optical signal processing” *IEEE J. Lightwave Technol.*, vol. 24 no. 8, pp. 2967-2977, August 2006.
- 2 H.J. Caulfield, L. Qian, C.S. Vikram, et al. “Conservative optical logic devices COLD”, *Advances in Imaging and Electron Physics*, vol. 142, pp. 1-52, 2006.
- 3 W. D'Oosterlinck, G. Morthier, R. Baets, et al. “Optical bistability in a traveling-wave SOA connected to a DFB laser diode: Theory and experiment”, *IEEE J. Quantum Electron.*, vol. 42, no. 7-8, pp. 739-746, July-August 2006.
- 4 H.J. Caulfield, C.S. Vikram, A. Zavalin, “Optical logic redux”, *Optik*, vol. 117, no. 5, pp. 199-209, 2006.
- 5 Y.D. Jeong, J.S. Cho, Y.H. Won, et al. “All-optical flip-flop based on the bistability of injection locked Fabry-Perot laser diode”, *OSA Optics Express*, vol. 14, no. 9, pp. 4058-4063, May 2006.
- 6 P. Bakopoulos, D. Tsiokos, O. Zouraraki, et al., “Compact all-optical packet clock and data recovery circuit using generic integrated MZI switches”, *OSA Optics Express*, vol. 13, no. 17, pp. 6401-6406, August 2005.
- 7 M. Aljada, K. E. Alameh, K. Al-Begain, “Arrayed-waveguide-grating-based correlator for optical header recognition”, *Micro. and Optic. Technol. Lett.*, vol. 48, no. 9, pp. 1839-1843, September 2006.
- 8 M. Aljada, K.E. Alameh, K. Al-Begain, “Opto-VLSI-based correlator architecture for multiwavelength optical header recognition”, *IEEE J. Lightwave Technol.*, vol. 24, no. 7, pp. 2779-2785, July 2006.
- 9 H.J. Caulfield, J. Shamir, A.I. Zavalin, et al. “Simple online recognition of optical data strings based on conservative optical logic”, *Applied Optics*, vol. 45, no. 17, pp. 4069-4074, June 2006.
- 10 K.E. Zoiros, G. Papadopoulos, T. Houbavlis, et al., “Theoretical analysis and performance investigation of ultrafast all-optical Boolean XOR gate with

- semiconductor optical amplifier-assisted Sagnac interferometer”, *IEEE Optics Communications*, vol. 258, no. 2, pp. 114-134, February 2006.
- 11 M.T. Hill, H.J.S. Dorren, X.J.M. Leijtens, et al., “Coupled Mach-Zehnder interferometer memory element”, *Optics Letters*, vol. 30, no. 13, pp. 1710-1712, July 2005.
  - 12 P. Bakopoulos, D. Tsiokos, O. Zouraraki, H. Avramopoulos, “Compact all-optical packet clock and data recovery circuit using generic integrated MZI switches”, *OSA Optics Express*, vol. 13, no. 17, pp. 6401-6406, August 2005.
  - 13 A. Poustie, “Semiconductor devices for all-optical signal processing”, *Proc. 31<sup>st</sup> Eur. Conf. on Opt. Comm. (ECOC'2005)*, vol. 3, paper We3.5.1, pp. 475-478, Glasgow, September 2005.
  - 14 M.T. Hill, H.J.S. Dorren, X.J.M. Leijtens, et al., “Coupled Mach-Zehnder interferometer memory element”, *Optics Letters*, vol. 39, no. 13, pp. 1710-1712, July 2005.
  - 15 M.T. Hill, H.J.S. Dorren, X.J.M. Leijtens, et al., “Memory element based on coupled Mach-Zehnder interferometers” *Eur. Conf. on Integrated Optics (ECIO'2005)*, pp. 37-40, Grenoble, April 2005.
  - 16 A. Shinya, S. Mitsugi, T. Tanabe, et al., “All-optical flip-flop circuit composed of coupled two-port resonant tunneling filter in two-dimensional photonic crystal slab”, *OSA Optics Express*, vol. 14, no. 3, pp. 1230-1235, February 2006.
  - 17 N.L. Hoang, J.S. Cho, Y.H. Won and Y.D. Jeong, “All-optical flip-flop with high on-off contrast ratio using two injection-locked single-mode Fabry-Perot laser diodes”, *OSA Optics Express*, vol. 15, no. 8, pp. 5166-5171, April 2007.

### 6.3.2 Otras publicaciones

#### Publicaciones en revista internacional

- 1 R. Llorente, J.H. Lee, R. Clavero, M. Ibsen and J. Marti, “Orthogonal wavelength-division-multiplexing technique feasibility evaluation”, *IEEE J. Lightwave Technol.*, vol. 23, no. 3, pp. 1145-1151, March 2005.
- 2 R. Llorente, R. Clavero, F. Ramos and J. Marti, “Linear and nonlinear crosstalk evaluation in DWDM networks using optical Fourier transformers”, *Eurasip Journal on Applied Signal Processing*, vol. 2005, no. 10, pp. 1593-1602, July 2005.
- 3 F. Ramos, E. Kehayas, J.M. Martinez, R. Clavero, J. Marti, L. Stampoulidis, D. Tsiokos, H. Avramopoulos, J. Zhang, P.V. Holm-Nielsen, N. Chi, P.

- Jeppesen, N. Yan, I. Tafur Monroy, A.M.J. Koonen, M.T. Hill, Y. Liu, H.J.S. Dorren, R. Van Caenegem, D. Colle, M. Pickaver and B. Ripsati, "IST-LASAGNE: Towards all-optical label swapping employing optical logic gates an optical flip-flops", *IEEE J. Lightwave Technol., Special Issue on Optical Networks*, vol. 23, no. 10, pp. 2993-3001, October 2005.
- 4 R. Llorente, R. Clavero and J. Marti, "Performance analysis of polarimetric PMD monitoring by real-time optical Fourier transformers", *IEEE Photon. Technol. Lett.*, vol. 18, no. 12, pp. 1383-1385, June 2006.

### Actas de congresos internacionales

- 1 F. Ramos, J.M. Martinez, K. Schulze, J. Marti, R. Llorente, R. Clavero, "Optical header processing in high-speed optical networks", in *Proc. SPIE/ITCOM 2003*, Orlando, 2003.
- 2 F. Ramos, K. Schulze, J.M. Martinez, J. Marti, R. Llorente, R. Clavero, "Technologies for optical networking in Nx160 Gbit/s DWDM networks", in *Proc. SPIE/ITCOM 2003*, Orlando, 2003.
- 3 R. Llorente, R. Clavero, J. Marti, "PMD monitoring by spectral SOP rotation using a real-time optical Fourier transformer", in *Proc. Opt. Fiber Comm. Conf. (OFC'2005)*, vol. 1, paper OME26, March 2005.
- 4 R. Llorente, J. Perez, R. Clavero and J. Marti, "Linear crosstalk spectral analysis in DWDM networks by a real-time optical Fourier transformer", in *Proc. SPIE Opto-Ireland 2005: Optoelectronics, Photonics Devices and Optical Networks (SPIE'2005)*, vol. 5825, pp. 474-481, 2005
- 5 R. Llorente, R. Clavero and J. Marti, "High-spectral efficiency orthogonal wavelength division modulation technique for DWDM networks", in *Proc. SPIE Opto-Ireland 2005: Optoelectronics, Photonics Devices and Optical Networks (SPIE'2005)*, vol. 5825, pp. 491-499, 2005
- 6 J. Marti, F. Ramos, J.M. Martinez, R. Clavero, J. Herrera, J. Seoane, P.V. Holm-Nielsen, Y. Liu, M.T. Hill, A.M.J. Koonen, H.J.S. Dorren, R. Van Caenegem, E. Kehayas, L. Stampoulidis, D. Tsiokos, P. Bakopoulos and H. Avramopoulos, "IST-LASAGNE: Demonstration of all-optical label-swapping functionalities employing optical logic gates and optical flip-flops", in *Proc. 10<sup>th</sup> European Conference on Networks & Optical Communications (NOC'2005)*, London, 2005.
- 7 J. Marti, F. Ramos, J.M. Martinez, R. Clavero, J. Herrera, J. Seoane, P.V. Holm-Nielsen, Y. Liu, M.T. Hill, A.M.J. Koonen, H.J.S. Dorren, R. Van Caenegem, E. Kehayas, L. Stampoulidis, D. Tsiokos, P. Bakopoulos and H. Avramopoulos, "IST-LASAGNE: All-optical label-swapping employing

optical logic gates and optical flip-flops”, in *Proc. Broadband for Europe*, Bordeaux, 2005.

- 8 J.M. Martinez, R. Clavero, F. Ramos and J. Marti, “All-optical header processing employing a single logic XOR gate with feedback”, in *Proc. Broadband for Europe*, paper We3A2, pp. 1-3, Geneva, December 2006.

# Diseño de la arquitectura del flip-flop integrada

En este anexo se describe el trabajo realizado en el diseño de las máscaras de fabricación de un flip-flop integrado. Los elementos que componen el flip-flop propuesto y el estado actual de la tecnología posibilitan su integración. Para fabricar la arquitectura basada en un SOA-MZI con realimentación se requiere de integración activo-pasiva. Pero esta tecnología exige una infraestructura y unas capacidades que actualmente no poseemos en el Centro de Tecnología Nanofotónica de Valencia (*Nanophotonics Technology Center, NTC*) en el que he desarrollado mi tesis. Sin embargo, la participación del NTC en la red de excelencia europea ePIXnet (*European Network of Excellence on Photonic Integrated Components and Circuits*) hizo posible la fabricación de una versión integrada del flip-flop. La finalidad de ePIXnet es la de compartir conocimientos y la capacidad de fabricación entre los miembros que pertenecen a esta red de excelencia. De esta forma surgió la oportunidad de realizar una estancia de dos meses en el grupo COBRA de la universidad holandesa de TU/e (*Technische Universiteit Eindhoven*).

El trabajo realizado en TU/e consistió en el diseño de las máscaras para la posterior fabricación de la arquitectura de flip-flop propuesta. Las actividades realizadas se pueden dividir en dos grupos. En primer lugar se simuló y optimizaron los parámetros de los distintos componentes que forman el flip-flop con la herramienta de simulación MDS. Por ejemplo, se diseñaron las longitudes de los acopladores para conseguir los factores de acoplo deseados, se calculó el *offset* necesario en una transición guía curva-recta para lograr la máxima transferencia de

potencia, etc. Posteriormente se realizó un programa en C para la creación de los ficheros necesarios para la definición de las máscaras.

Antes de ver con más detalle los resultados obtenidos, se describen brevemente algunos conceptos básicos sobre la tecnología de fabricación empleada en TU/e.

## A.1 Integración de componentes guiaonda en InP

Los materiales utilizados en TU/e pertenecen a la familia de semiconductores del grupo III-IV, concretamente se trata de InGaAsP/InP. En chips ópticos de InGaAsP/InP, la luz queda confinada en una capa del componente cuaternario  $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$  colocada entre dos capas de InP (Fig. A.1). En las estructuras de la Fig. A.1 este material cuaternario se ha representado como  $Q(\lambda_g)$ , donde  $\lambda_g$  es la longitud de onda de *bandgap*.  $\lambda_g$  está relacionada con la energía de *bandgap* ( $E_g$ ) según  $\lambda_g = 1,24/E_g$  y  $E_g$  depende de la fracción de As y de Ga [Nah78]. El confinamiento transversal se produce por el mayor índice de refracción del InGaAsP respecto al InP, mientras que el confinamiento lateral se consigue con una estructura en caballón.

En el diseño del flip-flop se utilizaron dos tipos de componentes guiaonda: las guiaondas pasivas y los SOAs. En la Fig. A.1 se han representado las secciones transversales de las guiaondas pasivas.

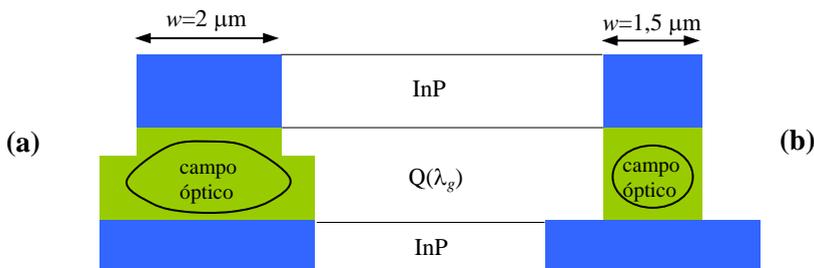
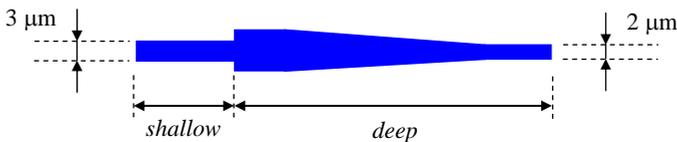


Figura A.1: Tipos de guiaondas pasivas: (a) *shallow* y (b) *deep*.

Las guiaondas pasivas se utilizan para interconectar los diferentes componentes del chip. En nuestro caso se emplearon para construir la estructura interferométrica Mach-Zehnder (incluidos los acopladores) y el bucle de realimentación. Los requisitos más importantes de una guiaonda pasiva son bajas pérdidas de propagación, comportamiento monomodo (no siempre, veremos la excepción), posibilidad de radios pequeños de curvatura e independencia con la polarización. Existen dos tipos de guiaondas pasivas cuyas secciones transversales pueden observarse en la Fig. A.1. En la Fig. A.1a tenemos la guiaonda tipo *shallow*

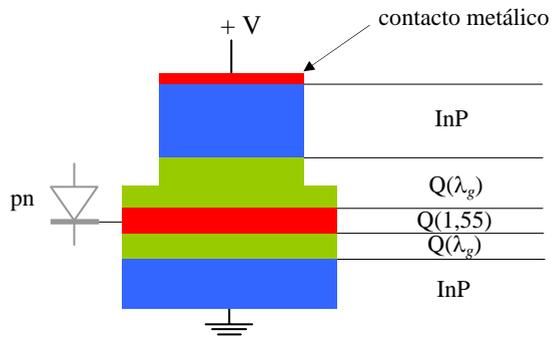
y en la Fig A.1b la guiaonda tipo *deep*. En la guiaonda tipo *shallow* la profundidad de grabado del caballón se mete parcialmente en la capa del material cuaternario, mientras que en la de tipo *deep* la profundidad de grabado llega hasta el substrato de InP. También se diferencian por su anchura de  $2\ \mu\text{m}$  en la guía *shallow* y de  $1,5\ \mu\text{m}$  en la guía *deep*. Las guiaondas tipo *deep* permiten menores radios de curvatura ( $100\ \mu\text{m}$  frente a  $500\ \mu\text{m}$  en guías *shallow*) pero sus pérdidas son mayores. La anchura de las guías permite que sólo se propague un modo si son alimentadas correctamente. Incrementando la anchura se puede conseguir la propagación de más modos. Esta propiedad la utilizaremos más adelante para construir un acoplador.

La transición entre una guiaonda tipo *shallow* y una guiaonda tipo *deep* requiere un tipo especial de conexión para evitar pérdida de señal ya que el confinamiento del campo óptico es diferente en ambos tipos de guía (Fig. A.1). La transición diseñada en la unión entre estos dos tipos de guía se ha representado en la Fig. A.2.



**Figura A.2:** Transición entre una guiaonda tipo *shallow* y tipo *deep*.

El segundo tipo de componente guiaonda utilizado en el diseño del flip-flop es el SOA, cuya estructura se representa en la Fig. A.3 [Mor00]. La capa activa se coloca en medio de la capa de material cuaternario  $Q(\lambda_g)$  de esta forma se crea la unión p-n que permite el proceso de amplificación en un SOA.



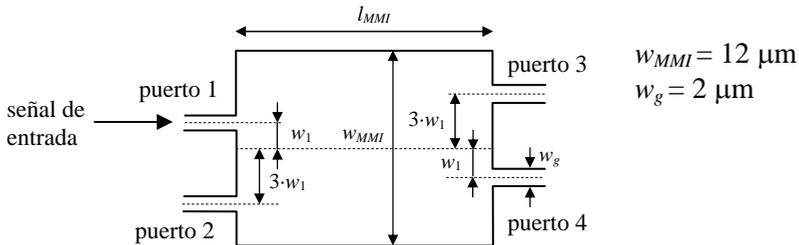
**Figura A.3:** Estructura del SOA.

## A.2 Diseño de un acoplador 2x2

Las guías de onda se dividen y recombinan mediante acopladores basados en interferencia multi-modo (*Multi Mode Interference*, MMI). En la arquitectura del flip-flop se utilizan dos tipos de acopladores: un acoplador simétrico 50/50 en la entrada y salida del MZI, y un acoplador asimétrico en las ramas del MZI que permite la inyección de los pulsos de control y de la señal realimentada. Las prestaciones y tamaño de los acopladores depende principalmente del ancho de la región interferente  $w_{MMI}$  (Fig. A.4). Si la anchura del acoplador es grande la distancia entre las guías de onda de salida es mayor y se reduce el acoplamiento óptico y la diafonía. Como ejemplo, en este apartado vamos a ver cómo se diseñó el acoplador asimétrico con ayuda de la herramienta de simulación MDS.

Como se comentó anteriormente, en función de la anchura de una guía de onda pasiva se consigue que se propaguen un determinado número de modos [Sol95]. En un acoplador 2x2 la señal monomodo que entra por uno de sus puertos excita varios modos. En función de la longitud del acoplador la distribución de potencia (de la combinación de modos) tiene un perfil diferente. Eligiendo adecuadamente la longitud del acoplador y la posición de las guías monomodo de salida podemos conseguir diferentes factores de acoplo. Si bien puede ser relativamente fácil conseguir un acoplador asimétrico no lo es tanto elegir su factor de acoplo.

Consideremos un acoplador como el de la figura A.4. Con una anchura del acoplador de  $12\ \mu\text{m}$  y la configuración mostrada en la Fig. A.4, los parámetros que quedan por definir son la longitud y el *offset*,  $l_{MMI}$  y  $w_1$ . Estos parámetros tienen que optimizarse conjuntamente pero de forma independiente. Los resultados de la mejor solución obtenida se muestran en la figura A.5.



**Figura A.4: Diseño de un acoplador 2x2 asimétrico.**

Idealmente la pérdida de potencia en el acoplador es nula. En realidad esto no es así, es muy difícil que toda la potencia de los modos que se propagan a través de la guía de onda de ancho  $w_{MMI}$  se concentre en dos únicos puntos y que no haya pérdidas al acoplar la señal a los puertos de salida. Pero los resultados de

simulación muestran que las pérdidas son prácticamente despreciables. En la Fig. A.5a se fijó el *offset* a  $1,28 \mu\text{m}$  y se barrió la longitud del acoplador. Vemos que para una longitud de  $243 \mu\text{m}$  se obtiene un nivel relativo de salida de  $-5,608 \text{ dB}$  en el puerto 3 y de  $-1,4495 \text{ dB}$  en el puerto 4, esto corresponde al 27,5% y al 72% de la potencia que entra por el puerto 1, por lo tanto hemos diseñado un acoplador 72/27,5, la potencia que se pierde es sólo un 0,5% de la entrante. En la Fig. A.5b se mantuvo fija la longitud del acoplador en  $243 \mu\text{m}$  y se varió el *offset*. Los mejores resultados se obtienen para un *offset* de  $1,28 \mu\text{m}$ .

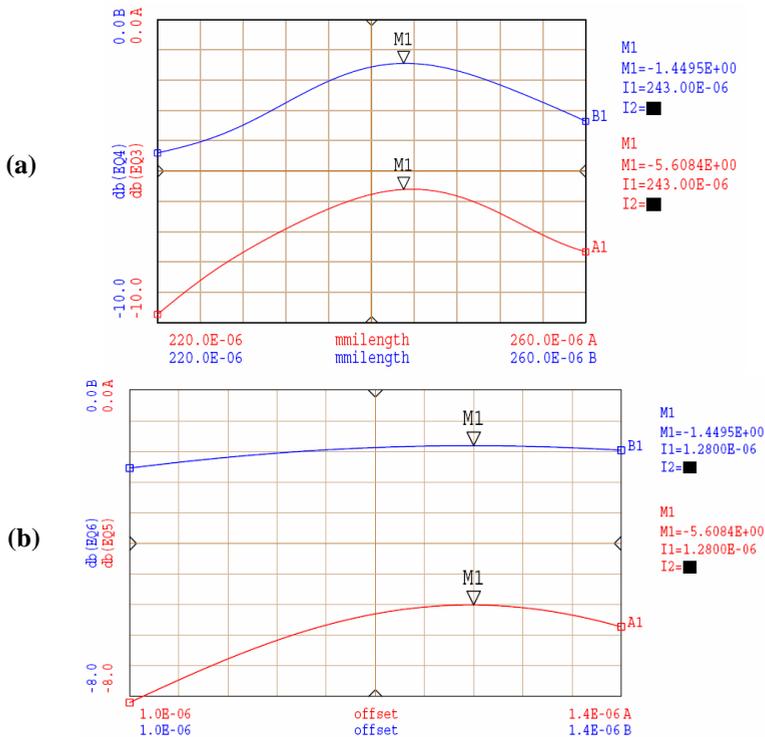


Figura A.5: Optimización de los parámetros de diseño.

### A.3 Diseño del flip-flop

Después de optimizar los parámetros de diseño de los componentes del flip-flop con el MDS, el siguiente paso consiste en diseñar las máscaras que se utilizarán durante el proceso de fabricación. Se parte de la oblea de material semiconductor. Las máscaras sirven para definir las zonas de la oblea en las que hay que realizar un grabado o un recubrimiento con un determinado material. Con otras palabras,

definen, por ejemplo, las zonas de la oblea donde tenemos una estructura de un SOA (Fig. A.2) o de las guíaonda pasivas que forman el flip-flop (Fig. A.1).

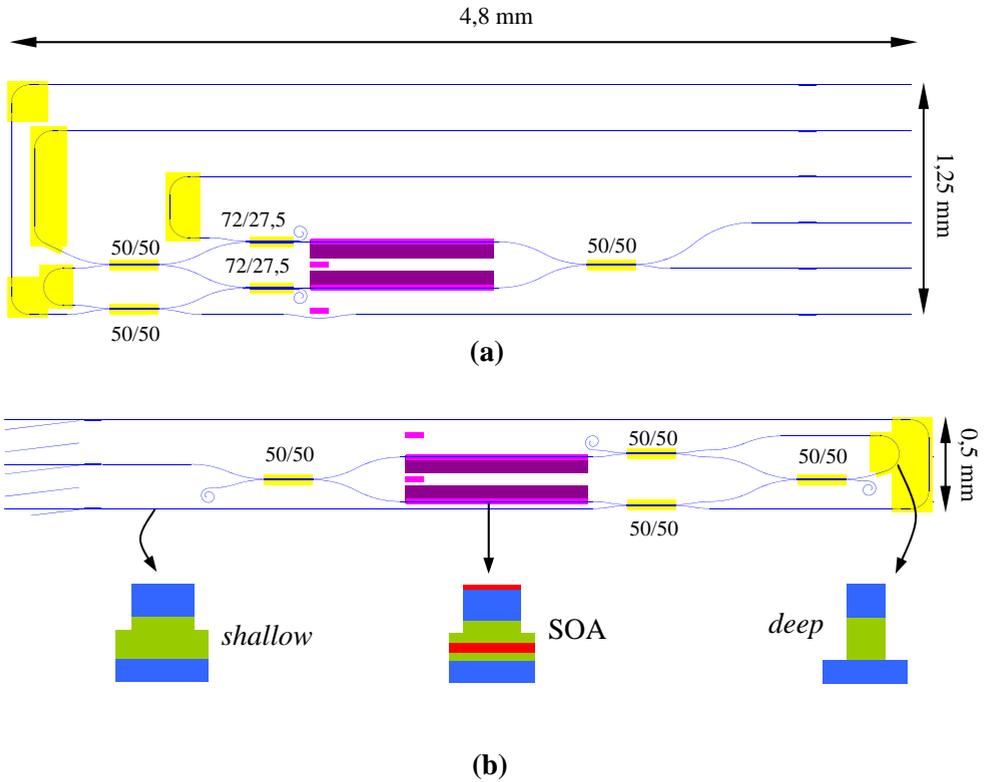
En la Fig. A.6 se muestran dos diseños del flip-flop. Los diferentes colores se corresponden con las máscaras utilizadas en el proceso de fabricación. En la tabla A.1 se describen brevemente cada una de las capas.

**Tabla A.1 Descripción de las máscaras diseñadas en el proceso de fabricación**

<b>Color</b>	<b>Descripción de la máscara</b>
azul	Guiaondas pasivas. Zonas con la estructura de la Fig. A.1
amarillo	Profundidad de grabado de las guías tipo <i>deep</i> . Zonas con la estructura de la Fig. A.1b
granate	Metalización. Para permitir el contacto eléctrico necesario para alimentar los SOAs
magenta	Zonas activas. Son las zonas con la estructura de la Fig. A.2
azul celeste	Contacto. Reduce la resistencia de contacto en los amplificadores
verde	Aislamiento. Se utiliza para evitar que haya contacto eléctrico entre zonas metalizadas. Si se utiliza alimentación directa ( <i>forward bias</i> ) como en los SOAs no es necesaria.

En primer lugar vemos que todos los puertos de acceso de cada dispositivo se sitúan en uno sus laterales. De esta forma se facilita el montaje experimental para medir el flip-flop porque sólo es necesario un equipo posicionador para alinear las fibras con las guíaondas de entrada/salida. La separación entre las guíaondas es de 250  $\mu\text{m}$  porque es un valor estándar en los *arrays* de fibra comerciales.

Las áreas coloreadas en magenta corresponden a las zonas activas. La posición y el tamaño de las zonas activas, por su diferente proceso de fabricación, venían ya prefijados, el resto del diseño tuvo que adaptarse a esta disposición. En la Fig. A.6 vemos las zonas activas que se han elegido como SOAs, su tamaño es de 1 mm de largo y 30  $\mu\text{m}$  de ancho. Para formar el MZI se han utilizado dos acopladores 2x2 con un factor de acoplo 50/50. Su proceso de diseño es idéntico al descrito en el apartado anterior y los valores óptimos de sus parámetros son una longitud de 268,78  $\mu\text{m}$  y un *offset* simétrico respecto al centro del MMI de 2,385  $\mu\text{m}$ . En el diseño de la Fig. A.6a, en las ramas del MZI, tenemos los acopladores asimétricos 72/27,5 y un acoplador 50/50 en el bucle de realimentación. En el diseño de la Fig. A.16b se ha eliminado el acoplador en el bucle y se han utilizado acopladores 50/50 en las ramas del MZI. El motivo de que existan diferentes diseños del flip-flop es, aparte de disponer de diferentes configuraciones, el espacio disponible en la oblea. El diseño de la Fig. A.6a ocupa mucho más espacio debido al número de salidas. Combinando ambos tipos de flip-flops se pudieron incluir hasta 5 unidades en el espacio de la oblea asignado.



**Figura A.6: Máscaras para la fabricación del diseño del flip-flop.**

Los acopladores y las zonas curvas están contruidos con guiaondas tipo *deep* (zona amarilla). En el caso de los acopladores el proceso de grabado es más tolerante a fallos cuando se utiliza este tipo de guiaonda. El resto de guiaondas son tipo *shallow* porque se han contruido con líneas rectas y minimizan las pérdidas. En el proceso de diseño se puso especial énfasis en reducir en lo posible la longitud del bucle de realimentación, acortando al máximo las distancias entre componentes y utilizando acopladores 50/50 con guías de entrada/salida curvadas. En ambos diseños (Fig A.6a y A.6b) se consiguió una longitud del bucle de realimentación menor de 4 mm (las dimensiones totales de los flip-flops se muestran en la Fig. A.6).

La máscara de las zonas activas (magenta) y de contacto (azul celeste) coinciden en nuestro diseño, por eso la segunda no se ve en la Fig. A.6.

Otro aspecto que destaca es la terminación de los puertos de los acopladores que no se utilizan. Se ha colocado una especie de espiral contruida con secciones curvas de guiaonda con radios de curvatura cada vez menores. La idea es que no

existan reflexiones en el puerto no utilizado, con la espiral se consigue que la señal que sale por ese puerto vaya sufriendo cada vez más pérdidas a medida que se propaga por la espiral hasta que desaparece. Los radios de curvatura son muy inferiores a  $500\ \mu\text{m}$  que es el radio mínimo para obtener unas pérdidas aceptables en una guía tipo *shallow*.

Por último, comentar que la primera versión del flip-flop integrado ya ha sido fabricada. Las pérdidas de propagación son más altas de lo habitual, 8-10 dB/cm cuando normalmente son de 2 dB/cm. Eso implica que la señal realimentada sufre unas pérdidas de unos 4 dB al propagarse por el bucle a las que hay que sumar las pérdidas en los acopladores que atraviesa. Esto puede provocar que la señal que se realimenta no sea suficiente para mantener el estado del flip-flop.

Todavía no se han podido realizar medidas para comprobar el funcionamiento de los flip-flops integrados. Actualmente, se está adquiriendo el material necesario para llevar a cabo los experimentos en las instalaciones del NTC.

# Cálculo de las expresiones matemáticas para el modelado teórico del flip-flop

En este anexo se derivan las expresiones matemáticas que se utilizaron en el capítulo 4 para representar las potencias de entrada a los SOAs en el sistema de ecuaciones (4.17)-(4.18). Asimismo, también se obtienen las expresiones de las derivadas que forman parte del jacobiano de dicho sistema, tanto para el análisis estático como para el dinámico.

## B.1 Potencia de entrada a los SOAs

En la Fig. B.1 se representa la configuración del flip-flop basado en un SOA-MZI con bucle de realimentación y se indican las potencias de todas las señales que intervienen en el cálculo de las potencias de entrada a los SOAs 1 y 2.

Como se aprecia en la Fig. B.1 las potencias de entrada a cada uno de los SOAs son la suma de dos contribuciones: la potencia entrante por la izquierda ( $P_2$  para el SOA 1 y  $P_3$  para el SOA 2 según la Fig. B.1) y la entrante por la derecha ( $P_{15}$  para el SOA 1 y  $P_{14}$  para el SOA 2):

$$P_{in\_SOA1} = P_2 + P_{15}, \quad (B.1)$$

$$P_{in\_SOA2} = P_3 + P_{14}. \quad (B.2)$$



$$A_4 = j\sqrt{\frac{P_1}{2}\exp(h_1)}\exp\left(-j\frac{1}{2}\alpha_N h_1\right), \quad (\text{B.7})$$

$$A_5 = \sqrt{\frac{P_1}{2}\exp(h_2)}\exp\left(-j\frac{1}{2}\alpha_N h_2\right). \quad (\text{B.8})$$

Sucesivamente se han calculado las envolventes en el resto de puntos del sistema mediante la aplicación de (3.1), (4.11) y (4.12):

$$A_6 = j\sqrt{\frac{P_1}{2}\exp(h_1)(1-r_1)}\exp\left(-j\frac{1}{2}\alpha_N h_1\right), \quad (\text{B.9})$$

$$A_7 = \sqrt{\frac{P_1}{2}\exp(h_2)(1-r_1)}\exp\left(-j\frac{1}{2}\alpha_N h_2\right), \quad (\text{B.10})$$

$$\begin{aligned} A_8 = & -\sqrt{\frac{P_1}{4}\exp(h_1)(1-r_1)}\exp\left(-j\frac{1}{2}\alpha_N h_1\right) \\ & + \sqrt{\frac{P_1}{4}\exp(h_2)(1-r_1)}\exp\left(-j\frac{1}{2}\alpha_N h_2\right), \end{aligned} \quad (\text{B.11})$$

$$A_9 = j\sqrt{\frac{P_1}{2}\exp(h_2)r_1}\exp\left(-j\frac{1}{2}\alpha_N h_2\right). \quad (\text{B.12})$$

Como se comentó en el capítulo 4, el retardo que sufre la señal al propagarse a través de las guiondas y de los SOAs se ha modelado como un retardo único,  $\tau_0$ , concentrado en el bucle. Cuando una señal atraviesa el bucle experimenta este retardo, y por eso a partir de ese momento en vez de utilizar  $h_i$  utilizaremos su versión retardada  $\bar{h}_i(\tau) = h_i(\tau - \tau_0)$ :

$$\begin{aligned} A_{10} = & -\sqrt{\frac{P_1}{4}\exp(\bar{h}_1)(1-r_1)(1-r_2)}\exp\left(-j\frac{1}{2}\alpha_N \bar{h}_1\right) \\ & + \sqrt{\frac{P_1}{4}\exp(\bar{h}_2)(1-r_1)(1-r_2)}\exp\left(-j\frac{1}{2}\alpha_N \bar{h}_2\right), \end{aligned} \quad (\text{B.13})$$

$$A_{11} = j\sqrt{\frac{P_1}{2}\exp(\bar{h}_2)r_1(1-r_2)}\exp\left(-j\frac{1}{2}\alpha_N \bar{h}_2\right), \quad (\text{B.14})$$

$$A_{12} = j\sqrt{\frac{P_1}{4}\exp(\bar{h}_2)r_1(1-r_2)}\exp\left(-j\frac{1}{2}\alpha_N\bar{h}_2\right), \quad (\text{B.15})$$

$$A_{13} = -\sqrt{\frac{P_1}{4}\exp(\bar{h}_2)r_1(1-r_2)}\exp\left(-j\frac{1}{2}\alpha_N\bar{h}_2\right), \quad (\text{B.16})$$

$$A_{14} = -\sqrt{\frac{P_1}{4}\exp(\bar{h}_1)(1-r_1)(1-r_2)r_1}\exp\left(-j\frac{1}{2}\alpha_N\bar{h}_1\right) \\ + \sqrt{P_1\exp(\bar{h}_2)(1-r_2)(1-r_1)r_1}\exp\left(-j\frac{1}{2}\alpha_N\bar{h}_2\right), \quad (\text{B.17})$$

$$A_{15} = -\sqrt{\frac{P_1}{4}\exp(\bar{h}_2)r_1(1-r_2)(1-r_1)}\exp\left(-j\frac{1}{2}\alpha_N\bar{h}_2\right). \quad (\text{B.18})$$

A partir de los valores calculados y aplicando (B.1) y (B.2) ya podemos obtener las expresiones de la potencia de entrada a los SOAs ( $P_i = |A_i|^2$ ),

$$P_{in\_SOA1} = \frac{P_1}{2} + r_1P_{reset} + \frac{P_1}{4}r_1(1-r_1)(1-r_2)\exp(\bar{h}_2), \quad (\text{B.19})$$

$$P_{in\_SOA2} = \frac{P_1}{2} + r_1r_2P_{set} + P_1r_1(1-r_1)(1-r_2) \\ \times \left[ \exp(\bar{h}_2) + \frac{\exp(\bar{h}_1)}{4} - \sqrt{\exp(\bar{h}_1 + \bar{h}_2)} \cos\left(\frac{1}{2}\alpha_N\bar{h}_1 - \frac{1}{2}\alpha_N\bar{h}_2\right) \right]. \quad (\text{B.20})$$

Se han incluido las contribuciones de los pulsos de control. Normalmente son nulas, y sólo dejan de serlo cuando hay un pulso de *set* o de *reset* presente en el correspondiente puerto.

Por último se calculó la potencia de salida del flip-flop:

$$A_{out} = -j\sqrt{\frac{P_1}{4}\exp(\bar{h}_1)r_2(1-r_1)}\exp\left(-j\frac{1}{2}\alpha_N\bar{h}_1\right) \\ + \sqrt{\frac{P_1}{4}\exp(\bar{h}_2)r_2(1-r_1)}\exp\left(-j\frac{1}{2}\alpha_N\bar{h}_2\right) \quad (\text{B.21})$$

$$\begin{aligned}
 P_{out} = & \frac{P_1}{4} \exp(\bar{h}_1)(1-r_1)r_2 + \frac{P_1}{4} \exp(\bar{h}_2)(1-r_1)r_2 \\
 & - \frac{P_1}{2} (1-r_1)r_2 \sqrt{\exp(\bar{h}_1 + \bar{h}_2)} \cos\left(\frac{1}{2}\alpha_N \bar{h}_1 - \frac{1}{2}\alpha_N \bar{h}_2\right)
 \end{aligned} \tag{B.22}$$

## B.2 Cálculo de la matriz jacobiana

En el apartado del análisis estático vimos que para determinar si una solución estacionaria del sistema (4.19)-(4.20) era estable debíamos resolver su ecuación característica (4.22) que equivale a calcular los valores propios de la matriz jacobiana (4.21) en los puntos que son soluciones del sistema. A continuación se listan las derivadas que componen la matriz jacobiana  $\mathbf{J}$  y que se obtuvieron con el software Mathematica [Mat]

$$\begin{aligned}
 \frac{\partial f_1}{\partial h_1} = & -A - B\left(\frac{h_1}{a\Gamma L} + N_0\right) - \frac{(h_1 + a\Gamma L N_0)}{a\Gamma L} \left(B + 2C\left(\frac{h_1}{a\Gamma L} + N_0\right)\right) \\
 & - \frac{\exp(h_1)}{E_{sat}} \cdot \left(\frac{1}{2}P_1 + \frac{1}{4}\exp(h_2)P_1(1-r_1)r_1(1-r_2)\right) - C\left(\frac{h_1}{a\Gamma L} + N_0\right)^2
 \end{aligned}$$

$$\frac{\partial f_1}{\partial h_2} = -\frac{1}{4E_{sat}} \exp(h_2)(\exp(h_1) - 1)P_1(1-r_1)r_1(1-r_2)$$

$$\begin{aligned}
 \frac{\partial f_2}{\partial h_1} = & -\frac{1}{E_{sat}} P_1(\exp(h_2) - 1)(1-r_1)r_1(1-r_2) \\
 & \times \left(\frac{1}{4}\exp(h_1) - \frac{1}{2}\sqrt{\exp(h_1 + h_2)} \left(\cos\left(\frac{1}{2}\alpha_N h_1 - \frac{1}{2}\alpha_N h_2\right) - \alpha_N \sin\left(\frac{1}{2}\alpha_N h_1 - \frac{1}{2}\alpha_N h_2\right)\right)\right)
 \end{aligned}$$

$$\begin{aligned}
 \frac{\partial f_2}{\partial h_2} = & -A - B\left(\frac{h_2}{a\Gamma L} + N_0\right) - C\left(\frac{h_2}{a\Gamma L} + N_0\right)^2 - \frac{(h_2 + a\Gamma L N_0)}{a\Gamma L} \left(B + 2C\left(\frac{h_2}{a\Gamma L} + N_0\right)\right) \\
 & - \frac{\exp(h_2)P_1(1-r_1)r_1(1-r_2)}{E_{sat}} \left(\frac{1}{4}\exp(h_1) + \exp(h_2) - \sqrt{\exp(h_1 + h_2)} \cos\left(\frac{1}{2}\alpha_N h_1 - \frac{1}{2}\alpha_N h_2\right)\right) \\
 & - \frac{\exp(h_2)P_1}{2E_{sat}} - \frac{P_1(\exp(h_2) - 1)(1-r_1)r_1(1-r_2)}{E_{sat}} \\
 & \times \left(\exp(h_2) - \frac{1}{2}\sqrt{\exp(h_1 + h_2)} \left(\cos\left(\frac{1}{2}\alpha_N h_1 - \frac{1}{2}\alpha_N h_2\right) + \alpha_N \sin\left(\frac{1}{2}\alpha_N h_1 - \frac{1}{2}\alpha_N h_2\right)\right)\right)
 \end{aligned}$$

En las expresiones de las derivadas de  $f_1$  y  $f_2$  se ha tenido en cuenta la dependencia del tiempo de vida de los portadores con la densidad de portadores según la ecuación (4.4). En el cálculo de las potencias de entrada también se consideró esta dependencia, aunque no se explicitó con ánimo de simplificar las expresiones.

Para determinar si una solución era estable, en el análisis dinámico era necesario calcular las matrices jacobianas  $\mathbf{J}_0$  y  $\mathbf{J}_1$  (4.15). Las derivadas que componen  $\mathbf{J}_0$  se listan a continuación:

$$\frac{\partial f_1}{\partial h_1} = -A - B \left( \frac{h_1}{a\Gamma L} + N_0 \right) - C \left( \frac{h_1}{a\Gamma L} + N_0 \right)^2 - \frac{(h_1 + a\Gamma L N_0)}{a\Gamma L} \left( B + 2C \left( \frac{h_1}{a\Gamma L} + N_0 \right) \right) - \frac{\exp(h_1) P_1}{E_{sat}} \left( \frac{1}{2} + \frac{1}{4} \exp(\bar{h}_2) (1-r_1) r_1 (1-r_2) \right)$$

$$\frac{\partial f_1}{\partial h_2} = 0$$

$$\frac{\partial f_2}{\partial h_1} = 0$$

$$\begin{aligned} \frac{\partial f_2}{\partial h_2} = & -A - B \left( \frac{h_2}{a\Gamma L} + N_0 \right) - C \left( \frac{h_2}{a\Gamma L} + N_0 \right)^2 - \frac{(h_2 + a\Gamma L N_0)}{a\Gamma L} \left( B + 2C \left( \frac{h_2}{a\Gamma L} + N_0 \right) \right) \\ & - \frac{\exp(h_2) P_1}{2E_{sat}} - \frac{\exp(h_2) P_1 (1-r_1) r_1 (1-r_2)}{E_{sat}} \\ & \times \left( \frac{\exp(\bar{h}_1)}{4} + \exp(\bar{h}_2) - \sqrt{\exp(\bar{h}_1 + \bar{h}_2)} \cos \left( \frac{1}{2} \alpha_N \bar{h}_1 - \frac{1}{2} \alpha_N \bar{h}_2 \right) \right) \end{aligned}$$

Por otra parte, las expresiones de las derivadas que componen  $\mathbf{J}_1$  son las siguientes:

$$\frac{\partial f_1}{\partial h_1} = 0$$

$$\frac{\partial f_1}{\partial h_2} = - \frac{\exp(\bar{h}_2) (\exp(h_1) - 1) P_1 (1-r_1) r_1 (1-r_2)}{4E_{sat}}$$

$$\frac{\partial f_2}{\partial h_1} = - \frac{(\exp(h_2) - 1)P_1(1 - r_1)r_1(1 - r_2)}{E_{sat}}$$

$$\times \left( \frac{\exp(\bar{h}_1)}{4} - \frac{1}{2} \sqrt{\exp(\bar{h}_1 + \bar{h}_2)} \left( \cos\left(\frac{1}{2} \alpha_N \bar{h}_1 - \frac{1}{2} \alpha_N \bar{h}_2\right) - \alpha_N \sin\left(\frac{1}{2} \alpha_N \bar{h}_1 - \frac{1}{2} \alpha_N \bar{h}_2\right) \right) \right)$$

$$\frac{\partial f_2}{\partial h_2} = - \frac{(\exp(h_2) - 1)P_1(1 - r_1)r_1(1 - r_2)}{E_{sat}}$$

$$\times \left( \exp(\bar{h}_2) - \frac{1}{2} \sqrt{\exp(\bar{h}_1 + \bar{h}_2)} \left( \cos\left(\frac{1}{2} \alpha_N \bar{h}_1 - \frac{1}{2} \alpha_N \bar{h}_2\right) + \alpha_N \sin\left(\frac{1}{2} \alpha_N \bar{h}_1 - \frac{1}{2} \alpha_N \bar{h}_2\right) \right) \right)$$



## REFERENCIAS

- [Agr93] G. P. Agrawal, "Semiconductor Lasers – 2nd Ed.", *Kluwer Academic Publishers*, New York, 1993.
- [Agr89] G. P. Agrawal, "Self-phase modulation and spectral broadening of optical pulses in semiconductor laser amplifiers", *IEEE J. Quantum Electron.*, vol. 25, no. 11, pp. 2297-2306, 1989.
- [Agr02] G. P. Agrawal, "Fiber-optical communication systems – 3rd Ed.", *Wiley Series in Microwave and Optical Engineering*, John Wiley & Sons, Inc., 2002.
- [Ais03] S. Aisawa, A. Watanabe, T. Goh, Y. Takigawa, M. Koga and H. Takahashi, "Advances in optical path cross-connect systems using planar-lightwave circuit-switching technologies", *IEEE Commun. Mag.*, vol. 41, pp-54-57, 2003.
- [Asa06] K. Asakawa, Y. Sugimoto, Y. Watanabe, N. Ozaki, A. Mizutani, Y. Takana, Y. Kitagawa, N. Ikeda, S. Ohkouchi, S. Nakamura, A. Watanabe, X. Wang, M. Kristensen, O. Sigmund, P.I. Borel, R. Baets, "Photonic Crystals and Quantum Dots: Towards Integrated Optics for Advanced Ultra-Fast All-Optical Signal Processing", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'06)*, vol. 3, pp. 1-4, 2006.
- [Blu00] D.J. Blumenthal, B.E. Olsson, G. Rossi, T.E. Dimmick, L.Rau, M. Masanovic, O. Lavrova, R. Doshi, O. Jerphagnon, J.E. Bowers, V. Kaman, L.A. Coldren and J. Barton, "All-optical label swapping networks and technologies", *J. Lightwave Technol.*, vol. 18, no. 12, pp. 2058-2075, 2000.
- [Blu03] D.J. Blumenthal, J.E. Bowers, L. Rau, H.F. Chou, S. Rangarajan, W. Wang and H. N. Poulsen, "Optical signal processing for optical packet switching networks", *IEEE Commun. Mag.*, vol. 41, pp. 23-29, 2003.
- [Bre88] K.-H. Brenner: "A programmable optical processor based on symbolic substitution", *Appl. Opt.*, vol. 27, no. 9, pp. 1687 - 1691, 1988.
- [Bur97] Arthur W. Burks, "Electronic computing circuits of the ENIAC",

- Proceedings of the IEEE*, Classic paper, vol. 85, no.7, pp. 1172-1182, 1997.
- [Cap99] J. Capmany, F.J. Fraile-Peláez, J. Martí. *Dispositivos de Comunicaciones Ópticas*, Ed. Síntesis, 1999.
- [Cap03] J. Capmany, D. Pastor, S. Sales, and B. Ortega, "Subcarrier multiplexed optical label swapping based on subcarrier multiplexing: A network paradigm for the implementation of optical internet," in *Proc. 5th Int. Conf. Transparent Optical Networks*, Warsaw, Poland, 2003, pp. 154–157.
- [Cap06] J. Capmany, B. Ortega, "Redes Ópticas", *Editorial UPV*, 2006.
- [Cha02] K. Chan, F. Tong, C. K. Chan, L. K. Chen, and W. Hung, "An all-optical packet header recognition scheme for self-routing packet networks," in *Proc. Opt. Fiber Comm. Conf. (OFC 2002)*, paper WO7, pp. 284–285, Anaheim, CA, 2002.
- [Cha05] G. Charlet, P. Tran, H. Mardoyan, M. Lefrancois, T. Fauconnier, S. Bifo, "151x43 Gb/s Transmission over 4,080KM based on Return-to-Zero-Differential Quadrature Phase-Shift Keying", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'05)*, postdeadline paper, vol. 6, pp. 5-6, 2005.
- [Chi98] D. Chiaroni, B. Laivgne, A. Jourdan, M. Sotom, L. Hamon, C. Chauzat, J.C. Jacquinot, A. Barroso, T. Zami, et al., "Physical and logical validation of a network based on all-optical packet switching systems", *J. Lightwave Technol.*, vol. 16, pp. 2255-2263, 1998.
- [CIP] [www.ciphotonics.com](http://www.ciphotonics.com)
- [Cla04] R. Clavero, J.M. Martínez, F. Ramos and J. Martí, "All-optical packet routing scheme for optical label-swapping networks", *OSA Optics Express*, vol. 12, no. 18, pp. 4326-4332, September 2004.
- [Cla05] R. Clavero, J.M. Martínez, F. Ramos and J. Martí, "All-optical flip-flop based on a single SOA-MZI", *IEEE Photon. Technol. Lett.*, vol. 17, no. 4, pp. 843-845, April 2005.
- [Cla05a] R. Clavero, F. Ramos, J. Martí, "All-optical flip-flop based on an active Mach-Zehnder interferometer with a feedback loop", *Optics Letters*, vol. 30, no. 21, pp. 2861-2863, November 2005.
- [Cla06] R. Clavero, K. Schulze, J.M. Martínez, J. Herrera, F. Ramos, J. Martí, "All-optical self-routing packet switch based on active Mach-Zehnder interferometer latching circuit", *Proc. 32<sup>nd</sup> Eur. Conf. on Opt. Comm., (ECOC'2006)*, vol. 3, paper We3.P.89, pp. 299-300, Cannes, September 2006.
- [Cla06a] R. Clavero, F. Ramos and J. Martí, "All-optical self-routing latching switch based on active Mach-Zehnder interferometer", *IEEE Photon. Technol. Lett.*, vol. 18, no. 23, pp. 2475-2477, December 2006.

- [Cla06b] R. Clavero, J.M. Martinez, F. Ramos and J. Marti, "All-optical self-routing switch with latching capabilities based on active Mach-Zehnder interferometer with feedback", in *Proc. Broadband for Europe*, paper We3A1, pp. 1-4, Geneva, December 2006.
- [Con02] M. J. Connelly, "Semiconductor Optical Amplifiers", *Kluwer Academic Publishers*, 2002.
- [Cot99] D. Cotter, R.J. Manning, K.J. Blow, A.D. Ellis, A.E. Kelly, N. Nesses, I.D. Phillips, A.J. Poustie and D. C. Rogers, "Nonlinear optics for high-speed digital information processing", *Science*, vol. 286, pp. 1523-1528, 1999.
- [Deo06] Y.D. Jeong, J.S. Cho and Y.H. Won, "All-optical flip-flop based on the bistability of injection locked Fabry-Perot laser diode", *OSA Optics Express*, vol. 14, no. 9, pp. 4058-4063, 2006.
- [Dit03] L. Dittmann, C. Develder, D. Chiaroni, F. Neri, F. Callegati, W. Koerber, A. Stavdas, M. Renaud, A. Rafel, J. Sole-Pareta, W. Cerroni, N. Leligou, L. Dembeck, B. Mortensen, M. Pickavet, N. Le Sauze, M. Mahony, B. Berde, G. Eilenberger, "The European IST project DAVID: a viable approach towards optical packet switching", *IEEE J. Selected Areas on Communications*, vol. 32, no. 7, pp. 1026-1040, 2003.
- [Dor03] H. J. S. Dorren, M. T. Hill, Y. Liu, N. Calabretta, A. Srivatsa, F. M. Huijskens, H. de Waardt y G. D. Khoe, "Optical packet switching and buffering by using all-optical signal processing methods", *J. Lightwave Technol.*, vol. 21, no. 1, pp.2-12, 2003.
- [Dor03a] H. J. S. Dorren, D. Lenstra, Y. Liu, M. T. Hill and G. D. Khoe, "Nonlinear Polarization Rotation in Semiconductor Optical Amplifiers: Theory and Application to All-Optical Flip-Flop Memories", *IEEE J. Quantum Electron.*, vol. 39, no. 1, pp. 141-148, 2003
- [Dos03] R. Doshi, M. L. Masanovic, D. J. Blumenthal, "Demonstration of regenerative any  $\lambda_{in}$  to any  $\lambda_{out}$  wavelength conversion using a 2-stage all-optical wavelength converter consisting of a XGM SOA-WC and InP monolithically-integrated widely-tunable MZI SOA-WC", in *Proc. Symposium IEEE/LEOS Benelux Chapter (LEOS'03)*, vol. 2, pp. 447-448, 2003.
- [Dou06] R. McDougall, Y. Liu, G. Maxwell, M. T. Hill, R. Harmon, S. Zhang, L. Rivers, F. M. Huijskens, A. Poustie and H. J. S. Dorren, "Hybrid integrated, all-optical flip-flop memory element for optical packet networks", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'06)*, vol. 4, paper Th1.4.5, pp. 35-36, 2006.
- [Dum97] G.W.A. Dummer, "Electronic Inventions and Discoveries, Electronics from its earliest beginnings to the present day", *Institute of Physics Publishing Bristol and Philadelphia*, 1997.

- [Ecc19] W. H. Eccles y F. W. Jordan, "A trigger relay utilizing three electrode thermionic vacuum tubes," *Radio Rev.*, vol. 1, pp. 143–146, 1919.
- [Fje00] T. Fjelde, D. Wolfson, A. Kloch, B. Dagens, A. Coquelin, I. Guillemot, F. Gaborit, F. Poingt and M. Renaud, "Demonstration of 20 Gbit/s all-optical logic ZOR in integrated SOA-based interferometric wavelength converter", *Electron. Lett.*, vol. 36, no. 22, pp. 1863-1864, 2000.
- [Gam98] P. Gambini et al., "Transparent optical packet switching: network architecture and demonstrators in KEOPS project", *IEEE J. Selected Areas in Communications*, vol. 16, pp. 1245-1259, 1998.
- [Gle94] P. Glendinning, "Stability, instability and chaos: an introduction to the theory of nonlinear differential equations," *Cambridge University Press*, 1994.
- [Gos03] D. Goswami, "Optical computing. 1. Optical components and storage systems", *Resonance*, pp. 56-71, June 2003
- [Gui98] C. Guillemot et al., "Transparent optical packet switching: the European ACTS KEOSP project approach", *J. Lightwave Technol.*, vol. 16, no. 12, pp. 2117-2134, 1998.
- [Ham02] S. A. Hamilton and B. S. Robinson, "40-Gb/s all-optical packet synchronization and address comparison for OTDM networks," *IEEE Photon. Technol. Lett.*, vol. 14, no. 2, pp. 209–211, Feb. 2002.
- [Hau02] M. C. Hauer, J. McGeehan, J. Touch, P. Kamath, J. Bannister, E. R. Lyons, C. H. Lin, A. A. Au, H. P. Lee, D. S. Starodubov, and A. E. Willner, "Dynamically reconfigurable all-optical correlators to support ultra-fast internet routing," in *Proc. Opt. Fiber Comm. Conf. (OFC 2002)*, Anaheim, CA, pp. 268–270, Paper WM7.
- [Her06] J. Herrera, E. Tangdiongga, Y. Liu, M. T. Hill, R. McDougall, A. Poustie, G. Maxwell, F. Ramos, J. Marti, H. de Waardt, G. D. Khoe, A. M. J. Koonen and H. J. S. Dorren, "160 Gb/s all-optical packet switching employing in-band wavelength labelling and a hybrid-integrated optical flip-flop", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'06)*, postdeadline paper, pp. 9-10, 2006
- [Her07] J. Herrera, O. Raz, E. Tangdiongga, Y. Liu, J. Marti, F. Ramos, G. Maxwell, A. Poustie, H.C.H. Mulvad, M.T. Hill, H. de Waardt, G.D. Khoe, A.M.J. Koonen, H.J.S. Dorren, "160 Gb/s all-optical packet switched network operation over 110 Km of field installed fiber", in *Proc. Opt. Fiber Comm. Conf. (OFC 2007)*, postdeadline paper, paper PDP5, 2007
- [Hil01] M.T. Hill, A. Srivatsa, N. Calabretta, Y. Liu, H. de Waardt, G.D. Khoe and H. J. S. Dorren, "1x2 optical packet switch using all-optical header processing", *Electron. Lett.*, vol. 37, no. 12, pp. 774-775, 2001.

- [Hil01a] M.T. Hill, H. de Waardt, G.D. Khoe and H.J.S. Dorren, "All-optical flip-flop based on coupled laser diodes", *IEEE J.Quantum Electron.*, vol. 37, no. 3, pp. 405-413, 2001.
- [Hil01b] M.T. Hill, H. de Waardt, H.J.S. Dorren, "Fast all-optical flip-flop using coupled Mach-Zehnder interferometers", in *Proc. CLEO'01*, paper CTuM46, p. 188, 2001.
- [Hil01c] M.T. Hill, H. de Waardt, G.D. Khoe y H.J.S. Dorren, "Fast optical flip-flop by use of Mach-Zehnder interferometers", *Microwave Optic. Technol. Lett.*, vol. 31, no. 6, pp. 411-415, 2001.
- [Hil02] M.T. Hill, E.E.E. Frietman, H. de Waardt, G.D. Khoe and H.J.S. Dorren, "All fiber-optic neural network using coupled SOA based ring lasers", *IEEE Transactions on Neural Networks*, vol. 13, no. 6, pp. 1504-1513, 2002.
- [Hil04] M.T. Hill, H.J.S. Dorren, T. de Vries, X.J.M. Leijtens, J.H. den Besten, B. Smalbrugge, Y.-S. Oei, H. Binsmaaa, G.D. Khoe, M.K. Smit, "A fast low-power optical memory based on coupled micro-ring lasers", *Nature*, Vol. 432, pp.206-209, 2004.
- [Hil05] M.T. Hill, T. de Vries, H.J.S. Dorren X.J.M. Leijtens, J.H.C. van Zantvoort, J.H. den Besten, E. Smalbrugge, Y.S. Oei, J.J.M. Binsma. G.D. Khoe and M.K. Smit, "Integrated two-state AWG-based multiwavelength laser", *IEEE Photon. Technol. Lett.*, vol. 17, no. 5, pp. 956-958, 2005.
- [Hil05a] M.T. Hill, H.J.S. Dorren, X.J.M. Leijtens, J.H. den Besten, T. de Vries, J.H.C. van Zantvoort, E. Smalbrugge, Y.S. Oei, J.J.M. Binsma, G.D. Khoe and M.K. Smit, "Memory element based on coupled Mach-Zehnder interferometers", in *Proc. Eur. Conf. Integrated Optics (ECIO'05)*, pp. 37-40, 2005.
- [Hil05b] M.T. Hill, H.J.S. Dorren, X.J.M. Leijtens, J.H. den Besten, T. de Vries, J.H.C. van Zantvoort, E. Smalbrugge, Y.S. Oei, J.J.M. Binsma, G.D. Khoe y M.K. Smit, "Coupled Mach-Zehnder interferometer memory element", *Optics Lett.*, vol. 30, no. 13, pp. 1710-1712, 2005.
- [Hor89] P. Horowitz, and W. Hill, "The Art of Electronics", *Cambridge University Press*, Cambridge, 1989
- [Ino95] K. Inoue and M. Yoshino, "Bistability and Waveform Reshaping in a DFB-LD with Side-mode Light Injection", *IEEE Photon. Technol. Lett.*, vol. 7, no. 2, pp. 164-166, 1995.
- [Jan05] S.L. Jansen, D. van der Borne, G.D. Khoe, H. de Waardt, A. Schöpflin, E. Gottwald, P.M. Krummrich, "26x42.8-Gbit/s DQPSK transmission with 0.8-bit/s/Hz Spectral Efficiency over 4,500-km using Optical Phase Conjugation", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'05)*, postdeadline paper, pp. 9-10, 2005.

- [Jou01] A. Jourdan, D. Chiaroni, E. Dotaro, G.J. Elienberger, F. Masetti and M. Renaud, "The perspective of optical packet switching in IP-dominant backbone and metropolitan networks", *IEEE Commun. Mag.*, vol. 39, pp. 136-141, 2001.
- [Kaw92] H. Kawaguchi, I.H. White, M.J. Offside and J.E. Carroll, "Ultrafast switching in polarization-bistable laser diodes", *Optics Lett.*, vol. 17, no. 2, pp. 130-132, 1992.
- [Kaw97] H. Kawaguchi, "Bistable laser diodes and their applications: state of the art", *IEEE J. of Sel. Topics in Quantum Electron.*, vol. 3, no. 5, pp. 1254-1270, 1997
- [Keh06] E. Kehayas, D. Tsiokos, P. Bakopoulos, D. Apostolopoulos, D. Petrantonakis, L. Stampoulidis, A. Poustie, R. McDougall, G. Maxwell, Y. Liu, S. Zhang, H.J.S. Dorren, J. Seoane, P. Van Holm-Nielsen, P. Jeppensen, H. Avramopoulos, "40-Gb/s All-Optical Processing Systems Using Hybrid Photonic Integration Technology", *J. Lightwave Technol.*, vol. 24, no. 12, pp. 4903-4911, 2006
- [Keh06a] E. Kehayas, K. Vyrsokinos, L. Stampoulidis, K. Christodouloupoulos, K. Vlachos and H. Avramopoulos, "ARTEMIS: 40Gb/s All-Optical Self-Routing Node and Network Architecture Employing Asynchronous Bit and Packet Level Optical Signal Processing", *J. Lightwave Technol.*, vol. 24, no. 8, pp. 2967-2977, August 2006
- [Keh06b] E. Kehayas, J. Seoane, Y. Liu, J. M. Martinez, J. Herrera, P. V. Holm-Nielsen, S. Zhang, R. McDougall, G. Maxwell, F. Ramos, J. Marti, H. J. S. Dorren, P. Jeppesen, and H. Avramopoulos, "All-Optical Network Subsystems Using Integrated SOA-Based Optical Gates and Flip-Flops for Label-Swapped Networks", *IEEE Photon. Technol. Lett.*, vol. 18, no. 16, pp. 1750-1752, 2006.
- [Kim02] Y.-I. Kim, J.H. Kim, Y.M. Jeon, S. Lee, D.H. Woo, S.H. Kim, "All-optical flip-flop based on optical bistability in an integrated SOA/DFB-SOA", *Proc. Opt. Fiber Comm. Conf. (OFC 2002)*, paper TuF5, pp. 30-31, 2002.
- [Kim02a] J.H. Kim, Y.M. Jeon, Y.T. Byun, S. Lee, D.H. Woo and S.H. Kim, "All-optical XOR gate using semiconductor optical amplifiers without additional input beam", *IEEE Photon. Technol. Lett.*, vol. 14, no. 10, pp. 1436-1437, 2002.
- [Kim04] Y.-I. Kim, J.H. Kim, S. Lee, D.H. Woo, S.H. Kim and T.-H. Yoon, "Broad-band all-optical flip-flop based on optical bistability in an integrated SOA/DFB-SOA", *IEEE Photon. Technol. Lett.*, vol. 15, no. 2, pp. 398-400, 2004.
- [Koo01] T. Koonen, G. Morhier, J. Jennen, H. de Waardt, P. Demeester, "Optical packet routing in IP-over-WDM networks deploying two-level optical

- labeling", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'01)*, vol. 4, pp. 608-609, 2001.
- [Leu98] J. Leuthold, P. Besse, J. Eckner, E. Gamper, M. Dulk and H. Melchior, "All-optical space switches with gain and principally ideal extinction ratios", *IEEE J. Quantum Electron.* vol. 34, no. 4, pp. 622-633, 1998.
- [Liu02] Y. Liu, M.T. Hill, N. Calabretta, H. de Waardt, G.D. Khoe, H.J.S. Dorren, "All-Optical Buffering in All-Optical Packet Switched Cross Connects", *IEEE Photon. Technol. Lett.*, vol. 14, no. 6, pp. 849-851, 2002.
- [Liu03] Y. Liu, M.T. Hill, N. Calabretta, H. de Waardt, G.D. Khoe and H.J.S. Dorren, "Three-state all-optical memory based on coupled ring lasers", *IEEE Photon. Technol. Lett.*, vol. 15, no. 10, pp. 1461-1463, 2003.
- [Liu06] Y. Liu, R. McDougall, M.T. Hill, G. Maxwell, S. Zhang, R. Harmon, F. M. Huijskens, L. Rivers, H.J.S. Dorren and A. Poustie, "Packaged and hybrid integrated all-optical flip-flop memory", *Electron. Lett.*, vol. 42, no. 24, pp. 1399-1400, 2006.
- [Mah95] M.J. O'Mahony, D. Simeonidou, A. Yu and J. Zhou, "The design of a European optical network", *J. Lightwave Technol.*, vol. 13, pp. 817-828, 1995.
- [Mah01] M.J. O'Mahony, D. Simeonidou, D.K. Hunter and A. Tzanakaki, "The application of optical packet switching in future communication networks", *IEEE Commun. Mag.*, vol. 39, pp. 128-135, 2001.
- [Mar89] D. Marcuse, "Reflection loss of laser mode from tilted end mirror", *J. Lightwave Technol.*, vol. 7, no. 2, pp. 336-339, 1989.
- [Mär94] R. März, "Integrated Optics: Design and Modeling", *Artech House*, Boston, 1994, p. 183.
- [Mar02] J.M. Martinez, F. Ramos, J. Marti, J. Herrera, R. Llorente, "All-optical N-bit XOR gate with feedback for optical packet header processing", *Proc. 28<sup>th</sup> Eur. Conf. on Opt. Comm.*, Copenhagen, vol. 3, pp. 1.2, paper P4-8, 2002.
- [Mar04] J. M. Martinez, F. Ramos, J. Marti, "All-optical packet header processor based on cascaded SOA-MZIs", *Electron. Lett.*, vol. 40, no. 14, pp. 894-895, 2004.
- [Mar04a] J.M. Martinez, R. Clavero, F. Ramos, and J. Marti, "All-optical header recognition scheme for all-optical packet routers in optical label-swapping networks", *Proc. 30<sup>th</sup> Eur. Conf. on Opt. Comm. (ECOC'2004)*, vol. 3, paper We4.P.129, pp. 726-727, Stockholm, September 2004.
- [Mar06] J. M. Martinez, J. Herrera, F. Ramos, J. Marti, "All-optical address recognition scheme for label-swapping networks", *IEEE Photon. Technol. Lett.*, vol. 18, no. 1, pp. 151-153, January 2006.

- [Mar06a] A. Martinez, M. Manzanedo, G. Puerto, D. Pastor, B. Ortega, J. Capmany, T. Banky, G. Kovacs, T. Berceci, M.K. Popov, P.-Y. Fonjallaz, "Recent Advances on Optical Label Swapping Techniques: An Approach to the Final Results of IST-LABELS Project", *International Conference on Transparent Optical Networks*, Vol. 3, pp. 51 – 56, 2006
- [Mat] [www.wolfram.com/products/mathematica/index.html](http://www.wolfram.com/products/mathematica/index.html)
- [May98] D.N. Maywar and G.P. Agrawal, "Low-power all-optical switching in active semiconductor chirped periodic structures", *OSA Optics Express* vol. 3, no. 11, pp. 440-446, 1998.
- [May00] D.N. Maywar, G.P. Agrawal, "Robust optical control of an optical-amplifier-based flip-flop", *OSA Optics Express*, vol. 6, no. 3, pp. 75-80, 2000.
- [May01] D.N. Maywar, G.P. Agrawal, Y. Nakano, "All-optical hysteresis control by means of cross-phase modulation in semiconductor optical amplifiers", *J. Opt. Soc. Am. B*, vol. 18, no. 7, pp.1003-1013, 2001.
- [Mis06] K. Mishina, A. Maruta, S. Mitani, T. Miyahara, K. Ishida, K. Shimizu, T. Hatta, K. Motoshima, K.-I. Kitayama, "NRZ-OOK-to-RZ-BPSK Modulation-Format Conversion Using SOA-MZI Wavelength Converter", *J. Lightwave Technol.*, vol. 24, no. 10, pp. 3751-3758, 2006.
- [Mit05] M. Takenaka, Y.F. Cheong, X. Song, M. Raburn and Y. Nakano, "Regenerative wavelength conversion by all-optical flip-flop multimode interference bistable laser diodes with cross-phase modulation in Mach-Zehnder semiconductor optical amplifiers", in *Proc. Eur. Conf. Integrated Optics (ECIO'05)*, pp. 58-61, Grenoble 6-8 April 2005.
- [Mor97] K. Morito, J. Leuthold and H. Melchior, "Dynamic analysis of MZI.SOA all-optical switches for balanced swithing", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'97)*, vol. 2, pp. 81-84, 1997.
- [Mor03] O. Moriwaki, T. Sakamoto, A. Okada and M. Matsuoka, "Demonstration of optical label processing with timing pulse generator", *Electron. Lett.*, vol. 39, no. 9, pp. 730-731, 2003.
- [Nak98] K. Nakatsuhara, T. Mizumoto, R. Munakata, Y. Kigure and Y. Naito, "All-optical Set-Reset operation in a Distributed Feedback GaInAsP waveguide", *IEEE Photon. Technol. Lett.*, vol. 10, no. 1, pp. 78-80, 1998.
- [Nak99] K. Nakatsuhara, S. Hossain, T. Mizumoto, S.H. Jeong, B.-J. Ma and Y. Nakano, "All-optical bistable switching in nonlinear directional coupler loaded with Bragg reflector", *Electron. Lett.*, vol. 35, no. 5, pp. 1243-1244, 1999.
- [Nak00] K. Nakatsuhara, T. Mizumoto, S. Hossain, S.-H. Jeong, Y. Tsukishima, B.-J. Ma and Y. Nakano, "GaInAsP-InP Distributed Feedback waveguides for all-optical switching, *IEEE J. of Sel. Topics in Quantum*

- Electron.*, vol. 6, no. 1, pp. 143-149, 2000.
- [Nak04] H. Nakamura, Y. Sugimoto, K. Kanamoto, N. Ikeda, Y. Tanaka, Y. Nakamura, S. Ohkouchi, Y. Watanabe, K. Inoue, H. Ishikawa and K. Asakawa, "Ultra-fast photonic crystal/quantum dot all-optical switch for future photonic networks", *OSA Optics Express*, vol. 12, no. 26, pp. 6606-6614, 2004.
- [Nak04a] T. Nakahara, R. Takahashi, H. Takenouchi, K. Takahata and H. Suzuki, "Time-domain 16-bit label swapping and self-routing of 40 Gbit/s burst optical packets", *IEEE Photon. Technol. Lett.*, vol. 16, no. 9, pp. 2153-2155, 2004.
- [Non95] K. Nonaka, Y. Noguchi, H. Tsuda and T. Kurokawa, "Digital signal regeneration with side-injection-light-controlled bistable laser diode as wavelength converter", *IEEE Photon. Technol. Lett.*, vol. 7, no. 1, pp. 29-31, 1995.
- [Non95a] K. Nonaka and T. Kurokawa, "Simultaneous time- and wavelength-domain optical demultiplexing of NRZ signals by using a side-injection-light-controlled bistable laser diode", *Electron. Lett.*, vol. 31, no. 21, pp. 1865-1866, 1995.
- [Non97] K. Nonaka, F. Kobayashi, T. Tadokoro, K. Kishi, C. Amano, Y. Itoh and T. Kurokawa, "Direct optical demux from 10-2.5 Gbit/s NRZ signals using a side-injection-light-controlled bistable laser diode", in *Proc. 8<sup>th</sup> Eur. Conf. Integrated Optics (ECIO'97)*, paper JFA3, pp. 470-473, 1997.
- [Oks06] J. Oksanen and J. Tulkki, "Fast coherent all-optical flip-flop memory", *Appl. Phys. Lett.*, vol. 88 pp. 1-3, 2006.
- [Oos06] W. D'Oosterlinck, G. Morthier, R. Baets and T. Erneux, "Optical bistability in a traveling-wave SOA connected to a DFB laser diode: theory and experiment", *IEEE J. Quantum Electron.*, vol. 42, no. 8, pp. 739-746, 2006.
- [Oos07] W. D'Oosterlinck, J. Buron, F. Öhman, G. Morthier and R. Baets, "All-optical flip-flop based on an SOA/DFB-laser diode optical feedback scheme", *IEEE Photon. Technol. Lett.*, vol. 19, no. 7, pp. 489-491, 2007.
- [Osi87] M. Osinski and J. Buus, "Linewidth Broadening Factor in Semiconductor Lasers –An overview", *J. Lightwave Technol.*, vol. 23, pp. 9-28, 1987.
- [Pan02] J. J. Pan *et al.*, "Ultra-compact EDFA Competes with SOA", *Lightvision*, vol. 1, no. 2, pp. 1-4, 2002.
- [Pou96] A.J. Poustie, R.J. Manning and K.J. Blow, "All-optical circulating shift register using a semiconductor optical amplifier in a fibre loop mirror", *Electron. Lett.*, vol. 32, no. 12, pp. 1215-1216, 1996.
- [Rab06] M. Raburn, M. Takenaka, K. Takeda, X. Song, J. S. Barton and Y. Nakano, "Integrable multimode interference Distributed Bragg reflector

- laser all-optical flip-flop", *IEEE Photon. Technol. Lett.*, vol. 18, no. 13, pp. 1421-1423, 2006.
- [Ram98] R. Ramaswami and K.N. Sivarajan, "Optical Networks: A practical Perspective. The Morgan Kaufmann Series in Networking", *Morgan Kaufmann Publishers, Inc.* San Francisco, 1998.
- [Ram05] F. Ramos, E. Kehayas, J. M. Martinez, R. Clavero, J. Marti, L. Stampoulidis, D. Tsiokos, H. Avramopoulos, J. Zhang, P. V. Holm-Nielsen, N. Chi, P. Jeppesen, N. Yan, I. Tafur Monroy, A. M. J. Koonen, M. T. Hill, Y. Liu, H. J. S. Dorren, R. Van Caenegem, D. Colle, M. Pickavet y B. Ripsati, "IST-LASAGNE: Towards all-optical label swapping employing optical logic gates and optical flip-flops", *J. Lightwave Technol.*, vol. 23, no. 10, pp. 2993-3011, 2005.
- [Ren97] M. Renaud, F. Masetti, C. Guillemot and B. Bostica, "Network and system concepts for optical packet switching", *IEEE Commun. Mag.*, vol. 35, pp. 96-102, 1997.
- [Sha01] L. F. Shampine, and S. Thompson, "Solving DDEs in MATLAB," *Applied Numerical Mathematics*, vol. 37, pp. 441-458, 2001.
- [Shi06] A. Shinya, S. Mitsugi, T. Tanabe, M. Notomi, I. Yokohama, H. Takara, S. Kawanishi, "All-optical flip-flop circuit composed of coupled two-port resonant tunneling filter in two-dimensional photonic crystal slab", *OSA Optics Express*, Vol. 14, No. 3, February 2006, pp. 1230-1235.
- [Sri01] A. Srivatsa, H.D. Waardt, M.T. Hill, G.D. Khoe, and H.J.S. Dorren, "All-optical serial header processing based on two-pulse correlation," *Electron. Lett.*, vol. 37, no. 4, pp. 234-235, 2001.
- [Sta05] L. Stampoulidis, E. Kehayas, K. Vysokinos, K. Christodouloupoulos, D. Tsiokos, P. Bakopoulos, G.T. Kanellos, K. Vlachos, E.A. Varvarigos and H. Avramopoulos, "ARTEMIS: A 40 Gb/s all-optical self-routing node and network architecture employing asynchronous bit and packet-level optical signal processing", in *Proc. Global Telecomm. Conf., GLOBECOM 2005*, St. Louis, USA, paper PT06.8, 2005
- [Sum99] M. A. Summerfield and R. S. Tucker, "Frequency-Domain Model of Multiwave Mixing in Bulk Semiconductor Optical Amplifiers", *IEEE J. Quantum Electron.*, vol. 5, pp. 839-850, 1999.
- [Tad97] T. Tadokoro, F. Kobayashi, K. Kishi, K. Nonaka, C. Amano, Y. Itoh and T. Kurokawa, "Error-free 2.5 Gbit/s operation of a semi-insulating buried heterostructure side-injection light-controlled bistable laser diode", *Appl. Phys. Lett.*, vol. 70, no. 22, pp. 2946-2948, 1997.
- [Tak03] M. Takenaka and Y. Nakano, "Multimode interference bistable laser diode", *IEEE Photon. Technol. Lett.*, vol. 15, no. 8, pp. 1035-1037, 2003.
- [Tak04] M. Takenaka and Y. Nakano, "Realization of All-Optical Flip-Flop Using Directionally Coupled Bistable Laser Diode", *IEEE Photon.*

- Technol. Lett.*, vol. 16, no. 1, pp. 45-47, 2004.
- [Tak05] M. Takenaka, M. Raburn and Y. Nakano, "All-optical flip-flop multimode interference bistable laser diode", *IEEE Photon. Technol. Lett.*, vol. 17, no. 5, pp. 968-970, 2005.
- [Tak05a] M. Takenaka, Y.F. Cheong, X. Song, M. Raburn and Y. Nakano, "Regenerative wavelength conversion by all-optical flip-flop multimode interference bistable laser diodes with cross-phase modulation in Mach-Zehnder semiconductor optical amplifiers", in *Proc. Eur. Conf. Integrated Optics (ECIO'05)*, pp. 58-59, 2005.
- [Tak06] K. Takeda, M. Takenaka, M. Raburn, X. Song, J.S. Barton and Y. Nakano, "Single mode and dynamic all-optical flip-flop operation of multimode interference bistable laser diodes with Distributed Bragg reflectors", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'06)*, pp. 33-34, 2006.
- [Tak06a] M. Takenaka, K. Takeda, Y. Kanema and Y. Nakano, "All-optical switching of 40 Gb/s packets by MMI-BLD optical label memory", *Opt. Express*, vol. 14, no. 22, pp. 10785-10789, 2006.
- [Tei05] A. Teixeira, T. Silveira, A. Ferreira, R. Nogueira, P. André, M. Lima, P-Monteiro and J. da Rocha, "All optical router based on OCDMA codes and SOA based devices", *presented at ICTON 2005*, paper Tu.A1.3, pp. 183.188, 2005.
- [The02] G. Theophilopoulos, M. Kalyvas, C. Bintjas, N. Pleros, K. Yiannopoulos, A. Stavdas, H. Avramopoulos and G. Guekos, "Optically addressable 2x2 exchange/bypass packet switch", *IEEE Photon. Technol. Lett.*, vol. 14, no. 7, pp. 998-1000, 2002.
- [Tia02] B. Tian, W. van Etten and W. Beuwer, "Ultrafast all-optical shift register and its perspective application for optical fast packet switching", *IEEE J. of Sel. Topics in Quantum Electron.*, vol. 8, no. 3, pp. 722-728, 2002.
- [Toc96] Ronald J. Tocci, "Sistemas digitales, Principios y aplicaciones", *Prentice Hall*, 1996.
- [Var88] C. Vassallo, "Polarisation-independent antireflection coatings for Semiconductor Optical Amplifiers", *Electron. Lett.*, vol. 24, no. 1, pp. 61-62, 1988.
- [Vla03] K. G. Vlachos, I. T. Monroy, A. M. J. Koonen, C. Peucheret, and P. Jeppesen, "STOLAS: Switching technologies for optically labeled signals," *IEEE Commun. Mag.*, vol. 41, no. 11, pp. 43-49, Nov. 2003.
- [VPI] [www.virtualphotonics.com](http://www.virtualphotonics.com)
- [Vyr05] K. Vysokinos, K. Christodouloupolos, E. Kehayas, L. Stampoulidis, K. Vlachos, E.A. Varvarigos, and H. Avramopoulos, "ARTEMIS: A new architecture for all-optical asynchronous self-routing network with

- efficient contention protection and QoS differentiation", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'05)*, Glasgow, Scotland, paper We4.P.083, 2005.
- [Wan04] Q. Wang; G. Zhu; H. Chen; J. Jaques, J. Leuthold, A.B. Piccirilli, N.K. Dutta, "Study of all-optical XOR using Mach-Zehnder Interferometer and differential scheme", *IEEE J.Quantum Electron.*, vol. 40, no. 6, pp. 703-710, 2004.
- [Web05] H.G. Weber, S. Ferber, M. Kroh, C. Schmidt-Langhorst, R. Ludwig, V. Marembert, C. Boerner, F. Futami, S. Watanabe, C. Schubert, "Single channel 1.28 Tbit/s and 2.56 Tbit/s DQPSK transmission", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'05)*, vol. 6, 25-29 Sept. 2005, pp. 3-4, 2005.
- [Whi99] N.A. Whitaker, M.C. Gabriel, H. Avramopoulos, A. Huang, "All-optical, all-fiber circulating shift register with an inverter", *Opt. Lett.*, vol. 16, no. 24, pp. 1999-2001, 1991.
- [Wil95] A.E. Willner and W. Shieb, "Optimal Spectral and Power Parameters for All-Optical Wavelength Shifting: Single Stage, Fanout and Cascadability", *IEEE J. Lightwave Tech.*, vol. 13, no. 5, pp-771781, 1995.
- [Wol00] D. Wolfson, A. Kloch, T. Fjelde, C. Janz, B. Dagens and M. Renaud, "40 Gb/s all-optical wavelength conversion, regeneration and demultiplexing in a SOA-based all-active Mach-Zehnder interferometer", *IEEE Photon. Technol. Lett.*, vol. 12, no. 3, pp. 332-334, 2000.
- [Xu02] Lei Xi, Bing C. Wang, Varghese Baby, Ivan Glesk and Paul R Prucnal, "Optical spectral bistability in a semiconductor fiber Ring laser through gain saturation in an SOA", *IEEE Photon. Technol. Lett.*, vol. 14, no. 2, pp. 149-151, 2003
- [Yan06] N. Yan, H.D. Yung, I. Tafur Monroy, A.M.J. Koonen, "Simultaneous one-to-four multi-wavelength conversion using a single SOA-MZI", *proc. 11<sup>th</sup> Eur. Conf. on Networks & Optical Comm. (NOC) 2006*, pp.375-380, 2006.
- [Yao01] S. Yao, S.J.B. Yoo, B. Mukherjee, and S. Dixit, "All-optical packet switching for metropolitan area networks: opportunities and challenges", *IEEE Commun. Mag.*, vol. 39, pp. 142.148, 2001.
- [Yat96] T. Yatagai, S. Kawai, H. Huang, "Optical computing and interconnects", *Proceedings of the IEEE*, vol. 84, no. 6, pp. 828-852, 1996.
- [Yia04] K. Yiannopoulos, L. Stampoulidis, T. Houbavlis, H. Avramopoulos, "Generation of 40-GHz control signals from flag pulses for switching all-optical gates for use with optical packets", *Opt. Lett.*, vol. 29, pp.241-243, 2004.

- [Yos01] Y. Ueno, S. Nakamura and K. Tajima, "Penalty-free error-free all-optical data pulse regeneration at 84 Gbps with symmetric-Mach-Zehnder-type regenerator", *Proc. Opt. Fiber Comm. Conf. (OFC 2001)*, vol. 1. pp. MG5-1-MG5-3, 2001.
- [Yos04] N. Yoshikane, I. Morita, "160% Spectrally-Efficient 5.12 Tb/s (64x85.4 Gb/s RZ DQPSK) Transmission without Polarization Demultiplexing", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'04)* postdeadline paper, pp. 44-45, 2004.
- [Yu97] B.Y. Yu, R. Runser, P. Toliver, K.L. Deng, D. Zhou, T. Chang, S.W. Seo, K.I. Kang, I. Glesk, and P.R. Prucnal, "Network demonstration of 100 Gbit/s optical packet switching with self-routing," *Electron. Lett.*, vol. 33, no. 16, pp. 1401–1403, Jul. 1997.
- [Zha04] S. Zhang, Y. Liu, D. Lenstra, M.T. Hill, H. Ju, G.D. Khoe and H.J.S. Dorren, "Ring-laser optical flip-flop memory with single active element", *IEEE J. of Sel. Topics in Quantum Electron.*, vol. 10, no. 5, pp. 1093-1100, 2004.
- [Zha04a] S. Zhang, Y. Liu, D. Lenstra, M.T. Hill, H. Ju, G.D. Khoe and H.J.S. Dorren, "Optical flip-flop memory based on a two-cavity ring laser with feedback", in *Proc. Eur. Conf. on Opt. Comm. (ECOC'04)*, paper We4.P.111, 2004.
- [Zha05] S. Zhang, D. Owens, Y. Liu, M.T. Hill, D. Lenstra, A. Tazanakaki, G.D. Khoe and H.J.S. Dorren, "Multistate optical memory based on serially interconnected lasers", *IEEE Photon. Technol. Lett.*, vol. 17, no. 9, pp. 1962-1964, 2005.
- [Zha05a] S. Zhang, Z. Li, Y. Liu, R. Geldenhuys, H. Ju, D. Lenstra, G.D. Khoe and H.J.S. Dorren, "Optical shift register based on an optical flip-flop memory with a single active element", *OSA Optics Express*, vol. 13, no. 24, pp. 9708-9713, 2005



## LISTA DE ACRÓNIMOS

AOLS	All-Optical Label Swapping
ASE	Amplified Spontaneous Emission
AWG	Arrayed Waveguide Grating
BER	Bit Error Rate
BLD	Bistable Laser Diode
BLPS	Bit Level Packet Switching
BSFRL	Bistable Semiconductor Fiber Ring Laser
CIP	The Centre for Integrated Photonics
CW	Continuous Wave
DBR	Distributed Bragg Reflector
DDE	Delay Differential Equation
DWDM	Dense Wavelength Division Multiplexing
DUT	Device Under Test
ECL	External Cavity Laser
EDFA	Erbium-Doped Fiber Amplifier
E/O	Electro-Óptico
FFO	Flip-Flop Óptico
FPB	Filtro Paso Banda
FRRB	Fiber-To-The-Building
FTTH	Fiber-To-The-Home
FWHM	Full-Width Half-Maximum
FWM	Four Wave Mixing
IP	Internet Protocol

ISP	Internet Service Provider
IST	Information Society Technologies
LD	Laser Diode
MMI	Multi-Mode Interference
MPLS	Multi-Protocol Label Swapping
MZI	Mach-Zehnder Interferometer
MZM	Mach-Zehnder Modulator
NLO-WG	Nonlinear Optical Waveguide
NTC	Nanophotonics Technology Center
O/E	Ópto-Electrónico
O/E/O	Opto-Electro-Óptico
ODE	Ordinary Differential Equation
ODL	Optical Delay Line
OPS	Optical Packet Switching
PLC	Planar Lightwave Circuit
PBS	Polarization Beam Splitter
PC	Polarization Controller
PRBS	Pseudo-Random Bit Sequence
PSW	Polarization Switch
QD	Quantum Dot
RAM	Random Access Memory
RZ	Return-to-Zero
SDH	Synchronous Digital Hierarchy
SOA	Semiconductor Laser Amplifier
SOA-MZI	Semiconductor Laser Amplifier Mach-Zehnder Interferometer
SPM	Self-Phase Modulation
TP	Termination Point
UNI	Ultrafast Nonlinear Interferometer
WDM	Wavelength Division Multiplexing
XGM	Cross-Gain Modulation
XOR	eXclusive OR
XGM	Cross-Gain Modulation

XPM          Cross-Phase Modulation