

## Abstract

La tecnología más prometedora para solventar el cuello de botella en las actuales interconexiones entre chips y dentro del chip es la fotónica en silicio, donde la electrónica y la fotónica pueden integrarse monolíticamente, requiriendo solamente un proceso estándar de fabricación CMOS. Además, la interacción no lineal proporciona al silicio capacidades de procesamiento todo-óptico, sin limitaciones de ancho de banda como las que sufre la electrónica. El silicio tiene un coeficiente Kerr 100 veces mayor que la sílice; este hecho, junto con el gran confinamiento debido al alto contraste de índice de refracción, permite observar efectos no lineales a potencias ópticas relativamente bajas.

Sin embargo, a 1,5 micras de longitud de onda el silicio sufre un efecto conocido como absorción de dos fotones. Esta generación de portadores tiene una dinámica más lenta que puede enmascarar el efecto Kerr ultrarrápido. Para reducir el efecto de los portadores suelen utilizarse distintas estrategias, tales como barrer portadores a través de una unión PN o reducir el tiempo de vida de los portadores introduciendo centros de recombinación. Otra posibilidad es usar una guía de onda ranurada, en la que el modo se confina en la ranura en vez de en el silicio [1–3]. También hemos de considerar el Silicio amorfo, por su alta no linealidad y menores efectos de portadores [4]. En esta tesis, se consideran todas estas guías de onda y estructuras (anillo resonante o MZI) para la fabricación de conmutadores totalmente ópticos a velocidades por encima de 40 Gb/s.