



UNIVERSITAT  
POLITÈCNICA  
DE VALÈNCIA

DEPARTAMENTO DE INGENIERÍA ELECTRÓNICA

Grupo de Sistemas Electrónicos Industriales

## **Tesis Doctoral**

**Estudio y evaluación de prestaciones estáticas y dinámicas de los integradores generalizados de segundo orden en las estructuras de control de inversores fotovoltaicos de dos etapas con conexión a red.**

**Presentada por:**

D. Raúl González Medina

**Dirigida por:**

Dr. Gabriel Garcerá Sanfelú

Dr. Emilio Figueres Amorós

**Valencia, Octubre de 2015**

*Página en blanco*

A Gerardo y Noelia

*Página en blanco*

## Agradecimientos

---

Aprovecho estas líneas para expresar mi agradecimiento a todas aquellas personas que, sabiéndolo o no, han contribuido a que esta tesis llegue a buen puerto.

Me gustaría agradecer a mis directores de tesis, Gabriel Garcerá Sanfelú y Emilio Figueres Amorós, su apoyo constante y su confianza depositada en mí. Aprender de ellos es todo un lujo y un placer.

A mi familia su ayuda, su ánimo y su comprensión en todo momento, muy especialmente a mi hijo, Gerardo, a mi mujer, Noelia (ya veremos cómo les compenso), y a mis padres, Juan y Rosa.

A mis compañeros, especialmente a Iván, Jesús, Fran, Luis y Óscar, que siempre han tenido un momento para echar una mano, reírnos un rato o llamar a emergencias si es necesario ;). Desde luego, no me olvido del resto de compañeros del *GSEI* con los que he compartido muchas horas de laboratorio: Javier, César, David, Rubén, Robert y Silvia.

Y por supuesto, al café.

*Página en blanco*

## Resumen

---

El aprovechamiento de las fuentes de energía renovables tiene un impacto positivo tanto en el medio ambiente como en la economía, de manera que los países deficitarios en combustibles fósiles pueden disminuir su dependencia energética de otros países.

Los sistemas fotovoltaicos (*PV*) conectados a la red eléctrica han de ajustarse al cumplimiento de la normativa vigente de compatibilidad electromagnética, que regula el nivel de distorsión de la corriente inyectada en la red. Además, el mercado demanda sistemas más económicos y más fiables.

Uno de los puntos críticos en la fiabilidad de los inversores, es la presencia de condensadores electrolíticos en la *DC-Link* del convertidor. Se están realizando numerosos estudios para disminuir la capacidad de los condensadores necesaria, con el objetivo de poder sustituir los electrolíticos por condensadores de película, que son más duraderos. La disminución en el tamaño de la *DC-Link* tiene como consecuencias principales el aumento del rizado de tensión en los condensadores y mayores variaciones del valor medio de la tensión ante pequeños cambios en el punto de trabajo del inversor. Para el correcto funcionamiento del inversor estas variaciones deben estar acotadas.

En la presente tesis se estudia la implementación de estructuras de control de la tensión de la *DC-Link* con mayor respuesta dinámica, orientada a inversores fotovoltaicos de dos etapas. Empleando estructuras basadas en integradores generalizados de segundo orden (*SOGI*) se ha conseguido inyectar una corriente de muy baja distorsión en la red, incluso funcionando con redes eléctricas con tensión altamente distorsionada. La adaptabilidad en frecuencia de las estructuras *SOGI* es un factor clave para mantener la eficacia del control de la tensión.

Numerosas investigaciones se centran en la reducción del número de sensores de los inversores. Esto tiene un impacto positivo en la reducción de costes. Los algoritmos de seguimiento de máxima potencia (*MPPT*) clásicos, que se implementan en los inversores para optimizar el rendimiento de los paneles fotovoltaicos, hacen uso de sensores de tensión y corriente para

estimar la potencia extraída del panel. En los últimos tiempos se ha desarrollado diversos algoritmos *MPPT sensorless* que no requieren sensores en el panel fotovoltaico. Las mejoras obtenidas en la presente tesis para el control de la tensión en la *DC-Link*, han permitido la implementación de un algoritmo *MPPT sensorless* con prestaciones similares a los algoritmos clásicos, pero con un coste inferior.

Se ha realizado ensayos experimentales para validar los estudios y las propuestas realizadas. Para ello se han construido dos prototipos de un inversor fotovoltaico de dos etapas. Las especificaciones del inversor se han definido para conectar a la red un panel de 230W con aislamiento galvánico en alta frecuencia entre el panel y la red.

Cada inversor tiene una *DC-Link* diferente para comparar el efecto entre una *DC-Link* de tamaño reducido con una *DC-Link* de tamaño estándar.

El inversor está equipado con sensores de tensión y corriente para medir la potencia extraída del panel fotovoltaico. Esto permite comparar, en las mismas condiciones, algoritmos *MPPT* clásicos que emplean sensores de las magnitudes eléctricas del panel y algoritmos *sensorless* que no hacen uso de esos sensores.



## Abstract

---

The use of renewable energy sources has a positive impact on the environment and the economy, so that countries with a deficit of fossil fuels can reduce their energy dependence on other countries.

Photovoltaic (*PV*) systems connected to the grid must comply with the current *EMC* regulations, which regulate the level of distortion of the current injected into the grid, *THD<sub>i</sub>*. Moreover, the *PV* market requires cheaper and more reliable systems.

One of the major issues about the reliability of *PV* inverters is the presence of electrolytic capacitors at the *DC-Link* feeding the inverter. There is a trend to reduce the required capacitance in order to replace the electrolytic capacitors by film capacitors, which are more durable. Two major effects of the *DC-Link* capacitance reduction are the increase of the voltage ripple at the capacitors and higher transient variations of that voltage under small operating point changes of the inverter. These variations must be bounded for the proper operation of the inverter.

In this Ph.D. thesis the implementation of control structures based on second order generalized integrators (*SOGI*) are studied. These structures are developed for two-stage *PV* inverters in order to achieve a higher dynamic response of the *DC-Link* voltage control. The frequency adaptability of *SOGI* structures helps to reduce the *THD<sub>i</sub>* of the grid injected current in the case of variations of the grid frequency, even under highly distorted grid voltage conditions.

Recently, several research works have focused on reducing the number of sensors in the *PV* inverters, which has a positive impact on costs reduction. Maximum power point tracking (*MPPT*) algorithms are implemented to optimize the performance of *PV* systems. Classical *MPPT* algorithms use current and voltage sensors for estimating the power extracted from the *PV* panel. *MPPT sensorless* algorithms that do not require sensors in the *PV* panel have been developed in this thesis, based on the improvement of the *PV* inverter voltage control loop achieved by the use of *SOGIs*. The performance of the proposed *MPPT* algorithms is similar to that of classical ones, but at a lower cost.

Two two-stage *PV* inverter prototypes have been built for performing experimental tests in order to validate the theoretical studies and proposals presented in this thesis. The specifications of the inverter have been defined to connect a single *PV* panel of 230W to the grid with high frequency galvanic isolation between the *PV* panel and the grid.

One inverter is equipped with a standard size *DC-Link* and the other one is equipped with a reduced size *DC-Link* in order to compare the behavior of both *DC-Link* sizes.

The inverter is operating with current and voltage sensors to measure the extracted power from the *PV* panel. This implementation allows comparing classical *MPPT* algorithms, which make use of those sensors, with *sensorless MPPT* algorithms, working at the same environmental conditions.

## Resum

---

L'aprofitament de les fonts d'energia renovables té un impacte positiu, tant en el medi ambient com en l'economia, de manera que els països deficitaris en combustibles fòssils poden disminuir la seua dependència energètica d'altres països.

Els sistemes fotovoltaics (*PV*) connectats a la xarxa elèctrica han d'ajustar-se al compliment de la normativa vigent de compatibilitat electromagnètica, que regula el nivell de distorsió del corrent injectat a la xarxa. A més, el mercat demana sistemes més econòmics i més fiables.

Un dels punts crítics de la fiabilitat dels inversors és la presència de condensadors electrolítics en la *DC-link* dels convertidors. S'estan realitzant nombrosos estudis per disminuir la capacitat dels condensadors necessària amb l'objectiu de substituir els electrolítics per condensadors de pel·lícula, que son més duradors. La disminució en la grandària de la *DC-link* té com a conseqüència principal l'augment de l'arissament de la tensió en els condensadors, davant de canvis menuts en el punt de treball de l'inversor. Per al correcte funcionament de l'inversor, aquestes variacions han d'estar acotades.

En la present tesi s'estudia la implementació d'estructures de control de la tensió en la *DC-link* amb major resposta dinàmica, orientada a inversors fotovoltaics de dues etapes. Emprant estructures basades en integradors generalitzats de segon ordre (*SOGI*) s'ha aconseguit injectar un corrent amb molt baixa distorsió a la xarxa, fins i tot, funcionant amb xarxes elèctriques amb tensió altament distorsionada. L'adaptabilitat en freqüència de les estructures *SOGI* és un factor clau per mantenir l'eficàcia del control de l'inversor.

Nombroses investigacions es centren en la reducció del nombre de sensors dels inversors. Això té un impacte positiu en la reducció de costos. Els algorismes de seguiment de màxima potència (*MPPT*) clàssics, que s'implementen en els inversors per optimitar el rendiment dels panells fotovoltaics, fan ús de sensors de tensió i corrent per estimar la potència treta del panell. En els últims temps, s'han desenvolupat diversos algorismes *MPPT sensorless*, que no requereixen sensors en el panell fotovoltaic. Les

milliores obtingudes en la present tesi per al control de la tensió en la *DC-link* han permès la implementació d'un algorisme *MPPT sensorless* amb prestacions similars als algorismes clàssics, però amb un cost inferior.

S'han realitzat assajos experimentals per validar els estudis i les propostes realitzades. Per a això, s'han construït dos prototips d'un inversor fotovoltaic de dues etapes. Les especificacions de l'inversor s'han definit per connectar a la xarxa un panell de 230W amb aïllament galvànic d'alta freqüència entre el panell i la xarxa.

Cada inversor té una *DC-link* diferent per comparar l'efecte entre una *DC-link* de grandària reduïda amb una *DC-link* de grandària estàndard.

L'inversor està equipat amb sensors de tensió i corrent per mesurar la potència treta del panell fotovoltaic. Això permet comparar, en les mateixes condicions, algorismes *MPPT* clàssics que empen ambdós sensors i algorismes *sensorless* que no fan ús d'aquests.

# Tabla de contenidos

---

<b>Nomenclatura</b>	<b>xvii</b>
<b>Listado de figuras</b>	<b>xxv</b>
<b>Listado de tablas</b>	<b>xxxv</b>
<b>Capítulo 1. Estado de la técnica.</b>	<b>3</b>
<b>1.1 Introducción</b>	<b>3</b>
<b>1.2 Generación fotovoltaica</b>	<b>5</b>
<b>1.3 Sistemas de conexión a la red eléctrica</b>	<b>6</b>
Sistema centralizado.	8
Sistemas basados en Inversor de <i>string</i>	9
Sistemas “ <i>Multi-string</i> ”	10
Módulo fotovoltaico-AC	11
<b>1.4 Inversores de dos etapas.</b>	<b>12</b>
<b>1.5 DC-Link de capacidad mínima.</b>	<b>14</b>
<b>1.6 Sincronismo con la red</b>	<b>15</b>
<b>1.7 Distorsión armónica en la corriente inyectada (THD<sub>i</sub>)</b>	<b>16</b>
<b>1.8 Algoritmos de seguimiento de máxima potencia (MPPT, “Maximum Power Point Tracking”)</b>	<b>20</b>
Algoritmos “ <i>sensorless</i> ”	22
<b>1.9 Ejemplos comerciales de sistemas fotovoltaicos de dos etapas</b>	<b>23</b>
<b>Capítulo 2. Justificación y objetivos de la Tesis Doctoral.</b>	<b>27</b>
<b>2.1 Objetivo principal</b>	<b>27</b>
<b>2.2 Objetivos particulares</b>	<b>27</b>
<b>2.3 Metodología y estructura de la tesis.</b>	<b>29</b>
<b>Capítulo 3. Inversor PV de dos etapas con conexión a la red</b>	<b>33</b>
<b>3.1 Convertidor DC/AC: Inversor de conexión a la red</b>	<b>34</b>
Modulación <i>PWM</i> sinusoidal unipolar	35

Filtro de red	37
<i>DC-Link</i>	38
<b>3.2 Convertidor <i>DC/DC</i></b>	<b>40</b>
<i>Flyback</i>	41
<b>Capítulo 4. Modelado</b>	<b>45</b>
<b>4.1 Modelado de la etapa <i>DC/AC</i>: Inversor de puente completo</b>	<b>45</b>
<b>4.2 Modelo del panel fotovoltaico</b>	<b>51</b>
<b>4.2 Modelado de la etapa <i>DC/DC</i>: <i>Flyback</i></b>	<b>52</b>
<b>Capítulo 5. Estructuras de control</b>	<b>59</b>
<b>5.1 Estructuras de control propuestas para la etapa <i>DC/AC</i></b>	<b>60</b>
Sincronismo con la red: <i>FLL-SOGI</i>	61
Control de corriente	65
Control de tensión	79
<b>5.2 Estructuras de control propuestas para la etapa <i>DC/DC</i></b>	<b>101</b>
Control de corriente de pico ( <i>PCC</i> )	103
Control digital de la tensión del panel fotovoltaico.	109
<b>5.3 Implementación y estudio de <i>MPPT sensorless</i></b>	<b>115</b>
<i>MPPT sensorless</i> basado en el balance de potencia en la <i>DC-Link</i>	116
<i>MPPT</i> síncrono con la red eléctrica	118
<i>MPPT PCC_VI</i> : Algoritmo convencional implementado con <i>PCC</i> , sensores de tensión y corriente del panel fotovoltaico y regulación de $V_{pv}$ .	120
<i>MPPT sensorless D_Es</i> : Algoritmo basado en el balance de potencia en la <i>DC-Link</i> implementado sin <i>PCC</i> (directo). No dispone de sensor de tensión ni de corriente del panel <i>PV</i> .	122
<i>MPPT sensorless PCC_VEs</i> : Algoritmo basado en el balance de potencia en la <i>DC-Link</i> implementado con <i>PCC</i> , sensor de tensión del panel <i>PV</i> y regulación de $V_{pv}$ . No dispone de sensor de corriente $I_{pv}$ .	122
<i>MPPT sensorless PCC_Es</i> : Algoritmo basado en el balance de potencia en la <i>DC-Link</i> implementado con <i>PCC</i> . No dispone de sensor de tensión ni de corriente en el panel <i>PV</i> .	125
<b>Capítulo 6. Resultados</b>	<b>130</b>
<b>6.1 Validación de los lazos de control de tensión.</b>	<b>133</b>

Etapa <i>DC/AC</i> : Ganancia de lazo $T_{V_{DC}}(s)$ _____	133
Etapa <i>DC/DC</i> : Ganancia de lazo $T_{V_{PV}}(s)$ _____	137
<b>6.2 Comportamiento transitorio.</b> _____	<b>141</b>
Sincronismo con la red. Variación de frecuencia ( <i>FLL-SOGI</i> ) _____	141
Transitorio de corriente inyectada ( $I_g$ ) y tensión en la <i>DC-Link</i> ( $V_{DC}$ ) _____	143
Transitorio corriente ( $I_{PV}$ ) y tensión ( $V_{PV}$ ) en el panel fotovoltaico ( <i>MPPT</i> desactivado) _____	145
<b>6.3 Distorsión de la corriente inyectada <i>DC/AC</i>: <math>THD_i</math></b> _____	<b>149</b>
Capturas de osciloscopio _____	150
$THD_i$ y Armónicos en función de la potencia a 50Hz _____	158
$THD_i$ y Armónicos en función de la frecuencia a 180W _____	164
<b>6.4 <i>MPPT</i></b> _____	<b>171</b>
Arranque de los algoritmos <i>MPPT</i> desde vacío _____	172
Seguimiento del punto de máxima potencia ( <i>MPPT</i> ). _____	177
Dispersión del punto de trabajo. _____	183
Energía _____	188
<b>Capítulo 7. Conclusiones y líneas futuras de investigación.</b> _____	<b>192</b>
<b>7.1 Conclusiones</b> _____	<b>192</b>
<b>7.2 Investigaciones futuras</b> _____	<b>196</b>
<b>Publicaciones</b> _____	<b>200</b>
Publicaciones técnicas en revistas internacionales indexadas _____	200
Contribuciones a Congresos _____	200
Otras publicaciones relacionadas con inversores _____	200
<b>Referencias</b> _____	<b>204</b>
<b>Anexo 1: Prototipo</b> _____	<b>220</b>
Modulación <i>PWM</i> sinusoidal unipolar _____	223
Componentes del filtro de red _____	228
Tensión de la <i>DC-Link</i> ( $V_{DC}$ ) _____	232
Capacidad de la <i>DC-Link</i> ( $C_{DC}$ ) _____	234

<b>Componentes del <i>Flyback</i></b>	<b>240</b>
<b><i>Anexo 2: Emulador fotovoltaico</i></b>	<b>246</b>
<b><i>Anexo 3: Medidas experimentales de respuesta en frecuencia en sistemas digitales</i></b>	<b>250</b>



# Nomenclatura

---

$\hat{v}_{osc}$	<i>Perturbación inyectada mediante el analizador de redes para la medida de los lazos de control.</i>
“ $\hat{x}$ ”	<i>Representación del término de pequeña señal de una variable.</i>
“ $X$ ”	<i>Representación del valor del punto de operación de una variable.</i>
“ $x$ ”	<i>Representación del valor instantáneo de una variable.</i>
AC	<i>Corriente alterna (Alternating Current).</i>
AC/DC	<i>Rectificador, convertidor de corriente alterna a corriente continua.</i>
ACC	<i>Control de corriente media (Average Current Control).</i>
$A_{CL}(s)$	<i>Susceptibilidad de la tensión <math>V_{PV}</math> al rizado <math>V_{DC,R}</math>.</i>
ADC	<i>Convertidor Analógico a Digital.</i>
$A_{FB}$	<i>Matriz A del modelo de pequeña señal de la etapa DC/DC.</i>
$A_{INV}$	<i>Matriz A del modelo de pequeña señal de la etapa DC/AC.</i>
$B_{FB}$	<i>Matriz B del modelo de pequeña señal de la etapa DC/DC.</i>
$B_{INV}$	<i>Matriz B del modelo de pequeña señal de la etapa DC/AC.</i>
BoS	<i>Costes de una instalación fotovoltaica que no incluyen a los paneles fotovoltaicos (Balance of System).</i>
$BW_{NS}$	<i>Ancho de banda del filtro Notch-SOGI en Hz.</i>
$BW_{QSG}$	<i>Ancho de banda del generador de cuadratura.</i>
$BW_{SR}$	<i>Ancho de banda de los reguladores resonantes SOGI.</i>
CCM	<i>Modo de conducción continua (Continuous Conduction Mode).</i>
$C_{DC}$	<i>Capacidad de la DC-Link.</i>
$C_f$	<i>Condensador del filtro de red.</i>
$C_{FB}$	<i>Matriz C del modelo de pequeña señal de la etapa DC/DC.</i>
CI	<i>Algoritmo MPPT conductancia incremental.</i>
$C_{IN}$	<i>Capacidad de entrada en el convertidor DC/DC.</i>
$C_{INV}$	<i>Matriz C del modelo de pequeña señal de la etapa DC/AC.</i>
$C_{se}$	<i>Condensador de ajuste de <math>Se</math>.</i>
D	<i>Ciclo de trabajo (Duty cycle).</i>
$D(s)$	<i>Función de transferencia del SOGI-QSG para obtener la señal directa <math>v'</math> a partir de <math>v</math>.</i>
$D_{Es}$	<i>Algoritmo MPPT sensorless basado en el balance de potencia en la DC-Link implementado sin PCC (directo). No dispone de sensor de tensión ni de corriente</i>

*del panel PV.*

$D_{1H}, D_{1L}$	<i>Ciclo de trabajo de los transistores alto (H) y bajo (L) de la rama 1 del inversor.</i>
$D_{2H}, D_{2L}$	<i>Ciclo de trabajo de los transistores alto (H) y bajo (L) de la rama 2 del inversor.</i>
DAC	<i>Convertidor Digital a Analógico.</i>
DC	<i>Corriente continua (Direct Current).</i>
DC/AC	<i>Inversor, convertidor de corriente continua a corriente alterna.</i>
DC/DC	<i>Convertidor de corriente continua a corriente continua.</i>
DC-Link	<i>Bus de corriente continua formado por un banco de condensadores.</i>
DCM	<i>Modo de conducción discontinua (Discontinuous Conduction Mode).</i>
$D_F$	<i>Ciclo de trabajo de la etapa DC/DC.</i>
$D_{FB}$	<i>Matriz D del modelo de pequeña señal de la etapa DC/DC.</i>
$D_I$	<i>Ciclo de trabajo efectivo de la etapa DC/AC.</i>
$D_{INV}$	<i>Matriz D del modelo de pequeña señal de la etapa DC/AC.</i>
$D_{MAX}$	<i>Ciclo de trabajo máximo DCM en el Flyback.</i>
DSP	<i>Procesador digital de señales (Digital Signal Processor).</i>
$E_{PV\_cte}$	<i>Energía obtenida del panel PV en las medidas de MPPT con irradiación constante.</i>
$E_{PV\_tr}$	<i>Energía obtenida del panel PV en las medidas de MPPT con variación transitoria de la irradiación.</i>
$ESR_{CDC}$	<i>Resistencia en serie equivalente de los condensadores <math>C_{DC}</math>.</i>
$ESR_{Cf}$	<i>Resistencia en serie equivalente del condensador <math>C_f</math>.</i>
$ESR_{L_f}$	<i>Resistencia en serie equivalente del inductor <math>L_f</math>.</i>
$ESR_{L_g}$	<i>Resistencia en serie equivalente del inductor <math>L_g</math>.</i>
$F_{CTLf}$	<i>Frecuencia de cruce por cero de <math>T_{I_L}(s)</math>.</i>
$F_{CTVDC}$	<i>Frecuencia de cruce por cero de <math>T_{V_{DC}}(s)</math>.</i>
$F_{CTVPV}$	<i>Frecuencia de cruce por cero de <math>T_{V_P}(s)</math>.</i>
$F_G$	<i>Frecuencia de la red (50Hz en sistema europeo).</i>
FLL	<i>Lazo de seguimiento de frecuencia (Frequency-Locked Loop).</i>
$FLL(s)$	<i>Función de transferencia del FLL.</i>
$F_{MPPT}$	<i>Frecuencia de muestreo de la etapa DC/DC.</i>
$F_{NS}$	<i>Frecuencia de sintonización del filtro Notch-SOGI en Hz.</i>
$F_{NS}(s)$	<i>Función de transferencia del filtro Notch-SOGI.</i>
FRA	<i>Analizador de respuesta en frecuencia (Frequency Response Analyzer)</i>

$F_{RDC}$	Frecuencia del rizado de tensión y corriente en la DC-Link al doble de la frecuencia de la red ( $F_{RDC} = 2 \cdot F_g$ ).
$F_S$	Frecuencia de muestreo del control digital.
$F_{SW}$	Frecuencia de conmutación.
$F_{SW,F}$	Frecuencia de conmutación de la etapa DC/DC.
$F_{SW,I}$	Frecuencia de conmutación de la etapa DC/AC.
$F_{SW,IEf}$	Frecuencia de conmutación efectiva de la etapa DC/AC con modulación PWM unipolar.
$F_{Vref}$	Frecuencia de la tensión de referencia de la modulación PWM.
$G_{II_f}(s)$	Regulador del control de la corriente $I_{I_f}$ .
$G_M$	Ganancia del modulador PWM.
$G_{V_{DC}}(s)$	Regulador del control de la tensión $V_{DC}$ .
$HC$	Compensador de armónicos (Harmonics Compensator).
$HC(s)$	Función de transferencia del compensador de armónicos.
$He(s)$	Ganancia de muestreo del circuito de sensado de la corriente $I_{SW}$ .
$HF$	Alta frecuencia (High frequency).
$I$	Corriente, intensidad.
$I_{CDC}$	Componente alterna de $I_{DC,I}$ que aportan los condensadores de la DC-Link.
$I_{Cf}$	Corriente en el condensador $C_f$ del filtro de conexión a la red.
$I_{CIN}$	Corriente en los condensadores $C_{IN}$ en la entrada del Flyback.
$I_{DC}$	Corriente de entrada al inversor. Componente continua de $I_{DC,I}$ que se debe al aporte energético externo.
$I_{DC}(s)$	Acción integral del regulador $G_{V_{DC}}(s)$ .
$I_{DC\_AC}$	Componente baja frecuencia de $I_{DC}$ que se debe a la componente fundamental de la corriente inyectada a la red.
$I_{DC\_I}$	Corriente del bus de continua que entra al puente completo del inversor.
$I_{DC\_SW}$	Componente alta frecuencia de $I_{DC}$ que se debe a la conmutación de los transistores.
$IEC$	International Electrotechnical Commission.
$IEEE$	Institute of Electrical and Electronics Engineers.
$I_G$	Corriente inyectada a la red.
$I_{INV}$	Corriente en la salida del inversor. Es igual a la corriente $I_{I_f}$ en la inductancia $L_f$ del filtro LCL.
$I_{I_f}$	Corriente en la inductancia $L_f$ del filtro de conexión a la red.
$I_{LOAD}$	IEEE 519: corriente del equipo.

$I_{Oef}$	Corriente de salida efectiva del Flyback equivalente a un Buck-Boost
$I_{PV}$	Corriente en el panel fotovoltaico.
$I_{PVnom}$	Corriente nominal en la entrada de la etapa DC/DC del inversor
$I_{SC}$	Corriente de cortocircuito en el Flyback.
$I_{SC\_pk}$	Corriente de pico en el Flyback.
$I_{SC\_PoCC}$	IEEE 519: corriente de cortocircuito del equipo en el punto de conexión común.
$I_{SW}$	Corriente en el conmutador del primario del Flyback.
$I_{SWpeak}$	Referencia de la corriente de pico en el conmutador del primario del Flyback.
$K_{BWRlf}$	Parámetro de ajuste del ancho de banda de la función resonante SOGI del regulador $G_{Ilf}(s)$ .
$K_{IDC}$	Constante del integrador en el regulador $G_{vDC}(s)$ .
$K_{IPV}$	Constante del integrador en el regulador $G_{vDC}(s)$
$K_{MPPT}$	Constante del periodo del MPPT con respecto al periodo de la red
$K_{NS}$	Constante de ajuste del ancho de banda del filtro Notch-SOGI.
$K_{PDC}$	Constante proporcional en el regulador $G_{vDC}(s)$ .
$K_{PLf}$	Ganancia de la acción proporcional del regulador de la corriente $I_{lf}$ .
$K_{PPV}$	Constante proporcional en el regulador $G_{vDC}(s)$
$K_{QSG}$	Parámetro de ajuste del ancho de banda del generador de cuadratura.
$K_{RLfl}$	Ganancia de la acción resonante sintonizado a la frecuencia de la red del regulador de la corriente $I_{lf}$ .
$K_{SR}$	Parámetro de ajuste del ancho de banda de la función resonante SOGI.
$LCL$	Filtro paso bajo formado por dos inductancias y un condensador.
$LF$	Frecuencia de red (Line frequency).
$L_f$	Inductancia del filtro de red.
$L_g$	Inductancia de la conexión a la red.
$L_m$	Inductancia magnetizante del primario del transformador del Flyback.
$m_a$	Índice de modulación en amplitud de la modulación PWM.
$m_c$	Índice de modulación del PCC.
$M_{ef}$	Relación de transformación de tensión efectiva del Flyback equivalente a un Buck-Boost
$m_f$	Índice de modulación en frecuencia de la modulación PWM.
$MF_{Ilf}$	Margen de fase $Ti_{lf}(s)$ .
$MF_{vDC}$	Margen de fase de la ganancia de lazo del control de $V_{DC}$ .

$MF_{VPV}$	Margen de fase $T_{VPV}(s)$ .
$MG_{ILf}$	Margen de ganancia $T_{ILf}(s)$ .
$MG_{VDC}$	Margen de ganancia de la ganancia de lazo del control de $V_{DC}$ .
$MG_{VPV}$	Margen de ganancia $T_{VPV}(s)$ .
$MIC$	Módulo que integra un panel fotovoltaico y un inversor de conexión a la red eléctrica (Module Integrated Converter).
$MPP$	Punto de máxima potencia (Maximum Power Point).
$MPPT$	Seguimiento de máxima potencia (Maximum Power Point Tracking).
$N$	Relación de transformación en el transformador del Flyback. Primario con respecto a secundario ( $N=N1/N2$ ).
$N1/N2$	Relación de espiras en el transformador del Flyback. Número de espiras del primario dividido por el número de espiras del secundario ( $N=N1/N2$ ).
$P$	Potencia.
$P\&O$	Algoritmo MPPT perturbar y observar.
$P+R$	Regulador con acción proporcional y resonante.
$Padé(s)$	Función de transferencia del retardo en un control digital.
$PCC$	Control de corriente de pico (Peak Current Control).
$PCC\_Es$	Algoritmo MPPT sensorless basado en el balance de potencia en la DC-Link implementado con PCC. No dispone de sensor de tensión ni de corriente en el panel PV.
$PCC\_VEs$	Algoritmo MPPT sensorless basado en el balance de potencia en la DC-Link implementado con PCC, sensor de tensión del panel PV y regulación de VPV. No dispone de sensor de corriente IPV.
$PCC\_VI$	Algoritmo MPPT convencional implementado con PCC, sensores de tensión y corriente del panel fotovoltaico y regulación de VPV.
$P_{DC}$	Acción proporcional del regulador $G_{VDC}(s)$ .
$PF$	Factor de potencia (Power Factor).
$P_G$	Potencia inyectada en la red
$P_{G\_est}$	Potencia estimada en el MPPT sensorless
$PI$	Regulador con acción proporcional e integral.
$P_{Lf}$	Acción proporcional del regulador $G_{ILf}(s)$ .
$PLL$	Lazo de seguimiento de fase (Phase-Locked Loop).
$PoCC$	IEEE 519: Punto de conexión común (Point of Common Coupling).
$P_{pk-pk}$	Rizado de potencia obtenido en las medidas de MPPT.
$P_{PV}$	Potencia en el panel fotovoltaico.
$P_{PV\_cte}$	Potencia obtenida del panel PV en las medidas de MPPT con irradiación constante.

$P_{PV_{ir}}$	Potencia obtenida del panel PV en las medidas de MPPT con variación transitoria de la irradiación.
PV	Fotovoltaico (Photovoltaic).
PV-AC	Módulo que integra un panel fotovoltaico y un inversor de conexión a la red eléctrica.
PWM	Modulación por ancho de pulso (Pulse Width Modulation).
$Q(s)$	Función de transferencia del SOGI-QSG para obtener la señal en cuadratura $qv'$ a partir de $v$ .
QSG	Generador de señales en cuadratura (Quadrature Signal Generator).
$qv'$	Señal en cuadratura de la red filtrada en el FLL-SOGI.
$qv_n'$	Señal normalizada de $qv'$ (Amplitud unitaria).
$R_{df}$	Resistencia de "damping" del filtro de red.
$R_{Lf}$	Resistencia equivalente en el sentido de la corriente $I_{Lf}$ .
$R_{Lf}(s)$	Acción resonante del regulador $G_{Lf}(s)$ .
$R_{PV}$	Resistencia equivalente del panel fotovoltaico en pequeña señal
$R_{sce}$	IEC 61000-3-12: relación de cortocircuito del equipo.
$R_{se}$	Resistencia de ajuste de $Se$ .
$R_{SR}(s)$	Regulador resonante basado en SOGI.
$s$	Variable de Laplace u operador derivada: $s=d/dt$
SCR	IEEE 519: Relación entre la corriente de cortocircuito disponible en un punto de conexión a la red y la componente fundamental de la carga conectada (Short-Circuit Ratio).
$Se$	Rampa de estabilización externa del PCC.
$S_{equ}$	IEC 61000-3-12: potencia aparente asignada al equipo.
$S_n$	Medida de $I_{SW}$ en el control PCC.
SOGI	Integrador generalizado de segundo orden (Second Order Generalized Integrator).
SPI	"Serial Peripheral Interface" Bus digital empleado para la conexión de periféricos.
$S_{red}$	Potencia aparente de la red eléctrica
SRF	Marco de referencia síncrono (Synchronous Reference Frame).
$S_{SC}$	IEC 61000-3-12: corriente de cortocircuito.
$t$	Tiempo (segundos).
$T_G$	Periodo de la red
THD	Distorsión armónica total (Total Harmonic Distortion).
$THD_I$	Distorsión armónica total de la corriente inyectada a la red.

$THD_V$	<i>Distorsión armónica total de la tensión de la red.</i>
$T_{i_{L_f}}(s)$	<i>Ganancia de lazo de control de la corriente <math>I_{L_f}</math>.</i>
$T_{i_{L_f\_CL}}(s)$	<i>Ganancia en lazo cerrado del control de la corriente <math>I_{L_f}</math>.</i>
$T_{MPP}$	<i>Tiempo transcurrido hasta alcanzar el MPP.</i>
$T_{MPPPT}$	<i>Periodo de muestreo de la etapa DC/DC.</i>
$T_S$	<i>Periodo de muestreo del control digital.</i>
$T_S$	<i>Periodo de muestreo.</i>
$T_{S_{QSG}}$	<i>Tiempo de establecimiento del generador de cuadratura.</i>
$T_{S_{SR}}$	<i>Tiempo de establecimiento de los reguladores resonantes SOGI.</i>
$T_{SW}$	<i>Periodo de conmutación.</i>
$T_{SW\_F}$	<i>Periodo de conmutación de la etapa DC/DC.</i>
$T_{SW\_I}$	<i>Periodo de conmutación de la etapa DC/AC.</i>
$T_{SW\_IEf}$	<i>Periodo de conmutación efectivo de la etapa DC/AC con modulación PWM unipolar.</i>
$T_{V_{DC}}(s)$	<i>Ganancia de lazo de control de la tensión <math>V_{DC}</math>.</i>
$T_{V_{DC\_CL}}(s)$	<i>Ganancia de lazo cerrado del control de la tensión <math>V_{DC}</math>.</i>
$T_{V_{PV}}(s)$	<i>Ganancia de lazo de control de la tensión <math>V_{PV}</math>.</i>
$T_{V_{PV\_CL}}(s)$	<i>Ganancia de lazo cerrado del control de la tensión <math>V_{PV}</math>.</i>
$\mu C$	<i>Microcontrolador.</i>
$U_{FB}$	<i>Vector de variables de entrada del modelo de pequeña señal de la etapa DC/DC.</i>
$U_{INV}$	<i>Vector de variables de entrada del modelo de pequeña señal de la etapa DC/AC.</i>
$v$	<i>Señal medida de la tensión de la red.</i>
$V$	<i>Tensión, voltaje.</i>
$v'$	<i>Señal de la tensión de la red filtrada en el FLL-SOGI.</i>
$V'_{pk}$	<i>Tensión de pico de la señal <math>v'</math> (Tensión de pico de la red).</i>
$V_{ACpk}$	<i>Tensión de pico de la red, obtenida a partir de <math>V'_{pk}</math>.</i>
$V_C$	<i>Tensión de control de la referencia <math>I_{SWpeak}</math>.</i>
$V_{CI}$	<i>Tensión de control de la modulación PWM de la etapa DC/AC.</i>
$V_{DC}$	<i>Tensión en la DC-Link.</i>
$V_{DC\_R}$	<i>Rizado de tensión en la DC-link.</i>
$V_{DCef}$	<i>Tensión de salida efectiva del Flyback equivalente a un Buck-Boost</i>
$V_G$	<i>Tensión de la red.</i>

$V_{INV}$	<i>Tensión generada por el inversor: componente de baja frecuencia.</i>
$V_{INV\_D}$	<i>Tensión generada por el inversor</i>
$V_{INV\_SW}$	<i>Tensión generada por el inversor: componente de alta frecuencia.</i>
$v_n'$	<i>Señal normalizada de <math>v'</math> (Amplitud unitaria).</i>
$V_{pk-pk}$	<i>Rizado de tensión obtenido en las medidas de MPPT.</i>
$V_{PP}$	<i>Valor de pico a pico de <math>V_{port}</math>.</i>
$V_{PV}$	<i>Tensión en el panel fotovoltaico.</i>
$V_{PV\_MAX}$	<i>Tensión máxima en la entrada de la etapa DC/DC del inversor.</i>
$V_{PV\_MIN}$	<i>Tensión mínima en la entrada de la etapa DC/DC del inversor.</i>
$V_{PV\_R}$	<i>Rizado de tensión en el panel fotovoltaico.</i>
$V_{PV\_R}$	<i>Rizado en <math>V_{PV}</math> debido a <math>V_{DC\_R}</math>.</i>
$V_{PVR_{ef}}$	<i>Referencia de tensión del panel fotovoltaico.</i>
$VSI$	<i>Inversor de tensión constante en la entrada DC (Voltage Source Inverter).</i>
$V_{Sn+Se}$	<i>Suma de la medida de <math>I_{SW}</math> en el control PCC y la rampa de estabilización externa.</i>
$V_{TRI}$	<i>Tensión de la onda portadora de la modulación PWM.</i>
$X_{FB}$	<i>Vector de variables de estado del modelo de pequeña señal de la etapa DC/DC.</i>
$X_{INV}$	<i>Vector de variables de estado del modelo de pequeña señal de la etapa DC/AC.</i>
$Y_{FB}$	<i>Vector de variables de salida del modelo de pequeña señal de la etapa DC/DC.</i>
$Y_{INV}$	<i>Vector de variables de salida del modelo de pequeña señal de la etapa DC/AC.</i>
$Z_{base}$	<i>Impedancia base del convertidor.</i>
$\beta_{VDC}$	<i>Ganancia de sensado de la tensión de la DC-Link (<math>V_{DC}</math>).</i>
$\beta_{VG}$	<i>Ganancia de sensado de la tensión de red (<math>V_g</math>).</i>
$\Gamma_{FLL}$	<i>Parámetro de ajuste del integrador del FLL.</i>
$\Delta I_{SW_{peak}}$	<i>Perturbación en la referencia de <math>I_{SW_{peak}}</math> aplicada por el algoritmo MPPT P&amp;O sensorless.</i>
$\Delta V_{PV}$	<i>Perturbación en la referencia de <math>V_{PV}</math> aplicada por el algoritmo MPPT P&amp;O.</i>
$\omega$	<i>Frecuencia de la red en rad/s.</i>
$\omega_{NS}$	<i>Frecuencia de sintonización del filtro Notch-SOGI en rads/s.</i>
$\omega_{P\_RHP}$	<i>Polo inestable de la DC-Link.</i>



## Listado de figuras

---

<i>Figura 1: Dependencia energética de los países de la Unión Europea (Fuente: Eurostat, © European Union, 1995-2015)</i>	3
<i>Figura 2: Radiación solar en Europa (Fuente: Sistema Europeo de Información Fotovoltaica. Comisión Europea. © European Union, ©2015 Basarsoft, Google, ORION-ME: “Fair Use”)</i>	4
<i>Figura 3: Curvas Corriente-Tensión y Potencia-Tensión de un panel fotovoltaico comercial de 230W a diferentes niveles de irradiación y temperatura.</i>	6
<i>Figura 4: Sistema fotovoltaico con inversor trifásico centralizado y transformador de baja frecuencia.</i>	8
<i>Figura 5: Sistema fotovoltaico con inversor de string monofásico y transformador de baja frecuencia.</i>	10
<i>Figura 6: Sistema fotovoltaico “multi-string”</i>	10
<i>Figura 7: Microinversor fotovoltaico de dos etapas con aislamiento en alta frecuencia</i>	11
<i>Figura 8: Inversor fotovoltaico de dos etapas con conexión a la red</i>	27
<i>Figura 9: Inversor fotovoltaico de dos etapas con conexión a la red.</i>	34
<i>Figura 10: Etapa de conexión a la red. DC-Link, inversor de puente completo y filtro de conexión a la red</i>	34
<i>Figura 11: Modulación PWM unipolar simétrica.</i>	35
<i>Figura 12: Ciclo de trabajo <math>D_1</math> en función de <math>V_{Cl}</math>.</i>	35
<i>Figura 13: Filtro de Red</i>	38
<i>Figura 14: Etapa de conexión al panel fotovoltaico. Convertidor DC/DC Flyback.</i>	40
<i>Figura 15: Forma de onda de la corriente <math>I_{SW}</math>.</i>	42
<i>Figura 16: Esquema con variables promediadas del inversor monofásico de conexión a la red con filtro LCL</i>	46
<i>Figura 17: Modelo completo del punto de operación.</i>	47
<i>Figura 18: Esquema del filtro LCL a 50Hz</i>	48
<i>Figura 19: Tensión <math>V_{INV}</math> en función de <math>V_G</math> e <math>I_G</math>.</i>	48
<i>Figura 20: Modelo completo de pequeña señal del inversor.</i>	49
<i>Figura 21: Etapa de conexión al panel fotovoltaico. Convertidor Buck-Boost equivalente</i>	53
<i>Figura 22: Modelo equivalente de pequeña señal de la etapa de conexión al panel fotovoltaico (Convertidor DC/DC)</i>	54
<i>Figura 23: Pérdida de fase debido al retardo digital con una frecuencia de muestreo de 40kHz</i>	60
<i>Figura 24: Estructura de control de la etapa de conexión a la red</i>	61

Figura 25: Bloques del FLL-SOGI _____	62
Figura 26: Señales normalizadas del FLL-SOGI _____	62
Figura 27: Respuesta en frecuencia del SOGI-QSG:D(s) _____	64
Figura 28: Respuesta ante escalón del SOGI-QSG:D(s) _____	64
Figura 29: Esquema de control de la corriente $i_{Lf}$ _____	65
Figura 30: $i_{Lf}(s)/v_{Cl}(s)$ ; $P=230W$ ; $t=0ms$ ; _____	67
Figura 31: $i_{Lf}(s)/v_{Cl}(s)$ ; $P \in [30,80,130,180,230]W$ ; $C_{DC} \in [50,500]\mu F$ ; $t=0ms$ _____	68
Figura 32: $i_{Lf}(s)/v_{Cl}(s)$ ; $P=230W$ ; $C_{DC} \in [50,500]\mu F$ ; $t \in [0,1,2,3,4,5]ms$ . _____	69
Figura 33: Ganancia de lazo en el lazo de corriente _____	70
Figura 34: Resonante SOGI $F_c=50Hz$ , $BW \in (1Hz-10Hz)$ _____	71
Figura 35: Ganancia de lazo $T_{i_{Lf}}(s)$ con regulador $G_{i_{Lf}}(s)$ $P \in [30,80,130,180,230]W$ ; $C_{DC}=500\mu F$ ; $t \in [0,1,2,3,4,5]ms$ . _____	72
Figura 36: Ganancia de lazo en el lazo de corriente con compensador de armónicos (HC) _____	73
Figura 37: Respuesta en frecuencia de regulador $G_{i_{Lf}}(s)+HC(s)$ _____	75
Figura 38: Respuesta en frecuencia de regulador $G_{i_{Lf}}(s)+HC(s)$ implementado en el DSP _____	75
Figura 39: Ganancia de lazo $T_{i_{Lf}}(s)$ con regulador $G_{i_{Lf}}(s)+HC(s)$ , $P \in [30,80,130,180,230]W$ ; $C_{DC}=500\mu F$ ; $t \in [0,1,2,3,4,5]ms$ . _____	76
Figura 40: Respuesta en lazo cerrado $i_{Lf}(s)/i_{LfRef}(s)=T_{i_{Lf\_cl}}(s)$ con regulador $G_{i_{Lf}}(s)+HC(s)$ , _____	77
Figura 41: Susceptibilidad $i_g(s)/v_g(s)$ _____	78
Figura 42: Ganancia de lazo $T_{i_{Lf}}(s)$ con regulador $G_i(s)=P+R_{SOGI}(s)$ $P \in [30,80,130,180,230]W$ ; $C_{DC}=50\mu F$ ; $t \in [0,1,2,3,4,5]ms$ . _____	79
Figura 43: Lazo de control de tensión: $v_{DC}(s)/v_{DCRef}(s)$ _____	80
Figura 44: $v_{DC}(s)/i_{LfRef}(s)$ simplificada $P=230W$ ; $C_{DC}=50\mu F, 500\mu F$ ; $t=0ms$ _____	81
Figura 45: $v_{DC}(s)/i_{LfRef}(s)$ simplificada y completa; $P=230W$ ; $C_{DC}=50\mu F, 500\mu F$ ; $t=0ms$ _____	84
Figura 46: $v_{DC}(s)/i_{LfRef}(s)$ ; $P \in [30,80,130,180,230]W$ ; $C_{DC}=50\mu F, 500\mu F$ ; $t=0ms$ . _____	85
Figura 47: $v_{DC}(s)/i_{LfRef}(s)$ ; $P=230W$ ; $C_{DC}=50\mu F, 500\mu F$ ; $t \in [1,2,3,4,5]ms$ . _____	85
Figura 48: Ganancia de lazo $T_{v_{DC}}(s)$ con regulador $G_{v_{DC}}(s)$ (90) Azul: $P \in [30,80,130,180,230]W$ ; $C_{DC}=500\mu F$ ; $t \in [0,1,2,3,4,5]ms$ . Rojo: $t=0ms$ . _____	88
Figura 49: Ganancia de lazo $T_{v_{DC}}(s)$ con regulador $G_{v_{DC}}(s)$ (90) Azul: $P \in [30,80,130,180,230]W$ ; $C_{DC}=500\mu F$ ; $t \in [0,1,2,3,4,5]ms$ . Rojo: $P=230W$ . _____	89
Figura 50: Respuesta en lazo cerrado $v_{DC}(s)/v_{DCRef}(s)=T_{v_{DC\_cl}}(s)$ con regulador $G_{v_{DC}}(s)$ (90) Azul: $P \in [30,80,130,180,230]W$ ; $C_{DC}=500\mu F$ ; $t \in [0,1,2,3,4,5]ms$ . Rojo: $t=0ms$ . _____	89

Figura 51: Respuesta en lazo cerrado  $v_{DC}(s)/v_{DCRef}(s)=Tv_{DC\_cl}(s)$  con regulador  $Gv_{DC}(s)$  (90) Azul:  $P \in [30,80,130,180,230]W$ ;  $C_{DC}=500\mu F$ ;  $t \in [0,1,2,3,4,5]ms$ . Rojo:  $P=230W$ .

90

Figura 52: Ganancia de lazo  $Tv_{DC}(s)$  con regulador  $Gv_{DC}(s)$  (92) Azul:

$P \in [30,80,130,180,230]W$ ;  $C_{DC}=50\mu F$ ;  $t \in [0,1,2,3,4,5]ms$ . Rojo:  $t=0ms$ . \_\_\_\_\_ 91

Figura 53: Ganancia de lazo  $Tv_{DC}(s)$  con regulador  $Gv_{DC}(s)$  (92) Azul:

$P \in [30,80,130,180,230]W$ ;  $C_{DC}=50\mu F$ ;  $t \in [0,1,2,3,4,5]ms$ . Rojo:  $P=230W$ . \_\_\_\_\_ 92

Figura 54: Respuesta en lazo cerrado  $v_{DC}(s)/v_{DCRef}(s)=Tv_{DC\_cl}(s)$  con regulador  $Gv_{DC}(s)$  (92) Azul:  $P \in [30,80,130,180,230]W$ ;  $C_{DC}=50\mu F$ ;  $t \in [0,1,2,3,4,5]ms$ . Rojo:  $t=0ms$ . \_\_\_\_\_ 93

Figura 55: Respuesta en lazo cerrado  $v_{DC}(s)/v_{DCRef}(s)=Tv_{DC\_cl}(s)$  con regulador  $Gv_{DC}(s)$  (92) Azul:  $P \in [30,80,130,180,230]W$ ;  $C_{DC}=50\mu F$ ;  $t \in [0,1,2,3,4,5]ms$ . Rojo:  $P=230W$ . \_\_\_\_\_ 93

Figura 56: Lazo de control de tensión con filtro Notch:  $v_{dc}(s)/v_{DC}(s)$  \_\_\_\_\_ 94

Figura 57: Filtro Notch SOGI  $F_c=100Hz$ ,  $BW=10:100Hz$  \_\_\_\_\_ 95

Figura 58: Filtro Notch SOGI  $F_c=100Hz$ ,  $BW=1Hz$  \_\_\_\_\_ 96

Figura 59: Filtro Notch SOGI  $F_c=100Hz$ ,  $BW=100Hz$  \_\_\_\_\_ 96

Figura 60: Ganancia de lazo  $Tv_{VDC}(s)$  con regulador  $Gv_{DC}(s)$  (92) y filtro  $F_{Ns}(s)$  (95).

Azul:  $P \in [30,80,130,180,230]W$ ;  $C_{DC}=50\mu F$ ;  $t \in [0,1,2,3,4,5]ms$ . Rojo:  $t=0ms$ . \_\_\_\_\_ 99

Figura 61: Ganancia de lazo  $Tv_{VDC}(s)$  con regulador  $Gv_{DC}(s)$  (92) y filtro  $F_{Ns}(s)$  (95).

Azul:  $P \in [30,80,130,180,230]W$ ;  $C_{DC}=50\mu F$ ;  $t \in [0,1,2,3,4,5]ms$ . Rojo:  $P=230W$ . \_\_\_\_\_ 99

Figura 62: Respuesta en lazo cerrado  $v_{DC}(s)/v_{DCRef}(s)=Tv_{cl}(s)$  con regulador  $Gv_{DC}(s)$

(92) y filtro  $F_{Ns}(s)$  (95). Azul:  $P \in [30,80,130,180,230]W$ ;  $C_{DC}=50\mu F$ ;  $t \in [0,1,2,3,4,5]ms$ .

Rojo:  $t=0ms$ . \_\_\_\_\_ 100

Figura 63: Respuesta en lazo cerrado  $v_{DC}(s)/v_{DCRef}(s)=Tv_{cl}(s)$  con regulador  $Gv_{DC}(s)$

(92) y filtro  $F_{Ns}(s)$  (95). Azul:  $P \in [30,80,130,180,230]W$ ;  $C_{DC}=50\mu F$ ;  $t \in [0,1,2,3,4,5]ms$ .

Rojo:  $P=230W$ . \_\_\_\_\_ 100

Figura 64: Estructura de control de la etapa de conexión al panel fotovoltaico. \_\_\_\_\_ 102

Figura 65: Modelo equivalente de pequeña señal del convertidor Flyback con PCC y control de la tensión del PV \_\_\_\_\_ 103

Figura 66: Señales del control de corriente de pico (PCC). \_\_\_\_\_ 104

Figura 67:  $V_{PV}(s)/V_c(s)$ :  $P_{PV}=230W$ ,  $S_e=0$ ,  $V_{PV}$  variable. \_\_\_\_\_ 108

Figura 68: Diagramas de Bode de  $V_{PV}(s)/V_c(s)$ :  $P_{PV}=230W$ ,  $S_e=110V/ms$ ,  $V_{PV}$  variable. \_\_\_\_\_ 108

Figura 69: Diagramas de Bode de  $V_{PV}(s)/V_c(s)$ :  $V_{PV}=30V$ ,  $S_e=0$ ,  $P_{PV}$  variable. \_\_\_\_\_ 109

Figura 70: Diagramas de Bode de  $V_{PV}(s)/V_c(s)$ :  $V_{PV}=30V$ ,  $S_e=110V/ms$ ,  $P_{PV}$  variable. \_\_\_\_\_ 109

Figura 71: Diagrama de bloques del lazo de tensión. \_\_\_\_\_ 110

Figura 72: Diagramas de Bode  $Tv_{PV}(s)$  en función de  $P_{PV}$ , para  $V_{PV}=30V$  y  $S_e=110V/ms$ . \_\_\_\_\_ 112

<i>Figura 73: Curvas de Bode de <math>T_{v_{PV\_CL}}(j\omega)</math> en función de <math>P_{PV}</math> para <math>V_{PV}=30V</math>.</i>	113
<i>Figura 74: Gráficas de <math> A_{CL}(s) </math> (dB) en función de <math>P_{PV}</math> y <math>V_{PV}</math>.</i>	115
<i>Figura 75: Representación de la potencia estimada (<math>P_{G\_est}</math>) y la potencia media para un aumento de potencia de 100W a 200W.</i>	118
<i>Figura 76: Representación de la potencia estimada (<math>P_{G\_est}</math>) y la potencia media para un aumento de potencia de 150W a 200W. Muestreo de MPPT síncrono (10Hz) y asíncrono (10.2564Hz)</i>	120
<i>Figura 77: MPPT PCC_VI: Algoritmo convencional implementado con PCC, sensores de tensión y corriente del panel fotovoltaico y regulación de <math>V_{PV}</math>.</i>	121
<i>Figura 78: MPPT sensorless D_Es: Algoritmo basado en el balance de potencia en la DC-Link implementado sin PCC (directo). No dispone de sensor de tensión ni de corriente del panel PV.</i>	123
<i>Figura 79: MPPT sensorless PCC_VEs: Algoritmo basado en el balance de potencia en la DC-Link implementado con PCC, sensor de tensión del panel PV y regulación de <math>V_{PV}</math>. No dispone de sensor de corriente <math>I_{PV}</math>.</i>	124
<i>Figura 80: MPPT sensorless PCC_Es: Algoritmo basado en el balance de potencia en la DC-Link implementado con PCC. No dispone de sensor de tensión ni de corriente en el panel PV.</i>	126
<i>Figura 81: Equipos y accesorios de medida para la realización de los ensayos experimentales.</i>	131
<i>Figura 82: Prototipos</i>	132
<i>Figura 83: Prototipos. DC-links de los inversores. Izquierda <math>C_{DC}=50\mu F</math>. Derecha <math>C_{DC}=500\mu F</math></i>	132
<i>Figura 84: Esquema de medida de la ganancia de lazo <math>T_{v_{DC}}(s)</math>.</i>	133
<i>Figura 85: Resultados teóricos y experimentales de la ganancia de lazo <math>T_{v_{DC}}(s)</math> con DC-Link de 500<math>\mu F</math>. Regulador <math>G_{v_{DC}}(s)</math> con <math>F_{c_{TVDC}}=10Hz</math></i>	135
<i>Figura 86: Resultados teóricos y experimentales de la ganancia de lazo <math>T_{v_{DC}}(s)</math> con DC-Link de 50<math>\mu F</math>. Regulador <math>G_{v_{DC}}(s)</math> con <math>F_{c_{TVDC}}=50Hz</math></i>	136
<i>Figura 87: Resultados teóricos y experimentales de la ganancia de lazo <math>T_{v_{DC}}(s)</math> con DC-Link de 50<math>\mu F</math>. Regulador <math>G_{v_{DC}}(s)+F_{Ns}(s)</math> con <math>F_{c_{TVDC}}=50Hz</math></i>	136
<i>Figura 88: Esquema de medida de la ganancia de lazo <math>T_{v_{PV}}(s)</math>.</i>	137
<i>Figura 89: Resultados teóricos y experimentales de la ganancia de lazo <math>T_{v_{PV}}(s)</math> con <math>V_{PV}=29V</math> a 50W</i>	139
<i>Figura 90: Resultados teóricos y experimentales de la ganancia de lazo <math>T_{v_{PV}}(s)</math> con <math>V_{PV}=29V</math> a 50W</i>	139
<i>Figura 91: Resultados teóricos y experimentales de la ganancia de lazo <math>T_{v_{PV}}(s)</math> con <math>V_{PV}=29V</math> a 150W</i>	140

Figura 92: Señales del PCC (referencia de $V_{PV}=30V$ , $I_{PV}=9A$ ): Pendiente $V_{Sn+Se}$ (rosa 100mV/div), $I_{PV}$ (morada, 2 A/div), $I_G$ (amarilla, 1 A/div) $V_{PV}$ (verde, 0.2 V/div).__	140
Figura 93: Escalón de frecuencia de red (Fg) de 45Hz a 55Hz a 230W. DC-Link:50 $\mu$ F. Regulador: $Gv_{DC}(s)+F_{NS}(s)$ con $F_{CTVDC}=50Hz$ . Amarilla: $V_{DC}$ (Modo AC), Verde: Vg, Rosa: Ig	142
Figura 94: Escalón de frecuencia de red (Fg) de 55Hz a 45Hz a 230W. DC-Link:50 $\mu$ F. Regulador: $Gv_{DC}(s)+F_{NS}(s)$ con $F_{CTVDC}=50Hz$ . Amarilla: $V_{DC}$ (Modo AC), Verde: Vg, Rosa: Ig	142
Figura 95: Escalón de potencia de 150W a 200W. DC-Link:500 $\mu$ F. Regulador: $Gv_{DC}(s)$ con $F_{CTVDC}=10Hz$ . Amarilla: $V_{DC}$ (Modo AC), Rosa: Ig.	144
Figura 96: Escalón de potencia de 150W a 200W. DC-Link:50 $\mu$ F. Regulador: $Gv_{DC}(s)+F_{NS}(s)$ con $F_{CTVDC}=10Hz$ . Amarilla: $V_{DC}$ (Modo AC), Rosa: Ig	144
Figura 97: Escalón de potencia de 150W a 200W. DC-Link:50 $\mu$ F. Regulador: $Gv_{DC}(s)+F_{NS}(s)$ con $F_{CTVDC}=50Hz$ . Amarilla: $V_{DC}$ (Modo AC), Rosa: Ig	145
Figura 98: Respuesta de $V_{PV}$ e $I_{PV}$ a escalones de 300mV en la referencia de $V_{PV}$ : $F_{MPPT}=10$ Hz, $V_{PV}\approx 29$ V, $P_{PV}\approx 210$ W, $V_{PV}$ (amarilla), $I_{PV}$ (verde)	146
Figura 99: Respuesta de $V_{PV}$ e $I_{PV}$ a escalones de 150mV en la referencia de $V_{PV}$ :_	147
Figura 100: Respuesta de $V_{PV}$ e $I_{PV}$ a escalones de 250mA $_{PK}$ en la referencia del PCC: $F_{MPPT}=10$ Hz, $V_{PV}\approx 29$ V, $P_{PV}\approx 210$ W, $V_{PV}$ (amarilla), $I_{PV}$ (verde), $P_{PV}$ (math, morada)	148
Figura 101: Formas de onda a 200W DC-Link:50 $\mu$ F. Regulador: $Gv_{DC}(s)$ con $F_{CTVDC}=10Hz$ . Red sinusoidal ideal (0% THDv). Amarilla: VDC (Modo AC), Verde: Vg, Rosa: Ig	150
Figura 102: Formas de onda a 200W DC-Link:50 $\mu$ F. Regulador: $Gv_{DC}(s)$ con $F_{CTVDC}=50Hz$ . Red sinusoidal ideal (0% THDv). Amarilla: $V_{DC}$ (Modo AC), Verde: Vg, Rosa: Ig	152
Figura 103: Formas de onda a 200W DC-Link:50 $\mu$ F. Regulador: $Gv_{DC}(s)+F_{NS}(s)$ con $F_{CTVDC}=50Hz$ . Red sinusoidal ideal (0% THDv). Amarilla: $V_{DC}$ (Modo AC), Verde: Vg, Rosa: Ig	152
Figura 104: Formas de onda a 100W DC-Link:50 $\mu$ F. Regulador: $Gv_{DC}(s)$ con $F_{CTVDC}=50Hz$ . Red sinusoidal ideal (0% THDv). Amarilla: $V_{DC}$ (Modo AC), Verde: Vg, Rosa: Ig	153
Figura 105: Formas de onda a 100W DC-Link:50 $\mu$ F. Regulador: $Gv_{DC}(s)+F_{NS}(s)$ con $F_{CTVDC}=50Hz$ . Red sinusoidal ideal (0% THDv). Amarilla: $V_{DC}$ (Modo AC), Verde: Vg, Rosa: Ig	153
Figura 106: Formas de onda a 200W DC-Link:50 $\mu$ F. Regulador: $Gv_{DC}(s)$ con $F_{CTVDC}=50Hz$ . Red de test EN-61000-4-7 (1.2% THDv). Amarilla: $V_{DC}$ (Modo AC), Verde: Vg, Rosa: Ig	154

<i>Figura 107: Formas de onda a 200W DC-Link:50μF. Regulador:Gv<sub>DC</sub>(s)+ F<sub>NS</sub>(s) con F<sub>C<sub>TVDC</sub></sub>=50Hz. Red de test EN-61000-4-7 (1.2% THDv). Amarilla: V<sub>DC</sub> (Modo AC), Verde: Vg, Rosa: Ig</i>	154
<i>Figura 108: Formas de onda a 100W DC-Link:50μF. Regulador:Gv<sub>DC</sub>(s) con F<sub>C<sub>TVDC</sub></sub>=50Hz. Red de test EN-61000-4-7 (1.2% THDv). Amarilla: V<sub>DC</sub> (Modo AC), Verde: Vg, Rosa: Ig</i>	155
<i>Figura 109: Formas de onda a 100W DC-Link:50μF. Regulador:Gv<sub>DC</sub>(s)+ F<sub>NS</sub>(s) con F<sub>C<sub>TVDC</sub></sub>=50Hz. Red de test EN-61000-4-7 (1.2% THDv). Amarilla: V<sub>DC</sub> (Modo AC), Verde: Vg, Rosa: Ig</i>	155
<i>Figura 110: Formas de onda a 200W DC-Link:50μF. Regulador:Gv<sub>DC</sub>(s) con F<sub>C<sub>TVDC</sub></sub>=50Hz. Red sinusoidal recortada (3% THDv). Amarilla: V<sub>DC</sub> (Modo AC), Verde: Vg, Rosa: Ig</i>	156
<i>Figura 111: Formas de onda a 200W DC-Link:50μF. Regulador:Gv<sub>DC</sub>(s)+ F<sub>NS</sub>(s) con F<sub>C<sub>TVDC</sub></sub>=50Hz. Red sinusoidal recortada (3% THDv). Amarilla: V<sub>DC</sub> (Modo AC), Verde: Vg, Rosa: Ig</i>	156
<i>Figura 112: Formas de onda a 100W DC-Link:50μF. Regulador:Gv<sub>DC</sub>(s) con F<sub>C<sub>TVDC</sub></sub>=50Hz. Red sinusoidal recortada (3% THDv). Amarilla: V<sub>DC</sub> (Modo AC), Verde: Vg, Rosa: Ig</i>	157
<i>Figura 113: Formas de onda a 100W DC-Link:50μF. Regulador:Gv<sub>DC</sub>(s)+ F<sub>NS</sub>(s) con F<sub>C<sub>TVDC</sub></sub>=50Hz. Red sinusoidal recortada (3% THDv). Amarilla: V<sub>DC</sub> (Modo AC), Verde: Vg, Rosa: Ig</i>	157
<i>Figura 114: Distorsión en la corriente inyectada en una red sinusoidal ideal (0% THDv) de 230V y 50Hz en función de la potencia. DC-Link:50μF. F<sub>C<sub>TVDC</sub></sub>=50Hz.</i>	162
<i>Figura 115: Distorsión en la corriente inyectada en una red de test EN-61000-4-7 (1,2% THDv) de 230V y 50Hz en función de la potencia. DC-Link:50μF. F<sub>C<sub>TVDC</sub></sub>=50Hz.</i>	162
<i>Figura 116: Distorsión en la corriente inyectada en una red sinusoidal recortada (3% THDv) de 230V y 50Hz en función de la potencia. DC-Link:50μF. F<sub>C<sub>TVDC</sub></sub>=50Hz.</i>	163
<i>Figura 117: Distorsión en la corriente inyectada a 180W en una red sinusoidal ideal (0% THDv) de 230V en función de la frecuencia. DC-Link:50μF. Regulador: Gv<sub>DC</sub>(s) con F<sub>C<sub>TVDC</sub></sub>=50Hz.</i>	169
<i>Figura 118: Distorsión en la corriente inyectada a 180W en una red de test EN-61000-4-7(1,2% THDv) de 230V en función de la frecuencia. DC-Link:50μF. Regulador: Gv<sub>DC</sub>(s) con F<sub>C<sub>TVDC</sub></sub>=50Hz.</i>	170
<i>Figura 119: Distorsión en la corriente inyectada a 180W en una red sinusoidal recortada (3% THDv) de 230V en función de la frecuencia. DC-Link:50μF. Regulador: Gv<sub>DC</sub>(s) con F<sub>C<sub>TVDC</sub></sub>=50Hz.</i>	170

Figura 120: MPPT convencional PCC_VI@25Hz. $\Delta V_{PV}=150$ mV – Arranque desde vacío a $1000W/m^2$ Tensión $V_{PV}$ (Amarilla), corriente $I_{PV}$ (verde), potencia $P_{PV}$ (morada, 1W/V)	173
Figura 121: MPPT convencional PCC_VI@10Hz $\Delta V_{PV}=300$ mV – Arranque desde vacío a $1000W/m^2$ Tensión $V_{PV}$ (Amarilla), corriente $I_{PV}$ (verde), potencia $P_{PV}$ (morada, 1W/V)	173
Figura 122: MPPT sensorless PCC_VEs@10Hz $\Delta V_{PV}=300$ mV – Arranque desde vacío a $1000W/m^2$ Tensión $V_{PV}$ (Amarilla), corriente $I_{PV}$ (verde), potencia $P_{PV}$ (morada, 1W/V)	174
Figura 123: MPPT sensorless PCC_Es@10Hz $\Delta I_{SWpeak}=250$ mA – Arranque desde vacío a $1000W/m^2$ Tensión $V_{PV}$ (Amarilla), corriente $I_{PV}$ (verde), potencia $P_{PV}$ (morada, 1W/V)	174
Figura 124: MPPT convencional PCC_VI@25Hz. $\Delta V_{PV}=150$ mV – Arranque desde vacío a $1000W/m^2$ sobre curva P-V del panel	175
Figura 125: MPPT convencional PCC_VI@10Hz. $\Delta V_{PV}=300$ mV – Arranque desde vacío a $1000W/m^2$ sobre curva P-V del panel	175
Figura 126: MPPT sensorless PCC_VEs@10Hz $\Delta V_{PV}=300$ mV – Arranque desde vacío a $1000W/m^2$ sobre curva P-V del panel	176
Figura 127: MPPT sensorless PCC_Es@10Hz $\Delta I_{SWpeak}=250$ mA – Arranque desde vacío a $1000W/m^2$ sobre curva P-V del panel	176
Figura 128: MPPT convencional PCC_VI@25Hz. $\Delta V_{PV}=150$ mV – Transitorio de irradiación:	178
Figura 129: MPPT convencional PCC_VI@10Hz $\Delta V_{PV}=300$ mV – Transitorio de irradiación:	178
Figura 130: MPPT sensorless PCC_VEs@10Hz $\Delta V_{PV}=300$ mV – Transitorio de irradiación:	179
Figura 131: MPPT sensorless PCC_Es@10Hz $\Delta I_{SWpeak}=250$ mA – Transitorio de irradiación:	179
Figura 132: MPPT convencional PCC_VI@25Hz. $\Delta V_{PV}=150$ mV –	180
Figura 133: MPPT convencional PCC_VI@10Hz $\Delta V_{PV}=300$ mV –	180
Figura 134: MPPT sensorless PCC_VEs@10Hz $\Delta V_{PV}=300$ mV –	181
Figura 135: MPPT sensorless PCC_Es@10Hz $\Delta I_{SWpeak}=250$ mA –	181
Figura 136: MPPT sensorless PCC_Es@10Hz $\Delta I_{SWpeak}=250$ mA, $1000W/m^2$ Transitorio de tensión de la red $V_G$ : $230V_{RMS} \rightarrow 180V_{RMS} \rightarrow 230V_{RMS}$ Tensión $V_{PV}$ (Amarilla), corriente $I_{PV}$ (verde), potencia $P_{PV}$ (morada 1W/V), Tensión $V_G$ (Rosa)	182

<i>Figura 137: MPPT convencional PCC_VI@25Hz. <math>\Delta V_{PV}=150</math> mV - Régimen permanente a <math>1000W/m^2</math> Tensión <math>V_{PV}</math> (Amarilla), corriente <math>I_{PV}</math> (verde), potencia <math>P_{PV}</math> (morada, rosa 1W/V)</i>	184
<i>Figura 138: MPPT convencional PCC_VI@10Hz <math>\Delta V_{PV}=300</math> mV - régimen permanente a <math>1000W/m^2</math> Tensión <math>V_{PV}</math> (Amarilla), corriente <math>I_{PV}</math> (verde), potencia <math>P_{PV}</math> (morada, rosa 1W/V)</i>	184
<i>Figura 139: MPPT sensorless PCC_VEs@10Hz <math>\Delta V_{PV}=300</math> mV - Régimen permanente a <math>1000W/m^2</math> Tensión <math>V_{PV}</math> (Amarilla), corriente <math>I_{PV}</math> (verde), potencia <math>P_{PV}</math> (morada, rosa 1W/V)</i>	185
<i>Figura 140: MPPT sensorless PCC_Es@10Hz <math>\Delta I_{SWpeak}=250mA</math> - Régimen permanente a <math>1000W/m^2</math> Tensión <math>V_{PV}</math> (Amarilla), corriente <math>I_{PV}</math> (verde), potencia <math>P_{PV}</math> (morada, rosa 1W/V)</i>	185
<i>Figura 141: MPPT convencional PCC_VI@25Hz. <math>\Delta V_{PV}=150</math> mV – Dispersión de <math>V_{PV}</math> y <math>P_{PV}</math> en régimen permanente a <math>1000W/m^2</math></i>	186
<i>Figura 142: MPPT convencional PCC_VI@10Hz <math>\Delta V_{PV}=300</math> mV – Dispersión de <math>V_{PV}</math> y <math>P_{PV}</math> en régimen permanente a <math>1000W/m^2</math></i>	186
<i>Figura 143: MPPT sensorless PCC_VEs@10Hz <math>\Delta V_{PV}=300</math> mV – Dispersión de <math>V_{PV}</math> y <math>P_{PV}</math> en régimen permanente a <math>1000W/m^2</math></i>	187
<i>Figura 144: MPPT sensorless PCC_Es@10Hz <math>\Delta I_{SWpeak}=250mA</math> – Dispersión de <math>V_{PV}</math> y <math>P_{PV}</math> en régimen permanente a <math>1000W/m^2</math></i>	187
<i>Figura 145: Esquema de componentes de potencia del inversor</i>	221
<i>Figura 146: PCB del prototipo diseñado y construido en el Grupo de Sistemas Electrónicos Industriales</i>	221
<i>Figura 147: Esquema simplificado de componentes de potencia del inversor</i>	222
<i>Figura 148: PCB GSEI de control de propósito general con DSP Texas Instruments Delfino TMS320F28335</i>	222
<i>Figura 149: Modulación PWM unipolar simétrica.</i>	224
<i>Figura 150: Ciclo de trabajo <math>D_I</math> en función de <math>V_{CI}</math>.</i>	224
<i>Figura 151: Corriente de colector en un IGBT en función de la frecuencia. IGBT Infineon – IKP04N60T</i>	228
<i>Figura 152: Filtro de Red</i>	229
<i>Figura 153: Curvas de Bode de la función de transferencia <math>i_G(s)/v_{INV}(s)</math> del filtro LCL para red de 25A. Las estimaciones de la inductancia de red son: fuerte 1.5mH, débil 6mH y normal 3mH.</i>	231
<i>Figura 154: Curvas de Bode de la función de transferencia <math>i_G(s)/i_{L_f}(s)</math> del filtro LCL para red de 25A. Las estimaciones de la inductancia de red son: fuerte 1.5mH, débil 6mH y normal 3mH.</i>	232
<i>Figura 155: Simplificación del filtro LCL a 50Hz</i>	233



<i>Figura 156: Tensión <math>V_{INV}</math> en función de <math>V_G</math> e <math>I_G</math>.</i>	233
<i>Figura 157: Forma de onda de la corriente <math>I_{SW}</math>.</i>	242
<i>Figura 158: Emulador fotovoltaico</i>	246
<i>Figura 159: Esquema de medida de la ganancia de funciones de transferencia digitales</i>	250



## Listado de tablas

---

<i>Tabla 1: Límites de armónicos en <math>V_g</math> en redes de suministro de baja tensión, establecidos en la normativa 61000-2-2 (valores en porcentaje de la componente fundamental).</i>	17
<i>Tabla 2: Límite de armónicos en <math>V_g</math> para el ensayo de equipos, establecidos en la normativa 61000-4-7.</i>	17
<i>Tabla 3: Límites en la corriente armónica establecidos en la normativa 61000-3-2 para equipos de Clase A.</i>	18
<i>Tabla 4: Límites de armónicos de tensión establecidos en el estándar IEEE519</i>	19
<i>Tabla 5: Límites de armónicos individuales de corriente establecidos en el estándar IEEE519 para una red de 120V hasta 69kV</i>	19
<i>Tabla 6: Ecuaciones de los parámetros principales del convertidor DC/DC</i>	54
<i>Tabla 7: Equipos de laboratorio</i>	130
<i>Tabla 8: Redes empleadas para los ensayos de armónicos</i>	149
<i>Tabla 9: Distorsión en la corriente inyectada en una red sinusoidal ideal (0% THDv) de 230V y 50Hz. DC-Link:50<math>\mu</math>F. Regulador: <math>G_{V_{DC}}(s)</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	159
<i>Tabla 10: Distorsión en la corriente inyectada en una red sinusoidal ideal (0% THDv) de 230V y 50Hz. DC-Link:50<math>\mu</math>F. Regulador: <math>G_{V_{DC}}(s)+F_{N_S}(s)</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	159
<i>Tabla 11: Distorsión en la corriente inyectada en una red de test EN-61000-4-7 (1,2% THDv) de 230V y 50Hz. DC-Link:50<math>\mu</math>F. Regulador: <math>G_{V_{DC}}(s)</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	160
<i>Tabla 12: Distorsión en la corriente inyectada en una red de test EN-61000-4-7 (1,2% THDv) de 230V y 50Hz. DC-Link:50<math>\mu</math>F. Regulador: <math>G_{V_{DC}}(s)+F_{N_S}(s)</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	160
<i>Tabla 13: Distorsión en la corriente inyectada en una red sinusoidal recortada (3% THDv) de 230V y 50Hz. DC-Link:50<math>\mu</math>F. Regulador: <math>G_{V_{DC}}(s)</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	161
<i>Tabla 14: Distorsión en la corriente inyectada en una red sinusoidal recortada (3% THDv) de 230V y 50Hz. DC-Link:50<math>\mu</math>F. Regulador: <math>G_{V_{DC}}(s)+F_{N_S}(s)</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	161
<i>Tabla 15: Distorsión en la corriente inyectada a 180W en una red sinusoidal ideal (0% THDv) de 230V. DC-Link: 50<math>\mu</math>F. Regulador: <math>G_{V_{DC}}(s)</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	165
<i>Tabla 16: Distorsión en la corriente inyectada a 180W en una red sinusoidal ideal (0% THDv) de 230V. DC-Link: 50<math>\mu</math>F. Regulador: <math>G_{V_{DC}}(s)+F_{N_S}(s)</math>@100Hz con <math>F_{C_{TVDC}}=50\text{Hz}</math></i>	165
<i>Tabla 17: Distorsión en la corriente inyectada a 180W en una red sinusoidal ideal (0% THDv) de 230V. DC-Link: 50<math>\mu</math>F. Regulador: <math>G_{V_{DC}}(s)+F_{N_S}(s)</math>@2<math>\cdot</math><math>F_g</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	166

---

<i>Tabla 18: Distorsión en la corriente inyectada a 180W en una red de test EN-61000-4-7 (1,2% THDv) de 230V. DC-Link: 50μF. Regulador: <math>G_{V_{DC}}(s)</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	166
<i>Tabla 19: Distorsión en la corriente inyectada a 180W en una red de test EN-61000-4-7 (1,2% THDv) de 230V. DC-Link: 50μF. Regulador: <math>G_{V_{DC}}(s)+F_{NS}(s)</math>@100Hz con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	167
<i>Tabla 20: Distorsión en la corriente inyectada a 180W en una red de test EN-61000-4-7 (1,2% THDv) de 230V. DC-Link: 50μF. Regulador: <math>G_{V_{DC}}(s)+F_{NS}(s)</math>@<math>2\cdot F_g</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	167
<i>Tabla 21: Distorsión en la corriente inyectada a 180W en una red sinusoidal recortada (3% THDv) de 230V. DC-Link: 50μF. Regulador: <math>G_{V_{DC}}(s)</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	168
<i>Tabla 22: Distorsión en la corriente inyectada a 180W en una red sinusoidal recortada (3% THDv) de 230V. DC-Link: 50μF. Regulador: <math>G_{V_{DC}}(s)+F_{NS}(s)</math>@100Hz con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	168
<i>Tabla 23: Distorsión en la corriente inyectada a 180W en una red sinusoidal recortada (3% THDv) de 230V. DC-Link: 50μF. Regulador: <math>G_{V_{DC}}(s)+F_{NS}(s)</math>@<math>2\cdot F_g</math> con <math>F_{C_{TVDC}}=50\text{Hz}</math>.</i>	169
<i>Tabla 24: Comparativa de las prestaciones de los MPPT.</i>	188

# Capítulo 1

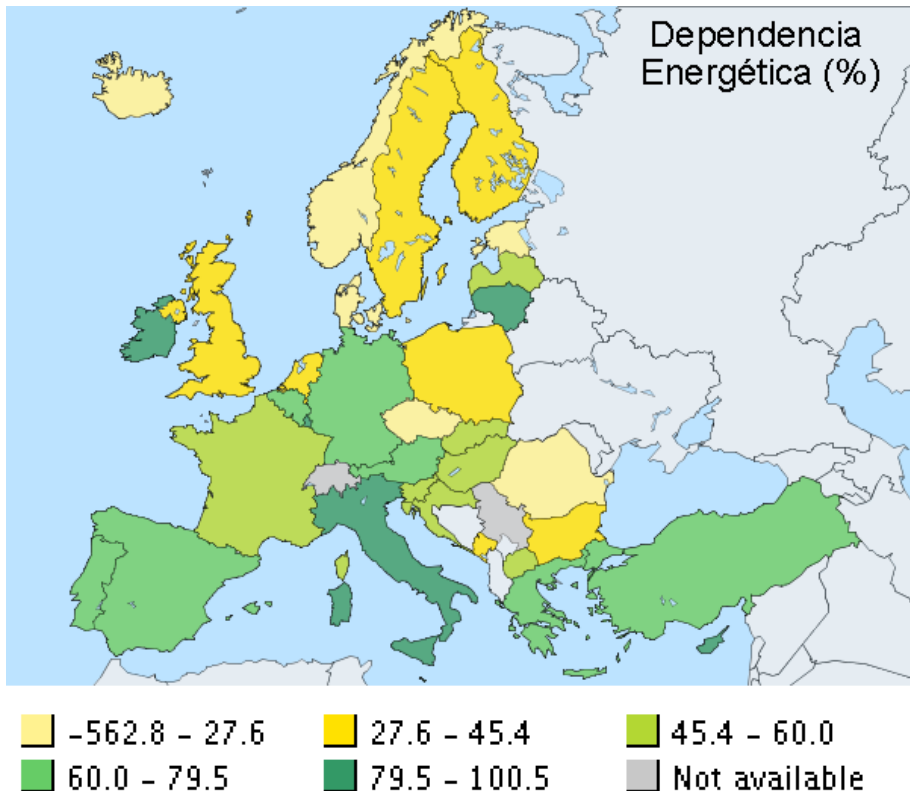
Introducción y estado de la  
técnica.

*Página en blanco*

## Capítulo 1. Estado de la técnica.

### 1.1 Introducción

La explotación de las fuentes de energía renovables está modificando el espectro de generación eléctrica en los países donde se está implantando [1]. En la figura 1 se muestra que la mayor parte de los países de la Unión Europea son energéticamente dependientes. El aprovechamiento de las energías renovables tiene un impacto positivo tanto en el medio ambiente como en la economía. Además, los países deficitarios en combustibles fósiles pueden disminuir su dependencia energética de otros países al incorporar energías renovables.



*Figura 1: Dependencia energética de los países de la Unión Europea  
(Fuente: Eurostat, © European Union, 1995-2015)*

De las tecnologías que permiten la utilización las fuentes de energía renovables, las relacionadas con la energía solar y la eólica son las que están teniendo mayor desarrollo. Estas fuentes de energía no se pueden almacenar por sí solas y su disponibilidad depende de las condiciones climatológicas. Sin embargo, los sistemas de conversión de la energía solar y eólica en electricidad permiten disminuir el consumo de fuentes de energía no-renovables clásicas y de fuentes de energía renovables almacenables: hidráulica, biomasa, biocombustibles, etc.

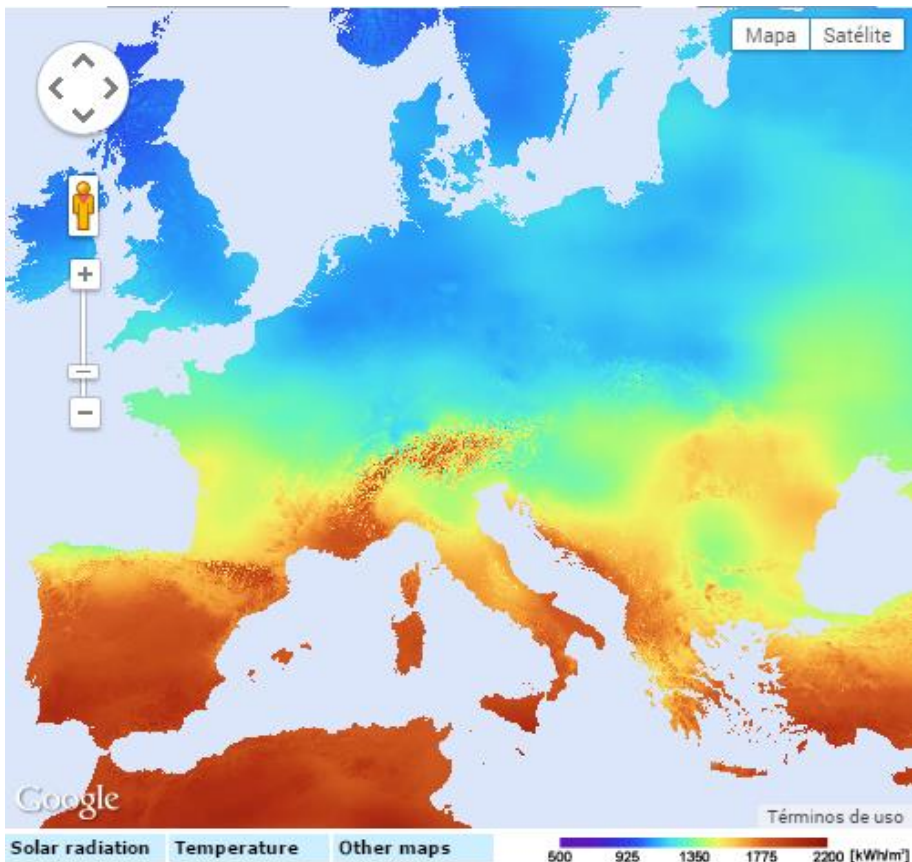


Figura 2: Radiación solar en Europa (Fuente: Sistema Europeo de Información Fotovoltaica. Comisión Europea. © European Union, ©2015 Basarsoft, Google, ORION-ME: "Fair Use")

La generación de energía eléctrica a partir de la solar se puede realizar de forma térmica y fotovoltaica. La generación por medio de paneles fotovoltaicos (PV) convierte la radiación solar en electricidad, empleando los



principios del efecto fotoeléctrico. La figura 2 refleja que los países del sur de Europa, con gran dependencia energética (Portugal, España, Italia, Grecia, Chipre y Turquía), también presentan los mayores valores de radiación solar a lo largo del año [2] y por tanto un mayor potencial de generación eléctrica a partir de energía solar.

El coste de una instalación fotovoltaica depende de una gran variedad conceptos, como son: los paneles fotovoltaicos, la electrónica de potencia (inversores, cargadores), acumuladores (baterías, estaciones de bombeo), instalación, cableado, mano de obra, terreno, licencias, etc.

El desarrollo de los paneles fotovoltaicos y el aumento de producción de éstos, ha reducido el coste de las instalaciones fotovoltaicas. Como consecuencia, el coste de la potencia generada ha ido decreciendo progresivamente desde los 45€/W del año 1979 [3]. En los últimos cinco años ha descendido desde 4.11€/W en 2009 hasta 1.24€/W en 2014 [3-5].

A los gastos de la instalación que no incluyen los paneles fotovoltaicos se les denomina *BoS* (“*balance of system*”). La disminución de coste de los paneles fotovoltaicos provoca el aumento del porcentaje del *BoS* en el coste total. En las nuevas topologías de instalaciones fotovoltaicas, cada vez se emplean más convertidores electrónicos de potencia y se ha generado un gran interés en la reducción del coste de estos elementos.

## 1.2 Generación fotovoltaica

Los paneles fotovoltaicos convierten la energía que reciben de la luz solar en electricidad en forma de corriente continua (*DC*). La conexión los paneles *PV* a la red eléctrica se realiza mediante inversores, que transforman la corriente continua (*DC*) en corriente alterna (*AC*) y la inyectan a la red.

La tensión y la corriente en los bornes de un panel fotovoltaico dependen de las características del panel y de las condiciones ambientales. Los fabricantes de paneles suelen mostrar el comportamiento de los paneles mediante unas curvas que representan los posibles puntos de operación del panel. En la figura 3 se muestra las curvas corriente-tensión (*I-V*) y potencia-tensión (*P-V*) que determinan el punto de operación de un panel comercial de 230W.

En las gráficas *P-V* se observa que existe un punto en el que se obtiene la máxima potencia (*MPP*, *Maximum Power Point*) para unas condiciones ambientales dadas, como la irradiación que recibe el módulo fotovoltaico y su temperatura de operación. La tensión del *MPP* también varía con las condiciones ambientales. En los inversores se implementa métodos para el seguimiento del punto de máxima potencia (*MPPT*) que buscan los valores de tensión y corriente adecuados para obtener la máxima potencia posible. La conexión de paneles en serie se conoce como “*string*” fotovoltaico y se realiza para incrementar la tensión de salida de la fuente de energía fotovoltaica.

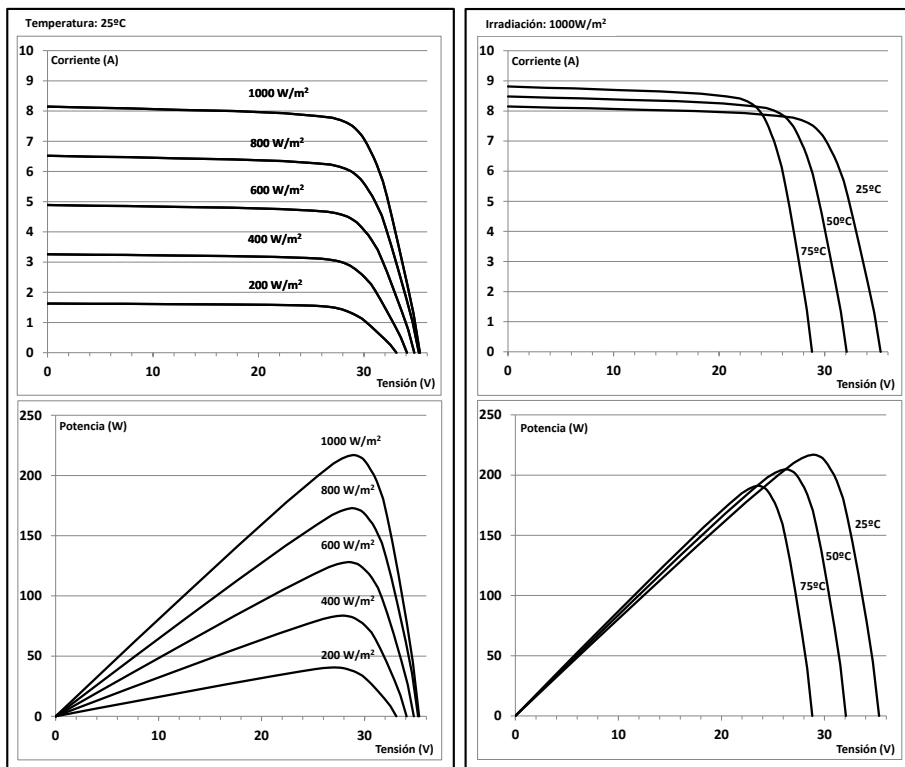


Figura 3: Curvas Corriente-Tensión y Potencia-Tensión de un panel fotovoltaico comercial de 230W a diferentes niveles de irradiación y temperatura.

### 1.3 Sistemas de conexión a la red eléctrica

Las instalaciones fotovoltaicas abarcan un gran rango de potencias. Desde instalaciones de un solo panel fotovoltaico de aproximadamente

200W hasta plantas solares de más de 200MW. Para cubrir el rango de potencia existente, y en función de la tecnología disponible, se ha ido desarrollando distintas estructuras de plantas solares. Estas estructuras incluyen tanto la disposición de los paneles fotovoltaicos como los inversores de conexión a la red eléctrica [6 - 8]. En algunas instalaciones se conecta gran cantidad de paneles fotovoltaicos a un solo inversor de gran potencia, mientras que otras se emplean pequeños inversores. Esta disposición también condiciona la conveniencia de emplear inversores formados por una o varias etapas de potencia. Las ventajas y desventajas de cada una de las topologías, hace que su selección dependa tanto de la potencia instalada en la planta fotovoltaica como de otros requisitos relacionados con el rendimiento global de la instalación, el mantenimiento o incluso la disponibilidad, fiabilidad, etc.

El aislamiento galvánico entre los paneles fotovoltaicos y la red eléctrica es un factor determinante en la elección de la topología de los convertidores que forman parte de la instalación. En España la normativa de conexión de instalaciones fotovoltaicas de hasta 100kW se recoge en el artículo 15 del Real Decreto 1699/2011 [9]:

*“1. La puesta a tierra de las instalaciones interconectadas se hará siempre de forma que no se alteren las condiciones de puesta a tierra de la red de la empresa distribuidora, asegurando que no se produzcan transferencias de defectos a la red de distribución.*

*2. La instalación deberá disponer de una separación galvánica entre la red de distribución y las instalaciones generadoras, bien sea por medio de un transformador de aislamiento o cualquier otro medio que cumpla las mismas funciones de acuerdo con la reglamentación de seguridad y calidad industrial aplicable.*

*3. Las masas de la instalación de generación estarán conectadas a una tierra independiente de la del neutro de la empresa distribuidora y cumplirán con lo indicado en los reglamentos de seguridad y calidad industrial vigentes que sean de aplicación.”*

El aislamiento se puede realizar mediante transformadores de alta frecuencia (*HF*), en el orden de kilohertzios, o transformadores de línea o baja frecuencia que trabajan en el orden de la frecuencia de línea (*LF*). Los

transformadores de alta frecuencia son de menor tamaño y coste que los de baja frecuencia para una misma potencia. Sin embargo pueden aumentar la complejidad del convertidor y su control.

Se están desarrollando convertidores de alto rendimiento sin transformador, conocidos como “*transformerless*”, para sistemas en los que no es necesario aislamiento galvánico [8-14]. Estos convertidores pueden cumplir la normativa recogida en el Real Decreto 1699/2011, si en algún punto de la instalación se instala cualquier medio que proporcione el mismo nivel de seguridad que el aislamiento galvánico [15].

### Sistema centralizado.

En los sistemas centralizados se conectan *strings* de paneles en paralelo, agrupando toda la potencia en un bus de corriente continua (*DC*). El bus se conecta a un único inversor (*DC/AC*) trifásico de conexión a la red. La conexión a la red se realiza empleando un transformador de línea que, proporciona aislamiento galvánico a la instalación con respecto a la red. En la figura 4 se muestra un esquema con este tipo de instalación.

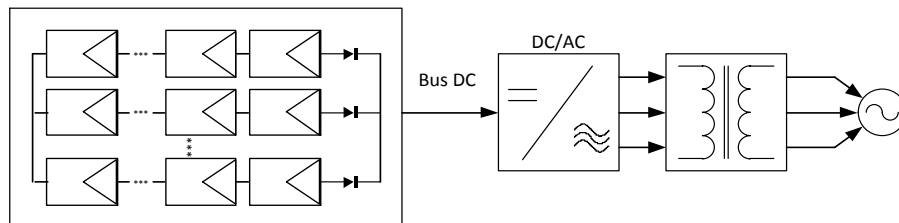


Figura 4: Sistema fotovoltaico con inversor trifásico centralizado y transformador de baja frecuencia.

Los inversores centralizados de gran potencia son capaces de inyectar corriente a la red con un alto factor de potencia y alto rendimiento. Sin embargo, tienen una capacidad limitada para seguir el *MPP* cuando los paneles *PV* que conforman los *strings* no están trabajando en las mismas condiciones ambientales.

Si uno de los *strings* está completamente sombreado, puede consumir energía en lugar de producirla. Esto provoca, además de las pérdidas energéticas, un calentamiento excesivo de las células fotovoltaicas que

puede llegar a destruirlas. La forma de evitar este inconveniente es añadir un diodo a la salida de cada *string*. El diodo, aunque es necesario para conectar los *strings* en paralelo, añade pérdidas energéticas al sistema.

La capacidad para seguir el punto de máxima potencia de los paneles en una topología centralizada es muy limitada. El inversor fija el mismo punto de trabajo para todos los *strings*. Este punto de trabajo es una solución de compromiso que permitiría obtener la máxima energía del conjunto si todos los paneles estuviesen igual de irradiados. Si se produce el fenómeno conocido como “sombras parciales” en el que la radiación recibida por los paneles es distinta, cada panel tiene un *MPP* diferente y se presentan dos problemas:

- En el rango de funcionamiento del *string* existen *MPP* locales y uno global. Si el algoritmo *MPPT* se queda en un *MPP* local en lugar del global, no se maximiza la producción energética de todos los paneles que forman el *string*.
- En el *MPP* global del *string* el rendimiento del conjunto de paneles es inferior al que se podría obtener de cada panel de forma independiente ya que cada uno de ellos tiene su *MPP* en un punto de trabajo diferente.

### **Sistemas basados en Inversor de *string***

En la figura 5 se muestra la estructura de una planta de generación en la que se coloca un inversor de conexión a la red por cada *string* de paneles. En estas plantas se consigue mejorar el rendimiento global del conjunto de paneles con respecto a las de un inversor centralizado, principalmente porque ejecutan un algoritmo *MPPT* por cada *string* en lugar de un *MPPT* para toda la instalación. Al no conectar *strings* en paralelo, deja de ser necesario el diodo que se añade en los sistemas centralizados, con lo que se evitan las pérdidas de energía en este componente.

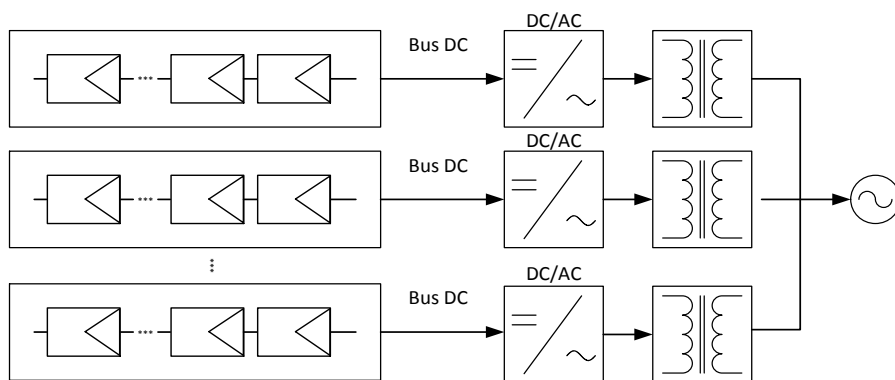


Figura 5: Sistema fotovoltaico con inversor de string monofásico y transformador de baja frecuencia.

Los inversores de *string*, suelen ser monofásicos de una o dos etapas y con una potencia entre 2kW y 5kW. Al contrario que en un sistema centralizado, en los que una avería en un panel puede provocar la caída de toda la instalación, los sistemas independientes son más robustos, ya que una avería en uno de los *strings* no tiene porqué propagarse al resto.

### Sistemas “Multi-string”

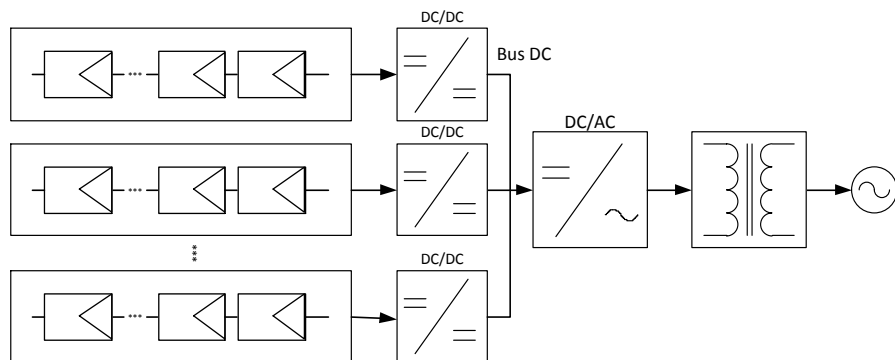


Figura 6: Sistema fotovoltaico “multi-string”

En la en la figura 6 se muestra una representación de sistemas “*multi-string*”. Estos sistemas están compuestos por un inversor de conexión a la red y un convertidor *DC/DC* por cada *string* que ejecuta su propio algoritmo *MPPT*. Estos sistemas presentan las principales ventajas de los sistemas de

dos etapas, pero con un coste limitado al emplear un único inversor para varios *strings*.

La idea de ejecutar múltiples *MPPTs* se traslada a los **inversores “multi-string”**, que son equipos con varias entradas para la conexión de *strings* fotovoltaicos y una salida de conexión a la red. En [14] se presenta un inversor con entrada para dos *strings* y dos etapas: una para balancear la carga entre los dos *strings* y un inversor multinivel *transformerless* para la inyección a la red.

### Módulo fotovoltaico-AC

El concepto de módulos fotovoltaicos a corriente alterna (módulo *PV-AC*) se introdujo en los años 70 [16] como un sistema autónomo formado por panel fotovoltaico con un convertidor *DC/AC* integrado.

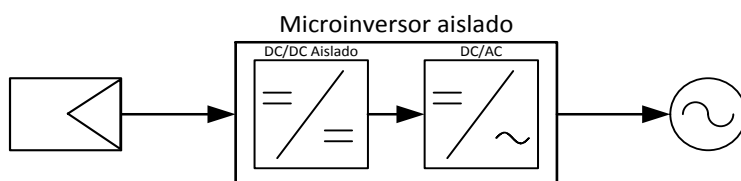


Figura 7: Microinversor fotovoltaico de dos etapas con aislamiento en alta frecuencia

La conexión del panel a la red eléctrica en los módulos fotovoltaicos se realiza empleando un inversor monofásico integrado (MIC, *module integrated converter*) de pequeño tamaño, llamado habitualmente **microinversor**, que gestiona el *MPPT* del panel fotovoltaico y la inyección de la energía a la red eléctrica. Se ha propuesto numerosas topologías para convertidores integrados en módulos fotovoltaicos [17, 18] que se adecúan a diversas necesidades en función de sus principales características como: aislamiento galvánico, densidad de potencia, rendimiento, fiabilidad y precio.

La tensión y la potencia máximas de un panel *PV* típico son aproximadamente 40V y 230W. Debido a que el coste de un transformador de baja frecuencia en este rango de potencia puede ser superior al del propio inversor, los microinversores suelen ser *transformerless*. La tensión de la red

es superior a la del panel fotovoltaico, por lo tanto es obligatorio elevar la tensión del panel para poder inyectar a la red.

En microinversores de dos etapas se utiliza un convertidor *DC/DC* elevador. Esta configuración permite mantener una tensión suficiente en el bus de continua (*DC-Link*) de la etapa *DC/AC* para inyectar a la red sin necesidad de un transformador de línea.

El coste específico (€/W) de una instalación formada por microinversores fotovoltaicos es superior al de las instalaciones con inversores centralizados o “*multi-string*”, sin embargo presenta numerosas ventajas [19], entre ellas:

- Mejora el seguimiento de máxima potencia ya que se ejecuta un algoritmo *MPPT* por cada panel fotovoltaico. De esta forma desaparece el problema asociado al fenómeno de las sombras parciales en paneles individuales que está presente en los *strings*.
- El montaje de *MICs* no requiere de personal altamente cualificado ya que son equipos completos e independientes que únicamente necesita una conexión a la red eléctrica.
- La independencia entre equipos favorece su implantación ya que otorga flexibilidad a la hora de planificar o ampliar una instalación.
- Se minimiza las labores de mantenimiento. El reemplazo de un módulo dañado se puede realizar sin ser necesario desconectar el resto de los paneles de la instalación.
- En caso de avería, únicamente se pierde la producción energética de un panel y no se propaga por el resto de la instalación, como puede ocurrir en sistemas centralizados.

## **1.4 Inversores de dos etapas.**

Para que los paneles funcionen adecuadamente y se obtenga la máxima producción energética posible, éstos deben funcionar en el punto de máxima potencia (*MPP*). Este punto se da en un valor concreto de tensión que depende de la radiación solar, de la temperatura de operación del panel y de las características de éste. Si este valor se encuentra fuera del rango de



funcionamiento del inversor no se puede extraer la máxima energía en el rango de trabajo de los paneles.

En [20] se demuestra que en el bus de continua de un inversor se genera un rizado de corriente de amplitud proporcional a la potencia inyectada. El rizado de corriente provoca un rizado de tensión que depende de la capacidad del banco de condensadores de la *DC-Link*. Si el rizado de tensión en los paneles fotovoltaicos es muy grande, el inversor es incapaz de hacerlos funcionar en su *MPP*. En los inversores de una etapa es necesaria una *DC-Link* de gran capacidad para reducir el rizado de tensión a valores adecuados para un funcionamiento correcto.

Los sistemas de dos etapas disponen de convertidores *DC/DC* conectados a las fuentes de energía fotovoltaica, en cascada con un inversor de conexión a red. Al equipo que integra las dos etapas en un mismo dispositivo se le denomina “**inversor de dos etapas**”. Incorporar un convertidor *DC/DC* intermedio posibilita desligar la tensión de salida de los paneles fotovoltaicos y la tensión en la *DC-Link* del inversor. Se ha considerado de dos etapas, aquellas topologías que:

- Están provistas de dos convertidores de potencia.
- Presentan desacoplamiento energético entre los convertidores.
- Permiten un control independiente de cada convertidor.

**La implementación de un control independiente para cada etapa proporciona flexibilidad en el procesado de la energía obtenida de los paneles. El control independiente del convertidor *DC/DC* permite extender el rango de tensión en el que pueden operar los paneles fotovoltaicos aprovechando al máximo la energía obtenida del sol. También permite desligar el rizado de tensión en la *DC-Link* del inversor del punto de operación de los paneles fotovoltaicos.**

En la selección del tipo de convertidor adecuado para cada instalación fotovoltaica se debe tener en cuenta: la potencia instalada, la necesidad de aislamiento galvánico y el tipo, la sencillez y el coste del convertidor. También se considera otras prestaciones necesarias como: la limitación de

armónicos de corriente, el rendimiento del convertidor, el rendimiento de los paneles fotovoltaicos y el tipo de red a la que se va a conectar.

En sistemas de gran potencia es habitual emplear inversores trifásicos, ya que en este tipo de instalaciones su rendimiento es alto. En sistemas con potencias inferiores a 5kW es más habitual emplear inversores monofásicos en puente H.

Los inversores de dos etapas suelen emplear etapas *DC/DC* que elevan tensión porque permiten el uso de *strings* más pequeños y aprovechan mejor el rango de funcionamiento de los paneles fotovoltaicos. En los inversores sin aislamiento galvánico en alta frecuencia (*HF*) la etapa *DC/DC* suele ser un convertidor *Boost*. En los inversores con aislamiento en *HF*, la potencia es determinante para la selección de la topología. En inversores de baja potencia (<1kW), como los *microinversores*, se puede implementar convertidores de bajo coste como el “*Flyback*”, “*Forward*” y “*Push-Pull*”. Para potencias más elevadas, como los inversores de *string*, las topologías basadas en puentes, tipo “*Half-Bridge*” y “*Full-Bridge*”, presentan mejor rendimiento y permiten alcanzar potencias superiores.

### **1.5 DC-Link de capacidad mínima.**

La fiabilidad de los convertidores está condicionada por la durabilidad de los componentes que integran el inversor. Los componentes que más limitan la vida de los convertidores son los condensadores electrolíticos [21, 22]. Éstos se emplean para conformar la *DC-Link* porque proporcionan una alta capacidad por unidad de volumen. Debido a que presentan una resistencia interna elevada, los condensadores se calientan durante el funcionamiento. El propio calentamiento se une a que en instalaciones fotovoltaicas es habitual que la temperatura ambiental sea elevada. El exceso de temperatura deteriora el electrolito, dañando el condensador.

Los condensadores de película resisten mejor el calor, tiene mayor vida útil y son capaces de manejar rizados de corriente superiores a los electrolíticos. Sin embargo, la capacidad de los condensadores de película es muy inferior a los electrolíticos. Se han presentado topologías de inversores y estrategias de control [23-25] con el objetivo de disminuir la capacidad

necesaria en los condensadores de la *DC-Link* y por tanto proporcionar la posibilidad de sustituir a los condensadores electrolíticos por los de película.

## 1.6 Sincronismo con la red

Es necesario que el control del convertidor se sincronice con la tensión de red para poder inyectar corriente. El método más sencillo para sincronizarse con la red es detectar los pasos por cero de la tensión. Este método resulta insuficiente para la conexión de inversores, ya que no es capaz de estimar la forma de onda de la red. Para obtener un factor de potencia elevado y una distorsión armónica baja, es necesario que la corriente inyectada tenga una forma de onda sinusoidal en fase con la tensión de la red. Se han desarrollado métodos de sincronismo que son capaces de obtener una referencia sinusoidal en fase con la red, incluso en redes muy distorsionadas. [26-42].

El sincronismo mediante algoritmos de seguimiento de fase (*PLL*) permite obtener la frecuencia y el ángulo del fasor de red, a partir del cual se puede obtener la forma de onda sinusoidal de la corriente que se inyecta a la red empleando relaciones trigonométricas.

Los algoritmos *PLL* en un marco de referencia síncrono (*SRF-PLL*) se emplean en gran medida para el sincronismo de inversores trifásicos [27-32]. Su uso en sistemas monofásicos presenta la dificultad de conseguir el marco de referencia síncrono, a partir de una señal sinusoidal. Se ha desarrollado diferentes métodos que obtienen una señal en cuadratura a partir de la tensión de red de un sistema monofásico, que sirve de base para generar el marco de referencia síncrono. Los más sencillos se sirven del desfase generado por un filtro paso bajo de primer orden sintonizado a la frecuencia de la red, detectores de pico o el uso de un retardo digital de un cuarto del periodo de la red. El principal problema de estos métodos radica en que se han de sintonizar para funcionar a una frecuencia de red fija y las variaciones de la frecuencia de la red tienen un efecto negativo sobre el sincronismo.

En [35] se propone el uso de integradores generalizados de segundo orden para generar la cuadratura (*SOGI-QSG*). Este método es capaz de obtener un sistema ortogonal, filtrado y sin retardo con respecto a la señal de

entrada, además es una estructura que se adapta en frecuencia y sencilla de implementar en *DSPs*.

El *SOGI-QSG* no es capaz de sincronizarse por sí solo. Requiere una estimación externa de frecuencia de la red. En un *PLL-SOGI* la frecuencia la estima el *PLL*. En [36] y [37] se presenta un lazo de seguimiento de frecuencia basado en *SOGI (FLL-SOGI)*. Este sistema proporciona las señales en cuadratura del *SOGI*, filtradas, sin retardo y sintonizadas con la frecuencia de la red. A diferencia del *PLL* la estimación de la frecuencia de la red se realiza directamente, sin el uso de operaciones trigonométricas. La estimación es más robusta frente a variaciones y requiere menor potencia computacional a la hora de su implementación digital. Estas características posibilitan su implementación en microcontroladores de bajo coste y además, que la sincronización sea capaz de funcionar en un rango amplio de frecuencia de la red (45Hz-65Hz).

### **1.7 Distorsión armónica en la corriente inyectada ( $THD_I$ )**

Las normas de compatibilidad electromagnética regladas por la “*International Electrotechnical Commission, (IEC)*” y los estándares presentados por el “*Institute of Electrical and Electronics Engineers, (IEEE)*” limitan la magnitud de los armónicos de corriente inyectados a la red del 2° al 40° y del 2° al 35°, respectivamente. El control de estos armónicos es posible gracias a la posibilidad de implementar algoritmos de control avanzados a frecuencias muy superiores a la frecuencia de red ( $F_g$ ).

En España la conexión de equipos fotovoltaicos a la red de distribución de baja tensión va en aumento, por lo que la inyección de armónicos de corriente en la red está regulada por la normativa de compatibilidad electromagnética UNE-EN61000 [43], que es equivalente a la normativa internacional IEC61000. En el documento 61000-2-2 [44] se establecen los límites de armónicos de tensión de la red, descritos por la tabla 1. En la norma 61000-4-7 [45] se establecen los límites, reflejados en la tabla 2, que se debe emplear para las pruebas de ensayo y medida de los equipos.

**Tabla 1: Límites de armónicos en  $V_g$  en redes de suministro de baja tensión, establecidos en la normativa 61000-2-2 (valores en porcentaje de la componente fundamental).**

Armónicos impares no múltiplos de 3		Armónicos impares múltiplos de 3		Armónicos pares	
Orden del armónico (h)	Tensión del armónico (%)	Orden del armónico (h)	Tensión del armónico (%)	Orden del armónico (h)	Tensión del armónico (%)
5	6	3	5	2	2
7	5	9	1.5	4	1
11	3	15	0.4	6	0.5
13	3	21	0.3	8	0.5
$17 \leq h \leq 49$	$2.27 \cdot (17/h) - 0.27$	$21 < h \leq 45$	0.2	$10 \leq h \leq 50$	$0.25 \cdot (10/h) + 0.25$

**Tabla 2: Límite de armónicos en  $V_g$  para el ensayo de equipos, establecidos en la normativa 61000-4-7.**

**Corriente  $\leq 16A$**

Armónico	3	5	7	9	Par del 2 al 10	Del 11 al 40
% de $V_g$	0.9%	0.4%	0.3%	0.2%	0.2%	0.1%
$V_{RMS}$ @230V	2.07V	0.92V	0.69V	0.46V	0.46V	0.23V

**Corriente  $>16A$  y  $\leq 75A$**

Armónico	5	3 y 7	11	9 y 13	Par del 2 al 10	12 y del 14 al 40
% de $V_g$	1.5%	1.25%	1.25%	0.7%	0.4%	0.3%
$V_{RMS}$ @230V	3.45V	2.875V	2.875V	1.61V	0.92V	0.69V

Los límites de armónicos de corriente en para los equipos que se conectan a redes de suministro de baja tensión se establecen en las partes 61000-3-2 [46] y 61000-3-12 [47]. En la 61000-3-2 es para equipos con un máximo de  $16A_{RMS}$  por fase y la parte 61000-3-12 para equipos con corriente superior a los  $16A_{RMS}$  y menor o igual que  $75A_{RMS}$  por fase. Los equipos con una corriente superior a los  $75A_{RMS}$  por fase deben considerarse en el marco de requisitos técnicos de instalaciones, regulado por la normativa 61000-3-14 [48].

Los límites normativas 61000-3-2 se establecen en función de la “clase” del equipo que está definida en la normativa. Un inversor fotovoltaico no está recogido específicamente en ninguna definición de las clases, por lo que según la normativa se debe considerar como “Clase A”, que incluye un apartado reservado a los equipos no especificados en las otras clases. Los límites de corriente se determinan por la magnitud del armónico y se muestran en la tabla 3

**Tabla 3: Límites en la corriente armónica establecidos en la normativa 61000-3-2 para equipos de Clase A.**

Orden del armónico (n)	Corriente armónica máxima admisible ( $I_{ARMS}$ )
<b>Impares</b>	
3	2.3
5	1.14
7	0.77
9	0.40
11	0.33
13	0.21
$15 \leq n \leq 39$	$0.15 \cdot 15/n$
<b>Pares</b>	
2	1.08
4	0.43
6	0.3
$8 \leq n \leq 40$	$0.23 \cdot 8/n$

Los límites de la normativa 61000-3-12 dependen de la relación de cortocircuito del equipo  $R_{scc}$  que se define en la normativa en función de la potencia aparente asignada al equipo ( $S_{equ}$ ) y de la corriente de cortocircuito ( $S_{SC}$ ) y del tipo de equipo. La potencia aparente depende de la corriente declarada por el fabricante. La corriente de cortocircuito depende de la tensión nominal y la impedancia de la red.

Los sistemas fotovoltaicos se consideran generadores de energía y también se regulan en la normativa IEC 61727 [49] y el estándar IEEE 929 [50]. El apartado de compatibilidad electromagnética del estándar IEEE 929 hace referencia a las recomendaciones del estándar IEEE 519 [51]. La

interconexión de recursos de generación distribuida a la red eléctrica se regula en el estándar IEEE 1547 [52]. Los límites establecidos para los armónicos de la corriente en la normativa IEC 61727 y el estándar IEEE 1547 son los mismos que los establecidos por el estándar IEEE 519.

El objetivo de los límites de corriente es mantener la distorsión armónica de la tensión de la red ( $THD_V$ ) por debajo del 5% y la amplitud de cada armónico de tensión individual por debajo del 3% de la componente fundamental. En la tabla 4 se muestra el valor máximo permitido de cada armónico de tensión individual en función del tipo de red. Los valores dependen del tamaño de la red y de la carga en el punto de conexión ( $PoCC$ , “*Point of common coupling*”). La relación entre la red y la carga se representa mediante el parámetro  $SCR$  (“*Short Circuit Ratio*”), que es la relación entre la corriente de cortocircuito ( $I_{SC_{PoCC}}$ ) disponible en el  $PoCC$  y la componente fundamental de la corriente máxima de la carga ( $I_{LOAD}$ ). En la tabla 5 se muestran los límites para una red de 120V hasta 69kV. En equipos de generación los límites son los mismos que para un cociente  $I_{SC_{PoCC}}/I_{LOAD}$  menor a 20.

**Tabla 4: Límites de armónicos de tensión establecidos en el estándar IEEE519**

SCR en PoCC	Máximo armónico de tensión individual (%)	Supuestos relacionados
10	de 2.5% a 3.0%	Sistema dedicado
20	de 2.0% a 2.5%	1 ó 2 grandes consumidores
50	de 1.0% a 1.5%	Unos pocos grandes consumidores
100	de 0.5% a 1.0%	De 5 a 20 consumidores medianos
1000	de 0.05% a 0.1%	Muchos consumidores pequeños

**Tabla 5: Límites de armónicos individuales de corriente establecidos en el estándar IEEE519 para una red de 120V hasta 69kV**

Armónicos impares de orden h en porcentaje del fundamental					
<11	11≤h<17	17≤h<23	23≤h<35	35≤h	THD <sub>i</sub>
4%	2%	1.5%	0.6%	0.3%	5%
Los armónicos pares están limitados al 25% de los límites anteriores					

Los estudios orientados a la reducción de la distorsión armónica de la corriente inyectada se centran en el sincronismo con la red y el control de la corriente inyectada [53-55].

Los compensadores de armónicos están formados por reguladores resonantes que se sintonizan a las frecuencias de los armónicos de la red que se pretende corregir [53, 55, 56]. De esta forma se aumenta la ganancia del regulador a dichas frecuencias permitiendo el seguimiento de la referencia. En un inversor fotovoltaico, la referencia de corriente inyectada solamente tiene componente fundamental, por lo tanto la función del compensador de armónicos es eliminar las componentes armónicas en la corriente inyectada que se pueden producir debido a las perturbaciones en el sistema.

El compensador de armónicos es eficaz si la frecuencia está correctamente sintonizada. Se han realizado numerosos estudios [57-61] que se basan en la implementación de reguladores resonantes adaptativos. Este tipo de reguladores emplea la estimación de la frecuencia de red que realiza el *PLL* para reajustar las constantes y adaptar su frecuencia de resonancia al valor adecuado.

## **1.8 Algoritmos de seguimiento de máxima potencia (MPPT, “Maximum Power Point Tracking”)**

El objetivo de un inversor fotovoltaico con conexión a la red es inyectar a ésta toda la energía que se pueda obtener de los paneles. La cantidad de energía que entrega un panel depende principalmente de tres variables. Dos son impuestas por las condiciones ambientales y no son controlables (irradiación y la temperatura de operación de los paneles). La tercera variable es el punto de trabajo. Este punto ha de ser controlado por el convertidor para maximizar la obtención de energía de la instalación fotovoltaica. En la figura 3 se ha mostrado las curvas tensión-corriente y tensión-potencia de un panel. En cada curva se describen todos los puntos de trabajo del panel fotovoltaico bajo unas condiciones ambientales dadas. El *MPP* no está siempre a la misma tensión, ya que varía con la irradiación y principalmente con la temperatura de operación. Se ha desarrollado varios métodos con el objetivo de extraer la máxima energía posible de los paneles.



Los algoritmos de seguimiento de máxima potencia (*MPPT*, “*Maximum Power Point Tracking*”) se implementan para que el punto de trabajo de los paneles se ajuste automáticamente buscando la tensión y la corriente a los que se alcanza el *MPP*. Los métodos de implementación del *MPPT* son muy variados. En [62 y 63] se realiza una revisión de los algoritmos *MPPT* más utilizados en los sistemas fotovoltaicos. En [62] se emplea una clasificación que divide los métodos en dos categorías: los métodos directos e indirectos.

Los **métodos indirectos** o “*quasi seeking*” se basan principalmente en estimaciones a partir de **modelos matemáticos** o **tablas de consulta** “*lookup tables*” de los paneles. Estos métodos usan normalmente un sensor de tensión o de corriente. En este caso los inversores llevan incorporados las características de los paneles que tienen conectados y, por tanto, el método *MPPT* sólo funciona correctamente con dichos paneles.

Los **métodos directos** o “*true seeking*” se basan en la medida de tensión y corriente del panel fotovoltaico. Estos métodos, al contrario que los métodos anteriores, no dependen del modelo del panel y, por lo tanto, los inversores realizan correctamente el *MPPT* para todo tipo de paneles. Actualmente son los métodos más extendidos en las instalaciones fotovoltaicas.

Los *MPPT* directos más empleados son los algoritmos de perturbar y observar (*P&O*) y conductancia incremental (*CI*). En ambos métodos se muestrean las señales de tensión y corriente de los paneles. En función de los valores del muestreo actual y el muestreo anterior, se realiza una acción de corrección sobre la referencia de tensión del panel.

El **método perturbar y observar** (*P&O*) estima en cada iteración la potencia extraída del panel realizando el producto de la tensión y la corriente medida ( $P_{PV}=V_{PV}\cdot I_{PV}$ ). Para observar el comportamiento del panel, aplica una perturbación sobre la referencia de tensión en el panel. Esta perturbación puede ser un incremento o decremento de una amplitud determinada,  $\Delta V_{PV}$ . En la siguiente iteración se comparan los valores obtenidos de potencia con los anteriores. Si la potencia aumenta, para la próxima iteración se realiza una perturbación en la tensión en el mismo sentido, ascendente o descendente, que la anterior. Si por el contrario la potencia es menor, para la próxima iteración, la perturbación se realiza en sentido contrario. El

algoritmo es muy sencillo de implementar y los requisitos de computación son muy bajos ya que no emplea más operaciones que una multiplicación y una resta para estimar el seguimiento.

La desventaja de este método radica en que nunca se queda en el punto absoluto de máxima potencia, ya que en cada iteración perturba la referencia y por tanto varía el punto de trabajo. El tamaño de  $\Delta V_{PV}$  condiciona la velocidad y la precisión para encontrar el *MPP*. Si  $\Delta V_{PV}$  es de un valor elevado, el *MPP* se alcanza rápido y el algoritmo comete pocos errores en la estimación de la dirección adecuada. La desventaja de emplear un delta elevado es que la variación sobre el *MPP* es elevada y por tanto puede disminuir la energía obtenida durante un cierto tiempo. Por el contrario, un  $\Delta V_{PV}$  de menor tamaño, tiene menor desviación sobre el *MPP*, pero tarda más en alcanzarlo y comete más errores de seguimiento. Existen técnicas de *MPPT P&O* adaptativo que modifican el tamaño de  $\Delta V_{PV}$  en función de los requisitos de funcionamiento [64, 65].

El **método de la conductancia incremental (CI)** se basa en la derivada de la potencia ( $P_{PV}$ ) respecto la tensión ( $V_{PV}$ ) del panel fotovoltaico,  $dP_{PV}/dV_{PV}$ . Como se observa en la figura 3, la gráfica de la potencia tiene derivada cero cuando alcanza el máximo (1). El valor de  $dP_{PV}/dV_{PV}$  es positivo si la tensión  $V_{PV}$  es inferior a la del *MPP* (2) y negativo si es superior (3).

$$\left. \frac{dP_{PV}}{dV_{PV}} \right|_{V_{PV}=V_{MPP}} = 0 \quad (1)$$

$$\left. \frac{dP_{PV}}{dV_{PV}} \right|_{V_{PV}<V_{MPP}} > 0 \quad (2)$$

$$\left. \frac{dP_{PV}}{dV_{PV}} \right|_{V_{PV}>V_{MPP}} < 0 \quad (3)$$

### Algoritmos “*sensorless*”

Se ha presentado numerosos estudios sobre algoritmos que prescinden de alguno de los sensores tensión y corriente del panel o incluso de ambos.

Estos algoritmos se conocen como “*sensorless*” [66]. En [67] se emplea un método de control indirecto de la tensión de la *DC-Link* que permite eliminar el sensor de tensión en inversores de dos etapas. En [68] se elimina el sensor de tensión del panel fotovoltaico, estimando la carga en los condensadores de entrada del inversor. En [69] se emplea el rizado de tensión de los condensadores de entrada para eliminar el sensor de corriente. En [71] se ejecuta el algoritmo *MPPT* generando una interrupción en el punto de cruce por cero de la tensión de la red. En [70- 74] el algoritmo *MPPT* hace uso de los parámetros del balance de potencia entre la entrada y la salida en régimen permanente para estimar de forma indirecta la potencia en el panel fotovoltaico.

La reducción del número de componentes necesarios en un inversor es importante para el aumento de la fiabilidad y además disminuye coste del equipo. En algunas topologías de convertidores, principalmente en inversores de doble etapa con aislamiento galvánico, este tipo de algoritmos logra evitar el uso de sensores de tensión y corriente aislados, que añaden un coste considerable a los equipos.

## 1.9 Ejemplos comerciales de sistemas fotovoltaicos de dos etapas

En el mercado existen inversores fotovoltaicos que presentan varias de las características típicas de los inversores de dos etapas. Entre estas características destaca la disponibilidad de varias entradas *DC* con *MPPTs* independientes y con un rango amplio de tensión de entrada. La mayor parte de los fabricantes no especifica en las hojas de características cuál es la arquitectura de sus inversores, por lo que no es posible conocer la topología del inversor.

La empresa **Fronius** tiene inversores de *string* de dos etapas destinados a instalaciones residenciales. Los modelos son: *Fronius IG Plus V 5.0-1 UNI*, *Fronius IG Plus V 6.0-1 UNI* y *Fronius IG Plus V 7.5-1 UNI*. La potencia es de 5kW, 6kW y 7kW respectivamente. Los inversores tienen varias entradas *DC* con *MPPTs* independientes.

La corporación **ABB** dispone de microinversores de 250W y 300W e inversores de *string* de 2.5kW a 27.5kW. En las hojas de características de

los inversores se muestra un esquema con la arquitectura, en la que se muestra la etapa *DC/DC* y la *DC/AC*. Los microinversores son los modelos *MICRO-0.25-I-OUTD* *MICRO-0.3-I-OUTD* y los inversores de *string* pertenecen a las series *PVI*, *UNO* y *TRIO*.

Otros fabricantes, en lugar de ofrecer un equipo de dos etapas, ofrecen convertidores externos que se conectan entre un *string* y el inversor de conexión a la red. La empresa **SolarEdge** tiene de módulos desde 300W y 48V hasta módulos de 700W y 125V. La empresa **Satcon** dispone del módulo *Solstice Subcombiner Box (SSB)* que son convertidores *DC/DC* para 9 ó 12 *strings* con un *MPPT* independiente para cada uno. Admite *strings* de hasta 600V una potencia máxima de 2.2kW para el módulo de 9 *strings* y 2.9kW para el módulo de 12 *strings*.

## Capítulo 2

# Justificación y objetivos de la Tesis Doctoral.

*Página en blanco*

## Capítulo 2. Justificación y objetivos de la Tesis Doctoral.

### 2.1 Objetivo principal

Se plantea como objetivo de la presente tesis el estudio e implementación de estrategias de control para **inversores fotovoltaicos de dos etapas con conexión a la red** eléctrica basadas en integradores generalizados de segundo orden. El fin es inyectar corriente con baja distorsión armónica, disminuir los costes en los inversores y aumentar su fiabilidad.

El estudio se particularizará para un inversor de dos etapas de conexión a red de un único panel fotovoltaico (figura 8) con las siguientes características:

- Monofásico.
- Aislamiento galvánico en alta frecuencia.
- Potencia 230W.
- Tensión de entrada de 24V a 40V.
- Conexión a la red eléctrica de 230V @50Hz.

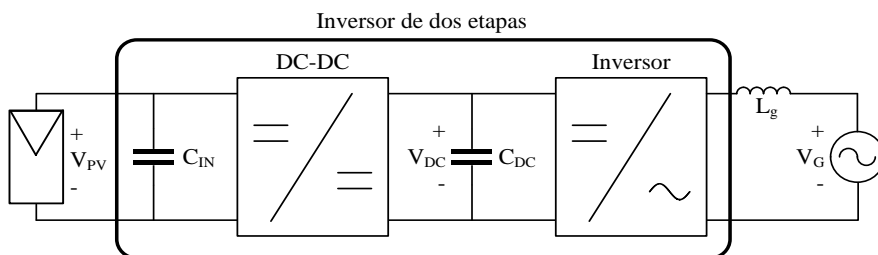


Figura 8: Inversor fotovoltaico de dos etapas con conexión a la red

### 2.2 Objetivos particulares

- Justificar la topología del convertidor.
- Obtener un modelo dinámico preciso de un inversor que tenga en cuenta el efecto de emplear una capacidad de *DC-Link* reducida.

- Implementar las siguientes estrategias para el control del inversor:
  - Sincronismo con la red basado en integradores generalizados de segundo orden. Estudiar y evaluar sus prestaciones y posibilidades.
  - Control de corriente inyectada a la red y compensación de armónicos de corriente mediante integradores generalizados de segundo orden. Estudiar y evaluar sus prestaciones y posibilidades.
  - Control de tensión en el bus de continua. Aprovechar las características de los integradores generalizados de segundo orden para mejorar la respuesta. Estudiar y evaluar sus prestaciones y posibilidades.
  - Control de corriente analógico en la etapa *DC/DC* con protección de sobrecorriente.
  - Control digital de la tensión de los paneles fotovoltaicos.
  - Algoritmos *MPPT* empleando sensores de corriente y tensión del panel fotovoltaico.
- El control debe conseguir que la corriente inyectada, en redes con tensión notablemente distorsionada, sea de baja distorsión armónica total (*THD<sub>i</sub>*) y cumpla con los límites de la normativa IEC61000-6-2 y del estándar IEEE Std. 519-1992.
- Proponer y estudiar de mejoras del inversor:
  - Estudiar e implementar mejoras en el control del convertidor que permitan disminuir la capacidad de la *DC-Link* con el objetivo de sustituir los condensadores electrolíticos por otros de película.
  - Estudiar e implementar un algoritmo de seguimiento del punto de máxima potencia (*MPPT*) de los paneles fotovoltaicos del tipo *sensorless*, para eliminar la necesidad de emplear sensores aislados de tensión y corriente en el panel fotovoltaico.



- Validar mediante simulación los modelos matemáticos obtenidos, los controles diseñados y los algoritmos desarrollados.
- Validar los resultados de simulación mediante pruebas experimentales.

### **2.3 Metodología y estructura de la tesis.**

- Se realizará en primer lugar una búsqueda bibliográfica para obtener información sobre el modelado y control de inversores fotovoltaicos monofásicos y algoritmos de búsqueda de máxima potencia.
- A continuación se obtendrán modelos de pequeña señal de las dos etapas del inversor fotovoltaico.
- Posteriormente se diseñarán los lazos de control y los algoritmos para obtener las prestaciones requeridas, validándolos mediante software de cálculo y simulación.
- Para realizar las pruebas experimentales se empleará un prototipo de un inversor de dos etapas de 230W para la conexión a red de un panel fotovoltaico. El control digital del inversor se programará en lenguaje de programación “C” sobre un microcontrolador *DSP* con unidad de coma flotante “*Texas Instruments Delfino TMS320F28335*” empleando la suite “*Code Composer Studio v.4*”.
- Los resultados de estas pruebas se registrarán mediante equipos de laboratorio adecuados para el ensayo de convertidores electrónicos de potencia, y su impacto sobre la calidad del suministro eléctrico.



## Capítulo 3

Inversor fotovoltaico de dos etapas con conexión a la red

*Página en blanco*

## Capítulo 3. Inversor *PV* de dos etapas con conexión a la red

---

En este capítulo se describe el inversor *PV* de dos etapas que se ha construido para la realización de los ensayos experimentales. En la figura 9 se muestra un esquema con la disposición de las etapas: *DC/DC* y *DC/AC*.

La etapa *DC/DC* se muestra en la parte izquierda de la figura 9. Está conectada entre el panel fotovoltaico, que es la entrada del inversor, y la *DC-Link* del inversor. Sus funciones principales son:

- Elevar la tensión del panel fotovoltaico hasta la tensión  $V_{DC}$  de la *DC-Link* del inversor.
- Proporcionar aislamiento galvánico a alta frecuencia.
- Ejecutar el algoritmo de seguimiento de la máxima potencia (*MPPT*).

La etapa *DC/AC* se muestra en la parte derecha de la figura 9. Está conectada entre la etapa *DC/DC* y la red eléctrica, que es la salida del inversor. Sus funciones principales son:

- Sincronizarse con la red.
- Gestionar la corriente inyectada en la red.
- Mantener una tensión estable en los condensadores de la *DC-Link*.

En este capítulo se hace hincapié en estudiar el efecto que provoca el implementar una *DC-Link* del inversor con baja capacidad. El objetivo a corto plazo de la reducción de la capacidad es disminuir el coste de los inversores. A medio/largo plazo se pretende aumentar su vida útil del inversor sustituyendo los condensadores electrolíticos por condensadores de película, tal como se describe en el apartado 1.5

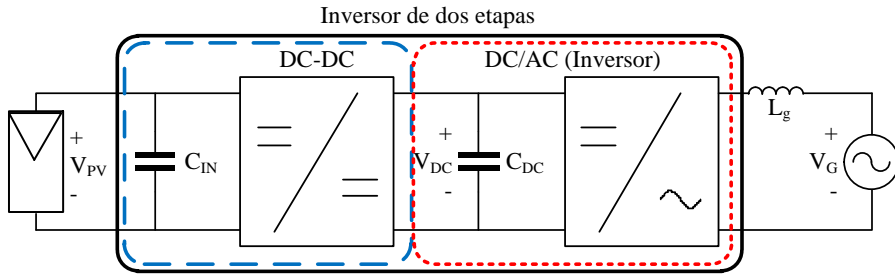


Figura 9: Inversor fotovoltaico de dos etapas con conexión a la red.

### 3.1 Convertidor DC/AC: Inversor de conexión a la red

Un convertidor electrónico de potencia con conexión a la red eléctrica puede funcionar en modo inversor DC/AC, inyectando energía a la red o en modo rectificador AC/DC, absorbiéndola. En ambos casos el sincronismo con la red es necesario. En el inversor de generación fotovoltaica se considera que la corriente saliente del convertidor es positiva. En base a este criterio, si se inyecta energía a la red, la tensión de red y la corriente deben estar en fase. Si el inversor absorbe energía, la tensión de red y la corriente están en oposición de fase.

Se ha implementado un inversor VSI [20, 75, 76] formado por la DC-Link, un puente completo de 4 transistores IGBT y un filtro de salida LCL. Los transistores se conmutan mediante una modulación de ancho de pulso (Pulse Width Modulation, PWM) sinusoidal unipolar [20, 76]. El esquema básico del inversor que se ha implementado se muestra en la figura 10.

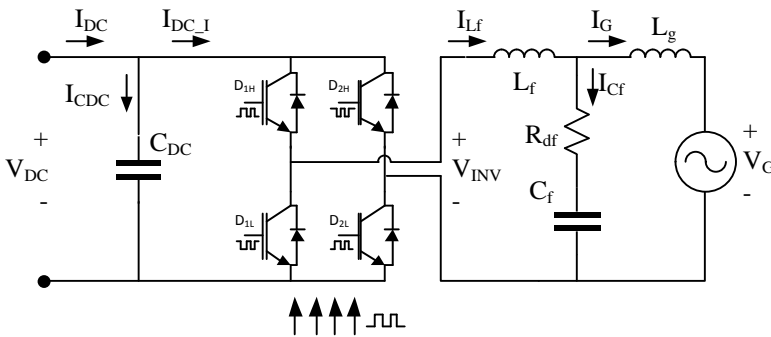


Figura 10: Etapa de conexión a la red. DC-Link, inversor de puente completo y filtro de conexión a la red

### Modulación PWM sinusoidal unipolar

La modulación PWM sinusoidal unipolar que se ha implementado en el modulador se describe en el Anexo 1. En la figura 11 se muestra la generación de los disparos ( $D_{1H}$ ,  $D_{2L}$ ,  $D_{1L}$  y  $D_{2H}$ ) de los transistores del puente inversor a partir de la señal de control ( $V_{CI}$ ) y de la onda portadora triangular ( $V_{TRI}$ ). Empleando este tipo de modulación la frecuencia de conmutación efectiva ( $F_{SW\_IEf}$ ) en la tensión de salida del inversor ( $V_{INV\_D}$ ) es el doble que la frecuencia de conmutación de los transistores:  $F_{SW\_IEf} = 2 \cdot F_{SW\_I}$ .

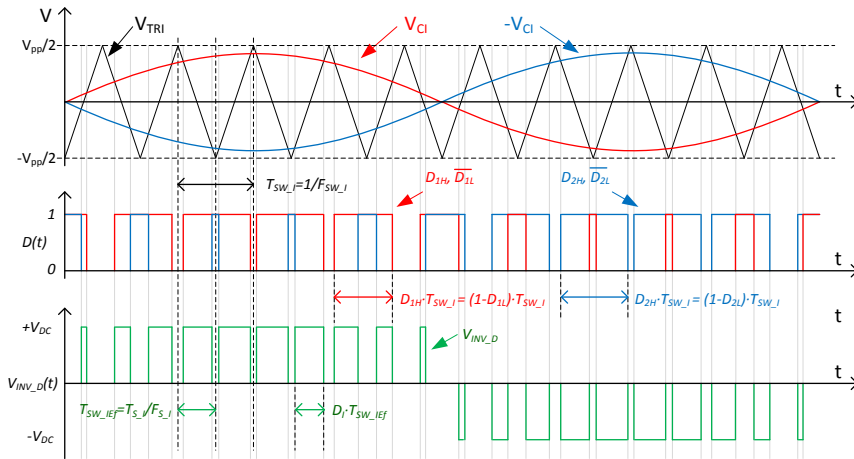


Figura 11: Modulación PWM unipolar simétrica.

La tensión de salida del inversor ( $V_{INV\_D}$ ) depende del ciclo de trabajo efectivo del inversor ( $D_I$ ), de la ganancia del modulador ( $G_M$ ) y de la tensión de la DC-Link. La representación gráfica del ciclo de trabajo  $D_I$  en función de  $V_{CI}$  se muestra en la figura 12. Su expresión matemática se muestra en (4).

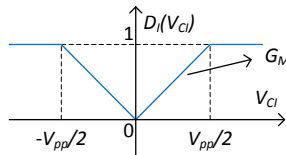


Figura 12: Ciclo de trabajo  $D_I$  en función de  $V_{CI}$ .

$$D_I(V_{CI}) = \begin{cases} \frac{2 \cdot V_{CI}}{V_{PP}} & \text{Si } V_{CI} > 0 \\ -\frac{2 \cdot V_{CI}}{V_{PP}} & \text{Si } V_{CI} < 0 \\ 1 & \text{Si } |V_{CI}| > \frac{V_{pp}}{2} \end{cases} \quad (4)$$

La ganancia del modulador ( $G_M$ ) es la pendiente con la que se relaciona el ciclo de trabajo  $D_I$  y la señal de control  $V_{CI}$ . En (5) se muestra la ganancia del modulador si la onda  $V_{TRI}$  unitaria ( $V_{pp}=1$ ). La tensión  $V_{INV}$  generada por el inversor se muestra en (6).

$$G_M = \begin{cases} 2 & \text{Si } 0 \leq V_{CI} \leq 0.5 \\ -2 & \text{Si } -0.5 \leq V_{CI} < 0 \end{cases} \quad (5)$$

$$V_{INV\_D} = \text{sign}(V_{CI}) \cdot D_I \cdot V_{DC} = \text{sign}(V_{CI}) \cdot V_{CI} \cdot G_M \cdot V_{DC} \quad (6)$$

$$\text{sign}(V_{CI}) \equiv \begin{cases} 1 & \text{si } V_{CI} \geq 0 \\ -1 & \text{si } V_{CI} < 0 \end{cases}$$

### Índice de modulación en amplitud ( $m_a$ )

El índice de modulación en amplitud ( $m_a$ ) se define en (7) y relaciona la tensión de la *DC-Link* ( $V_{DC}$ ) y el valor de pico de la tensión de salida ( $V_{INV\_pk}$ ). Como se observa en (7) para que la relación entre la salida y la entrada sea lineal,  $m_a$  debe tener un valor entre 0 y 1 ( $0 \leq m_a \leq 1$ ).

$$m_a = \frac{V_{CI\_pk}}{\frac{V_{pp}}{2}} \xrightarrow[0 \leq m_a \leq 1]{\text{zona lineal}} V_{INV\_pk} = m_a \cdot V_{DC} \quad (7)$$

Los valores de  $m_a$  [76] cercanos a uno, dentro de la zona lineal, presentan menores armónicos de conmutación en  $V_{INV}$  que los valores cercanos a cero. Por otro lado, con valores altos de  $m_a$ , se requiere menor tensión  $V_{DC}$  para generar  $V_{INV}$ . Teniendo en cuenta estos dos factores, se establece como



criterio de diseño un índice de modulación en amplitud de  $m_a=0.85$ . Este valor, cercano a uno, permite un 15% de margen de regulación.

### Índice de modulación en frecuencia ( $m_f$ )

La frecuencia de la onda portadora determina la frecuencia de conmutación ( $F_{SW\_I}$ ) del inversor. Se define como índice de modulación en frecuencia ( $m_f$ ) el cociente de la frecuencia de la portadora (que a su vez coincide con  $F_{SW\_I}$ ) y la frecuencia fundamental de la señal de referencia ( $F_{Vref}$ ) (8).

$$m_f = \frac{F_{SW\_I}}{F_{Vref}} \rightarrow F_{SW\_I} = m_f \cdot F_{Vref} \quad (8)$$

En este inversor, la frecuencia fundamental de la señal de referencia ( $F_{Vref}$ ) es la frecuencia de la red ( $F_g$ ). **La frecuencia de conmutación de los transistores del inversor ( $F_{SW\_I}$ ) se ha establecido en 20kHz** (Anexo 1) y la frecuencia de conmutación efectiva ( $F_{SW\_IEf}$ ) en 40kHz. Estos valores son adecuados para evitar la generación de componentes subarmónicas en  $V_{INV}$  [76] y no son perceptibles por el oído humano. Valores de conmutación más elevados provocan el aumento de pérdidas energéticas en los conmutadores y dificultan la selección de semiconductores.

La modulación *PWM* con onda portadora triangular simétrica permite emplear la técnica “*double-update*” [77] para ejecutar el control y actualizar del ciclo de trabajo de los transistores dos veces en un periodo de conmutación. **Aplicando la técnica “*double-update*” la frecuencia de muestreo ( $F_s$ ) es de 40kHz.**

### Filtro de red

El filtro de red se sintoniza para atenuar los armónicos de conmutación que aparecen en la corriente que se inyecta a la red. En la figura 13 se puede observar que  $L_f$ ,  $C_f$ ,  $R_f$  junto con la inductancia de la red  $L_g$  forman el filtro *LCL*. El diseño del filtro *LCL* se muestra en el anexo 1 y se ha llevado a cabo siguiendo las indicaciones de [78] y [79].

La impedancia de red ( $L_g$ ) se tiene en cuenta para el modelado y el diseño de los algoritmos de control, aunque no se ha implementado físicamente en el prototipo. La inductancia  $L_g$  equivalente para una red de 230V-50Hz y 25A ( $S_{red}=5750$  VA) se ha estimado en 3mH para una red normal, 1.5mH para una red fuerte y 6mH para una red débil.

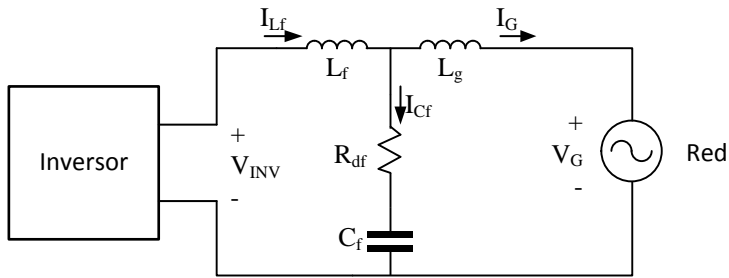


Figura 13: Filtro de Red

El condensador ( $C_f$ ) y la inductancia del filtro ( $L_f$ ) están integrados en el convertidor. Sus valores son 330nF y 38mH respectivamente. Se ha añadido la resistencia de “damping” ( $R_{df}$ ) de 50 $\Omega$  en serie con el condensador del filtro para limitar la resonancia entre las inductancias y el condensador. En el anexo 1 se muestra la respuesta en frecuencia del filtro.

### DC-Link

La tensión de la *DC-Link* necesaria obtenida en el Anexo 1, para que el inversor funcione correctamente en todo el rango de trabajo es  $V_{DC}=380V$ .

#### Capacidad de la *DC-Link* ( $C_{DC}$ )

La corriente  $I_{DC_I}$  del inversor, que se muestra en la figura 10, está formada por una componente continua y una componente alterna. La componente continua de esta corriente ( $I_{DC}$ ) se debe únicamente al aporte energético de los paneles fotovoltaicos. La componente alterna ( $I_{CDC}$ ) la aportan los condensadores ( $C_{DC}$ ) de la *DC-Link* y está formada por una componente de alta frecuencia y otra componente de baja. La componente de corriente ( $I_{DC_{sw}}$ ) de alta frecuencia se debe a la conmutación de los transistores. La componente de corriente de baja frecuencia ( $I_{DC_{AC}}$ ) se

produce al doble de la frecuencia de la red ( $F_{RDC}=2\cdot F_g$ ) [20, 76] y su amplitud de  $I_{DC\_AC}$  es proporcional a la componente alterna de la forma de onda rectificadora de la corriente  $I_g$ .

La capacidad de  $C_{DC}$  se diseña habitualmente para que la corriente  $I_{DC\_AC}$  provoque un rizado de tensión pequeño ( $V_{DC\_R}$ ) en la *DC-Link*. El valor de la *DC-Link* obtenido en el Anexo 1 para obtener un rizado pico a pico del 1% de  $V_{DC\_Rpp}$  (3,8V) a plena carga es de 507 $\mu$ F. Se ha implementado un valor de capacidad aproximado empleando dos condensadores en serie de 1mF:  $C_{DC}=500\mu$ F.

### **Relación del tamaño de la *DC-Link* y la dinámica del sistema.**

La estabilidad del control de tensión de la *DC-Link* ( $V_{DC}$ ) está fuertemente ligada al tamaño de la *DC-Link*. Se debe a la presencia de un polo inestable en lazo abierto,  $\omega_{P\_RHP}$ . En el Anexo 1 se muestra que depende del punto de trabajo del inversor y de la capacidad de la *DC-Link*. Este polo es real y aparece en el semiplano derecho del plano complejo “s” (*RHP=Right Half Plane*).

La frecuencia del polo aumenta a medida que disminuye la capacidad de la *DC-Link*, y aumenta la potencia inyectada ( $P_G=V_G\cdot I_G$ ). Para estabilizar un sistema con un polo inestable, la ganancia de lazo del control debe tener una frecuencia de cruce lo suficientemente mayor que la frecuencia de este polo.

Con la *DC-Link* propuesta en (141) de 500 $\mu$ F@380V el polo inestable se sitúa en 1,014Hz (156).

### ***DC-Link* de capacidad reducida propuesta para estudiar su comportamiento.**

Se ha implementado una *DC-Link* de 50 $\mu$ F, formada por dos condensadores en serie de 100 $\mu$ F, para el estudio del control de un inversor con una capacidad reducida. Se ha mantenido el valor de la tensión media de la *DC-Link* de 500  $\mu$ F (380 V) para poder comparar los resultados. El rizado de tensión  $V_{DC\_R}$  con esta *DC-Link* es aproximadamente el 10% de la tensión media (38.53V). La frecuencia del polo inestable es de 10,14Hz (158) a la máxima potencia del convertidor.

El objetivo del estudio es que el control tenga una dinámica suficientemente rápida para ser estable y que mantenga la tensión  $V_{DC}$  en el rango adecuado de funcionamiento del inversor. Además, la susceptibilidad de la corriente inyectada en la red,  $I_G$ , ante el rizado de tensión de la *DC-Link* debe ser lo suficientemente baja para que se consiga cumplir las especificaciones con respecto a la normativa de  $THD_I$ .

### 3.2 Convertidor DC/DC

La incorporación de la etapa *DC/DC* permite que el inversor siga de forma precisa el *MPP* controlando la tensión del panel fotovoltaico en todo el rango de funcionamiento mediante un control independiente del inversor de conexión a la red. La presencia de la *DC-Link* hace posible el desacople energético entre ambas etapas.

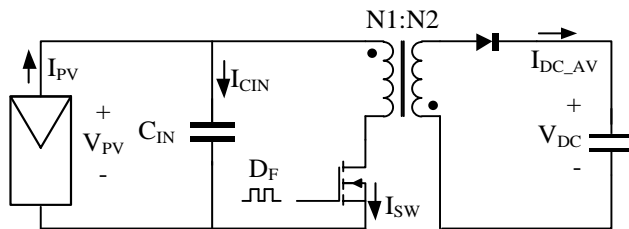


Figura 14: Etapa de conexión al panel fotovoltaico. Convertidor DC/DC Flyback.

La etapa *DC/DC* es la entrada del inversor a la que se conecta el panel fotovoltaico. La topología de la etapa está condicionada por: los parámetros de tensión, corriente y potencia de los paneles fotovoltaicos, la tensión  $V_{DC}$  y la necesidad del aislamiento galvánico.

La potencia de los paneles más comunes del mercado se encuentra en el rango entre 230W y 250W. La tensión de vacío es inferior a 40V ( $V_{PV\_MAX}$ ) y la corriente de cortocircuito menor que 9A. La tensión  $V_{DC}$  es de 380V, por lo que la etapa debe elevar tensión y además debe proporcionar aislamiento galvánico entre el panel y la red. El convertidor *Flyback* se adecúa al orden de potencia requerido, es capaz de elevar tensión y aporta aislamiento galvánico mediante un transformador de alta frecuencia.

La topología del convertidor *Flyback* es de bajo coste y requiere únicamente dos conmutadores: uno en la parte del primario del transformador y otro en la parte del secundario. El conmutador del primario se ha implementado mediante un transistor *MOSFET* y el conmutador del secundario es un diodo de potencia. El esquema de la etapa DC/DC se muestra en la figura 14.

En las curvas tensión-potencia de un panel se observa que el *MPP* se encuentra por encima de los 24V para la mayor parte del rango de trabajo. Este valor es el límite inferior del rango de la tensión de entrada ( $V_{PV\_MIN}$ ).

### ***Flyback***

En un convertidor *Flyback* se utiliza la inductancia magnetizante del transformador como almacén de energía para la conmutación y su diseño depende del modo de conducción del convertidor. El modo de conducción continua (*CCM*) presenta numerosas ventajas con respecto al modo de conducción discontinua [82, 83], sin embargo el modo de conducción discontinua (*DCM*) presenta ventajas que resultan de interés en una aplicación fotovoltaica. La inductancia requerida es de menor valor, y con un diseño adecuado puede ser de menor volumen y coste [83]. En *DCM* el  $di/dt$  durante el *turn-off* del diodo es bajo e inversamente proporcional a la inductancia magnetizante, por lo que se reducen los problemas derivados del fenómeno de recuperación inversa del diodo de salida [84, 85]. Sin embargo, los elevados picos de corriente en el transformador pueden disminuir el rendimiento. **El diseño de los componentes** del convertidor, que **se muestra en el Anexo 1**, se ha realizado para trabajar en *DCM* en todo el rango de funcionamiento.

La relación de transformación para tener un ciclo de trabajo máximo alrededor de  $D_{MAX}=0.5$  es  $N=N1/N2=16$ . Se ha establecido una frecuencia de conmutación de  $F_{SW\_F}=24\text{kHz}$ . El valor de inductancia magnetizante ( $L_m$ ) es  $10\mu\text{H}$ .

El panel genera electricidad en corriente continua (*DC*), sin embargo la corriente  $I_{SW}$  tiene la forma de onda que se muestra en la figura 15.

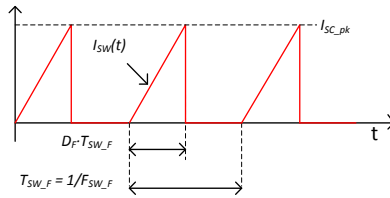


Figura 15: Forma de onda de la corriente  $I_{SW}$ .

Para minimizar el efecto del rizado de  $I_{SW}$  sobre la corriente ( $I_{PV}$ ) y la tensión ( $V_{PV}$ ) se usa el banco de condensadores  $C_{IN}$  en la entrada del convertidor *Flyback*.  $C_{IN}$  se diseña asumiendo que el panel *PV* aporta únicamente la componente continua de  $I_{SW}$ , que es  $I_{SC}$ , y los condensadores aportan la componente alterna ( $I_{CIN}$ ).

El rizado de tensión admitido en bornes del panel ( $V_{PV\_R}$ ) fotovoltaico, debido al rizado de corriente en los condensadores, determina valor de la capacidad de  $C_{IN}$ . Si este rizado es muy grande, ni el panel fotovoltaico ni el *MPPT* son capaces de trabajar correctamente y se disminuye su rendimiento del sistema. Se ha implementado una capacidad de  $4080\mu\text{F}$  formada por 6 condensadores en paralelo de  $680\mu\text{F}$  para obtener un rizado pico a pico máximo de  $V_{PV\_R}=50\text{mV}$ .

# Capítulo 4

## Modelado

*Página en blanco*



---

## Capítulo 4. Modelado

---

En este apartado se desarrolla un modelo matemático del microinversor de doble etapa correspondiente a una representación en el espacio de estados del inversor de conexión a red y del convertidor DC/DC. A partir de cada representación de estado se hallan los modelos de pequeña señal de cada una de las etapas por separado y las funciones de transferencia necesarias para diseñar el control del sistema.

El modelo del convertidor se obtiene por perturbación de las variables promediadas en un periodo de conmutación, alrededor de un punto de operación. En (9) se representa la descomposición de la variable promediada “ $\bar{x}$ ” como suma de dos variables que representan: el valor en el punto de operación “ $X$ ” y el término de pequeña señal “ $\hat{x}$ ”.

$$\bar{x} = X + \hat{x} \quad (9)$$

### 4.1 Modelado de la etapa DC/AC: Inversor de puente completo

Este modelo matemático depende de los valores de los componentes pasivos que conforman el inversor de la figura 16 y del punto de funcionamiento en el que está trabajando. Muchas de las variables eléctricas tienen un punto de operación que varía sinusoidalmente a la frecuencia de la red.

Los componentes del inversor que más afectan al modelo matemático son: la capacidad  $C_{DC}$  de la *DC-Link*, el valor de las inductancias  $L_f$  y  $L_g$ , el condensador  $C_f$  del filtro de salida y la resistencia de “*damping*”  $R_{df}$ . Para obtener el modelo de pequeña señal también se ha tenido en cuenta los valores de las resistencias en serie equivalentes (*ESR*) de los condensadores y las inductancias.

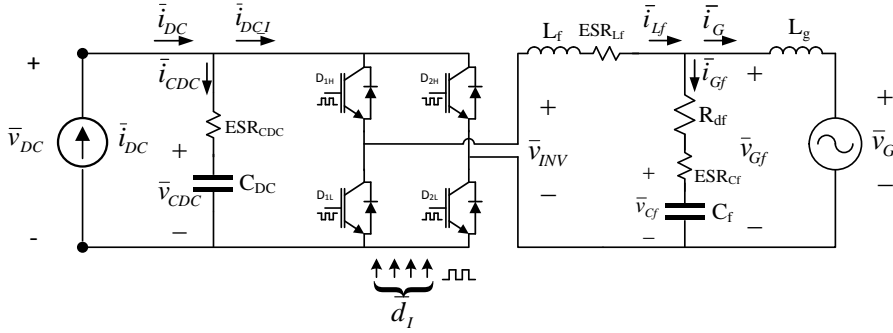


Figura 16: Esquema con variables promediadas del inversor monofásico de conexión a la red con filtro LCL

El punto de trabajo del inversor depende de: la tensión ( $V_{DC}$ ), la corriente ( $I_{DC}$ ) en la *DC-Link*, la tensión ( $V_{INV}$ ) y la corriente ( $I_{Lf}$ ) en la salida del inversor. Empleando el modelo del conmutador en *CCM* [86] se determina el valor del ciclo de trabajo efectivo del inversor ( $D_I$ ). En su punto de operación  $\bar{v}_{INV}$ ,  $\bar{i}_{Lf}$  y  $\bar{d}_I$  tienen una variación sinusoidal a la frecuencia de red. En la descomposición de las variables promediadas de (10) se pueden identificar las variables en el punto de operación y las variables dinámicas de pequeña señal. Empleando estas variables, se muestra en (11) la relación entre la tensión de la *DC-Link* del inversor y su tensión de salida y en (14) se muestra la relación entre la corriente de entrada en el inversor desde la *DC-link* y la corriente en la inductancia  $L_f$  del filtro de salida. Separando los términos referidos al punto de operación de los de pequeña señal, se obtienen las ecuaciones (12) y (13) a partir de (11) y las ecuaciones (15) y (16) a partir de (14)

$$\begin{aligned}
 \bar{d}_I &= D_I + \hat{d}_I & \bar{v}_{INV} &= V_{INV} + \hat{v}_{INV} \\
 \bar{v}_{DC} &= V_{DC} + \hat{v}_{DC} & \bar{i}_{DC} &= I_{DC} + \hat{i}_{DC} \\
 \bar{i}_{Lf} &= I_{Lf} + \hat{i}_{Lf} & &
 \end{aligned} \tag{10}$$

$$\bar{v}_{INV} = \bar{d}_I \cdot \bar{v}_{DC} = (D_I + \hat{d}_I) \cdot (V_{DC} + \hat{v}_{DC}) \equiv V_{INV} + \hat{v}_{INV} \tag{11}$$

$$V_{INV} = D_I \cdot V_{DC} \tag{12}$$

$$\hat{v}_{INV} = V_{DC} \cdot \hat{d}_I + D_I \cdot \hat{v}_{DC} \quad (13)$$

$$\bar{i}_{DC} = \bar{d}_I \cdot \bar{i}_{L_f} = (D_I + \hat{d}_I) \cdot (I_{DC} + \hat{i}_{L_f}) \equiv I_{DC} + \hat{i}_{DC} \quad (14)$$

$$I_{DC} = D_I \cdot I_{L_f} \quad (15)$$

$$\hat{i}_{DC} = I_{DC} \cdot \hat{d}_I + D_I \cdot \hat{i}_{L_f} \quad (16)$$

En la figura 17 se muestra el modelo del punto de operación, que se ha obtenido aplicando las ecuaciones (12) y (15) a la figura 16. La ecuación (12) se ha representado como una fuente de tensión y la ecuación (15) se ha representado como una fuente de corriente. A partir de este esquema se obtienen los demás parámetros del punto de operación ( $I_{L_f}$ ,  $V_{INV}$ ,  $I_{DC}$ ,  $D_I$ ).

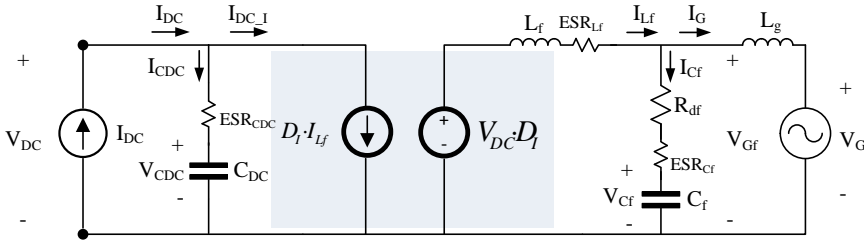


Figura 17: Modelo completo del punto de operación.

El valor de  $V_{INV}$  depende de la caída de tensión en el filtro  $LCL$ . Se ha considerado que la impedancia del condensador  $C_f$  es muy elevada a la frecuencia de la red ( $2\pi \cdot \omega = 50\text{Hz}$ ), por lo que el fundamental de la corriente en ambas inductancias es aproximadamente igual:  $I_{G_{50Hz}} \approx I_{L_f_{50Hz}}$ . En la figura 18 se ha representado al inversor como la fuente de tensión sinusoidal ( $V_{INV}$ ) conectada a la red ( $V_G$ ) en serie con las inductancias  $L_f$  y  $L_g$ , ( $L_f + L_g$ ).

El valor de  $I_{L_f}$  se obtiene en (17) a partir de la tensión de la red y la potencia media inyectada en la red ( $P_{G_{AV}}$ ).

El valor en el punto de operación de la tensión que genera el inversor ( $V_{INV}$ ) y la corriente inyectada en la red ( $I_G$ ) varían en el tiempo a la frecuencia de la red, tal como muestran (18) y (19), donde  $\varphi_{INV}$  es el desfase de  $V_{INV}$  respecto la tensión de red y  $V_{INV\_pk}$  su valor de pico.

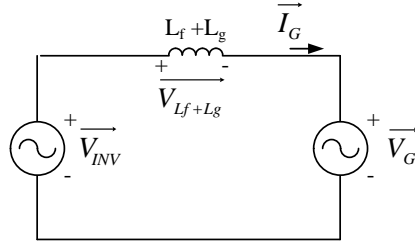


Figura 18: Esquema del filtro LCL a 50Hz

$$I_{L_f\_pk} \approx I_{G\_pk} = \sqrt{2} \cdot \frac{P_{G\_AV}}{V_{G\_RMS}} = 2 \cdot \frac{P_{G\_AV}}{V_{G\_pk}} \quad (17)$$

$$I_G = I_G(t) = I_{G\_pk} \cdot \cos(\omega \cdot t) \quad (18)$$

$$V_{INV} = V_{INV}(t) = V_{INV\_pk} \cdot \cos(\omega \cdot t + \varphi_{INV}) \quad (19)$$

En la figura 19 muestran los fasores de la tensión que genera el inversor ( $V_{INV}$ ), la tensión del filtro LCL y de la tensión de red ( $V_G$ ) a la frecuencia del fundamental (50Hz). El origen de fases se ha tomado en la tensión de red. Realizando las operaciones vectoriales se obtienen los valores  $V_{INV\_pk}$  (20) y el ángulo  $\varphi_{INV}$  (21).

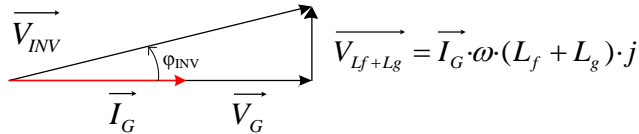


Figura 19: Tensión  $V_{INV}$  en función de  $V_G$  e  $I_G$ .

$$V_{INV\_pk} = \sqrt{(V_{G\_RMS} \cdot \sqrt{2})^2 + (I_{G\_pk} \cdot \omega \cdot (L_f + L_g))^2} \quad (20)$$

$$\varphi_{INV} = \text{atan}\left(\frac{I_G \cdot \sqrt{2} \cdot \omega \cdot (L_f + L_g)}{V_G \cdot \sqrt{2}}\right) \quad (21)$$

Para obtener el ciclo de trabajo efectivo ( $D_I$ ) se emplean las ecuaciones (12) y (19). El resultado es la ecuación (22)

$$D_I = D_I(t) = \frac{V_{INV}(t)}{V_{DC}} = \frac{1}{V_{DC}} \cdot V_{INVpk} \cdot \cos(\omega \cdot t + \varphi_{INV}) \quad (22)$$

El valor de  $I_{DC}$  se obtiene en (23) mediante las ecuaciones (22) y (15).

$$I_{DC} = I_{DC}(t) = D_I(t) \cdot I_G(t) = \frac{V_{INVpk} \cdot I_{g\_pk}}{V_{DC}} \cdot \frac{\cos(2\omega t + \varphi_{INV}) + \cos(\varphi_{INV})}{2} \quad (23)$$

En la figura 20 se muestra el modelo de pequeña señal, obtenido aplicando las ecuaciones (13) y (16) a la figura 16. La ecuación (13) se ha representado como dos fuentes de tensión y la ecuación (16) se ha representado como dos fuentes de corriente. A partir de este modelo se obtiene la representación de estado que se muestra de la ecuación (24) hasta la (39).

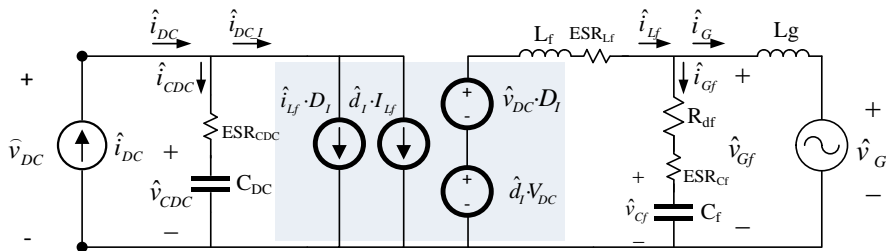


Figura 20: Modelo completo de pequeña señal del inversor.

$$\frac{d}{dt} X_{INV} = A_{INV} \cdot X_{INV} + B_{INV} \cdot U_{INV} \quad (24)$$

$$Y_{INV} = C_{INV} \cdot X_{INV} + D_{INV} \cdot U_{INV}$$

$$X_{INV} = [\hat{i}_{Lf} \ \hat{i}_G \ \hat{v}_{Cf} \ \hat{v}_{CDC}]^T$$

$$U_{INV} = [\hat{d}_I \ \hat{i}_{DC} \ \hat{v}_G]^T \quad (25)$$

$$Y_{INV} = [\hat{i}_{Lf} \ \hat{i}_G \ \hat{i}_{Cf} \ \hat{v}_{CDC} \ \hat{v}_{DC} \ \hat{v}_{Gf}]^T$$

$$A_{INV} = \begin{bmatrix} A_{INV11} & A_{INV12} & A_{INV13} & A_{INV14} \\ A_{INV21} & A_{INV22} & A_{INV23} & 0 \\ A_{INV31} & A_{INV32} & 0 & 0 \\ A_{INV41} & 0 & 0 & 0 \end{bmatrix} \quad (26)$$

$$B_{INV} = \begin{bmatrix} B_{INV11} & B_{INV12} & 0 \\ 0 & 0 & B_{INV23} \\ 0 & 0 & 0 \\ B_{INV41} & B_{INV42} & 0 \end{bmatrix} \quad (27)$$

$$C_{INV} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ C_{INV51} & 0 & 0 & 1 \\ C_{INV61} & C_{INV62} & 1 & 0 \end{bmatrix} ; \quad D_{INV} = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 0 \\ D_{INV51} & D_{INV52} & 0 \\ 0 & 0 & 0 \end{bmatrix} \quad (28)$$

$$A_{INV11} = \frac{-R_{df} - ESR_{Cf} - ESR_{Lf} - D_I^2 \cdot ESR_{cdc}}{L_f} \quad (29)$$

$$A_{INV12} = \frac{R_{df} + ESR_{Cf}}{L_f} ; \quad A_{INV13} = \frac{-1}{L_f} ; \quad A_{INV14} = \frac{D_I}{L_f} \quad (30)$$

$$A_{INV21} = \frac{R_{df} + ESR_{Cf}}{L_g} ; \quad A_{INV22} = \frac{-(R_{df} + ESR_{Cf})}{L_g} \quad (31)$$

$$A_{INV23} = \frac{-1}{L_g} ; \quad A_{INV31} = \frac{1}{C_f} ; \quad A_{INV32} = \frac{-1}{C_f} \quad (32)$$

$$A_{INV_{41}} = \frac{-D_I}{C_{DC}} \quad (33)$$

$$B_{INV_{11}} = \frac{V_{DC} - D_I \cdot I_{Lf} \cdot ESR_{Cf}}{L_f} \quad (34)$$

$$B_{INV_{12}} = \frac{D_I \cdot ESR_{CDC}}{L_f} \quad (35)$$

$$B_{INV_{23}} = \frac{-1}{L_g} ; B_{INV_{41}} = \frac{-I_{Lf}}{C_{DC}} ; B_{INV_{42}} = \frac{1}{C_{DC}} \quad (36)$$

$$C_{INV_{51}} = D_I \cdot ESR_{CDC} ; C_{INV_{32}} = 1 \quad (37)$$

$$C_{INV_{61}} = R_{df} + ESR_{Cf} ; C_{INV_{62}} = -(R_{df} + ESR_{Cf}) ; C_{INV_{63}} = 1 \quad (38)$$

$$D_{INV_{51}} = -I_{Lf} ; D_{INV_{52}} = ESR_{cdc} \quad (39)$$

## 4.2 Modelo del panel fotovoltaico

Para diseñar el control de tensión en bornes de un panel fotovoltaico es necesario obtener un modelo del comportamiento del propio panel. Se puede obtener el modelo linealizando las curvas  $I$ - $V$ , proporcionadas por el fabricante del panel, alrededor de un punto de operación (40). De hecho, en cualquier punto de operación, el panel  $PV$  se puede representar como en (41). La ecuación del modelo que se muestra en (42), se ha obtenido ignorando el término  $(\hat{v}_{PV} \cdot \hat{i}_{PV})$ , que es el producto de dos variables de pequeña señal, por tener un valor muy inferior al resto de los términos.

$$\overline{p_{PV}} = P_{PV} + \hat{p}_{PV} = \overline{v_{PV}} \cdot \overline{i_{PV}} = (V_{PV} + \hat{v}_{PV}) \cdot (I_{PV} + \hat{i}_{PV}) \quad (40)$$

$$P_{PV} + \hat{p}_{PV} = V_{PV} \cdot I_{PV} + V_{PV} \cdot \hat{i}_{PV} + \hat{v}_{PV} \cdot I_{PV} + \hat{v}_{PV} \cdot \hat{i}_{PV} \quad (41)$$

$$P_{PV} + \hat{p}_{PV} \approx V_{PV} \cdot I_{PV} + V_{PV} \cdot \hat{i}_{PV} + \hat{v}_{PV} \cdot I_{PV} \quad (42)$$

A partir del modelo del panel  $PV$  (42) se puede identificar el punto de operación (43) y los términos de pequeña señal (44).

$$P_{PV} = V_{PV} \cdot I_{PV} \quad (43)$$

$$\hat{p}_{PV} = V_{PV} \cdot \hat{i}_{PV} + \hat{v}_{PV} \cdot I_{PV} \quad (44)$$

En un punto de operación cercano al  $MPP$  se tiene:  $\hat{p}_{PV} = 0$ . En base a esto, la respuesta dinámica del panel es equivalente a una resistencia negativa ( $-R_{PV}$ ), como se representa en (45), donde  $R_{PV} = V_{PV}/I_{PV} = V_{PV}^2/P_{PV}$  en el  $MPP$ .

$$\left. \frac{\hat{v}_{PV}}{\hat{i}_{PV}} \right|_{MPP} = - \left. \frac{V_{PV}}{I_{PV}} \right|_{MPP} = -R_{PV} \quad (45)$$

## 4.2 Modelado de la etapa DC/DC: Flyback

El modelo de pequeña señal del convertidor *Flyback* se ha formulado obteniendo un circuito equivalente a un convertidor *Buck-Boost*. Para ello, las magnitudes en la parte del secundario del transformador se han incluido en el modelo, pero referidas al primario del transformador. Para ello se definen los siguientes valores “efectivos” del convertidor *Buck-Boost* equivalente:

- Tensión de salida efectiva:  $V_{DCef} = \frac{N1}{N2} \cdot V_{DC}$
- Corriente de salida efectiva:  $I_{Oef} = \frac{N2}{N1} \cdot I_O$
- Relación de transformación de tensión efectiva:  $M_{ef} = \frac{V_{DCef}}{V_{PV}}$



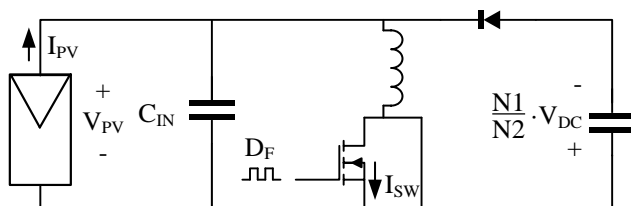


Figura 21: Etapa de conexión al panel fotovoltaico. Convertidor Buck-Boost equivalente

El convertidor *Flyback* se ha diseñado para operar en modo de conducción discontinua (*DCM*). Para obtener el modelo del convertidor se ha empleado el modelo del conmutador *PWM* en *DCM* presentado en [87] aplicado al convertidor *Buck-Boost* equivalente. El modelo completo del convertidor se muestra en la figura 22. Además del conmutador, en el modelo del completo se tiene en cuenta el resto de componentes del convertidor y los elementos a los que está conectado: el panel fotovoltaico y la *DC-Link*.

El panel fotovoltaico se ha modelado en (45) como una resistencia negativa, “ $-R_{PV}$ ”. Se conecta a los bornes de la entrada, en paralelo con la capacidad a la entrada del convertidor ( $C_{IN}$ ).

Se debe tener en cuenta que la carga del convertidor, que es la *DC-Link*, se ha representado como una fuente de tensión constante porque  $V_{DC}$  se regula con el inversor de conexión a la red. El término de la carga es una perturbación en la tensión de salida ( $\hat{v}_{DC}$ ), que representa el rizado de 100Hz en la tensión de la *DC-Link* del inversor.

En la tabla 6 se muestran las expresiones con las que se obtienen los puntos de operación del circuito de pequeña señal de la figura 22. Siguiendo las ecuaciones de (46) a (56) se obtiene una representación de estado de pequeña señal del convertidor en *DCM*.

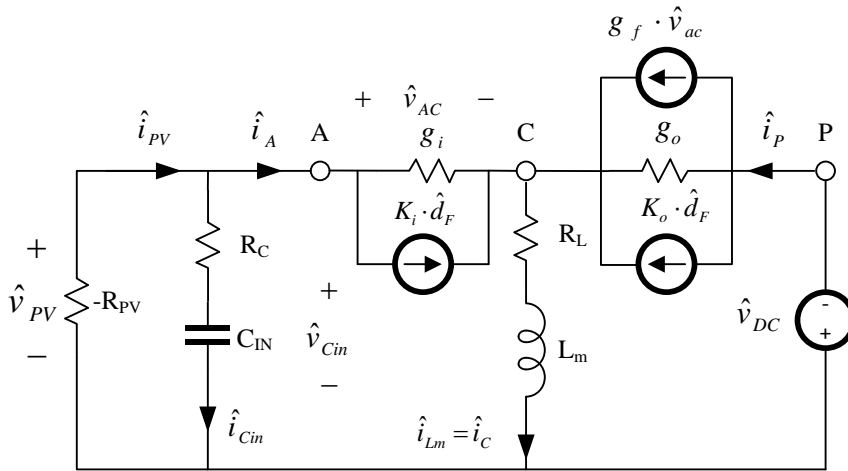


Figura 22: Modelo equivalente de pequeña señal de la etapa de conexión al panel fotovoltaico (Convertidor DC/DC)

Tabla 6: Ecuaciones de los parámetros principales del convertidor DC/DC

Valor del punto de Operación		Parámetro del modelo de pequeña señal	
Variable	Expresión	Variable	Expresión
$I_A$	$\frac{P_{PV}}{V_{PV}}$	$g_i$	$\frac{I_A}{V_{AC}} = \frac{P_{PV}}{V_{PV}^2}$
$I_P$	$\frac{P_{PV}}{\frac{N_1}{N_2} \cdot V_{DC}}$	$g_f$	$2 \cdot \frac{I_P}{V_{AC}} = \frac{2 \cdot P_{PV}}{\frac{N_1}{N_2} \cdot V_{DC} \cdot V_{PV}}$
$V_{AC}$	$V_{PV}$	$g_o$	$\frac{I_P}{V_{CP}} = \frac{P_{PV}}{\left(\frac{N_1}{N_2} \cdot V_{DC}\right)^2}$
$V_{CP}$	$\frac{N_1}{N_2} \cdot V_{DC}$	$K_i$	$2 \cdot \frac{I_A}{D_F} = \sqrt{\frac{2 \cdot P_{PV}}{L_m \cdot F_{SW\_F}}}$
$D_F$	$\frac{\sqrt{2 \cdot L_m \cdot F_{SW\_F} \cdot P_{PV}}}{V_{PV}}$	$K_o$	$2 \cdot \frac{I_P}{D_F} = \frac{V_{PV} \cdot \sqrt{2 \cdot P_{PV}}}{\frac{N_1}{N_2} \cdot V_{DC} \cdot \sqrt{L_m \cdot F_{SW\_F}}}$

$$\begin{aligned} \frac{d}{dt} X_{FB} &= A_{FB} \cdot X_{FB} + B_{FB} \cdot U_{FB} ; & Y_{FB} &= C_{FB} \cdot X_{FB} + D_{FB} \cdot U_{FB} \\ X_{FB} &= [\hat{i}_{Lm} \ \hat{v}_{Cin}]^T ; & U_{FB} &= [\hat{d}_F \ \hat{v}_{DC}]^T ; & Y_{FB} &= [\hat{i}_{Lm} \ \hat{v}_{PV}]^T \end{aligned} \quad (46)$$

$$g_{den}^2 \equiv \left( \frac{1}{R_C} - \frac{1}{R_{PV}} \right) \cdot (g_i + g_o + g_f) + g_i \cdot g_o \quad (47)$$

$$\begin{aligned} A_{FB} &= \begin{bmatrix} A_{FB11} & A_{FB12} \\ A_{FB21} & A_{FB22} \end{bmatrix} ; & B_{FB} &= \begin{bmatrix} B_{FB11} & B_{FB12} \\ B_{FB21} & B_{FB22} \end{bmatrix} \\ C_{FB} &= \begin{bmatrix} 1 & 0 \\ C_{FB21} & C_{FB22} \end{bmatrix} ; & D_{FB} &= \begin{bmatrix} 0 & 0 \\ D_{FB21} & D_{FB22} \end{bmatrix} \end{aligned} \quad (48)$$

$$A_{FB11} = -\frac{R_L}{L_m} - \frac{\frac{1}{R_C} - \frac{1}{R_{PV}} + g_i}{L_m \cdot g_{den}^2} \quad (49)$$

$$A_{FB12} = \frac{1}{R_C \cdot g_i \cdot L_m} \cdot \left[ \frac{\left( \frac{1}{R_C} - \frac{1}{R_{PV}} + g_i \right) \cdot (g_i + g_o + g_f)}{g_{den}^2} - 1 \right] \quad (50)$$

$$A_{FB21} = \frac{-g_i}{R_C \cdot C_{IN} \cdot g_{den}^2} ; \quad A_{FB22} = \frac{1}{R_C \cdot C_{IN}} \cdot \left[ \frac{(g_i + g_o + g_f)}{R_C \cdot g_{den}^2} - 1 \right] \quad (51)$$

$$B_{FB11} = \frac{1}{g_i \cdot L_m} \cdot \left[ K_i + \frac{\left( \frac{1}{R_C} - \frac{1}{R_{PV}} + g_i \right) \cdot [K_o \cdot g_i - K_i \cdot (g_f + g_o)]}{g_{den}^2} \right] \quad (52)$$

$$B_{FB12} = \frac{-\left( \frac{1}{R_C} - \frac{1}{R_{PV}} + g_i \right) \cdot g_o}{L_m \cdot g_{den}^2} \quad (53)$$

$$B_{FB21} = \frac{K_o \cdot g_i - K_i \cdot (g_f + g_o)}{R_C \cdot C_{IN} \cdot g_{den}^2} ; \quad B_{FB22} = \frac{-g_i \cdot g_o}{R_C \cdot C_{IN} \cdot g_{den}^2} \quad (54)$$

$$C_{FB21} = \frac{-g_i}{g_{den}^2} ; \quad C_{FB22} = \frac{(g_i + g_o + g_f)}{R_C \cdot g_{den}^2} \quad (55)$$

$$D_{FB21} = \frac{K_o \cdot g_i - K_i \cdot (g_f + g_o)}{g_{den}^2} ; \quad D_{FB22} = \frac{-g_i \cdot g_o}{g_{den}^2} \quad (56)$$

# Capítulo 5

## Estructuras de control propuestas

*Página en blanco*

## Capítulo 5. Estructuras de control

Las dos etapas del inversor están conectadas en la *DC-Link*. La capacidad de los condensadores ( $C_{DC}$ ) de la *DC-Link* permite que las dos etapas del inversor estén energéticamente desacopladas. El diseño del control se simplifica ya que es posible estudiar por separado el comportamiento de cada una de las etapas.

Se ha implementado un control analógico para el control de  $I_{SW}$  y digital para el resto del inversor. El control digital se ejecuta en un *DSP Texas Instruments TMS320F38335* a una frecuencia de muestreo ( $F_s$ ) de 40kHz ( $T_s=1/F_s=25\mu s$ ). El estudio se ha realizado empleando el modelo continuo obtenido en el capítulo 4. Los reguladores obtenidos se han discretizado para su implementación digital, mediante la transformada bilineal (57), también conocida como *método de Tustin*. El término 's' representa la variable de Laplace u operador derivada:  $s=d/dt$  y el término 'z' la variable en el dominio discreto.

$$z = e^{s \cdot T_s} = \frac{e^{\frac{s \cdot T_s}{2}}}{e^{-\frac{s \cdot T_s}{2}}} \approx \frac{1 + \frac{s \cdot T_s}{2}}{1 - \frac{s \cdot T_s}{2}} \quad (57)$$

En los sistemas digitales, se produce un retardo de un periodo de muestreo entre la adquisición de datos y la aplicación de la acción de control. Este retardo, que se debe tener en cuenta para el diseño del control, compromete la estabilidad del sistema provocando una disminución del margen de fase en alta frecuencia. Su efecto se puede modelar mediante la aproximación de *Padé* (58) y se muestra en la figura 23. La función está formada por un par de polos complejos conjugados en el semiplano izquierdo y un par de ceros en el semiplano derecho.

$$Padé(s) = \frac{\frac{T_s^2}{12}s^2 - \frac{T_s}{2}s + 1}{\frac{T_s^2}{12}s^2 + \frac{T_s}{2}s + 1} \quad (58)$$

El control digital permite a los algoritmos *MPPT* emplear las señales de control de la etapa del inversor. Esta ventaja se aprovecha para la implementación de un algoritmo *sensorless* basado en [72].

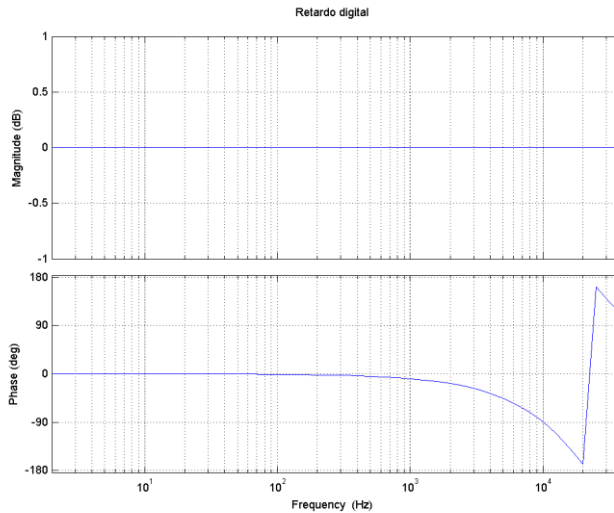


Figura 23: Pérdida de fase debido al retardo digital con una frecuencia de muestreo de 40kHz

## 5.1 Estructuras de control propuestas para la etapa DC/AC

Para diseñar el control es necesario conocer el comportamiento del sistema. El tamaño de la *DC-Link* influye directamente sobre los lazos de control. La tendencia a disminuir su tamaño conlleva un aumento en la dinámica del convertidor. Es conveniente incrementar la dinámica del control de la tensión  $V_{DC}$  para mantener el sistema bajo control, principalmente en régimen transitorio. Esta práctica lleva asociado a menudo un aumento en la distorsión armónica de la corriente inyectada (*THD<sub>I</sub>*).

La inyección de armónicos de corriente en la red eléctrica está reglada por las normativas y estándares internacionales expuestos en el capítulo 1. Los límites impuestos a la amplitud de los armónicos condicionan el diseño de los lazos de control del inversor y el sincronismo con la red. Uno de los objetivos de esta tesis es proporcionar una mejora sobre este control que



permita el uso de *DC-Link* con capacidad reducida y cumplir la normativa de distorsión armónica. Se propone el uso de estructuras basadas en integradores generalizados de segundo orden (*SOGI*) para obtener un aumento significativo de la dinámica del lazo de control de tensión sin aumentar la distorsión de la corriente inyectada ( $I_g$ ). La estructura de control implementada se muestra en la figura 24.

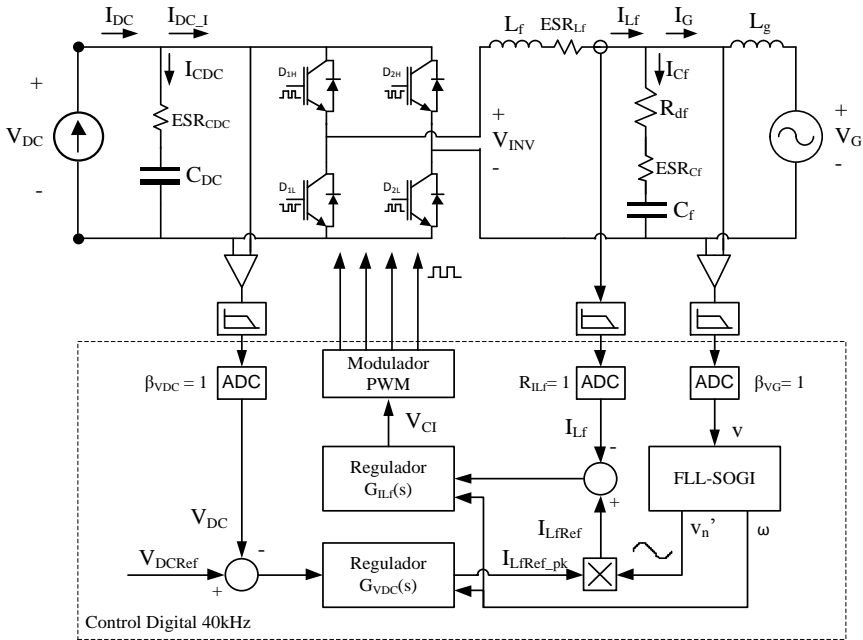


Figura 24: Estructura de control de la etapa de conexión a la red

### Sincronismo con la red: *FLL-SOGI*

El sincronismo con la red se realiza mediante el lazo de seguimiento de frecuencia (*FLL*) presentado en [37] y [39], que está basado en *SOGIs* (*FLL-SOGI*). La estructura de un *FLL-SOGI* se muestra en la figura 25. A partir de la señal de la tensión de la red ( $v$ ), en el *SOGI* se obtiene una señal directa y filtrada ( $v'$ ) y una señal en cuadratura ( $qv'$ ) a  $-90^\circ$ . El *FLL* proporciona la frecuencia de la red ( $\omega$ ) que realimenta al *SOGI*.

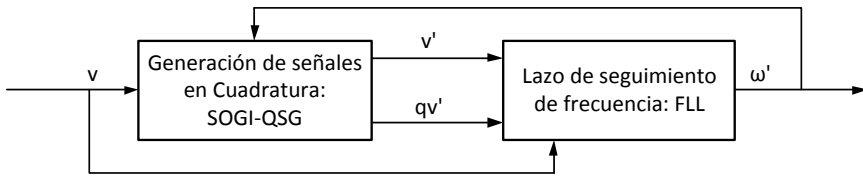


Figura 25: Bloques del FLL-SOGI

En la figura 26 se ha añadido un bloque al *FLL-SOGI* para calcular la tensión de pico de las señales  $v'$  y  $qv'$  ( $v'_{pk}$ ), que sirve para obtener las señales normalizadas  $v'_n$  y  $qv'_n$ .

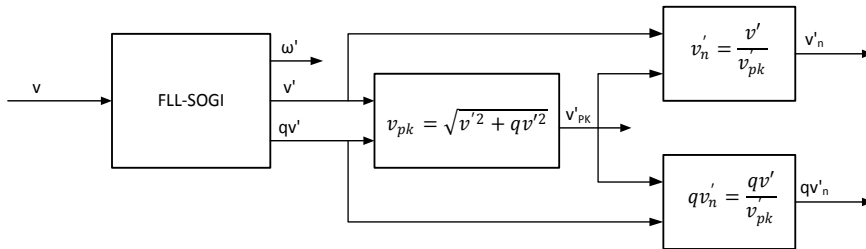


Figura 26: Señales normalizadas del FLL-SOGI

Los *PLL* como el *SRF-PLL* se sincronizan con la red empleando transformadas matemáticas, basadas en operaciones trigonométricas (*Park*), para obtener las señales en cuadratura  $v'$  y  $qv'$  [27-32]. A partir de estas señales se implementa un lazo de control para obtener la frecuencia y la fase ( $\omega \cdot t = \theta$ ) de la red. El control del inversor necesita una señal sinusoidal normalizada y en fase con la red, que se emplea para obtener el valor instantáneo de la referencia de corriente ( $I_{LjRef}$ ). Los métodos basados en *SRF-PLL* emplean de nuevo una función trigonométrica ( $\cos(\theta)$ ) para obtener una señal que es equivalente a  $v'_n$  (59).

$$v'_n \equiv \cos(\theta) \tag{59}$$

El sincronismo basado en *FLL-SOGI* no emplea funciones trigonométricas. Esto es una ventaja importante para su implementación en

microcontroladores, principalmente en los de bajo coste, ya que este tipo de funciones requiere mayor tiempo de computación que las operaciones aritméticas.

Si fuera necesario obtener el valor de la fase de la red, se puede calcular mediante la arcotangente de las señales en cuadratura (60), a costa de ocupar tiempo de proceso.

$$\theta \equiv \begin{cases} \operatorname{atan}\left(\frac{qv'}{v'}\right) = \operatorname{atan}\left(\frac{qv'_n}{v'_n}\right) & \text{Si } v' \geq 0 \\ \operatorname{atan}\left(\frac{qv'}{v'}\right) + \pi = \operatorname{atan}\left(\frac{qv'_n}{v'_n}\right) + \pi & \text{Si } v' < 0 \end{cases} \quad (60)$$

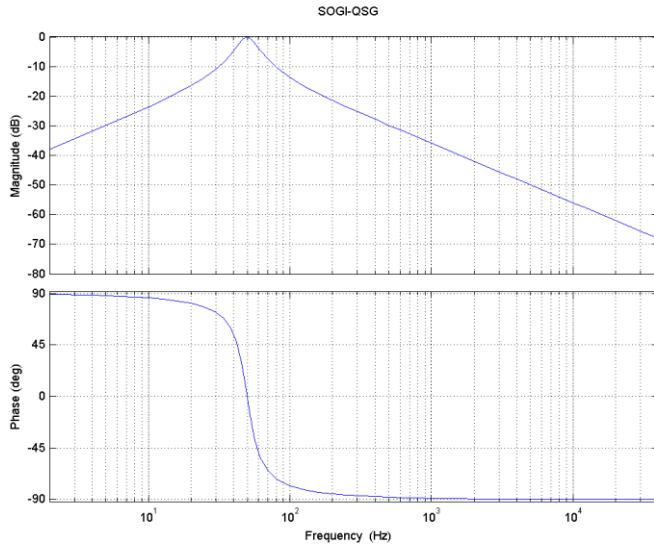
En [37] se deducen las funciones de transferencia del *SOGI-QSG* con las que se obtiene la señal de red filtrada ( $v'$ ) y la señal en cuadratura ( $qv'$ ), que se muestran en (61) y (62). Se ha ajustado la ganancia  $K_{QSG}$  para tener un tiempo de establecimiento de 5 ciclos de red (100ms). El tiempo de establecimiento se puede ajustar según (63). El ancho de banda es de 15.8Hz (64). El ajuste pretende llegar a un compromiso entre atenuación de los armónicos de tensión de la red y el tiempo de establecimiento del *SOGI*. En la figura 27 y la figura 28 se muestra la respuesta del *SOGI-QSG* en frecuencia y temporal ante un escalón, respectivamente.

$$D(s) = \frac{v'}{v} = \frac{K_{QSG} \cdot \omega \cdot s}{s^2 + K_{QSG} \cdot \omega \cdot s + \omega^2} \quad (61)$$

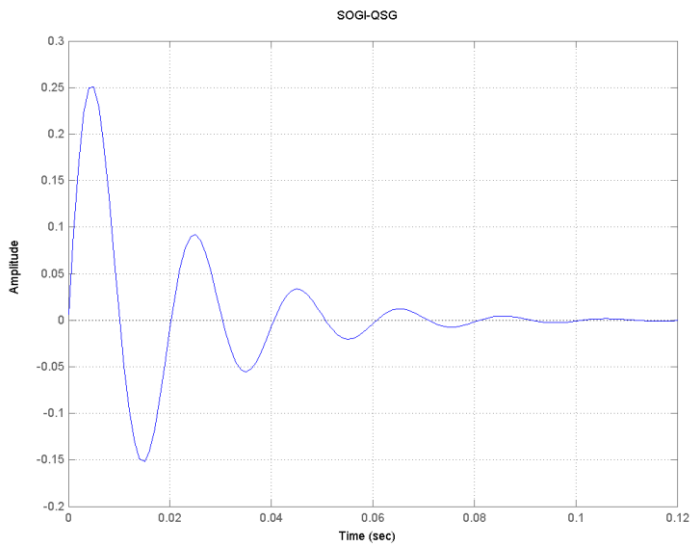
$$Q(s) = \frac{qv'}{v} = \frac{K_{QSG} \cdot \omega^2}{s^2 + K_{QSG} \cdot \omega \cdot s + \omega^2} \quad (62)$$

$$TS_{QSG} \approx \frac{10}{K_{QSG} \cdot \omega} \rightarrow K_S \approx \frac{10}{TS_{QSG} \cdot \omega} = \frac{10}{0,1 \cdot 2\pi \cdot 50} = 0,318 \quad (63)$$

$$BW_{QSG} = \frac{K_{QSG} \cdot \omega}{2\pi} = 15,8\text{Hz} \quad (64)$$



*Figura 27: Respuesta en frecuencia del SOGI-QSG:D(s)*



*Figura 28: Respuesta ante escalón del SOGI-QSG:D(s)*

El ajuste del  $FLL$  [37] se realiza mediante el parámetro  $\Gamma_{FLL}$  de la función (65), donde se relaciona la frecuencia de la red ( $\omega$ ) con la frecuencia estimada por el  $FLL$  ( $\omega'$ ). El tiempo de establecimiento se estima en (66). Se ha ajustado  $\Gamma_{FLL}$  para un tiempo de establecimiento de 5 ciclos de red (100ms).

$$FLL(s) = \frac{\omega'}{\omega} = \frac{\Gamma_{FLL}}{s + \Gamma_{FLL}} \quad (65)$$

$$T_{S_{FLL}} \approx \frac{5}{\Gamma_{FLL}} \rightarrow \Gamma_{FLL} \approx \frac{5}{T_{S_{FLL}}} = \frac{5}{0,1} = 50 \quad (66)$$

### Control de corriente

El control de la corriente inyectada se realiza regulando la corriente ( $I_{Lf}$ ) en la inductancia del filtro ( $L_f$ ) en lugar de controlar directamente la corriente ( $I_G$ ) en la inductancia de la red ( $L_g$ ). En [79, 88 y 89] se demostró que el control de un inversor  $PV$  conectado a la red es más robusto si el sensor de corriente de salida se encuentra en la inductancia del filtro ya que, de este modo, el diseño del control no depende tanto del valor de  $L_g$  ni de la resonancia del filtro  $LCL$ . La inductancia  $L_g$  es un valor que varía en función del tipo de la red a la que está conectado el inversor. En la figura 29 se muestra el esquema del control de corriente.

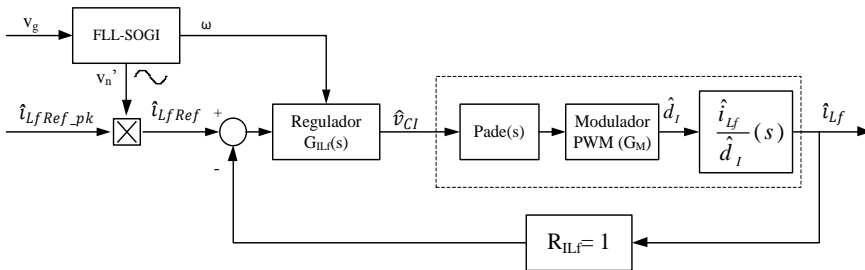


Figura 29: Esquema de control de la corriente  $I_{Lf}$

La referencia ( $I_{LfRef}$ ) de la corriente inyectada tiene una forma sinusoidal y se obtiene mediante (67). La forma de onda y la frecuencia la obtiene de la señal ( $v_n'$ ) proporcionada por el *FLL-SOGI*. La amplitud la obtiene de la señal ( $I_{LfRef\_pk}$ ), que es la salida del regulador  $G_{VDC}(s)$  de la figura 24.  $G_{VDC}(s)$  es el regulador de la tensión ( $V_{DC}$ ) de la *DC-Link*.

$$\hat{i}_{LfRef} = \hat{i}_{LfRef\_pk} \cdot v_n' \quad (67)$$

### Obtención del lazo de control

El regulador  $G_{Ilf}(s)$  actúa sobre la variable  $\hat{v}_{CI}$ , que es la referencia del modulador  $G_M$ , para controlar la corriente  $I_{Lf}$ . Para diseñar el regulador se necesita conocer el comportamiento de  $I_{Lf}$  con respecto a  $\hat{v}_{CI}$ , que se puede representar mediante la función  $\hat{i}_{Lf}(s)/\hat{v}_{CI}(s)$ . Esta función de transferencia está formada por los siguientes elementos (68): la ganancia del modulador *PWM* ( $G_M$ ) (5), el efecto del retado digital modelado mediante la función de *Padé*( $s$ ) (58) y el comportamiento de la corriente  $I_{Lf}$  con respecto al ciclo de trabajo de los transistores ( $\hat{d}_I$ ). Este último elemento se representa mediante función de transferencia  $\hat{i}_{Lf}(s)/\hat{d}_I(s)$  que se obtiene del modelo de la figura 20 obtenido en el capítulo 4.

$$\frac{\hat{i}_{Lf}(s)}{\hat{v}_{CI}(s)} = \frac{\hat{i}_{Lf}(s)}{\hat{d}_I(s)} \cdot G_M \cdot \text{Padé}(s) \quad (68)$$

La ecuación (69) es una función de transferencia abreviada del sistema, obtenida sin tener en cuenta  $L_g$ ,  $ESR_{CDC}$ ,  $ESR_{Lf}$ , ni el efecto de *Padé*( $s$ ). Esta función es más sencilla y permite apreciar la situación de los polos y los ceros más relevantes del convertidor. En la figura 30 se muestra la respuesta en frecuencia de la función  $\hat{i}_{Lf}(s)/\hat{v}_{CI}(s)$  obtenida mediante el modelo aproximado, superpuesta sobre la obtenida mediante el modelo completo. La representación se realiza considerando las dos *DC-Links* que se van a implementar (500 $\mu$ F y 50 $\mu$ F) y a la potencia máxima (230W). El punto de operación el inversor representado es para  $t=0$ ms, dentro de un ciclo de la

red. Se puede observar que, a pesar de tener un comportamiento similar, existen discrepancias entre ambas funciones, por tanto es conveniente estudiar el sistema empleando las funciones de transferencia obtenidas del modelo completo.

$$\left. \frac{\hat{i}_{L_f}(s)}{\hat{v}_{CI}(s)} \right|_{avbr.} = \frac{2 \cdot (V_{DC} \cdot C_{DC} \cdot s - D_I \cdot I_{L_f})}{L_f \cdot C_{DC} \cdot s^2 + D_I^2} \quad (69)$$

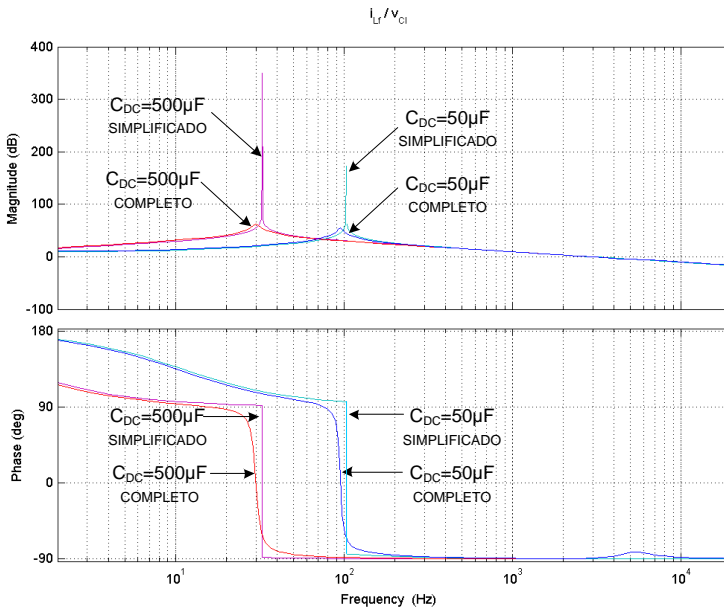


Figura 30:  $i_{L_f}(s)/v_{CI}(s)$ ;  $P=230W$ ;  $t=0ms$ ;  
 $C_{DC}=50\mu F$ : simplificada (magenta), completa (roja);  $C_{DC}=500\mu F$ : simplificada (cian), completa (azul)

### Comportamiento dinámico de la corriente $I_{L_f}$ en función de las condiciones de trabajo.

El comportamiento dinámico del convertidor varía en función del punto de trabajo. En la figura 31 se representa la respuesta en frecuencia de  $\hat{i}_{L_f}(s)/\hat{v}_{CI}(s)$  para ambas  $DC-Link$ . Se realiza un barrido en potencia con  $P \in [30, 80, 130, 180, 230]$  W. El punto de operación el inversor representado es para  $t=0ms$ , dentro de un ciclo de la red. Se observa que el comportamiento

por encima del 5º armónico de la red (250Hz) es similar en las dos *DC-Links* y todos los valores de potencia.

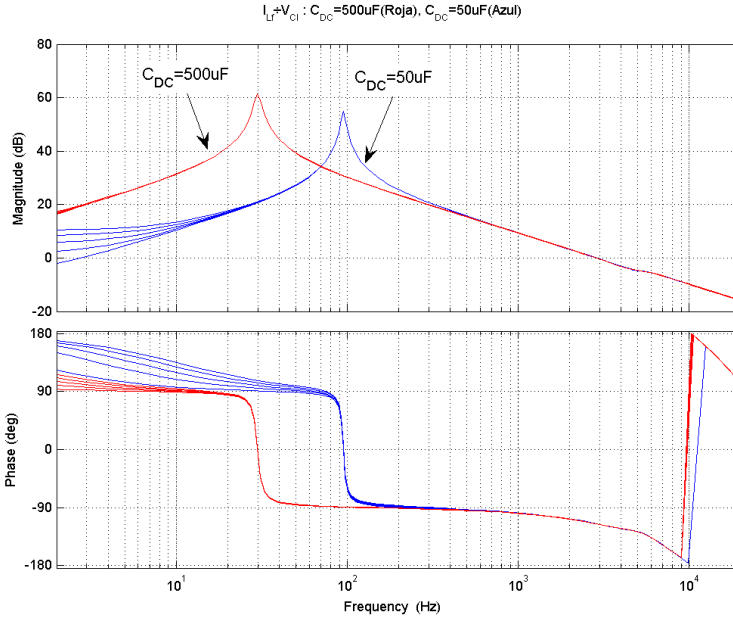


Figura 31:  $i_L(s)v_{CL}(s)$ ;  $P \in \{30,80,130,180,230\}W$ ;  $C_{DC} \in \{50,500\}\mu F$ ;  $t=0ms$

El diagrama de Bode de la figura 32 se ha realizado para obtener la respuesta de los dos inversores en función de la tensión instantánea de salida con el inversor funcionando a 230W de potencia media. La tensión de la red varía a 50Hz, por ello se ha realizado un barrido temporal con  $t \in [0, 1, 2, 3, 4, 5]$  ms. De esta forma se recorre la dinámica de toda la onda de la tensión de la red (59), para lo que sólo es necesario 1/4 de periodo. Cuando  $t=0ms$  el valor de  $v_n'=1$  y por tanto la tensión y la corriente de salida son iguales a sus valores de pico. Al igual que en el barrido de potencia, se observa que el comportamiento por encima del 5º armónico de la red (250Hz) es similar en las dos *DC-Links* y todos los valores de tiempo.

Para el diseño del regulador se toma como punto de partida la función de transferencia del sistema con la *DC-Link* de 500µF funcionando a plena



carga. Obtenido el control se comprueba la estabilidad para todo el rango de trabajo y para el sistema con la *DC-Link* de 50μF.

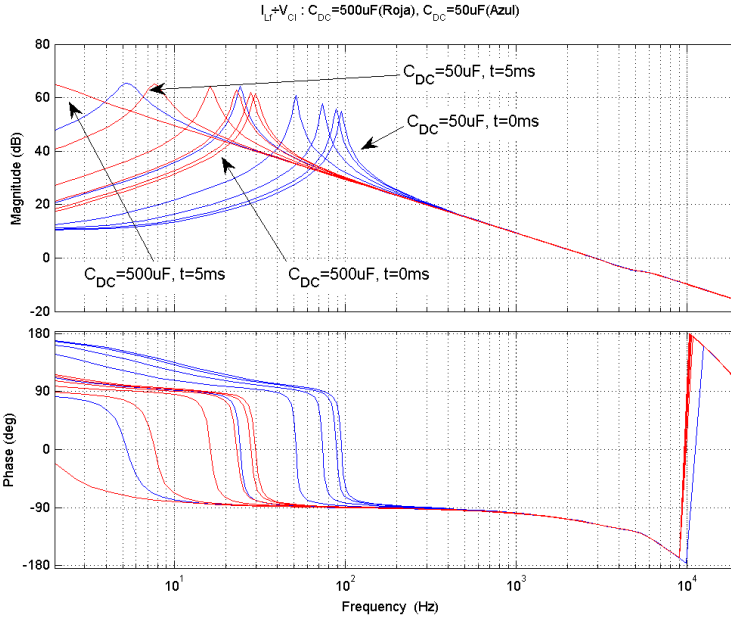


Figura 32:  $i_{Lf}(s)/v_{Cl}(s)$ ;  $P=230W$ ;  $C_{DC} \in \{50, 500\} \mu F$ ;  $t \in \{0, 1, 2, 3, 4, 5\} ms$ .

### Regulador $G_{ILf}(s)$ con acción proporcional más resonante (P+R)

La función de transferencia de la ganancia de lazo,  $Ti_{Lf}(s)$ , se obtiene del producto de todas las funciones de transferencia que forman el lazo de control. En la figura 33 se muestra el diagrama de bloques y en (70) la función de transferencia.

$$Ti_{Lf}(s) = G_{ILf}(s) \cdot G_M \cdot Pade(s) \cdot \frac{\hat{i}_{Lf}}{\hat{a}_l}(s) \cdot R_{ILf} \quad (70)$$

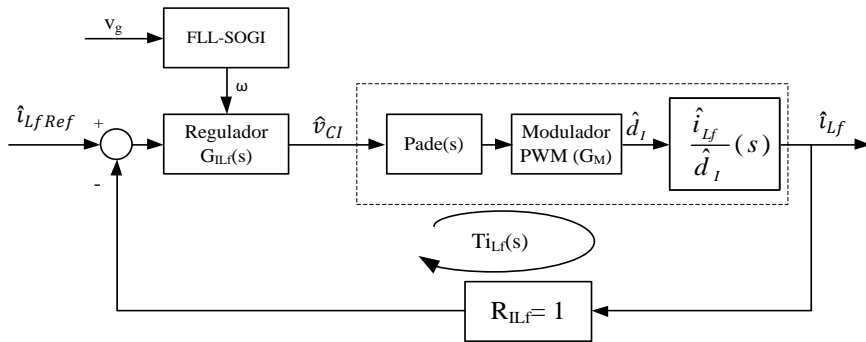


Figura 33: Ganancia de lazo en el lazo de corriente

El regulador  $G_{ILf}(s)$  implementado para conseguir el seguimiento de la referencia está formado una acción proporcional y una resonante ( $P+R$ ) [53-55]. El regulador resonante se debe sintonizar a la frecuencia de la corriente que se desea controlar, por tanto está sintonizado a la frecuencia de la red.

La acción proporcional del regulador permite ajustar la dinámica del control de forma que cruce por cero de la ganancia de lazo ( $F_{CTILf}$ ) al valor adecuado para que el lazo tenga la suficiente ganancia a la frecuencia de la red y se asegure la estabilidad del control de corriente en todo el rango de funcionamiento.

Los **reguladores resonantes** presentan una elevada ganancia a la frecuencia de resonancia pero una ganancia muy baja a frecuencias ligeramente diferentes de ésta. Por ello, los reguladores ajustados a una frecuencia de resonancia fija pierden eficacia ante pequeñas variaciones de la frecuencia.

Se ha empleado la **función de transferencia resonante SOGI** (71) para implementar los reguladores resonantes, de manera que la frecuencia central de los resonantes se adapte a la frecuencia de la red procedente del PLL. Su ganancia es unitaria (0dB) a la frecuencia ( $\omega_{SR}$ ) sintonizada y su ancho de banda se ajusta mediante la constante  $K_{SR}$  (72). En la figura 34 se muestra el diagrama de Bode de la función de transferencia (71) para una frecuencia de 50Hz ( $\omega_{SR}=2\pi \cdot 50\text{rad/s}$ ) y un barrido de la constante  $K_{SR}$  para mostrar el diagrama de Bode con ancho de banda de 1Hz a 10Hz.

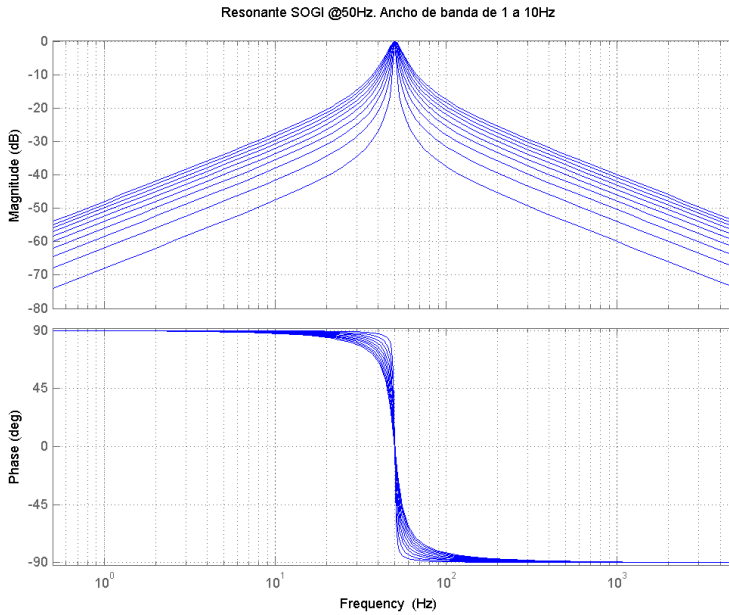


Figura 34: Resonante SOGI  $F_c=50\text{Hz}$ ,  $BW \in (1\text{Hz}-10\text{Hz})$

$$R_{SR}(s) = \frac{K_{SR} \cdot \omega_{SR} \cdot s}{s^2 + K_{SR} \cdot \omega_{SR} \cdot s + \omega_{SR}^2} \quad (71)$$

$$BW_{SR} \cdot 2\pi = K_{SR} \cdot \omega_{SR} \rightarrow K_{SR} = \frac{2\pi \cdot BW_{SR}}{2\pi \cdot 50} \quad (72)$$

Para construir la acción resonante  $R_{Lf}(s)$  del regulador  $G_{ILf}(s)$  de (73), la función resonante (71) se multiplica por la constante  $K_{RLf1}$ . La constante  $K_{RLf1}$  es la ganancia del regulador requerida a la frecuencia de resonancia. En  $G_{ILf}(s)$ ,  $\omega_{SR}$  está sintonizada a la frecuencia de la red ( $\omega_{SR} = \omega' = \omega$ ) estimada por el *FLL-SOGI*.

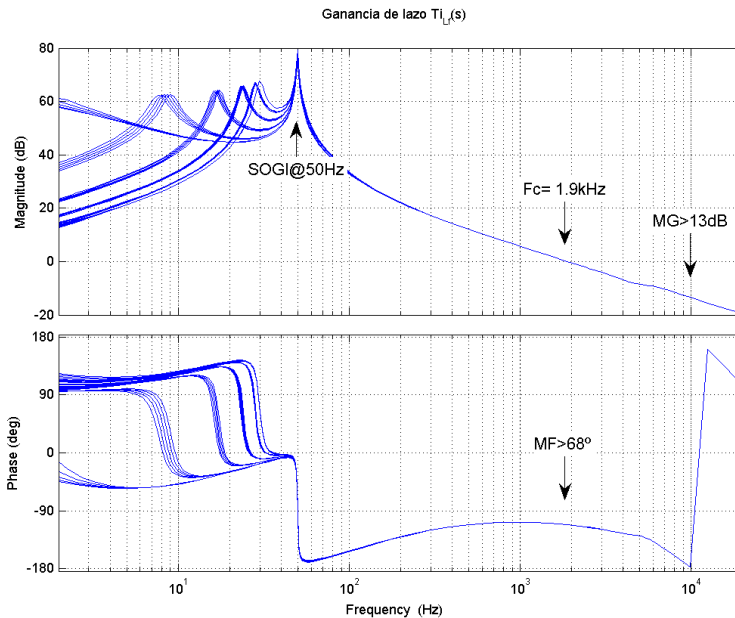
$$G_{ILf}(s) = P_{Lf} + R_{Lf}(s) = K_{PLf} + K_{RLf1} \frac{K_{BWRLf} \cdot \omega \cdot s}{s^2 + K_{BWRLf} \cdot \omega \cdot s + \omega^2} \quad (73)$$

El regulador se ha implementado para que:  $R_{L_f}(s)$  tenga un **ancho de banda de 1Hz**, la ganancia a la frecuencia  $F_g(\omega)$  sea superior a 40dB y a la frecuencia de cruce por 0dB ( $F_{C_{Ti_{L_f}}}$ ) se tenga un margen de fase suficiente. Los valores numéricos de  $G_{IL_f}(s)$  se muestran en (74).

$$G_{IL_f}(s) = 0,65 + 100 \frac{0,02 \cdot \omega \cdot s}{s^2 + 0,02 \cdot \omega \cdot s + \omega^2} \tag{74}$$

**Ganancia de lazo con regulador  $G_{IL_f}(s)$  y DC-Link de  $500\mu F$**

En la figura 35 se muestra el diagrama de Bode de  $Ti_{L_f}(s)$ . La frecuencia de cruce por 0dB ( $F_{C_{Ti_{L_f}}}$ ) de  $Ti_{L_f}(s)$  se produce a 1.9kHz. El margen de fase ( $MF_{IL_f}$ ) es superior a  $68^\circ$  y el margen de ganancia ( $MG_{IL_f}$ ) es superior a 13dB. De acuerdo a los resultados obtenidos se puede concluir que el sistema es estable.



**Figura 35: Ganancia de lazo  $Ti_{L_f}(s)$  con regulador  $G_{IL_f}(s)$   
 $P \in \{30, 80, 130, 180, 230\} W$ ;  $C_{DC} = 500 \mu F$ ;  $t \in \{0, 1, 2, 3, 4, 5\} ms$ .**

### Compensador de armónicos

El inversor fotovoltaico debe inyectar una onda sinusoidal con bajo  $THD_i$ . Si el inversor está conectado a una red distorsionada se pueden generar armónicos en la corriente inyectada, debido a la susceptibilidad del inversor a las perturbaciones producidas por los armónicos de la red. Aunque el diseño del regulador  $G_{ILf}(s)$  se realiza teniendo en cuenta el efecto de los armónicos, ante redes muy distorsionadas puede no ser suficiente para mitigar las perturbaciones. Para mejorar el comportamiento se añade al regulador un compensador de armónicos ( $HC$ ) [53, 55, 56] al lazo de control como se muestra en la figura 36.

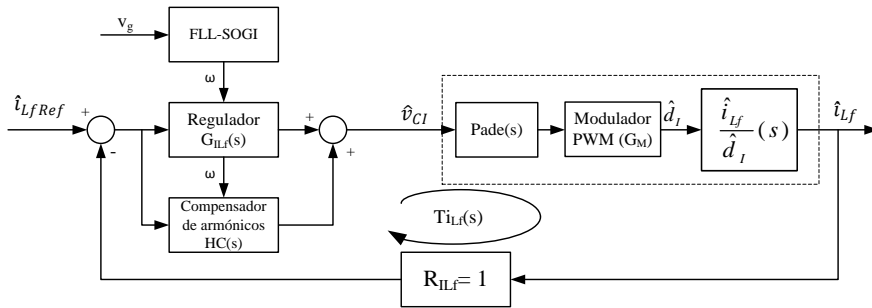


Figura 36: Ganancia de lazo en el lazo de corriente con compensador de armónicos (HC)

Los compensadores de armónicos se pueden implementar mediante **reguladores resonantes sintonizados a las frecuencias de los armónicos** de la red que se desea eliminar. Se ha implementado un compensador de armónicos, adaptativo en frecuencia, basado en SOGI [57]. Está formado por un conjunto de reguladores resonantes, en paralelo con el regulador  $G_{ILf}(s)$ . De esta forma la acción de control que proporciona el regulador es la suma del regulador  $G_{ILf}(s)$  y del compensador  $HC(s)$  (75). El número de armónicos que se puede compensar depende de las limitaciones en la dinámica del control de corriente. Cada resonante se puede ajustar de forma independiente. En la ecuación (75) el índice “i” se usa para indicar las constantes variables de cada regulador.

$$G_{ILf}(s) + HC(s) = K_{PLf} + \sum_{i=1}^n K_{RLf[i]} \frac{K_{BWRLf[i]} \cdot \omega_i \cdot s}{s^2 + K_{BWRLf[i]} \cdot \omega_i \cdot s + \omega_i^2} \quad (75)$$

El compensador de armónicos se ha implementado con reguladores resonantes para los armónicos de la red: 3°, 5° y 7°. La frecuencia de cada resonante ( $\omega_i$ ) es el producto del número del armónico por la frecuencia de la red ( $\omega$ ). El ancho de banda de los resonantes se ha ajustado para mantener la misma dinámica (tiempo de establecimiento) de  $HC(s)$  que  $R_Lf(s)$ . Para ello, la constante  $K_{BWRLfi}$  de cada armónico es igual a  $K_{BWRLf}$  dividido por el número del armónico correspondiente. En (76) se muestra la función de transferencia del regulador de corriente y el compensador de armónicos que se han implementado. **Las constantes  $K_{RLf}$  de los armónicos 3°, 5° y 7° son 100, 50 y 25 respectivamente.**

$$G_{ILf}(s) + HC(s) = K_{PLf} + \sum_{i=1,3,5,7} K_{RLf[i]} \frac{\frac{K_{BWRLf}}{i} (\omega_i \cdot i) s}{s^2 + \frac{K_{BWRLf}}{i} (\omega_i \cdot i) s + (\omega_i \cdot i)^2} \quad (76)$$

En la figura 37 se muestra la respuesta en frecuencia del regulador  $G_{ILf}(s)+HC(s)$  que se ha implementado en el control del lazo de corriente. Se puede observar que los resonantes presentan una ganancia elevada a la frecuencia que se han sintonizado, pero una ganancia muy baja a frecuencias ligeramente diferentes a estos.

En la Figura 38 se muestra la respuesta en frecuencia de este regulador implementado en el *DSP*. La frecuencia de muestreo es  $F_s = 40kHz$ . La discretización para su implementación digital se ha realizado mediante la transformada bilineal (57), también conocida como método de *Tustin*. El método empleado para obtener el resultado experimental se describe en el Anexo 3.

Las respuestas mostradas en las figuras 37 y 38 muestran que la implementación digital se ajusta al diseño realizado en el dominio continuo.

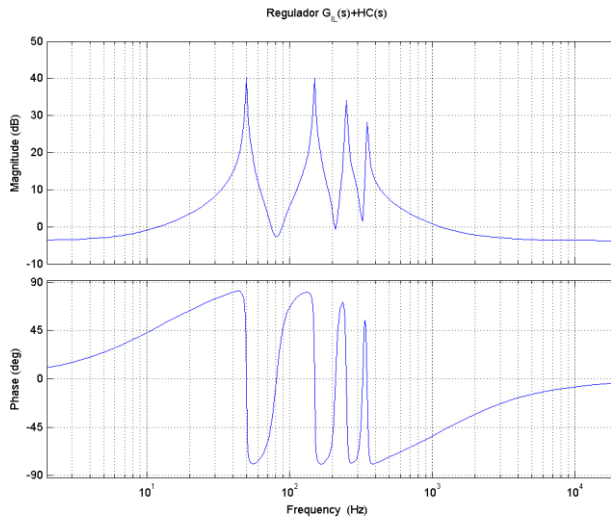


Figura 37: Respuesta en frecuencia de regulador  $G_{IL}(s)+HC(s)$

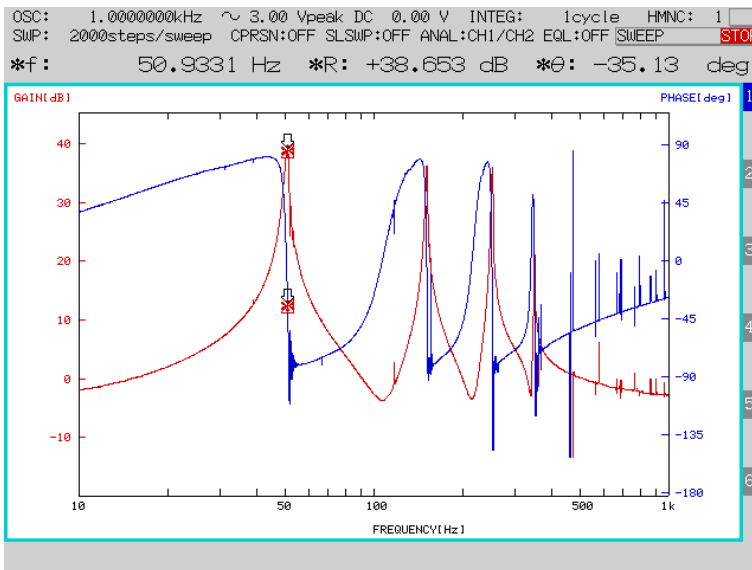
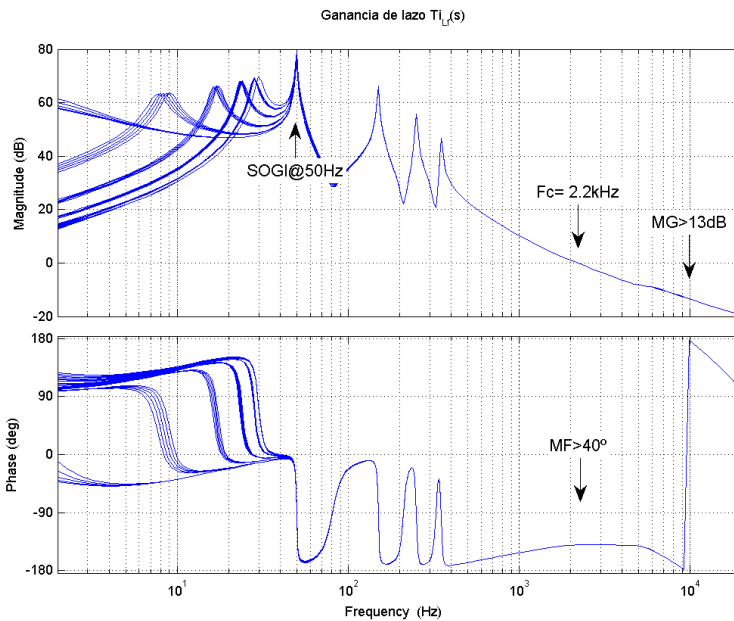


Figura 38: Respuesta en frecuencia de regulador  $G_{IL}(s)+HC(s)$  implementado en el DSP

***Ganancia de lazo con regulador  $G_{ILf}(s)+HC(s)$  y DC-Link de  $500\mu F$***

En la figura 39 se muestra el diagrama de Bode de  $T_{ILf}(s)$ . Al añadir el compensador de armónicos la frecuencia de cruce por cero ( $F_{cT_{ILf}}$ ) de  $T_{ILf}(s)$  ha aumentado hasta 2.2kHz. El margen de fase ( $MF_{ILf}$ ) es superior a  $40^\circ$  y el margen de ganancia ( $MG_{ILf}$ ) es superior a 13dB. Aunque los márgenes han disminuido, el sistema sigue siendo estable y es capaz de compensar los armónicos  $3^\circ$ ,  $5^\circ$  y  $7^\circ$ .



***Figura 39: Ganancia de lazo  $T_{ILf}(s)$  con regulador  $G_{ILf}(s)+HC(s)$ ,  $P \in \{30, 80, 130, 180, 230\}W$ ;  $C_{DC}=500\mu F$ ;  $t \in \{0, 1, 2, 3, 4, 5\}ms$ .***

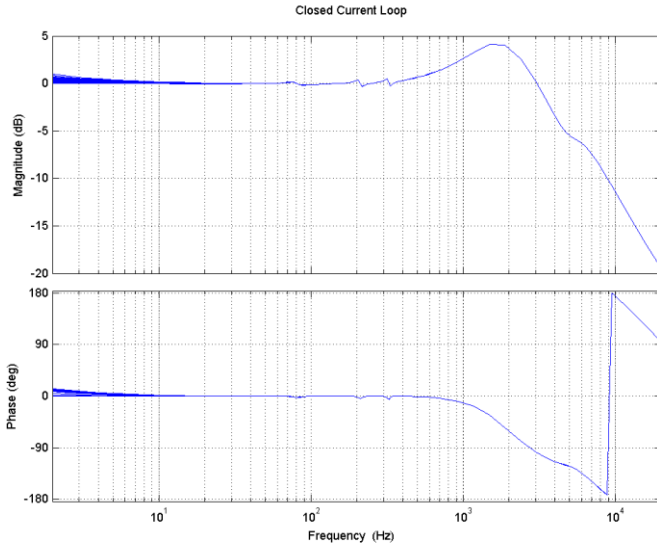
***Respuesta en lazo cerrado con regulador  $G_{ILf}(s)+HC(s)$  y DC-Link de  $500\mu F$***

En la figura 40 se muestra la respuesta en lazo cerrado (77), que representa la capacidad del control para seguir la referencia de corriente. Hay una ganancia unitaria (0dB) con desfase prácticamente nulo a 50Hz y a



las frecuencias de los reguladores resonantes, lo que significa que la corriente de salida es igual a la referencia a esas frecuencias.

$$\frac{\hat{i}_{L_f}}{\hat{i}_{L_f Ref}}(s) = T_{i_{L_f} CL}(s) = \frac{1}{R_{L_f}} \cdot \frac{T_{i_{L_f}}(s)}{1 + T_{i_{L_f}}(s)} \quad (77)$$



**Figura 40:** Respuesta en lazo cerrado  $i_{L_f}(s)/\hat{i}_{L_f Ref}(s)=T_{i_{L_f} CL}(s)$  con regulador  $G_{i_{L_f}}(s)+HC(s)$ ,  $P \in \{30,80,130,180,230\}W$ ;  $C_{DC}=500\mu F$ ;  $t \in \{0,1,2,3,4,5\}ms$ .

Los armónicos de tensión en la red se consideran perturbaciones del sistema y afectan negativamente a la distorsión en la corriente inyectada. En la figura 41 se puede apreciar que la susceptibilidad (78) a los armónicos 3°, 5° y 7° es inferior si se emplea el compensador de armónicos.

$$A_{CL_{I_G/V_G}}(s) = \left. \frac{\hat{i}_G}{\hat{v}_G}(s) \right|_{\substack{\hat{i}_{L_f Ref}=0 \\ \hat{i}_{DC}=0}} \quad (78)$$

En el 3<sup>er</sup> armónico, la susceptibilidad baja de -57dB con el regulador  $G_{ILf}(s)$  a -97dB con el regulador  $G_{ILf}(s)+HC(s)$ , en el 5<sup>o</sup> de -56dB a -91dB y en el 7<sup>o</sup> de 54dB a 85dB. Esta mejora permite mantener bajo el  $THD_I$  ante redes con alto  $THD_V$ .

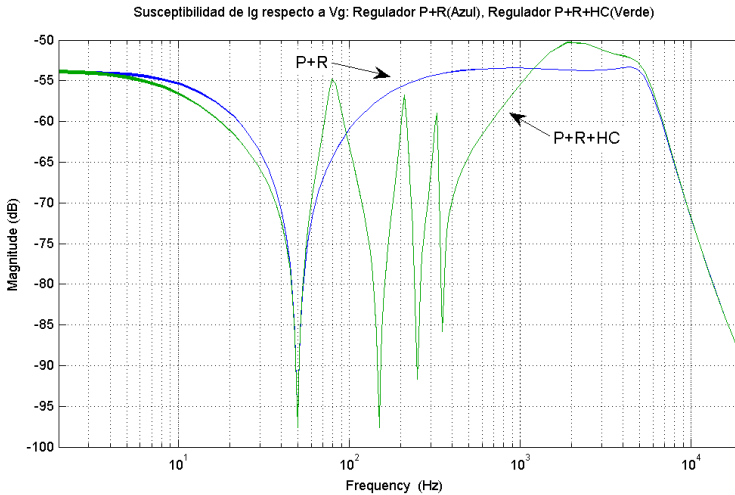


Figura 41: Susceptibilidad  $i_g(s)/v_g(s)$

### ***Ganancia de lazo con regulador $G_{ILf}(s)+HC(s)$ y DC-Link de $50\mu F$***

En la figura 42 se muestra el comportamiento del regulador  $G_{ILf}(s)+HC(s)$  con una DC-Link de  $50\mu F$ . Se puede comprobar que la respuesta del lazo de corriente con la DC-Link de  $50\mu F$  es similar a la de  $500\mu F$ . Una vez comprobada la estabilidad, se implementa el mismo control de corriente en ambos inversores.

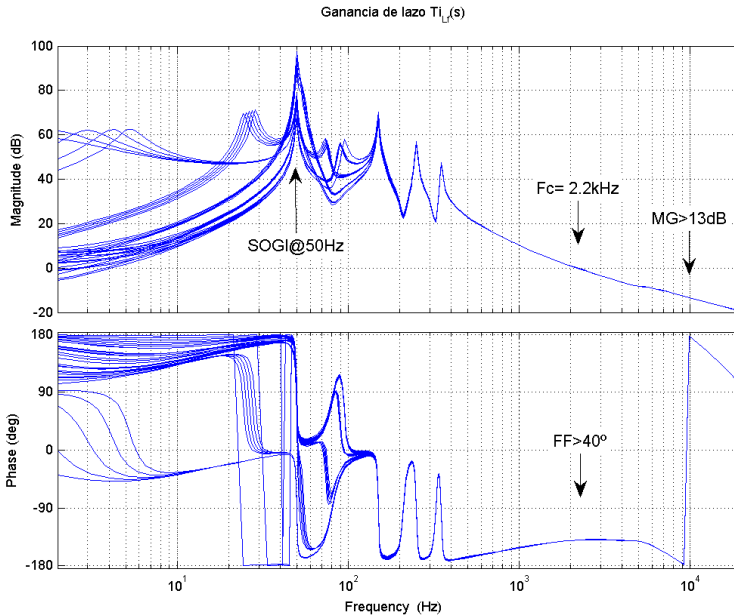


Figura 42: Ganancia de lazo  $T_{I_f}(s)$  con regulador  $G_f(s)=P+R_{SOGI}(s)$   
 $P \in \{30,80,130,180,230\}W$ ;  $C_{DC}=50\mu F$ ;  $t \in \{0,1,2,3,4,5\}ms$ .

### Control de tensión

La referencia ( $V_{DCRef}$ ) de la tensión en la *DC-Link* ( $V_{DC}$ ) es un valor constante de 380V. Esta tensión se ha ajustado para mantener un índice de modulación alrededor de 0,85 como se muestra en (136). El esquema de control se muestra en la figura 43. El regulador  $G_{V_{DC}}(s)$  se implementa con acción proporcional e integral (*PI*) y su salida es la referencia de corriente ( $I_{L_fRref\_PK}$ ) en el inductor  $L_f$ .

El comportamiento de  $V_{DC}$  con respecto a  $I_{L_fRref}$  se representa con la función  $\hat{v}_{DC}(s)/\hat{i}_{L_fRref}(s)$  mostrada en (80). Está compuesta por las funciones de transferencia  $\hat{l}_{L_f}(s)/\hat{l}_{L_fRef}(s)$ ,  $\hat{v}_{DC}(s)/\hat{i}_{L_f}(s)$  y el término de  $v_n'$ .

El término  $v_n'$  se obtiene del *FLL-SOGI*, y varía de forma sinusoidal en el tiempo, a la frecuencia de la red (59),(79). Su valor se multiplica con la referencia de corriente de pico  $I_{L_fRref\_PK}$  para obtener la referencia de corriente instantánea  $I_{L_fRref}$ .

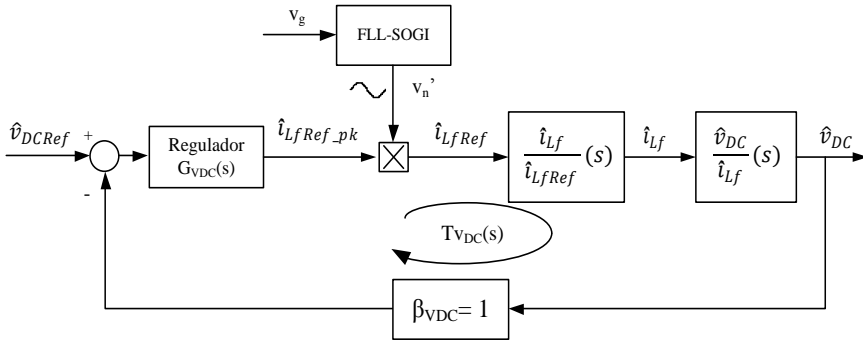


Figura 43: Lazo de control de tensión:  $v_{DC}(s)/v_{DCRef}(s)$

$$v_n' = \sin(2\pi \cdot F_g \cdot t) \tag{79}$$

$$\frac{\hat{v}_{DC}}{\hat{i}_{L_fRef}}(s) = v_n' \cdot \frac{\hat{i}_{L_f}}{\hat{i}_{L_fRef\_PK}}(s) \cdot \frac{\hat{v}_{DC}}{\hat{i}_{L_f}}(s) \tag{80}$$

La función de transferencia  $\hat{i}_{L_f}(s)/\hat{i}_{L_fRef}(s)$  describe el comportamiento del lazo de corriente en lazo cerrado obtenida que se muestra en (77). La función de transferencia  $\hat{v}_{DC}(s)/\hat{i}_{L_f}(s)$  representa el comportamiento de la tensión de la *DC-Link* en función de la variación de la corriente en el inductor de salida y se obtiene del modelo obtenido en el capítulo 4.

### Dinámica del inversor: Estudio con el modelo aproximado

La ecuación (81) es una versión simplificada de la función de transferencia  $\hat{v}_{DC}(s)/\hat{i}_{L_fRef}(s)$ . Permite apreciar la situación de los polos y los ceros más relevantes del convertidor. Para simplificar esta función no se han tenido en cuenta los elementos  $ESR_{CDC}$ ,  $ESR_{L_f}$ ,  $L_g$ ,  $ESR_{L_g}$ ,  $R_f$ ,  $C_f$ ,  $ESR_{C_f}$  del modelo. El sistema presenta el polo que se muestra en (82) y el cero de (83). Su posición depende del punto de trabajo del inversor y de la capacidad de la *DC-Link*.

$$\frac{\hat{v}_{DC}}{\hat{i}_{L_f ref}}(s) = \frac{D_I + \frac{I_{L_f}}{V_{DC}} \cdot L_f \cdot s}{\frac{I_{L_f}}{V_{DC}} D_I - C_{DC} \cdot s} = \frac{V_{DC}}{I_L} \cdot \frac{1 + \frac{I_{L_f} \cdot L_f}{V_{DC} \cdot D_I} \cdot s}{1 - \frac{V_{DC} \cdot C_{DC}}{I_{L_f} \cdot D_I} \cdot s} \quad (81)$$

$$\frac{\hat{v}_{DC}}{\hat{i}_{L_f ref}}(s) = \frac{V_{DC}}{I_{L_f}} \cdot \frac{1 + \frac{s}{\omega_{Z\_LHP}}}{1 - \frac{s}{\omega_{P\_RHP}}}$$

$$\omega_{P\_RHP} = \frac{I_{L_f} \cdot D_I}{C_{DC} \cdot V_{DC}} \quad (82)$$

$$\omega_{Z\_LHP} = \frac{V_{DC} \cdot D_I}{I_{L_f} \cdot L_f} \quad (83)$$

El polo es positivo en todo el rango de trabajo, ya que el signo del término  $D_I$  y el de  $I_{L_f}$  están determinados por el semiperiodo positivo o negativo de la sinusoidal, y por lo tanto es el mismo en ambos términos. En la figura 44 se muestra la respuesta en frecuencia de la ecuación (81) para una capacidad de la  $DC-Link$  de  $50\mu\text{F}$  y  $500\mu\text{F}$ .

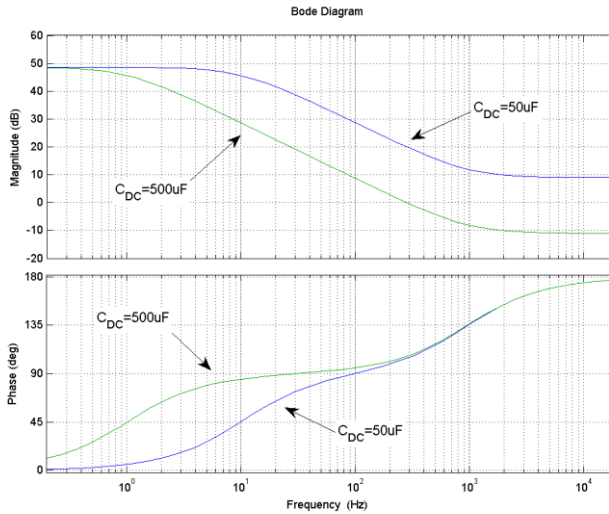


Figura 44:  $v_{DC}(s)/i_{L_f ref}(s)$  simplificada  $P=230\text{W}$ ;  $C_{DC}=50\mu\text{F}, 500\mu\text{F}$ ;  $t=0\text{ms}$

En (153) y (154) se obtuvo una aproximación de la función de transferencia mediante el método propuesto en [81]. Este método se basa en el balance de potencia del sistema. No requiere el desarrollo del modelo de pequeña señal completo ni el estudio del control de corriente. En base a esa aproximación, la localización del polo depende del punto de funcionamiento y del tamaño de la *DC-Link*. Teniendo en cuenta (84) se puede comprobar en (85) que ambos métodos llegan al mismo resultado.

$$\left. \begin{array}{l} De (7): m_a = V_{INV_{pk}}/V_{DC} \\ De (11): V_{INV} = D_I \cdot V_{DC} \end{array} \right\} \rightarrow m_a = D_{I_{pk}} \quad (84)$$

$$\omega_{P_{RHP}} = \frac{I_{Lf}}{C_{DC} \cdot V_{DC}} \cdot D_I = \frac{I_{Lf}}{C_{DC} \cdot V_{DC}} \cdot m_a = \frac{V_{INV} \cdot I_{Lf}}{V_{DC}^2 \cdot C_{DC}} \quad (85)$$

$$\omega_{P_{RHP}_{500\mu F}} = \frac{230 \cdot \sqrt{2} \cdot 1 \cdot \sqrt{2}}{380^2 \cdot 500 \cdot 10^{-6}} = 6,3712 \frac{rad}{s} \rightarrow 1,014Hz \quad (86)$$

$$\omega_{P_{RHP}_{50\mu F}} = \frac{230 \cdot \sqrt{2} \cdot 1 \cdot \sqrt{2}}{380^2 \cdot 50 \cdot 10^{-6}} = 63,719 \frac{rad}{s} \rightarrow 10,14Hz \quad (87)$$

En (86) y (87) se muestran las localizaciones de los polos inestables para las capacidades de *DC-Link* de 500 $\mu$ F y 50 $\mu$ F que se obtuvieron en (157) y (158). El punto de trabajo del inversor corresponde a plena carga (230W) y con la corriente  $I_{Lf}$  en el valor de pico. Los polos determinan la dinámica más lenta del sistema. Para conseguir el mayor margen de fase posible, y asegurar la estabilidad del sistema con la presencia de un polo inestable, la frecuencia de cruce por cero  $F_{CTVDC}$  de la ganancia de lazo en el lazo de tensión,  $T_{VDC}(s)$ , debe ser superior a la frecuencia del polo. El inversor con la *DC-Link* de 50 $\mu$ F requiere un control más rápido que el de 500 $\mu$ F.

El aumento en la frecuencia de cruce del lazo de control puede provocar un aumento en la distorsión de la corriente de salida del inversor debido al rizado de baja frecuencia ( $F_{RDC}$ ) en la *DC-Link* [20, 76]. El rizado de tensión

se produce al doble de frecuencia que la de la red ( $F_{RDC}=2 \cdot F_g$ ). Si el control de tensión intenta compensar este rizado de tensión, en la referencia  $I_{Lf\_ref\_PK}$  aparece una oscilación a la frecuencia  $F_{RDC}$ , que aumenta el 3<sup>er</sup> armónico de la corriente inyectada en la red. Para evitarlo el control de tensión debe tener una sensibilidad baja a este rizado, lo que se consigue diseñando el regulador para que  $F_{CTVDC}$  sea inferior a  $F_{RDC}$ , o bien eliminando la frecuencia  $F_{RDC}$  en el lazo de tensión mediante un filtro supresor de banda tipo “*Notch*”.

En el diseño de  $G_{VDC}(s)$  se debe llegar a un compromiso entre la estabilidad debida al polo de inestable que se muestra en (85) y el  $THD_I$  debido a la sensibilidad al rizado de tensión en la *DC-Link*. Es habitual diseñar el regulador para obtener frecuencias de cruce lo más bajas posibles cercanas al compromiso de estabilidad, para obtener baja distorsión de la corriente inyectada.

En resumen, al disminuir  $C_{DC}$  aumenta la frecuencia del polo inestable y la amplitud del rizado de tensión de  $V_{DC}$  (139). El diseño del regulador con *DC-Link* de poca capacidad obliga a aumentar la frecuencia de cruce por cero para mantener la estabilidad del sistema, pero también aumenta la sensibilidad al rizado de tensión en  $V_{DC}$ , aumentando la distorsión en la corriente inyectada.

### **Dinámica del inversor: Comparación del modelo aproximado y el modelo completo**

La complejidad de la función de transferencia  $\hat{v}_{DC}(s)/\hat{i}_{LfRef}(s)$  es superior si se obtiene empleando el modelo completo del capítulo 4 en lugar del modelo simplificado de la ecuación (81). En la figura 45 se ha representado la respuesta en frecuencia de la función  $\hat{v}_{DC}(s)/\hat{i}_{LfRef}(s)$  obtenida mediante el método simplificado, superpuesta sobre la obtenida empleando el modelo completo. A pesar de tener un comportamiento similar en el rango central de la figura, existen ligeras discrepancias entre ambas funciones, por tanto es conveniente estudiar el sistema empleando las funciones de transferencia obtenidas mediante el modelo completo.

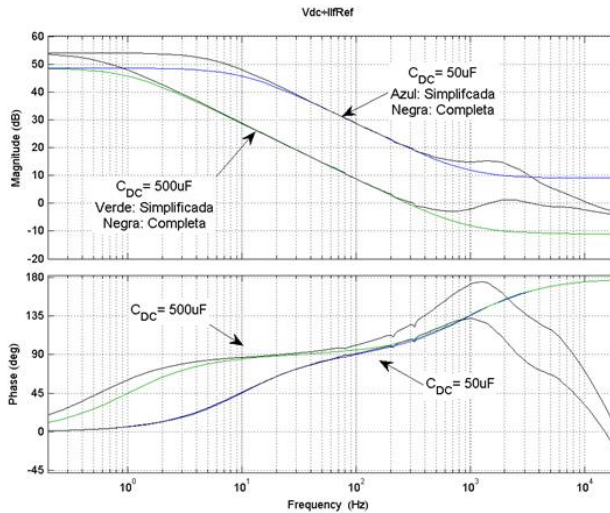


Figura 45:  $v_{DC}(s)/i_{lRef}(s)$  simplificada y completa;  $P=230W$ ;  $C_{DC}=50\mu F, 500\mu F$ ;  $t=0ms$

### Dinámica del inversor: Estudio con el modelo completo

En la figura 46 se representa la respuesta en frecuencia de  $v_{dc}$  para los inversores con las  $DC-Links$  que se van a implementar ( $500\mu F$  y  $50\mu F$ ). Se realiza un barrido en potencia con  $P \in [30, 80, 130, 180, 230]$  W. A media y alta frecuencia no se aprecia grandes variaciones en el comportamiento ante cambios en la potencia inyectada y la fase a media frecuencia es aproximadamente  $90^\circ$ .

En la figura 47 se muestra el diagrama de Bode de los dos inversores con una potencia inyectada de 230W. Se realiza un barrido temporal con  $t \in [0, 1, 2, 3, 4, 5]$  ms. Cuando  $t=0ms$  el valor de  $v_n'=1$  y por tanto la tensión y la corriente de salida son iguales a sus valores de pico. Se observa el polo inestable ( $\omega_{P\_RHP}$ ) de ambos convertidores es de mayor frecuencia si  $v_n'$  está alrededor de uno y menor cuando se acerca a cero.

En las figuras 46 y 47 se muestra que  $\omega_{P\_RHP}$  con la  $DC-Link$  de  $50\mu F$  está entre 2Hz y 10Hz para todo el rango de trabajo. Con la  $DC-Link$  de  $500\mu F$   $\omega_{P\_RHP}$  se encuentra entre 0.04Hz y 0.6Hz. Como son rangos de



frecuencias distintos, el ajuste del regulador debe ser diferente para cada una de ellas.

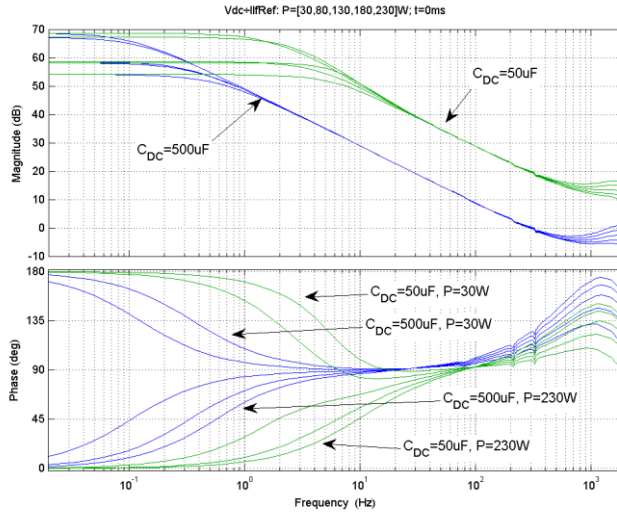


Figura 46:  $v_{DC}(s)/i_{Lref}(s)$ ;  $P \in \{30,80,130,180,230\}W$ ;  $C_{DC}=50\mu F, 500\mu F$ ;  $t=0ms$ .

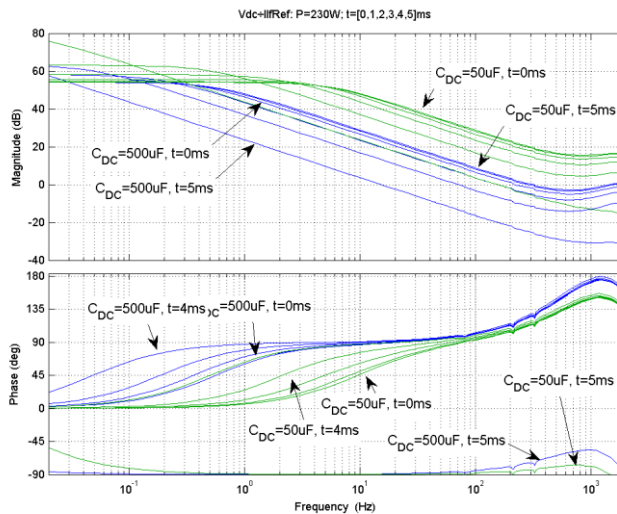


Figura 47:  $v_{DC}(s)/i_{Lref}(s)$ ;  $P=230W$ ;  $C_{DC}=50\mu F, 500\mu F$ ;  $t \in \{1,2,3,4,5\}ms$ .

### Diseño del Regulador de $V_{DC}$

El ajuste del regulador de tensión  $G_{v_{DC}}(s)$  se ha realizado en base a dos objetivos: conseguir el máximo margen de fase ( $MF_{v_{DC}}$ ) de la ganancia de lazo  $T_{v_{DC}}(s)$  y la suficiente atenuación a la frecuencia  $F_{RDC}$  para evitar un aumento del  $THD_1$ . La ganancia de lazo  $T_{v_{DC}}(s)$  del control de tensión se muestra en (88).

$$T_{v_{DC}}(s) = G_{v_{DC}}(s) \cdot v_n' \cdot \frac{\hat{i}_{Lf}}{\hat{i}_{LfRefPK}}(s) \cdot \frac{\hat{v}_{DC}}{\hat{i}_{Lf}}(s) \cdot \beta_{v_{DC}} \quad (88)$$

La función de transferencia de  $G_{v_{DC}}(s)$  (89) tiene un polo en el origen y un cero en  $K_{IDC}/K_{PDC}$  rad/s. La acción integral del polo permite una regulación de  $V_{DC}$ , sin error estacionario con respecto a la referencia  $V_{DC\_Ref}$ .

$$G_{v_{DC}}(s) = - \left( K_{PDC} + \frac{K_{IDC}}{s} \right) \quad (89)$$

Puesto que la función de transferencia  $\hat{v}_{DC}(s)/\hat{i}_{LfRef}(s)$  es variable con el punto de funcionamiento del inversor se debe de comprobar que es estable en todas las condiciones.

Para el diseño del control con una *DC-Link* pequeña se debe tener en cuenta que el rizado de la tensión es mayor conforme disminuye la capacidad (139), (140) y que ante variaciones de la potencia inyectada se producen mayores transitorios de tensión en la *DC-Link* ( $V_{DC}$ ).

### Diseño del Regulador de $V_{DC}$ : *DC-Link* de 500 $\mu$ F.

Con la *DC-Link* de 500 $\mu$ F las constantes del regulador se ajustan para que  $F_{C_{TVDC}}$  sea aproximadamente 10Hz. Esta frecuencia se sitúa aproximadamente una década por encima del polo inestable (86) y una década por debajo de la frecuencia ( $F_{RDC}$ ) del rizado de la *DC-Link* ( $V_{DC\_R}$ ). La función de transferencia del regulador  $G_{v_{DC}}(s)$  para el inversor con la *DC-Link* de 500 $\mu$ F se muestra en (90).

$$Gv_{DC}(s) = -\left(0.045714 + \frac{0.028724}{s}\right) = -0.045714 \cdot \left(\frac{s + 0.6283}{s}\right) \quad (90)$$

En las figuras 48 y 49 se representa un conjunto de 30 curvas de ganancias de lazo  $T_{VDC}(s)$ . Las curvas se corresponden con las combinaciones posibles para un barrido de dos parámetros:  $P$  (potencia) y  $t$  (tiempo). Los valores de la potencia son  $P \in [30, 80, 130, 180, 230]$  W y los valores del tiempo son  $t \in [0, 1, 2, 3, 4, 5]$  ms. El punto de operación temporal afecta a la ganancia de lazo porque modifica el valor de  $v_n'$  como se muestra en (79).

En las curvas rojas de la figura 48 se muestran las ganancias de lazo para  $t=0$ ms ( $v_n'=1$ ). En las curvas rojas de la figura 49 se muestran las ganancias de lazo para los valores de  $t \in [0, 1, 2, 3, 4, 5]$  ms. En las curvas azules se representan el resto de las ganancias de lazo.

En esta gráfica se observa que la variación de la potencia afecta poco a  $F_{C_{TVDC}}$ . Sin embargo, sí que se aprecia que la variación del tiempo sí le afecta de manera más sustancial. El rango de variación de la frecuencia de cruce por cero ( $F_{C_{TVDC}}$ ) está entre 1Hz y 10Hz para todas las curvas representadas.

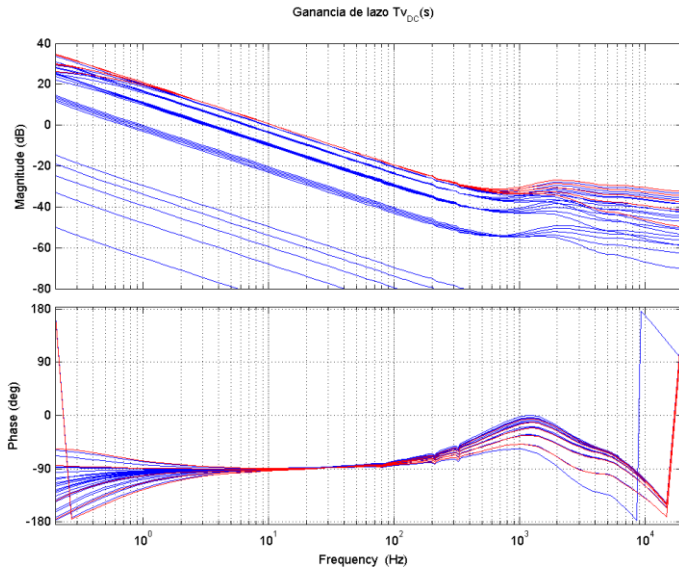
En todas las curvas, el margen de fase ( $MF_{VDC}$ ) es superior a  $80^\circ$  y el margen de ganancia ( $MG_{VDC}$ ) superior a 30dB, por tanto se puede concluir que el sistema es estable en todo el rango de trabajo.

En las figuras 50 y 51 se representa un conjunto de 30 respuestas en lazo cerrado  $T_{VDC\_CL}(s)$  (91) para los valores de potencia  $P \in [30, 80, 130, 180, 230]$  W y los valores del tiempo  $t \in [0, 1, 2, 3, 4, 5]$  ms.

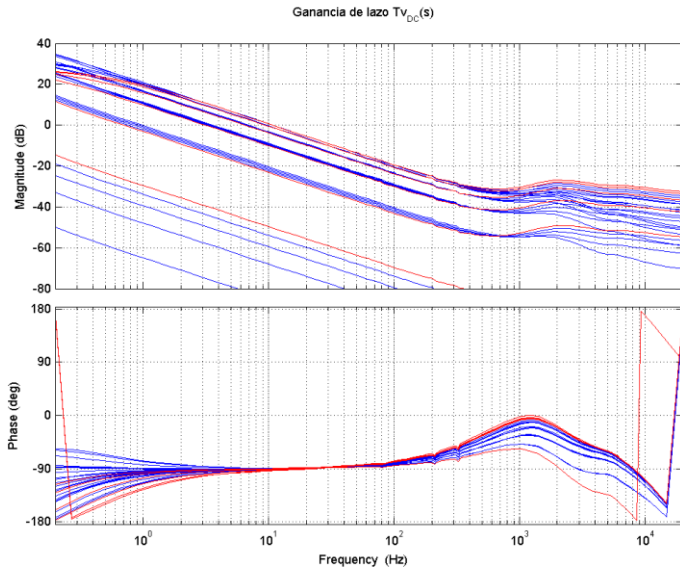
En las curvas rojas de la figura 50 se muestran las respuestas de lazo cerrado para  $t=0$ ms ( $v_n'=1$ ). En las curvas rojas de la figura 51 se muestran las respuestas de lazo cerrado para los valores de  $t \in [0, 1, 2, 3, 4, 5]$  ms. En las curvas azules se representan el resto de las respuestas.

La ganancia del control en lazo cerrado es unitaria (0dB) en baja frecuencia, por tanto  $V_{DC}$  es capaz alcanzar su valor de referencia  $V_{DC\_Ref}$  sin error estacionario.

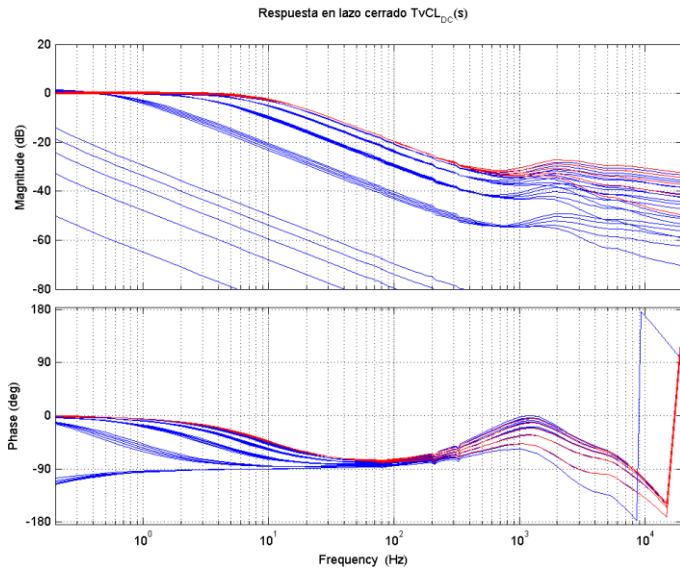
$$\frac{\hat{v}_{DC}}{\hat{v}_{DCRef}}(s) = T_{V_{DC}CL}(s) = \frac{1}{\beta_{VDC}} \cdot \frac{T_{v_{DC}}(s)}{1 + T_{v_{DC}}(s)} \quad (91)$$



**Figura 48: Ganancia de lazo  $T_{v_{DC}}(s)$  con regulador  $G_{v_{DC}}(s)$  (90)**  
 Azul:  $P \in [30, 80, 130, 180, 230]W$ ;  $C_{DC}=500\mu F$ ;  $t \in [0, 1, 2, 3, 4, 5]ms$ . Rojo:  $t=0ms$ .



**Figura 49: Ganancia de lazo  $Tv_{DC}(s)$  con regulador  $Gv_{DC}(s)$  (90)**  
 Azul:  $P \in \{30, 80, 130, 180, 230\}W$ ;  $C_{DC}=500\mu F$ ;  $t \in \{0, 1, 2, 3, 4, 5\}ms$ . Rojo:  $P=230W$ .



**Figura 50: Respuesta en lazo cerrado  $v_{DC}(s)/v_{DCRef}(s)=Tv_{DC,CL}(s)$  con regulador  $Gv_{DC}(s)$  (90)**  
 Azul:  $P \in \{30, 80, 130, 180, 230\}W$ ;  $C_{DC}=500\mu F$ ;  $t \in \{0, 1, 2, 3, 4, 5\}ms$ . Rojo:  $t=0ms$ .

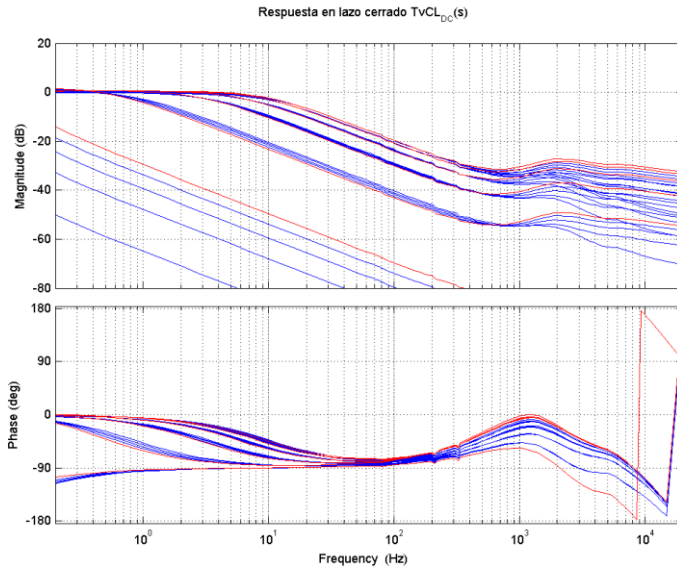


Figura 51: Respuesta en lazo cerrado  $v_{DC}(s)/v_{DCRef}(s)=Tv_{DC,CL}(s)$  con regulador  $Gv_{DC}(s)$  (90)  
Azul:  $P \in \{30, 80, 130, 180, 230\}W$ ;  $C_{DC}=500\mu F$ ;  $t \in \{0, 1, 2, 3, 4, 5\}ms$ . Rojo:  $P=230W$ .

### Diseño del Regulador de $V_{DC}$ : DC-Link de $50\mu F$ .

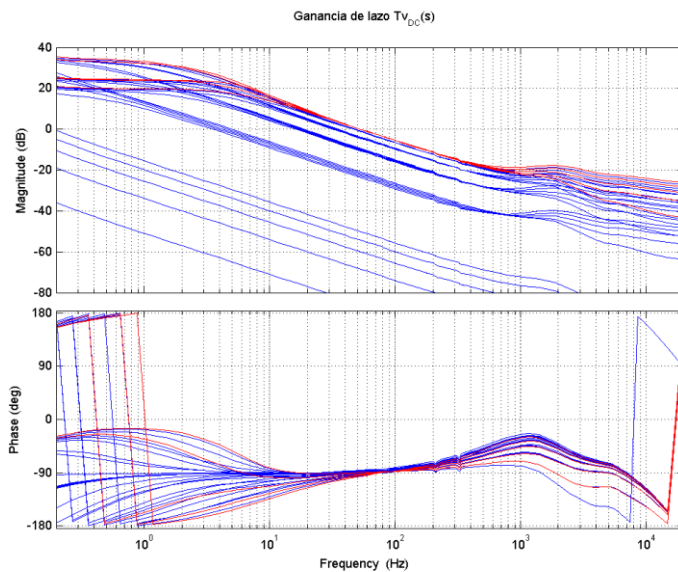
La DC-Link de  $50\mu F$  tiene el polo inestable más cerca del 2º armónico (87) que la DC-Link de  $500\mu F$  (86). La mayor frecuencia del polo inestable requiere aumentar la frecuencia de cruce por cero para obtener suficiente margen de fase. Con el regulador (92) se obtiene una frecuencia de cruce por cero de hasta 50Hz.

$$Gv_{DC}(s) = -0.022857 \cdot \left( \frac{s + 0.6283}{s} \right) \quad (92)$$

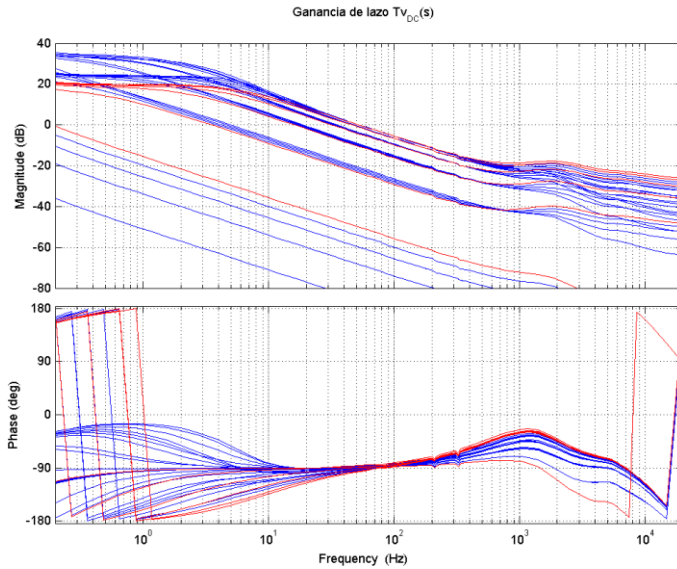
Al igual que en las figuras 48 y 49, en las figuras 52 y 53 se representa un conjunto de 30 curvas de ganancias de lazo  $Tv_{DC}(s)$  con el regulador (92). Las curvas se corresponden con las combinaciones posibles para un barrido de dos parámetros:  $P$  (potencia) y  $t$  (tiempo). Los valores de la potencia son  $P \in [30, 80, 130, 180, 230] W$  y los valores del tiempo son  $t \in [0, 1, 2, 3, 4, 5] ms$ .

En las curvas rojas de la figura 52 se muestran las ganancias de lazo para  $t=0\text{ms}$  ( $v_n'=1$ ). En las curvas rojas de la figura 53 se muestran la ganancias de lazo para los valores de  $t \in [0, 1, 2, 3, 4, 5]$  ms. En las curvas azules se representan el resto de las ganancias de lazo.

Se observa que, del mismo modo que en la *DC-Link* de  $500\mu\text{F}$ , la frecuencia de cruce  $F_{CTVDC}$  tiene poca variación con la potencia, sin embargo sí que la tiene con respecto al tiempo. El rango de variación de la frecuencia de cruce por cero está entre  $5\text{Hz}$  y  $50\text{Hz}$ . En este caso, la atenuación mínima a la frecuencia  $F_{RDC}$  es de  $5\text{dB}$ , lo que hace que el sistema sea muy sensible al rizado de tensión en la *DC-Link*. El margen de fase es superior a  $80^\circ$  en todo el rango y el margen de ganancia superior a  $30\text{dB}$ , por tanto, el sistema es estable en todo el rango de trabajo.



**Figura 52: Ganancia de lazo  $Tv_{DC}(s)$  con regulador  $Gv_{DC}(s)$  (92)**  
Azul:  $P \in [30, 80, 130, 180, 230]\text{W}$ ;  $C_{DC}=50\mu\text{F}$ ;  $t \in [0, 1, 2, 3, 4, 5]\text{ms}$ . Rojo:  $t=0\text{ms}$ .



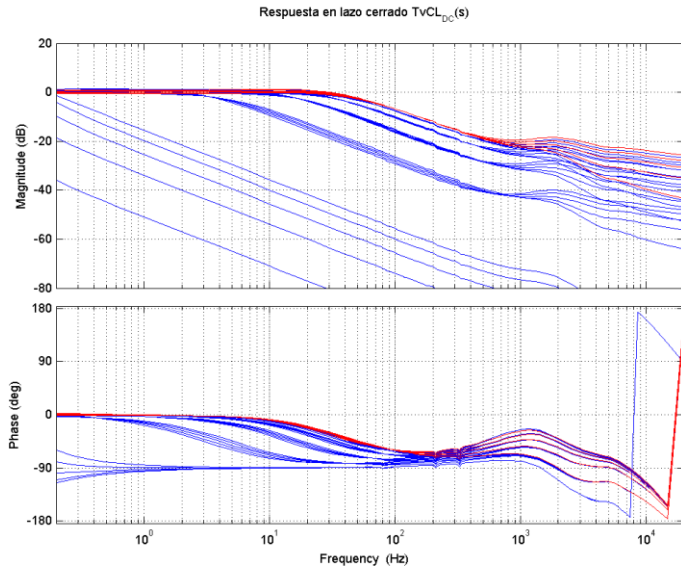
**Figura 53: Ganancia de lazo  $Tv_{DC}(s)$  con regulador  $Gv_{DC}(s)$  (92)**  
 Azul:  $P \in [30, 80, 130, 180, 230]$ W;  $C_{DC} = 50 \mu\text{F}$ ;  $t \in [0, 1, 2, 3, 4, 5]$ ms. Rojo:  $P = 230$ W.

En las figuras 54 y 55 se representa un conjunto de 30 respuestas en lazo cerrado  $Tv_{DC\_CL}(s)$  para los valores de potencia  $P \in [30, 80, 130, 180, 230]$  W y los valores del tiempo  $t \in [0, 1, 2, 3, 4, 5]$  ms.

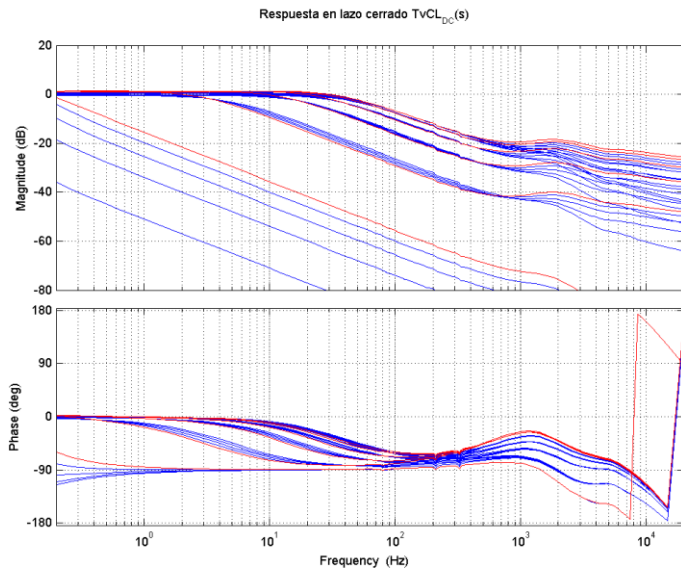
En las curvas rojas de la figura 54 se muestran las respuestas de lazo cerrado para  $t = 0$ ms ( $v_n' = 1$ ). En las curvas rojas de la figura 55 se muestran las respuestas de lazo cerrado para los valores de  $t \in [0, 1, 2, 3, 4, 5]$  ms. En las curvas azules se representan el resto de las respuestas de lazo cerrado.

La ganancia del control en lazo cerrado es unitaria (0dB) en baja frecuencia, por tanto  $V_{DC}$  es capaz alcanzar su valor de referencia  $V_{DC\_Ref}$  sin error estacionario. A la frecuencia  $F_{RDC}$ , la atenuación mínima es de 6.7dB. Aunque no es capaz de seguir una referencia de esta frecuencia, el sistema es muy sensible al rizado de  $V_{DC}$  a la frecuencia  $F_{RDC}$ , lo que provoca un aumento del  $THD_i$ .





**Figura 54:** Respuesta en lazo cerrado  $v_{DC}(s)/v_{DCRef}(s)=Tv_{DC,CL}(s)$  con regulador  $Gv_{DC}(s)$  (92)  
Azul:  $P \in \{30, 80, 130, 180, 230\}W$ ;  $C_{DC}=50\mu F$ ;  $t \in \{0, 1, 2, 3, 4, 5\}ms$ . Rojo:  $t=0ms$ .



**Figura 55:** Respuesta en lazo cerrado  $v_{DC}(s)/v_{DCRef}(s)=Tv_{DC,CL}(s)$  con regulador  $Gv_{DC}(s)$  (92)  
Azul:  $P \in \{30, 80, 130, 180, 230\}W$ ;  $C_{DC}=50\mu F$ ;  $t \in \{0, 1, 2, 3, 4, 5\}ms$ . Rojo:  $P=230W$ .

En [90] se emplea un filtro *Notch* para aumentar la dinámica del control de tensión de la *DC-Link*, en un inversor de dos etapas sin conexión a la red eléctrica, con el objetivo de evitar que se acople la componente  $V_{DC\_R}$  al resto del sistema.

La implementación de la figura 56, con un filtro *Notch*  $F_{NS}(s)$  en la salida del regulador  $G_{v_{DC}}(s)$  permite aumentar la dinámica del control de  $V_{DC}$ , en un inversor fotovoltaico conectado a la red eléctrica, sin elevar la distorsión armónica de  $I_{Lf}$ .

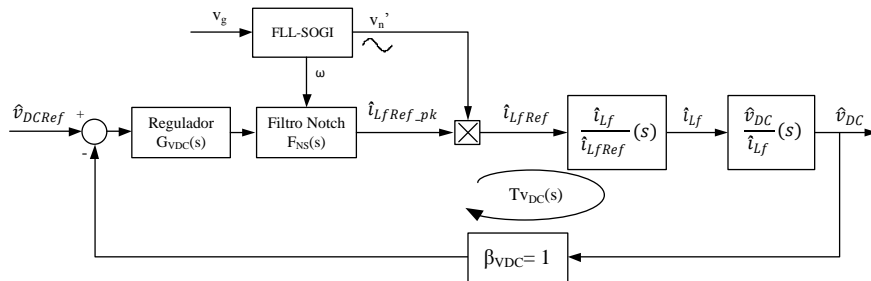


Figura 56: Lazo de control de tensión con filtro Notch:  $v_{DC}(s)/v_{DC}(s)$

### Filtro *Notch* adaptativo basado en SOGI

Los filtros *Notch* presentan gran atenuación a una frecuencia central de sintonización y un ancho de banda estrecho. El ancho de banda se puede ajustar para ser muy selectivo en frecuencia, por lo que ante variaciones en la frecuencia de la red pueden perder eficacia. **La implementación del filtro  $F_{NS}(s)$  como un filtro *Notch* adaptativo basado en SOGI posibilita modificar la frecuencia de sintonización a partir de la estimación del FLL-SOGI.**

En (93) se muestra la función de transferencia del filtro *Notch*  $F_{NS}(s)$ . El ajuste del ancho de banda se realiza mediante la constante  $K_{NS}$  como se muestra en (94). Los filtros tipo *Notch* tienen ganancia unitaria en todo el rango, excepto a la frecuencia central de sintonización ( $\omega_{NS}=2\pi \cdot F_{NS}$ ). El ancho de banda del filtro (*BW*) es la zona en la que la atenuación es mayor a -3dB.

$$F_{NS}(s) = \frac{s^2 + \omega_{NS}^2}{s^2 + K_{NS} \cdot \omega_{NS} \cdot s + \omega_{NS}^2} \quad (93)$$

$$BW_{NS} \cdot 2\pi = K_{NS} \cdot \omega_{NS} \rightarrow K_{NS} = \frac{2\pi \cdot BW_{NS}}{\omega_{NS}} = \frac{BW_{NS}}{F_{NS}} \quad (94)$$

$$F_{NS}(s) = \frac{s^2 + \omega_{NS}^2}{s^2 + K_{NS} \cdot \omega_{NS} \cdot s + \omega_{NS}^2} = 1 - \frac{K_{NS} \cdot \omega_{NS} \cdot s}{s^2 + K_{NS} \cdot \omega_{NS} \cdot s + \omega_{NS}^2}$$

En la figura 57 se representa el diagrama de Bode del filtro la función de transferencia (93) sintonizada a 100Hz ( $\omega_{NS}=2\pi \cdot 100$  rads/s). Se representa la función con anchos de banda desde 10Hz ( $BW=2\pi \cdot 10$  rads/s) hasta 100Hz ( $BW=2\pi \cdot 100$  rads/s). Se puede observar que en todos ellos la atenuación es muy elevada en la zona cercana a la frecuencia central ( $\omega_{NS}$ ).

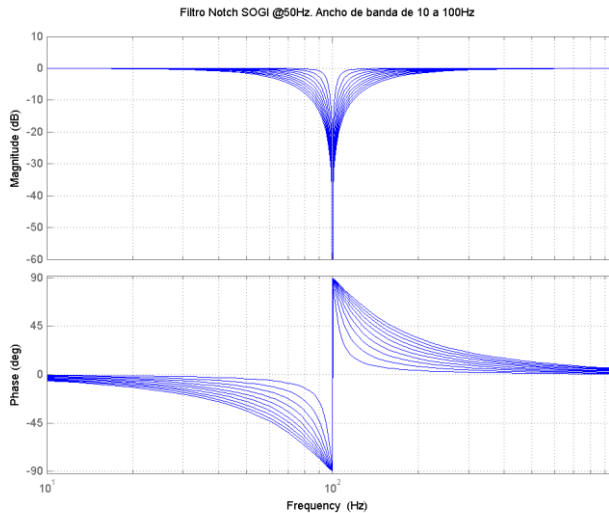


Figura 57: Filtro Notch SOGI  $F_c=100\text{Hz}$ ,  $BW=10:100\text{Hz}$

Para minimizar la susceptibilidad del control al rizado de tensión  $V_{DC,R}$  de la *DC-Link*, la frecuencia central del filtro *Notch* ( $\omega_{NS}$ ) se sintoniza a la frecuencia  $F_{RDC}$ . Esta frecuencia, que es el doble de la frecuencia de la red

( $F_{RDC}=2 \cdot F_G$ ), se obtiene directamente del *FLL-SOGI* y permite que el *Notch* se adapte en frecuencia.

Es conveniente que el ancho de banda sea estrecho para tener la mayor atenuación posible alrededor de la frecuencia central y no afectar negativamente a la estabilidad del lazo de control.

En las figuras 58 y 59 se muestra la respuesta en frecuencia la implementación en el *DSP* de dos filtros *Notch* sintonizados a 100Hz. El ancho de banda del filtro de la figura 58 es 1Hz y el de la figura 59 es 100Hz respectivamente. La frecuencia de muestreo de ambos es  $F_s=40kHz$ . La discretización para su implementación digital se ha realizado mediante la transformada bilineal (57), también conocida como método de *Tustin*. El método empleado para obtener el resultado experimental se describe en el Anexo 3.

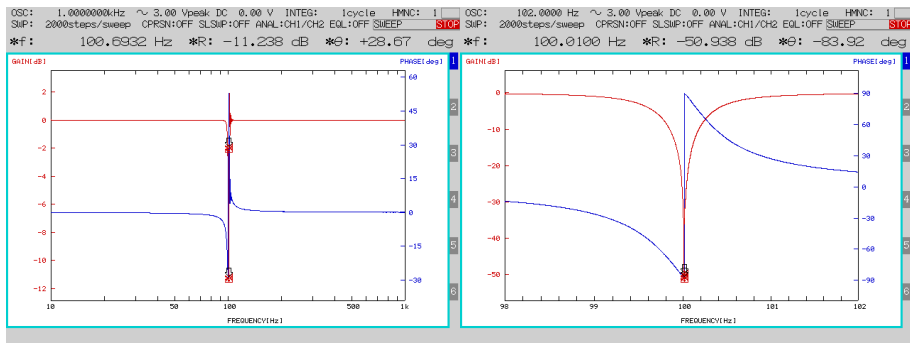


Figura 58: Filtro Notch SOGI  $F_c=100Hz$ ,  $BW=1Hz$

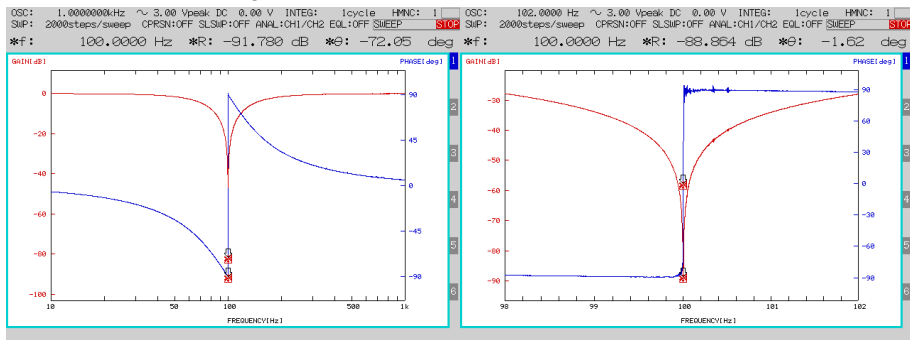


Figura 59: Filtro Notch SOGI  $F_c=100Hz$ ,  $BW=100Hz$

La atenuación conseguida por el filtro de 100Hz (-90dB) es superior a la obtenida con el filtro de 1Hz (-50dB). Por lo tanto un filtro digital muy selectivo implementado en el *DSP* puede perder eficacia.

Se ha realizado ajuste del ancho de banda del filtro  $F_{NS}(s)$  procurando obtener la mayor atenuación posible alrededor de la frecuencia central. Debido a los resultados mostrados en las figuras 58 y 59, se ha implementado el filtro *Notch* de la figura 59, ya que presenta mayor atenuación a la frecuencia central y la pérdida de fase no compromete la estabilidad del control. La función de transferencia del filtro empleado se muestra en (95). La ecuación (96) es la ganancia de lazo y la (97) es la respuesta en lazo cerrado.

$$F_{NS}(s) = 1 - \frac{1 \cdot \omega_{NS} \cdot s}{s^2 + 1 \cdot \omega_{NS} \cdot s + \omega_{NS}^2} = 1 - \frac{2 \cdot \omega \cdot s}{s^2 + 2 \cdot \omega \cdot s + 4 \cdot \omega^2} \quad (95)$$

$$Tv_{DC}(s) = Gv_{DC}(s) \cdot F_{NS}(s) \cdot v_n' \cdot \frac{\hat{i}_{Lf}}{\hat{i}_{LfRefPK}}(s) \cdot \frac{\hat{v}_{DC}}{\hat{i}_{Lf}}(s) \cdot Ri_{Lf} \quad (96)$$

$$\frac{\hat{v}_{DC}}{\hat{v}_{DCRef}}(s) = Tv_{DCCL}(s) = \frac{1}{\beta_{VDC}} \cdot \frac{Tv_{DC}(s)}{1 + Tv_{DC}(s)} \quad (97)$$

En las figuras 60 y 61 se representa de nuevo un conjunto de 30 curvas de ganancia de lazo. En este caso se representa la función  $Tv_{DC}(s)$  de (96), que incluye el filtro  $F_{NS}(s)$ . Las curvas se corresponden con las combinaciones posibles para un barrido de dos parámetros: *P* (potencia) y *t* (tiempo). Los valores de la potencia son  $P \in [30, 80, 130, 180, 230]$  W y los valores del tiempo son  $t \in [0, 1, 2, 3, 4, 5]$  ms.

Las curvas rojas de la figura 60 corresponden a las ganancias de lazo para  $t=0$ ms ( $v_n'=1$ ) y las curvas rojas de la figura 61 corresponden a las ganancias de lazo para los valores de  $t \in [0, 1, 2, 3, 4, 5]$  ms. En las curvas azules se representan el resto de las ganancias de lazo.

Se observa que la variación de la potencia afecta poco a  $F_{C_{TVDC}}$  y sí que se aprecia que la variación del tiempo afecta en mayor medida a  $F_{C_{TVDC}}$ . El rango de variación de la frecuencia de cruce por cero ( $F_{C_{TVDC}}$ ) está entre 5Hz

y 50Hz para todas las curvas representadas. El comportamiento es semejante al de la figura 52, sin embargo se puede apreciar el efecto del filtro *Notch* a la frecuencia  $F_{RDC}$ .

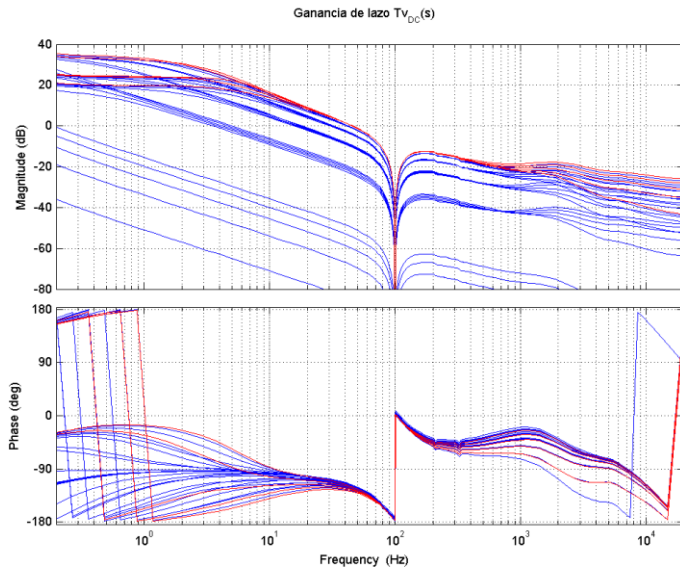
La ganancia a la frecuencia  $F_{RDC}=100\text{Hz}$  en la figura 52 (sin *Notch*) es -5dB. Al añadir el filtro  $F_{NS}(s)$  ha pasado a ser menor que -100dB en un rango entre 99.5Hz y 100.5Hz.

En todas las curvas, el margen de fase ( $MF_{VDC}$ ) es superior a  $65^\circ$  y el margen de ganancia ( $MG_{VDC}$ ) superior a 30dB, por lo que se puede concluir que el sistema es estable en todo el rango de trabajo.

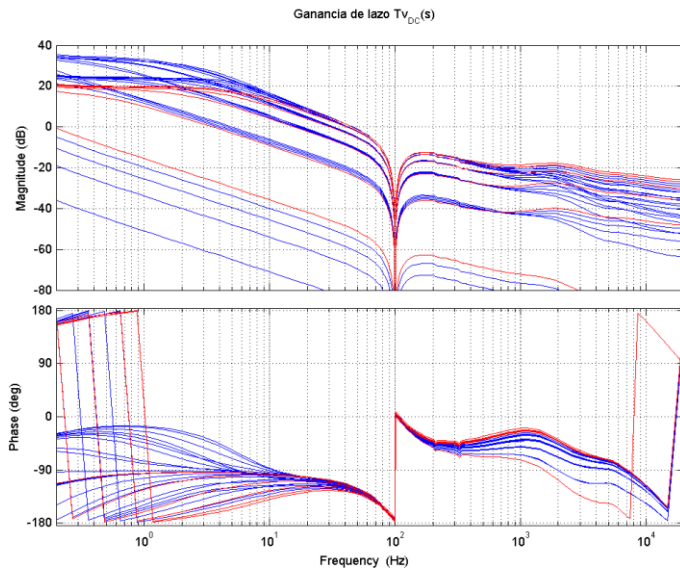
En las figuras 62 y 63 se representa un conjunto de 30 curvas de la respuesta en lazo cerrado  $T_{VDC\_CL}(s)$  (97) para los valores de potencia  $P \in [30, 80, 130, 180, 230]$  W y los valores del tiempo  $t \in [0, 1, 2, 3, 4, 5]$  ms.

En las curvas rojas de la figura 62 se muestran las respuestas de lazo cerrado para  $t=0\text{ms}$  ( $v_n'=1$ ). En las curvas rojas de la figura 63 se muestran las respuestas de lazo cerrado para los valores de  $t \in [0, 1, 2, 3, 4, 5]$  ms. En las curvas azules se representan el resto de las respuestas.

La ganancia del control en lazo cerrado es unitaria (0dB) en baja frecuencia, por tanto  $V_{DC}$  es capaz alcanzar su valor de referencia  $V_{DC\_Ref}$  sin error estacionario. A la frecuencia  $F_{RDC} \pm 1\text{Hz}$ , la ganancia es inferior a -50dB, por lo tanto el control es prácticamente insensible al rizado  $V_{DC\_R}$ .



**Figura 60:** Ganancia de lazo  $T_{V_{DC}}(s)$  con regulador  $G_{V_{DC}}(s)$  (92) y filtro  $F_{NS}(s)$  (95).  
Azul:  $P \in \{30, 80, 130, 180, 230\}W$ ;  $C_{DC} = 50\mu F$ ;  $t \in \{0, 1, 2, 3, 4, 5\}ms$ . Rojo:  $t = 0ms$ .



**Figura 61:** Ganancia de lazo  $T_{V_{DC}}(s)$  con regulador  $G_{V_{DC}}(s)$  (92) y filtro  $F_{NS}(s)$  (95).  
Azul:  $P \in \{30, 80, 130, 180, 230\}W$ ;  $C_{DC} = 50\mu F$ ;  $t \in \{0, 1, 2, 3, 4, 5\}ms$ . Rojo:  $P = 230W$ .

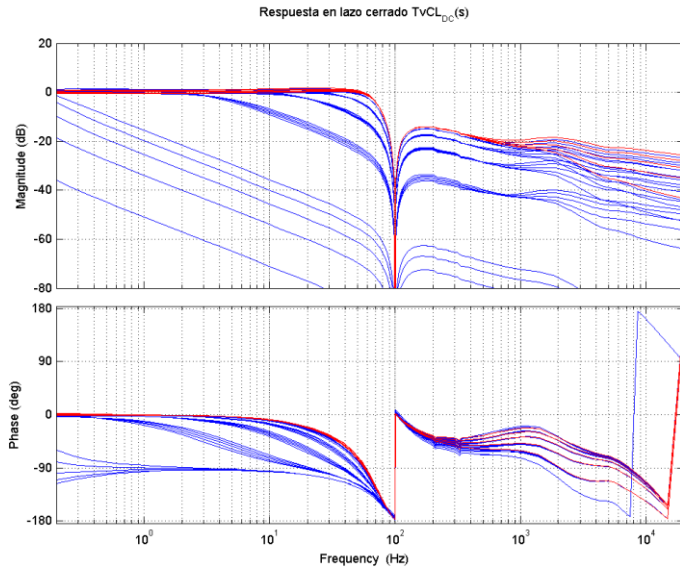


Figura 62: Respuesta en lazo cerrado  $v_{DC}(s)/v_{DCRef}(s)=Tv_{CL}(s)$  con regulador  $Gv_{DC}(s)$  (92) y filtro  $F_{NS}(s)$  (95). Azul:  $P \in \{30,80,130,180,230\}W$ ;  $C_{DC}=50\mu F$ ;  $t \in \{0,1,2,3,4,5\}ms$ . Rojo:  $t=0ms$ .

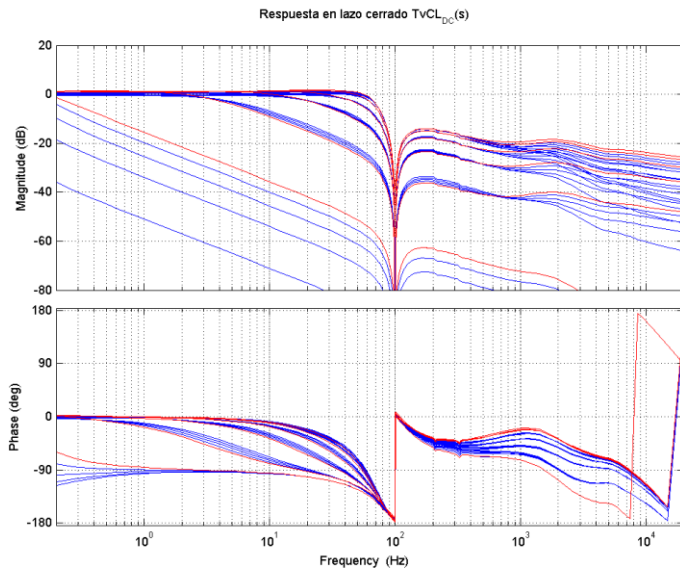


Figura 63: Respuesta en lazo cerrado  $v_{DC}(s)/v_{DCRef}(s)=Tv_{CL}(s)$  con regulador  $Gv_{DC}(s)$  (92) y filtro  $F_{NS}(s)$  (95). Azul:  $P \in \{30,80,130,180,230\}W$ ;  $C_{DC}=50\mu F$ ;  $t \in \{0,1,2,3,4,5\}ms$ . Rojo:  $P=230W$ .



## 5.2 Estructuras de control propuestas para la etapa DC/DC

El control de la etapa DC/DC debe seguir la referencia que le proporciona el algoritmo *MPPT*. Los algoritmos normalmente proporcionan la referencia de tensión en los bornes del panel fotovoltaico [91, 92, 93]. En inversores de dos etapas, los algoritmos *MPPT* [72,96] también pueden proporcionar el ciclo de trabajo de los transistores de la etapa DC/DC. El *MPPT* actúa en función de la potencia extraída del panel, por tanto no es capaz de proteger el convertidor ante sobrecorriente.

Se ha implementado un control de corriente de pico (*PCC*, “*Peak Current Control*”) analógico [94] en  $I_{SW}$  para controlar el ciclo de trabajo del transistor *MOSFET* del *Flyback* ( $D_F$ ). Mediante control *PCC* se regula la corriente inyectada a la *DC-Link* del inversor y se protege la etapa DC/DC ante una eventual sobrecorriente en el transistor de potencia del *Flyback*. La referencia de corriente ( $I_{SWpeak}$ ) al *PCC* se proporciona mediante el *DSP* a través de un conversor digital-analógico. La referencia  $I_{SWpeak}$  la puede producir directamente el *MPPT* o ser generada por de un lazo de control digital que controle la tensión ( $V_{PV}$ ) del el panel fotovoltaico.

El control de la etapa DC/DC con lazo de tensión  $V_{PV}$  se ha implementado como se muestra en la figura 64. El control de tensión del panel fotovoltaico está basado en un regulador con acción proporcional e integral (*PI*) digital. Se pretende que el control de  $V_{PV}$  tenga una dinámica suficientemente rápida para seguir la referencia ( $V_{PVRef}$ ) proporcionada por el *MPPT* y minimizar la susceptibilidad de la tensión en bornes del panel fotovoltaico respecto el rizado en la tensión de la *DC-Link* y sus posibles variaciones transitorias.

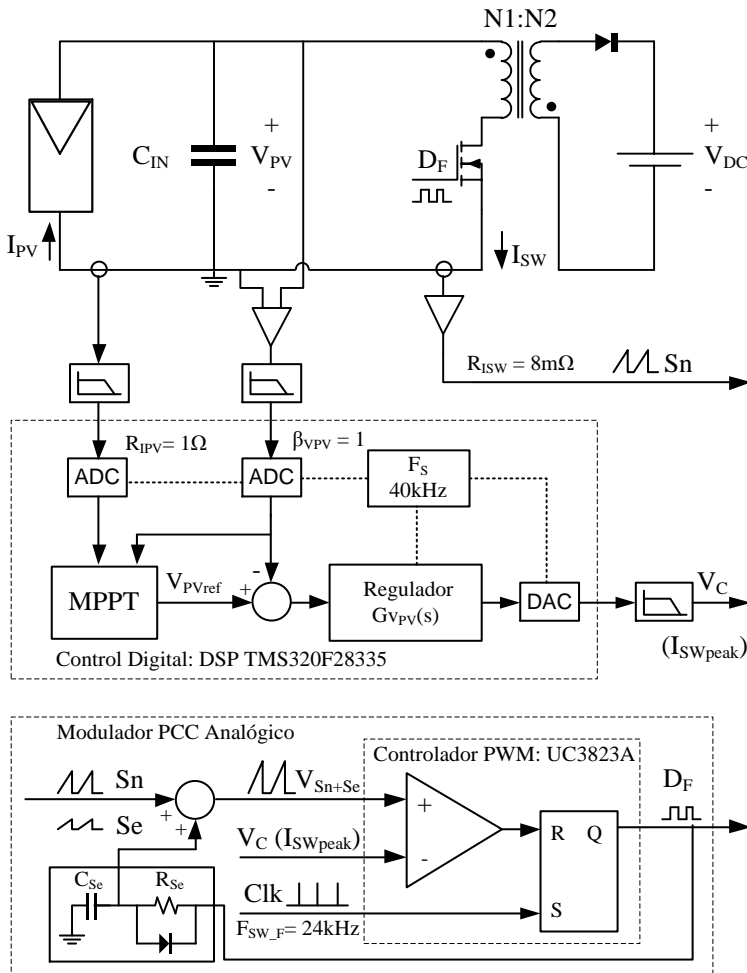


Figura 64: Estructura de control de la etapa de conexión al panel fotovoltaico.

En la figura 65 se muestra el modelo de pequeña señal del convertidor junto con los bloques que representan las funciones de transferencia que forman parte de los lazos de corriente y tensión.

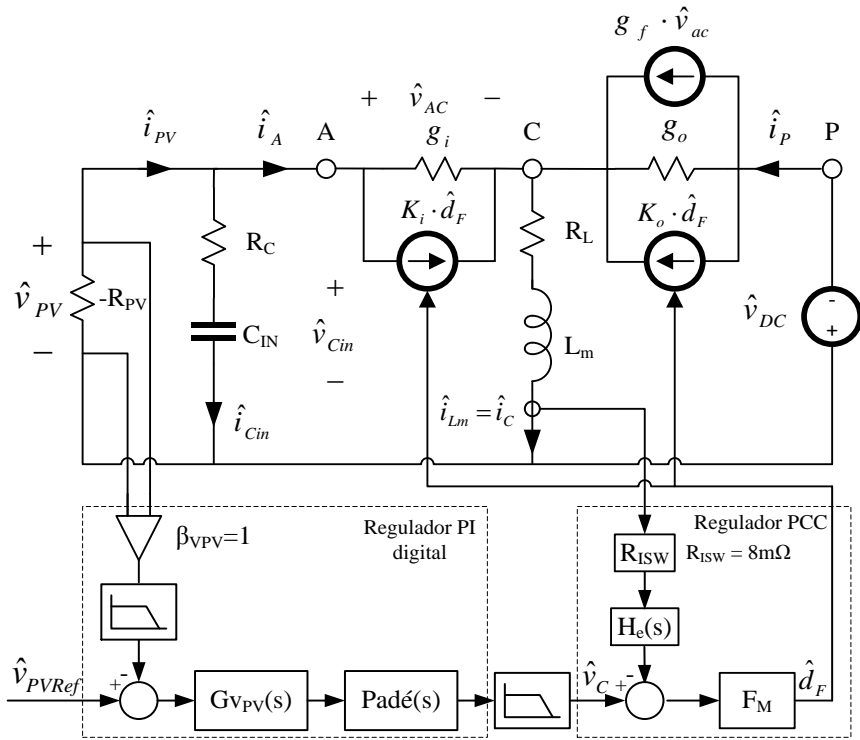


Figura 65: Modelo equivalente de pequeña señal del convertidor Flyback con PCC y control de la tensión del PV

### Control de corriente de pico (PCC)

El control de corriente de pico limita la corriente  $I_{SW}$  en el transistor *MOSFET* del *Flyback* al valor de corriente establecido en la referencia  $I_{SWpeak}$ . En caso de una posible saturación del transformador del *Flyback* y la consiguiente sobrecorriente durante un transitorio, se corta la corriente  $I_{SW}$  protegiendo el transformador y el transistor.

La implementación del *PCC* se muestra en la figura 64. Se basa en la medida de la corriente ( $I_{SW}$ ) que atraviesa el *MOSFET*. El lazo de corriente requiere información instantánea de la corriente sensada para que pueda actuar la protección por sobrecorriente. Por tanto, su implementación se ha realizado con circuitos analógicos y el controlador *PWM* integrado

UC3823A de *Texas Instruments*. La frecuencia de conmutación ( $F_{SW\_F}$ ) se establece mediante un reloj externo configurado a 24kHz.

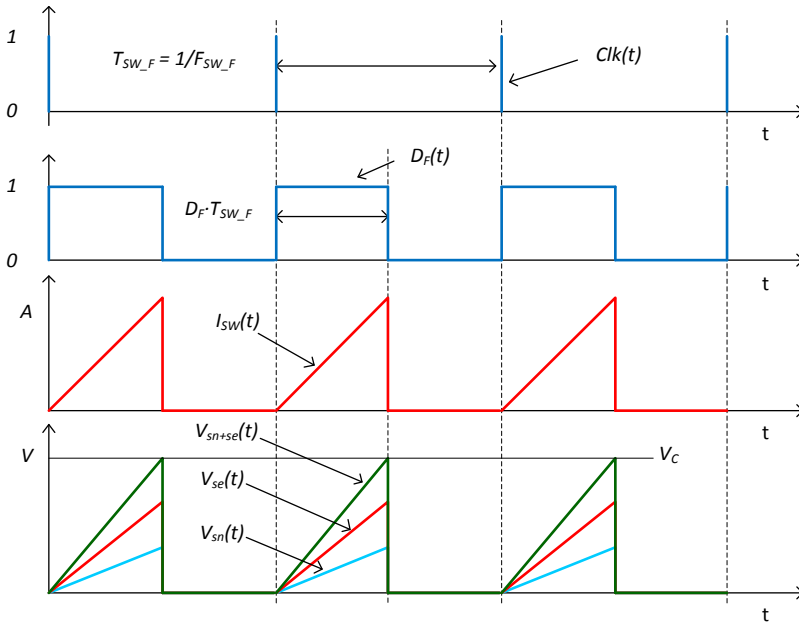


Figura 66: Señales del control de corriente de pico (PCC).

Las señales principales del proceso de conmutación son representadas en la figura 66. Cada periodo de conmutación se inicia con el transistor cerrado. En esta situación, la señal  $S_n$  aumenta con una pendiente que depende de la tensión del panel ( $V_{PV}$ ), la inductancia magnetizante del transformador ( $L_m$ ) y la resistencia del “shunt” sentido  $R_{ISW}$  de la corriente  $I_{SW}$ , según la expresión (98).

$$S_n = R_{ISW} \cdot \frac{V_{PV}}{L_m} \tag{98}$$

El control se ajusta mediante una rampa de estabilización externa ( $S_e$ ) [95] generada a partir de la señal de disparo ( $D_F$ ) del *MOSFET*. La pendiente

de esta rampa determina la ganancia ( $F_M$ ) del modulador del PCC (99), y por tanto la ganancia del control.

$$F_M = \frac{1}{(S_n + S_e) \cdot T_{SW\_F}} = \frac{1}{m_c \cdot S_n \cdot T_{SW\_F}} \quad (99)$$

La pendiente de  $S_e$  se obtiene de la curva de carga del condensador  $C_{Se}$  (100), y por tanto depende de la tensión de la señal de disparo ( $V_{DF}=15V$ ), del condensador  $C_{Se}$  y de la resistencia  $R_{Se}$ . Para generar una rampa, la constante de tiempo de (100) ( $\tau=R_{Se} \cdot C_{Se}$ ) debe ser muy superior al periodo de conmutación del *Flyback* ( $T_{SW\_F}$ ). De este modo el valor de la pendiente se puede aproximar como en (101). Cuando se corta el disparo del MOSFET, la rampa se reinicia, descargando el condensador  $C_{Se}$  a través del diodo en paralelo con la resistencia  $R_{Se}$ .

$$V_{C_{Se}}(t) = V_{DF} \cdot \left(1 - e^{-\frac{t}{R_{Se} \cdot C_{Se}}}\right) = V_D \cdot \left(1 - e^{-\frac{t}{\tau}}\right) \quad (100)$$

$$S_e \approx \left. \frac{dV_{C_{Se}}(t)}{dt} \right|_{t=0} = \frac{V_{DF}}{R_{Se} \cdot C_{Se}} \quad (101)$$

Cuando la suma de las señales  $S_n$  y  $S_e$  ( $V_{S_n+S_e}$ ) alcanza el valor de la tensión de control  $V_c$ , se provoca el *reset* del biestable *RS* y se abre el transistor hasta la siguiente conmutación. El valor de  $V_c$  lo proporciona el control digital para establecer la referencia  $I_{SWpeak}$ . El valor de  $V_c$  necesario para una determinada  $I_{SWpeak}$  se muestra en (102).

$$V_c = V_{S_n} + V_{S_e} = I_{SWpeak} \cdot R_{ISW} + V_{S_e} \quad (102)$$

Se debe prestar atención a que las sobrecorrientes en  $I_{SW}$  se limitan en cada ciclo, haciendo que el PCC sea muy efectivo y casi instantáneo como protección de sobrecorriente.

El bloque  $H_e(s)$  es la función de transferencia de la “ganancia de muestreo” [95], que admite una aproximación de segundo orden en forma de un par de ceros complejo conjugados, a la mitad de la frecuencia de conmutación, situados en la parte derecha del plano complejo. Son dos ceros de fase no-mínima cuya función de transferencia se muestra en (103).

$$H_e(s) = \frac{s \cdot T_{SW\_F}}{e^{s \cdot T_{SW\_F}} - 1} \approx 1 + \frac{s}{\omega_z \cdot Q_z} + \frac{s^2}{\omega_z^2} \quad (103)$$

$$\omega_z = \frac{\pi}{T_{SW\_F}} ; \quad Q_z = -\frac{2}{\pi}$$

Para el ajuste del control y comprobar su estabilidad, se estudia la sensibilidad de los lazos de control ante variaciones de los parámetros que más influyen en el modelo de pequeña señal:  $S_e$ ,  $P_{PV}$  y  $V_{PV}$ . Si no se está utilizando la rampa externa ( $m_c=1$ ) pueden aparecer problemas de estabilidad. Un valor alto de  $m_c$  estabiliza el lazo de corriente, pero la rampa externa domina sobre la corriente sensada  $S_n$ , reduciendo las ventajas como protección frente a sobrecorriente del PCC.

La elección de  $S_e$  es clave para obtener una respuesta estable del lazo de corriente en lazo cerrado,  $V_{PV\_VC}(s)$  (106). En las figuras 67 a 70, se muestra los diagramas de Bode función de transferencia  $V_{PV\_VC}(s)$  para los valores potencia en el panel fotovoltaico  $P_{PV} \in [20, 50, 100, 150, 230]$ W y los valores de tensión en el panel  $V_{PV} \in [24, 30, 35]$ V. En las gráficas se muestra la respuesta para dos valores de la **pendiente  $S_e$  de la rampa externa:  $S_e=0$  (sin rampa externa) y  $S_e=110$  V/ms** (104). En (105) se comprueba que la constante de tiempo ( $\tau=R_{Se} \cdot C_{Se}$ ) es mayor que el periodo de conmutación del *Flyback* ( $T_{SW\_F}$ )

$$S_e = \frac{V_{DF}}{R_{Se} \cdot C_{Se}} = \frac{15V}{13.64k\Omega \cdot 10nF} = \frac{110V}{ms} \quad (104)$$

$$\tau = R_{Se} \cdot C_{Se} = 136.4\mu s \gg \frac{1}{24kHz} = 41.6\mu s \quad (105)$$

En las figuras 67 a 70 se hace patente el efecto del par de ceros complejos conjugados de alta frecuencia alrededor de  $F_{SW\_F}/2=12$  kHz mediante los que se modela  $H_e(s)$ . Al cerrar el lazo de corriente, esos ceros producen un par de polos complejos conjugados de alta frecuencia en la función de transferencia  $V_{PV\_VC}(s)$ , cuya estabilidad depende del valor de  $S_e$ .

$$V_{PV\_VC}(s) = \left. \frac{\hat{v}_{pv}(s)}{\hat{v}_c(s)} \right|_{\hat{v}_{dc}=0} \quad (106)$$

En las figuras 67 y 69 no se está empleando rampa externa ( $S_e=0$ ). Cuando  $S_e=0$  los polos complejos conjugados de alta frecuencia producen una variación de fase positiva en la curva de Bode de  $V_{PV\_VC}(j\omega)$ , lo que significa que este par de polos están situados a la parte derecha del plano complejo, evidenciando la inestabilidad de la función de transferencia  $V_{PV\_VC}(s)$ .

En las figuras 68 y 70 se aplica un valor de pendiente de la rampa externa:  $S_e=110$  V/ms. En este caso, los polos complejos conjugados de alta frecuencia producen una variación de fase negativa en la curva de Bode de  $V_{PV\_VC}(j\omega)$ , lo que evidencia la estabilidad de  $V_{PV\_VC}(s)$ .

En la figura 70 se puede observar que, para el valor elegido de  $S_e$ , la función de transferencia  $V_{PV\_VC}(s)$  es muy sensible a los valores de  $P_{PV}$ . En la figura 68 se muestra que en el rango de media frecuencia la sensibilidad de  $V_{PV\_VC}(s)$  a variaciones de  $V_{PV}$  es muy pequeña. Se puede concluir que el sistema es estable en todo el rango de trabajo al elegir  $S_e=110$  V/ms.

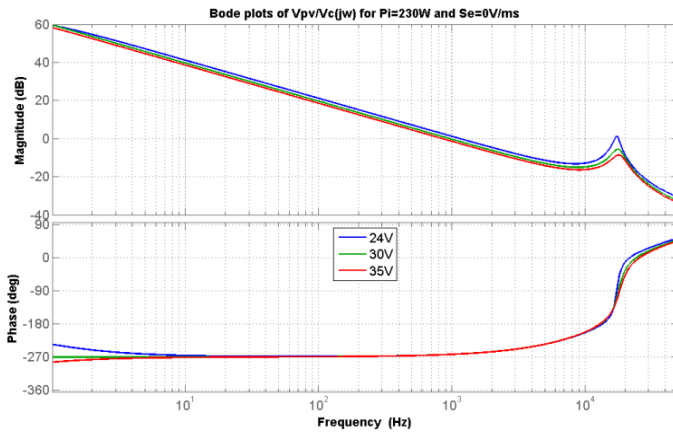


Figura 67:  $V_{PV}(s)/V_c(s)$ :  $P_{PV}=230W$ ,  $S_e=0$ ,  $V_{PV}$  variable.

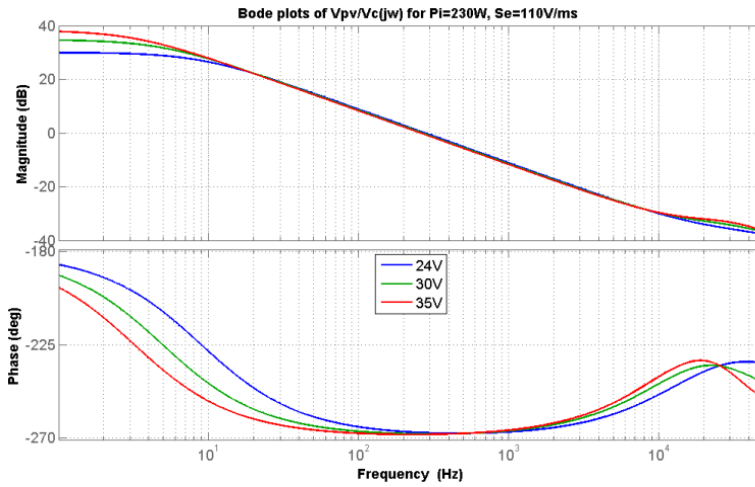


Figura 68: Diagramas de Bode de  $V_{PV}(s)/V_c(s)$ :  $P_{PV}=230W$ ,  $S_e=110V/ms$ ,  $V_{PV}$  variable.



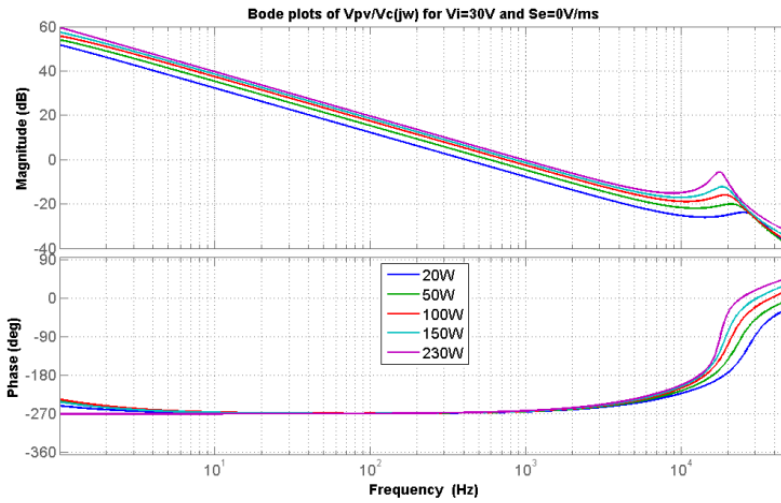


Figura 69: Diagramas de Bode de  $V_{PV}(s)/V_c(s)$ :  $V_{PV}=30V$ ,  $S_c=0$ ,  $P_{PV}$  variable.

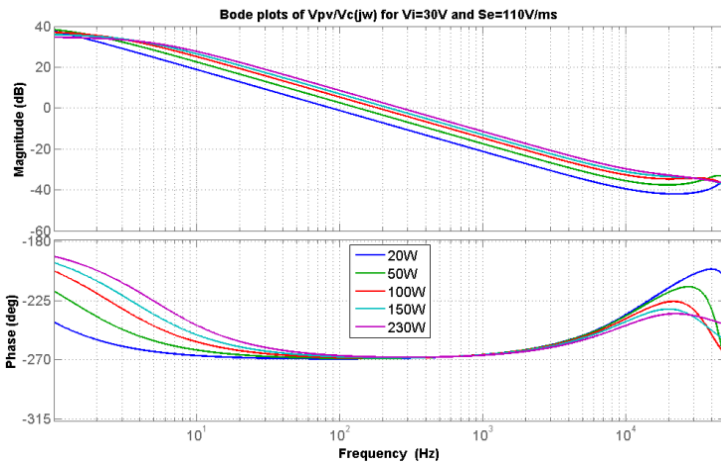


Figura 70: Diagramas de Bode de  $V_{PV}(s)/V_c(s)$ :  $V_{PV}=30V$ ,  $S_c=110V/ms$ ,  $P_{PV}$  variable.

### Control digital de la tensión del panel fotovoltaico.

La tensión del panel fotovoltaico ( $V_{PV}$ ) debe seguir la referencia de tensión ( $V_{PVRef}$ ) que proporcione el algoritmo *MPPT* usado, que puede ser muy diverso [91, 92, 93]. El control digital se ejecuta en el mismo procesador y a la misma frecuencia que el control del inversor ( $F_S=40kHz$ ). Para el control se ha implementado una versión digital del regulador  $G_{V_{PV}}(s)$  usado en el esquema de bloques del lazo de tensión de la figura 71. El

regulador escogido es un *PI* que permite seguir la referencia  $V_{PVRef}$  sin error estacionario.

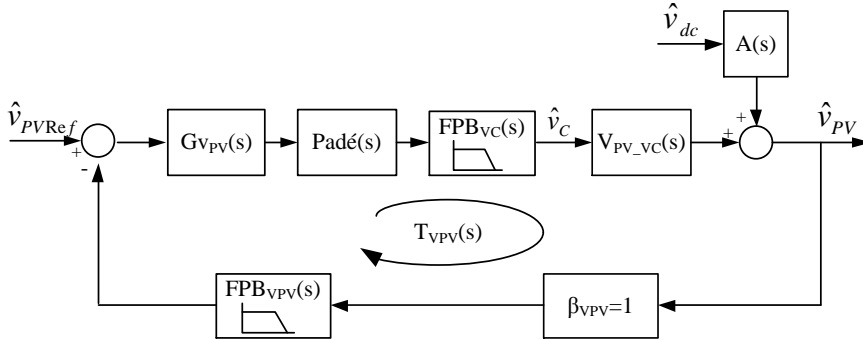


Figura 71: Diagrama de bloques del lazo de tensión.

Se ha implementado un filtro “*antialiasing*” analógico de *Butterworth* de 2º orden en la entrada del convertidor *ADC*. Su frecuencia de corte es 4.5kHz y su expresión matemática se muestra en (150).

$$FPB_{V_{PV}}(s) = \frac{1}{\frac{s^2}{\omega_o^2} + \frac{s}{Q \cdot \omega_o} + 1} \quad (107)$$

$$Q = 1/\sqrt{2} \quad \omega_o = 2\pi \cdot 4500 \text{ rad/s}$$

Se ha tenido en cuenta el retardo de un periodo de muestreo entre la adquisición de datos y la aplicación de la acción de control. Su efecto se ha incluido en el lazo de control de la figura 65 mediante la aproximación de *Padé* (58).

El filtro paso bajo  $FPB_{V_c}(s)$ , a la salida del convertidor digital-analógico (*DAC*), se emplea para filtrar la tensión de control  $V_c$ . Sus características son las mismas que el filtro empleado para la adquisición de  $V_{PV}$ : *Butterworth* de 2º orden de 4.5kHz (150).

### Regulador $G_{V_{PV}}(s)$

El ajuste regulador  $G_{V_{PV}}(s)$  se ha realizado considerando la estabilidad del sistema y la dinámica requerida para la ejecución de los algoritmos *MPPT*,

que depende del escalón de tensión en  $V_{PV}$  ( $\Delta v_{PV}$ ) que se produce en cada iteración y la frecuencia de refresco ( $F_{MPPT}$ ) a la que se actualiza  $V_{PVRef}$ .

Para que el algoritmo *MPPT* pueda estimar las variaciones de potencia sin ser engañado por los valores transitorios de tensión y corriente del panel fotovoltaico, se requiere que el tiempo de establecimiento del control sea menor que el periodo de muestreo del *MPPT* [96]. Para ello se requiere que la frecuencia de cruce del lazo de tensión,  $F_{C_{TVPV}}$ , sea mayor que  $F_{MPPT}$  (10Hz~50Hz). El regulador  $G_{v_{PV}}(s)$  que se ha implementado se muestra en (108).

$$G_{v_{PV}}(s) = -1.8345 \cdot \left( \frac{s + 350}{s} \right) \quad (108)$$

En (109) se muestra la función de transferencia de la ganancia de lazo  $T_{VPV}(s)$  que se ha empleado para estudiar las prestaciones del control de  $V_{PV}$ .

$$T_{VPV}(s) = G_{v_{PV}}(s) \cdot V_{PV\_VC}(s) \cdot \beta_{VPV} \cdot FPB_{VPV}(s)^2 \cdot Padé(s) \quad (109)$$

Se puede ver en los diagramas de Bode de la ganancia de lazo,  $T_{VPV}(s)$  es muy sensible a los valores de  $P_{PV}$ , tal como ocurre con la función de transferencia  $V_{PV\_VC}(s)$ .

La figura 72 muestra el diagrama de Bode de  $T_{VPV}(s)$  para  $V_{PV}=30V$  y  $P_{PV} \in [20, 50, 100, 150, 230]W$ . Se observa que la frecuencia de cruce  $F_{C_{TVPV}}$  se incrementa con  $P_{PV}$ . La frecuencia de cruce varía entre 162Hz a 20W hasta 486Hz a 230W. El margen de fase ( $MF_{VPV}$ ) es en todos los casos superior a  $60^\circ$ , por lo tanto el sistema es estable en todo el rango de trabajo.

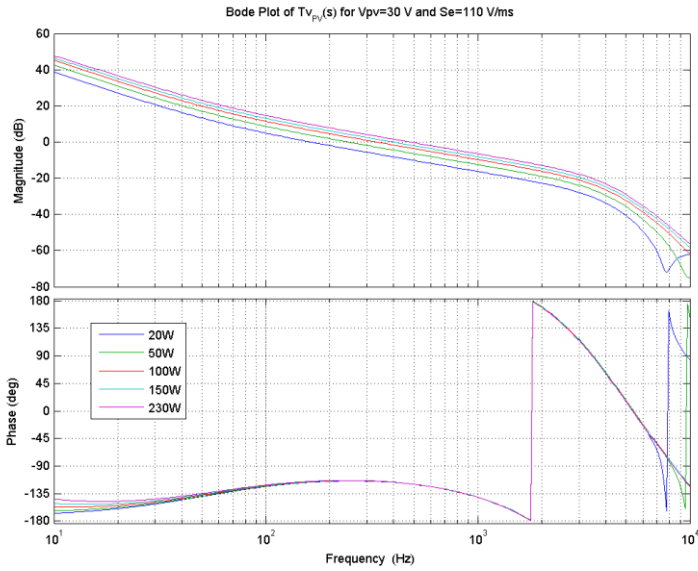


Figura 72: Diagramas de Bode  $Tv_{PV}(s)$  en función de  $P_{PV}$ , para  $V_{PV}=30V$  y  $S_e=110V/ms$ .

La ganancia de lazo en lazo cerrado  $Tv_{PV\_CL}(s)$  muestra la respuesta de la tensión  $V_{PV}$  ante variaciones en la referencia  $V_{PVRef}$  (110).

$$Tv_{PV\_CL}(s) = \left. \frac{\hat{v}_{pv}(s)}{\hat{v}_{PVref}(s)} \right|_{\hat{v}_{dc}=0} = \frac{1}{\beta_{PV} \cdot FPB(s)} \cdot \frac{Tv_{PV}(s)}{1 + Tv_{PV}(s)} \quad (110)$$

En la figura 73 se muestran las curvas de Bode de  $Tv_{PV\_CL}(j\omega)$ . La ganancia del control en lazo cerrado es unitaria (0dB) en baja frecuencia, por tanto  $V_{PV}$  es capaz alcanzar su valor de referencia  $V_{PV\_Ref}$  sin error estacionario. El control es capaz de seguir un *MPPT* con una frecuencia de muestreo ( $F_{MPPT}$ ) hasta 30Hz, ya que la ganancia es unitaria (0dB) hasta esta frecuencia y el desfase es prácticamente nulo.

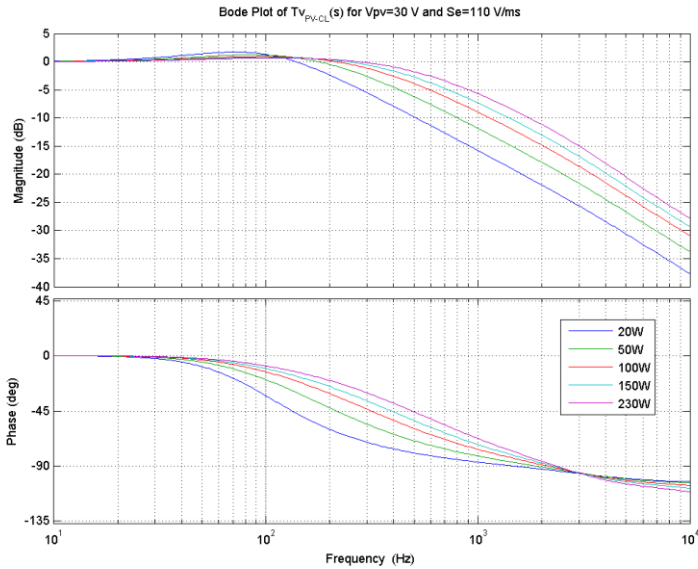


Figura 73: Curvas de Bode de  $Tv_{PV\_CL}(j\omega)$  en función de  $P_{PV}$  para  $V_{PV}=30V$ .

### Susceptibilidad en lazo cerrado ante el rizado de baja frecuencia en la tensión en la *DC-Link*

Es importante minimizar la susceptibilidad de  $V_{PV}$  al rizado de tensión en la *DC-Link* del inversor,  $V_{DC\_R}$ , a la frecuencia  $F_{RDC}$ . El rizado provocado por la red en  $V_{PV}$ ,  $V_{PV\_R}$ , se puede expresar en función del rizado  $V_{DC\_R}$  mediante la función de transferencia  $A_{PV\_CL}(s)$  (113). Esta expresión es válida siempre que el control no sature, es decir para valores de rizado de tensión en la *DC-link* del inversor que no sean excesivamente grandes.

$$A(s) = \left. \frac{\hat{v}_{pv}(s)}{\hat{v}_{dc}(s)} \right|_{\hat{v}_c=0} \quad (111)$$

$$A_{PV\_CL}(s) = \left. \frac{\hat{v}_{pv}(s)}{\hat{v}_{dc}(s)} \right|_{\hat{v}_{PVref}=0} = \frac{A(s)}{1 + T_v(s)} \quad (112)$$

$$V_{PV\_R} = |A_{PV\_CL}(s)| \cdot V_{DC\_R} \quad (113)$$

En la figura 74 se representa la ganancia de los diagramas de Bode de  $A_{PV\_CL}(s)$  para  $V_{PV} \in [24, 30, 35]V$  y  $P_{PV} \in [20, 50, 100, 150, 230]W$ . Se observa que la susceptibilidad aumenta con  $P_{PV}$ , variando su valor a  $100Hz$  desde  $-75.64 dB$  ( $20 W$ ) a  $-55 dB$  ( $230 W$ ) y que la sensibilidad de  $A_{CL}(s)$  a variaciones de  $V_{PV}$  es muy pequeña.

El valor de  $V_{DC\_R}$  con la *DC-Link* de  $50\mu F$  es de  $40V$  a  $230W$ . La susceptibilidad en estas condiciones es de  $-55 dB$ , que es  $1.78 \cdot 10^{-3}$  en una escala lineal. De (113) se puede calcular que el valor máximo de  $V_{PV\_R}$  es  $71.2mV$ . En las figuras 98 y 99 del capítulo 6 se muestran resultados experimentales con un rizado de tensión medido de aproximadamente  $10mV$ .

Las perturbaciones que debe generar el algoritmo *MPPT* en la tensión  $V_{PV}$  ( $\Delta V_{PV}$ ), deben ser superiores  $V_{PV\_R}$ . En la práctica, el *MPPT* debe generar una perturbación muy superior al rizado obtenido, ya que influyen otros parámetros como la propia curva *I-V* del panel *PV* o las condiciones atmosféricas. En las pruebas experimentales se ha empleado una perturbación mínima de  $150mV$ , que es el  $0.5\%$  de la tensión en el punto de máxima potencia del panel ensayado.

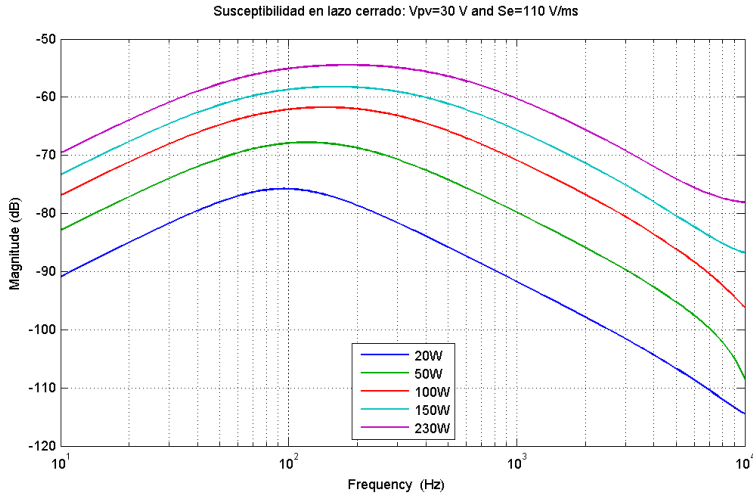


Figura 74: Gráficas de  $|A_{CL}(s)|$  (dB) en función de  $P_{PV}$  y  $V_{PV}$ .

### 5.3 Implementación y estudio de *MPPT sensorless*

La implementación digital de métodos directos de *MPPT* habitualmente hace uso sensores de corriente y tensión en los bornes del panel fotovoltaico para estimar la potencia extraída del panel fotovoltaico [91, 92, 93].

La frecuencia de muestreo o “refresco” del *MPPT* ( $F_{MPPT}$ ) está limitada por la dinámica del control de la tensión del panel,  $V_{PV}$ . Para que este lazo de tensión pueda seguir la referencia de tensión proporcionada por el *MPPT*, el tiempo de establecimiento en lazo cerrado debe ser inferior al periodo de muestreo del *MPPT* ( $T_{MPPT}=1/F_{MPPT}$ ). En inversores fotovoltaicos de dos etapas se puede implementar lazos más rápidos para el control de la tensión en los paneles que en los inversores de una sola etapa. Por consiguiente, es posible implementar algoritmos *MPPT* con mayores valores de  $F_{MPPT}$ .

En las topologías de inversores de dos etapas con aislamiento galvánico, el control digital se puede implementar mediante un *DSP* o microcontrolador por cada etapa o emplear sensores aislados y un único controlador digital. El control que se muestra en la figura 64 está referido a la masa de la *DC-Link* del inversor y está aislado galvánicamente de los elementos de la etapa *DC/DC*.

El algoritmo del *MPPT* se ejecuta normalmente en el mismo *DSP* o microcontrolador que se usa para controlar la etapa *DC/AC*. En ese caso la medida de los valores de la tensión y la corriente del panel fotovoltaico se debe realizar mediante sensores aislados para mantener el aislamiento galvánico entre ambas etapas.

El sensado de señales de corriente continua con aislamiento, normalmente implica el uso de técnicas que aumentan la complejidad y número de componentes. Un ejemplo son los sensores de *efecto Hall*, que aumentan el coste del inversor. La medida de corriente se puede realizar alternativamente mediante resistencias en serie (“*shunt*”). La medida de tensión es habitual realizarla mediante simples divisores resistivos.

Los sensores realizados con resistencias son más económicos que los de *efecto Hall*, pero precisan de *amplificadores de aislamiento*, o bien de aislamiento digital. El aislamiento digital usa integrados *ADC* y/o *DAC*, conectados al *DSP* mediante un bus digital de comunicaciones. En el bus digital se ha de emplear circuitos integrados con aislamiento digital de alta velocidad. La implementación de cualquiera de los dos métodos suele tener un coste elevado, porque hay que sumar a los circuitos de aislamiento las fuentes de alimentación aisladas correspondientes. Eliminar estos sensores facilita el diseño hardware del inversor, disminuye su coste y, en definitiva, mejora su fiabilidad gracias a la disminución de componentes electrónicos.

### ***MPPT sensorless* basado en el balance de potencia en la *DC-Link***

En [72] se implementó un algoritmo *MPPT* basado en el balance de potencia de la *DC-Link*. Para que la tensión  $V_{DC}$  sea igual a su referencia, la potencia de entrada debe ser igual a la de salida. El control de tensión proporciona la referencia de corriente al regulador de corriente para mantener el equilibrio. Asumiendo que la tensión de la red es de valor constante (o que tiene una variación pequeña), la referencia de corriente es proporcional a la potencia en los paneles fotovoltaicos. Esta referencia se puede emplear para estimar las variaciones de potencia inyectada en la red. De esta forma se puede prescindir de los sensores de tensión y de corriente en el panel fotovoltaico.



Ejecutar un algoritmo *MPPT* empleando este método tiene algunas desventajas. Por un lado, la velocidad y la precisión del algoritmo dependen de la dinámica del control de  $V_{DC}$ . Por otro lado, el algoritmo es sensible a las variaciones en la tensión de la red. Además, en sistemas monofásicos la referencia de corriente puede presentar un rizado de tensión del doble de la frecuencia de la red, lo que dificulta la precisión del *MPPT*.

**Se presentan en la presente tesis propuestas que aprovechan las prestaciones de los *SOGI* para minimizar estas desventajas y mejorar la obtención de energía de los *MPPTs sensorless*.**

Es posible eliminar la sensibilidad frente a las variaciones en la tensión de la red empleando la señal  $v'_{pk}$ , que es proporcional a la tensión de pico de la red ( $V_{ACpk}$ ) y que se ha obtenido en el *FLL-SOGI*. Como  $V_{ACpk}$  es un valor obtenido del *FLL-SOGI*, su uso no aumenta la carga computacional en el *DSP*.

La referencia de corriente  $I_{LfRef\_pk}$  es una señal que depende de la dinámica del control de tensión de la *DC-Link* y que habitualmente, para conseguir poca distorsión armónica  $THD_I$  es relativamente lenta. En el lazo de tensión de la *DC-Link* de  $50\mu\text{F}$  que se ha implementado la frecuencia de cruce alcanza un valor de  $50\text{Hz}$ , obteniendo un valor muy bajo de la  $THD_I$ , lo que supone una ventaja con respecto a la implementación tradicional del control de  $V_{PV}$ , que se diseña con frecuencias de cruce alrededor de  $10\text{Hz}$ . El control permite disminuir considerablemente el tiempo necesario para la estimación de las variaciones de potencia y, por tanto, es posible implementar algoritmos con mayor  $F_{MPPT}$ .

La estimación de la potencia inyectada en la red ( $P_{G\_est}$ ), mediante  $I_{LfRef\_pk}$  y  $v'_{pk}$  se muestra en (114).

$$P_{G\_est} = \frac{v'_{pk}}{\sqrt{2}} \cdot \frac{I_{LfRef\_pk}}{\sqrt{2}} = \frac{v'_{pk} \cdot I_{LfRef\_pk}}{2} \quad (114)$$

El valor medio de la referencia de corriente de pico,  $I_{LfRef\_pk}$ , es proporcional a la potencia inyectada en la red, durante un periodo de muestreo del algoritmo *MPPT*. Sin embargo, como se muestra en la figura

75, la estimación de la potencia inyectada ( $P_{G\_est}$ ) puede presentar una componente alterna del doble de la frecuencia de la red ( $F_{RDC}$ ) debido al rizado de  $I_{LjRef\_Pk}$ . En [72] se propone el uso de un filtro paso bajo para eliminar esta componente, lo que aumenta el tiempo necesario para estimar variaciones en la potencia. En la estructura de control de la figura 56 se emplea el filtro *Notch SOGI*  $F_{NS}(s)$  en la salida del regulador  $G_{VDC}(s)$ . Este filtro permite disminuir la componente alterna de  $I_{LjRef\_Pk}$  sin aumentar el tiempo necesario para la estimación de la potencia. Puesto que este filtro ya se emplea en las estructuras de control propuestas para el control de la tensión  $V_{DC}$ , su uso no aumenta la carga computacional en el *DSP*.

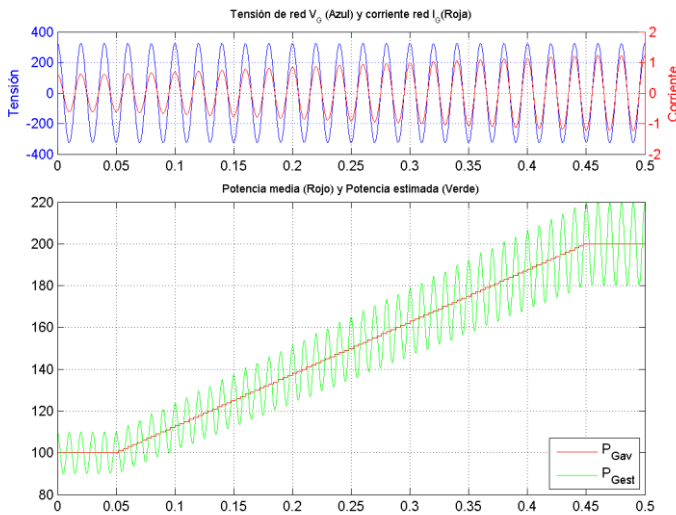


Figura 75: Representación de la potencia estimada ( $P_{G\_est}$ ) y la potencia media para un aumento de potencia de 100W a 200W.

### MPPT síncrono con la red eléctrica

En [71] se propuso ejecutar el algoritmo *MPPT* en los pasos por cero de cada semiperiodo de la red, de forma que la frecuencia del *MPPT* sea el doble de la red ( $F_{MPPT}=2 \cdot F_g$ ). A esta frecuencia el control de tensión en la *DC-Link* ( $V_{DC}$ ) no es capaz de responder y por tanto no es posible estimar la potencia inyectada mediante  $I_{LjRef\_Pk}$ . Por otro lado, la detección de pasos por cero de la tensión de la red es problemática, ya que es habitual la presencia de armónicos de la tensión red.

Para poder estimar la evolución de la potencia media, la frecuencia de muestreo del  $MPPT$  ( $F_{MPPT}$ ) debe ser inferior a la frecuencia ( $F_{RDC}$ ) del rizado que presenta la estimación de la potencia inyectada ( $P_{G\_est}$ ) y por tanto se puede provocar “aliasing” en el muestreo de  $P_{G\_est}$ . Para evitarlo, se propone implementar el  $MPPT$  con un **periodo de muestreo** ( $T_{MPPT}=1/F_{MPPT}$ ) **que sea múltiplo del periodo de la red** ( $T_G=1/F_G$ ) **estimado por el SOGI-FLL** (115).

$$F_{MPPT} = \frac{1}{T_{MPPT}} = \frac{1}{K_{MPPT} \cdot T_G}; K_{MPPT} \in \mathbb{N} \quad (115)$$

De esta forma es posible ejecutar el algoritmo síncrono con la red de forma que todas las muestras se tomen en el mismo punto de la perturbación sinusoidal, evitando la detección de pasos por cero.

En la figura 76 se muestra una evolución temporal de la potencia media inyectada en una red de 50Hz comparando los dos modos de muestreo. Se ha representado un  $MPPT$  síncrono con la red con  $K_{MPPT}=5$  y un  $MPPT$  asíncrono con una deriva en frecuencia del 2.5% con respecto al síncrono. El periodo de muestreo del  $MPPT$  síncrono  $T_{MPPT\_S}=5 \cdot T_G=100ms$  y el del asíncrono es  $T_{MPPT\_A}=97.5ms$ . La frecuencia de ambos  $MPPT$  es 10Hz y 10.2564Hz respectivamente, que es inferior a la frecuencia de cruce por cero de lazo de control de  $V_{DC}$  implementado ( $F_{CTVDC}=50Hz$ ) y permite estimar la potencia inyectada mediante  $I_{LjRef\_pk}$ .

En el intervalo entre  $t=120ms$  y  $t=160ms$  del  $MPPT$  asíncrono, aunque la potencia media aumenta, el muestreo está indicando una disminución de la potencia inyectada y por lo tanto el  $MPPT$  sería incapaz de alcanzar el  $MPP$ .

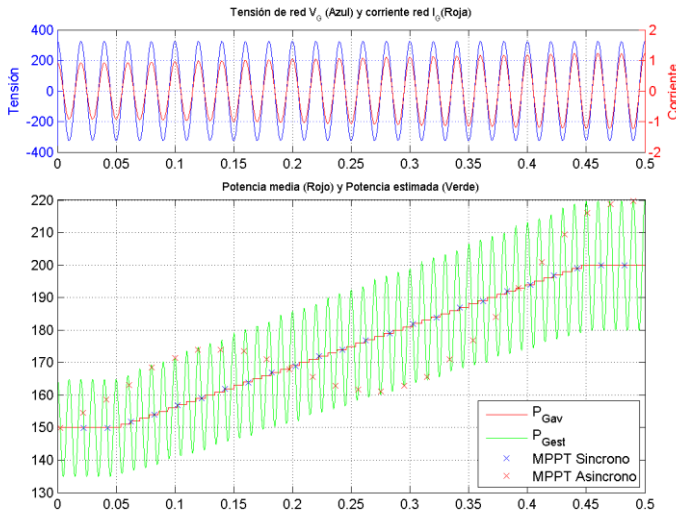


Figura 76: Representación de la potencia estimada ( $P_{G_{est}}$ ) y la potencia media para un aumento de potencia de 150W a 200W. Muestreo de MPPT síncrono (10Hz) y asíncrono (10.2564Hz)

**MPPT PCC\_VI: Algoritmo convencional implementado con PCC, sensores de tensión y corriente del panel fotovoltaico y regulación de  $V_{PV}$ .**

En la figura 77 se muestra la implementación de un MPPT convencional en un convertidor de dos etapas con los sensores de la tensión ( $V_{PV}$ ) y de la corriente ( $I_{PV}$ ) del panel fotovoltaico. Los algoritmos convencionales, como “Perturbar y Observar” o “Conductancia Incremental”, usan las medidas realizadas con los sensores para estimar si están realizando el seguimiento correctamente.

En el inversor PV de dos etapas, que se ha construido para la realización de los ensayos experimentales, las medidas  $V_{PV}$  e  $I_{PV}$  se realizan mediante sensores resistivos y aislamiento digital. Se emplean ADCs conectados al DSP por bus SPI (“Serial Peripheral Interface”) [97] aislado. La señal de control  $V_C$ , que es la referencia de corriente del control PCC del Flyback se genera empleando un DAC también conectado al DSP por bus SPI aislado. Los ADCs y DACs están conectados a un puerto SPI del DSP a 20Mbps.

Este *MPPT* proporciona la referencia de tensión ( $V_{PVRef}$ ) al control de la tensión  $V_{PV}$  y éste último proporciona la referencia de corriente ( $I_{Ref\_PCC}$ ) al control de corriente de pico (*PCC*) del *Flyback*. Esta implementación se ha realizado para que sirva de base al evaluar el rendimiento de los algoritmos *MPPT sensorless* propuestos a continuación.

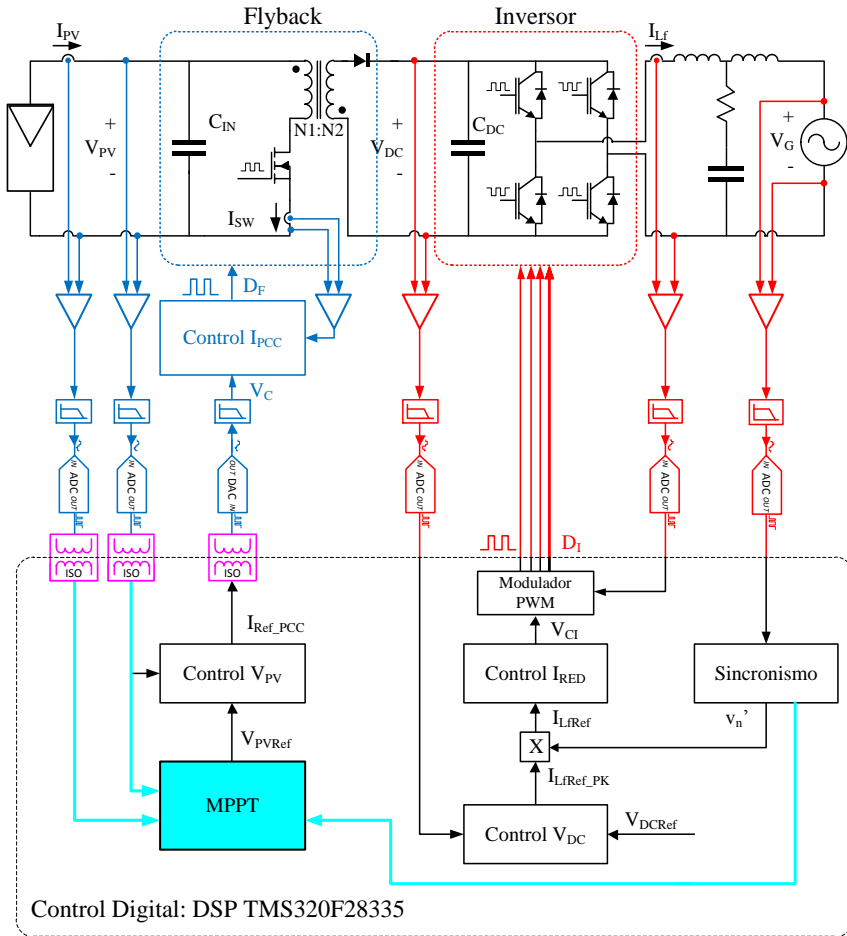


Figura 77: *MPPT PCC\_VI*: Algoritmo convencional implementado con *PCC*, sensores de tensión y corriente del panel fotovoltaico y regulación de  $V_{PV}$ .

***MPPT sensorless D\_Es: Algoritmo basado en el balance de potencia en la DC-Link implementado sin PCC (directo). No dispone de sensor de tensión ni de corriente del panel PV.***

La implementación que se muestra en la figura 78 está basada en la propuesta en [72]. En esta implementación, la salida del algoritmo *MPPT* es el ciclo de trabajo  $D_F$  del convertidor *DC/DC*. Al no haber un control de corriente se corre el riesgo de dañar el convertidor. Al esquema del *MPPT* original se le han añadido las propuestas de estimación de potencia (114) y sincronismo con la red. No se han realizado pruebas experimentales con este planteamiento. En las pruebas realizadas se emplea el *PCC* del convertidor *DC/DC*.

***MPPT sensorless PCC\_VE: Algoritmo basado en el balance de potencia en la DC-Link implementado con PCC, sensor de tensión del panel PV y regulación de  $V_{PV}$ . No dispone de sensor de corriente  $I_{PV}$ .***

En la implementación de la figura 79 el *MPPT* proporciona la referencia de tensión ( $V_{PVRef}$ ) al control de la tensión  $V_{PV}$  y éste último proporciona la referencia de corriente ( $I_{Ref\_PCC}$ ) al control de corriente de pico (*PCC*) del *Flyback*, al igual que en el algoritmo *MPPT PCC\_VI* propuesto en la figura 77. La diferencia entre ambos es el método empleado para estimar la potencia obtenida de los paneles *PV*. En este algoritmo la estimación de la potencia se realiza mediante las señales  $I_{LjRef\_PK}$  y  $V_{AC\_PK}$  (114), de forma que no es necesario el sensor de corriente del panel *PV*, sin embargo continúa siendo necesario un sensor aislado para el lazo de tensión  $V_{PV}$  digital y un convertidor *DAC* para proporcionar la referencia de corriente al *PCC*.

Esta implementación supone un paso intermedio entre un *MPPT* convencional y un *MPPT sensorless* sin sensor de tensión ni corriente. El objetivo de este algoritmo es comprobar la eficacia del método propuesto en (114) para la estimación de potencia obtenida de los paneles *PV*.

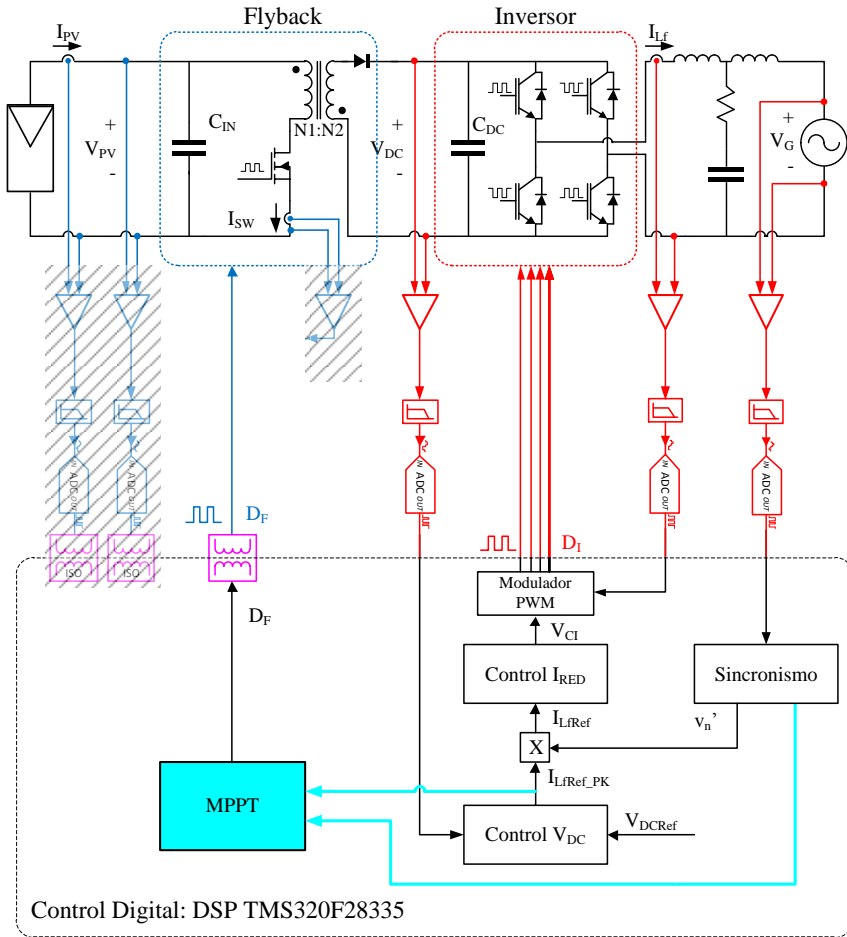
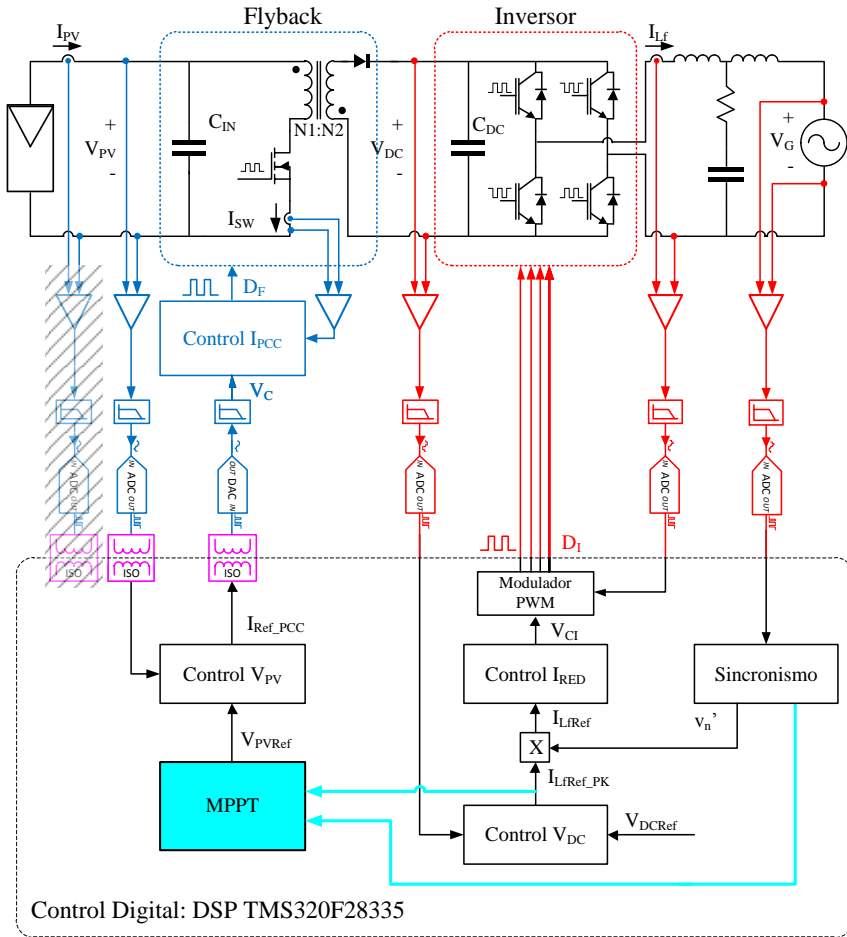


Figura 78: MPPT sensorless  $D_{Es}$ : Algoritmo basado en el balance de potencia en la DC-Link implementado sin PCC (directo). No dispone de sensor de tensión ni de corriente del panel PV.



**Figura 79: MPPT sensorless PCC\_VEs: Algoritmo basado en el balance de potencia en la DC-Link implementado con PCC, sensor de tensión del panel PV y regulación de  $V_{PV}$ . No dispone de sensor de corriente  $I_{PV}$ .**



***MPPT sensorless PCC\_Es: Algoritmo basado en el balance de potencia en la DC-Link implementado con PCC. No dispone de sensor de tensión ni de corriente en el panel PV.***

En el esquema de la figura 80 se propone una implementación *sensorless* que no requiere sensores aislados de tensión y corriente en el panel fotovoltaico. El algoritmo *MPPT* proporciona la referencia de la corriente al *PCC* ( $V_c$ ,  $I_{RefPCC}$ ). La potencia se estima desde las señales  $I_{LRef\_PK}$  y  $V_{AC\_PK}$  (114).

Los algoritmos *MPPT PCC\_VI* y *MPPT sensorless PCC\_VEs* proporcionan la referencia de tensión  $V_{PVRef}$  y se requiere que la señal  $V_{PV}$  se adquiera a la frecuencia de muestreo del control  $V_{PV}$  (40kHz) empleando el puerto *SPI*. El algoritmo *MPPT sensorless PCC\_Es* requiere únicamente comunicación aislada para actualizar la referencia  $I_{RefPCC}$  del control *PCC*. Puesto que es una señal que se actualiza a 10Hz es posible emplear la propia unidad *PWM* del *DSP* para que actúe como un convertidor *DAC* [98]. En este método se filtra la salida de la unidad *PWM* mediante filtros analógicos paso bajo. El aislamiento se puede implementar antes del filtrado analógico, como se muestra en la figura 80 empleando aisladores de bajo coste.

La principal desventaja de este método, que no emplea el regulador  $G_{VPV}(s)$ , es que aumenta la susceptibilidad de la tensión en el panel fotovoltaico ( $V_{PV}$ ) a la tensión de la *DC-Link* ( $V_{DC}$ ). Esto puede provocar un rizado de tensión de baja frecuencia en  $V_{PV}$  disminuyendo el rendimiento del *MPPT*, principalmente en inversores con *DC-Link* reducida.

La implementación y el estudio de este algoritmo, permite evaluar las prestaciones que ofrecen los *SOGIs* y el *PCC* del *Flyback* para disminuir los costes en los inversores de dos etapas con conexión a la red y aumentar su fiabilidad. La comparación de los algoritmos *sensorless* de las figuras 79 y 80, con el algoritmo convencional de la figura 77 permite validar los estudios realizados.

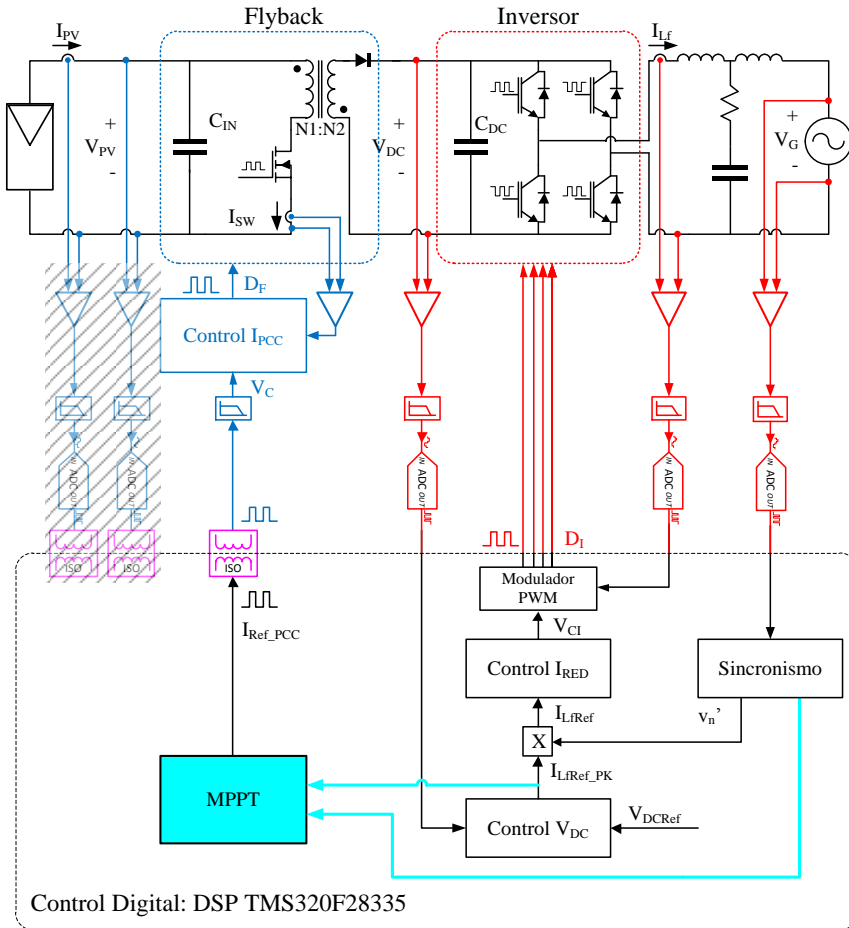


Figura 80: MPPT sensorless PCC\_Es: Algoritmo basado en el balance de potencia en la DC-Link implementado con PCC. No dispone de sensor de tensión ni de corriente en el panel PV.



# Capítulo 6

## Resultados

*Página en blanco*

## Capítulo 6. Resultados

Los resultados obtenidos permiten comprobar la validez de los estudios teóricos realizados que se han presentado en los capítulos anteriores.

Se han realizado simulaciones previas a la realización de ensayos experimentales mediante herramientas de cálculo y simulación, principalmente MATLAB y PSIM.

Se han empleado los equipos de laboratorio de la tabla 7. El puesto de trabajo con parte de los equipos que se ha empleado se muestra en la figura 81. Se han realizado ensayos con diferentes formas de onda de la red y distintas frecuencias. La conexión a la red se ha realizado mediante una fuente AC programable Chroma 61704, que permite simular variaciones de red y armónicos. Para reproducir la inyección de energía en la red, la fuente Chroma se ha precargado mediante resistencias, que representan 1kW a 230Vrms. Esto ha sido necesario porque la fuente AC no es reversible.

**Tabla 7: Equipos de laboratorio**

Fuentes de alimentación	Chroma 61704, Xantrex XDC600-10
Emulador fotovoltaico	GSEI [99]
Vatímetros	Voltech PM6000, Fluke43B
Sondas de corriente	LEM PR30, Fluke i400s, LEM LF305s
Sondas de tensión	Tektronix P5200
Analizador de respuesta en frecuencia ( <i>FRA</i> )	NF Corporation FRA5097
Osciloscopios	Agilent MSO6014A (4 canales, 200MHz)
Multímetros de mano	Agilent 1241A, Fluke 175, Metrix MX0024
Programador/Debugger	BlackHawk USB2000

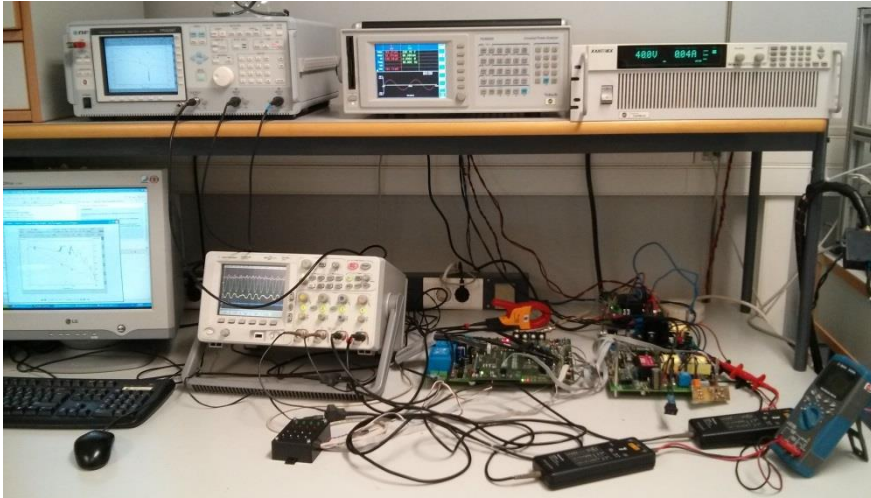


Figura 81: Equipos y accesorios de medida para la realización de los ensayos experimentales.

Los ensayos se han realizado empleando los prototipos de la figura 82. En ella se muestra el inversor de 230W de dos etapas controlado mediante el *DSP TMS320F28335*. Se ha empleado el prototipo de emulador fotovoltaico descrito en [99] desarrollado como herramienta para la realización de parte de los ensayos.

Se han utilizado dos prototipos del inversor de dos etapas, cada uno con una *DC-Link* de distinto tamaño que se muestran en la figura 83. La imagen de la derecha se corresponde con la *DC-Link* de 500 $\mu$ F y 250V, formada por dos condensadores en serie de 1mF. La imagen de la izquierda se corresponde con la *DC-Link* de capacidad reducida de 50 $\mu$ F, propuesta en el capítulo 3. Está formada por dos condensadores de 100 $\mu$ F y 500V en serie.

Todos los prototipos fueron diseñados y construidos en el Grupo de Sistemas Electrónicos Industriales (*GSEI*), del Departamento de Ingeniería Electrónica de la Universidad Politécnica de Valencia.

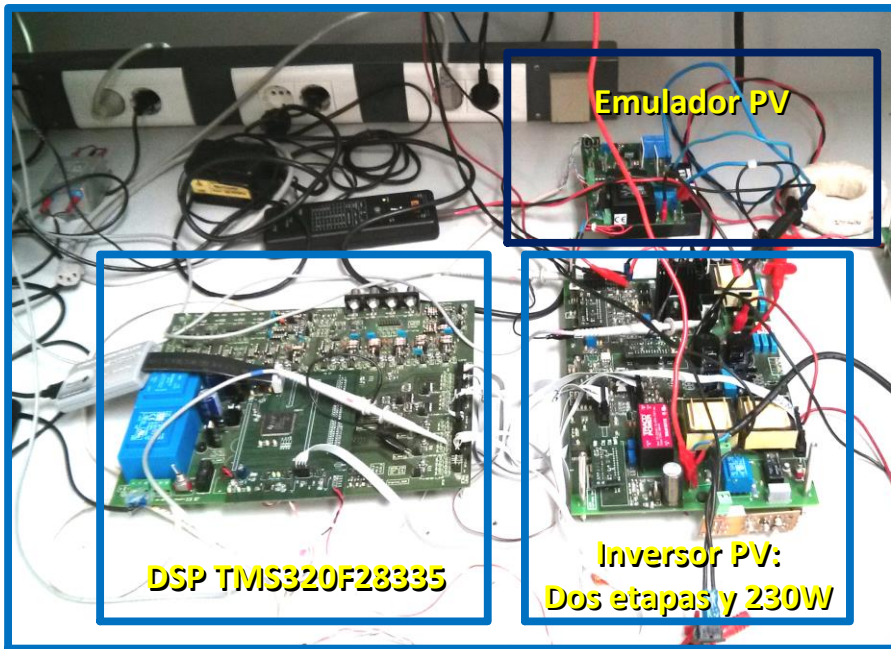


Figura 82: Prototipos

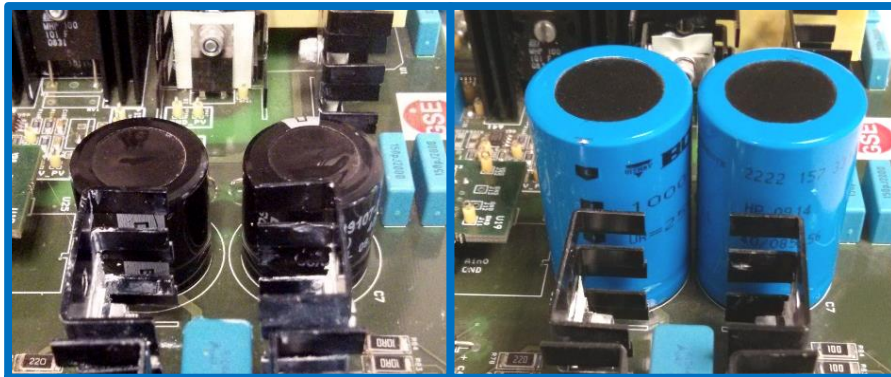


Figura 83: Prototipos. DC-links de los inversores. Izquierda  $C_{DC}=50\mu F$ . Derecha  $C_{DC}=500\mu F$



## 6.1 Validación de los lazos de control de tensión.

### Etapas DC/AC: Ganancia de lazo $T_{V_{DC}}(s)$

Para validar el modelo de pequeña señal del convertidor DC/AC, se ha medido la ganancia de lazo,  $T_{V_{DC}}(s)$ , del inversor con  $500\mu\text{F}$  de DC-Link y del inversor de  $50\mu\text{F}$ . La medida se ha realizado empleando el analizador de respuesta en frecuencia (FRA) siguiendo el procedimiento [100] de forma digital, como está descrito en [101, 102] y en el esquema de la figura 84.

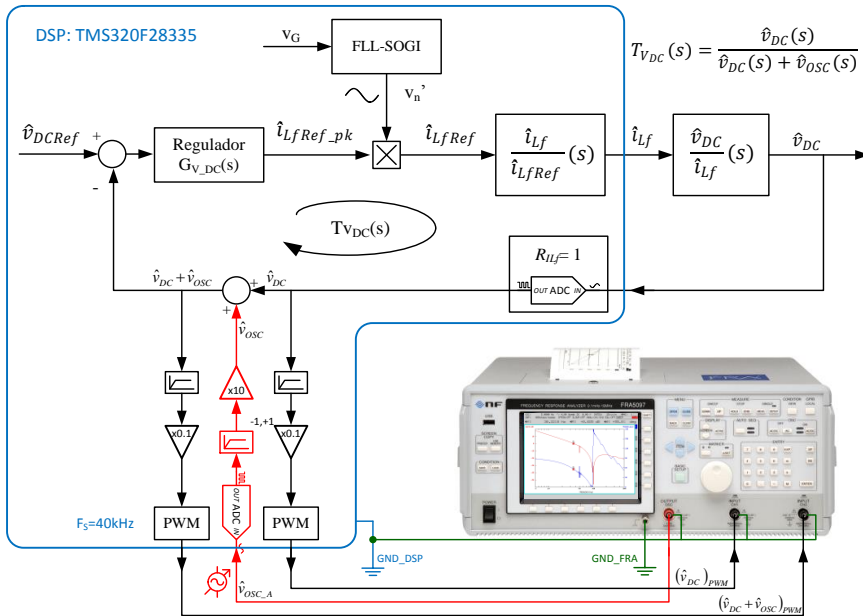


Figura 84: Esquema de medida de la ganancia de lazo  $T_{V_{DC}}(s)$ .

La medida se realiza perturbando el lazo de control  $T_{V_{DC}}(s)$ , para ello, el FRA genera la señal sinusoidal analógica  $\hat{v}_{OSC\_A}$  que varía en frecuencia realizando un barrido entre 5 y 500Hz. Esta señal se digitaliza con el canal '0' del ADC integrado en el DSP y se genera la señal  $\hat{v}_{OSC}$  digital. Para aprovechar toda resolución del convertidor ADC (12bit), la onda generada por el FRA tiene  $3V_{pp}$  (pico a pico) de y un valor medio de 1.5V, cubriendo así todo el rango de entrada [0V, 3V] del ADC.

El valor digital se adquiere en el rango  $[0, 4095]$  y se filtra con un paso alto frecuencia de cruce de  $0.1\text{Hz}$  para eliminar el valor medio. Los valores de la señal se dividen por  $2048$  para obtener una señal en el rango  $[-1, 1]$ . Posteriormente se multiplica por  $10$  para obtener una perturbación  $\hat{v}_{osc}$  equivalente a  $10\text{V}$  y se suma al sensado de la tensión  $V_{DC}$ .

$$T_{V_{DC}}(s) = \frac{\hat{v}_{DC}(s)}{\hat{v}_{DC}(s) + \hat{v}_{osc}(s)} \quad (116)$$

La ganancia de lazo se obtiene del cociente entre  $\hat{v}_{DC}$  y  $\hat{v}_{DC} + \hat{v}_{osc}$  (116). Ambas señales están superpuestas sobre  $V_{DC}$  ( $380\text{V}$ ). Para extraer la señal sinusoidal con la máxima resolución posible a través de la unidad *PWM* del *DSP*, se filtran ambas señales con un paso alto de frecuencia de cruce de  $0.1\text{Hz}$ . Las señales se dividen entre  $10$  para obtener el ciclo de trabajo para un modulador *PWM* de amplitud unitaria. Empleando las unidades *ePWM* integradas en el *DSP*, se convierten en señales analógicas y se introducen en el analizador de respuesta en frecuencia.

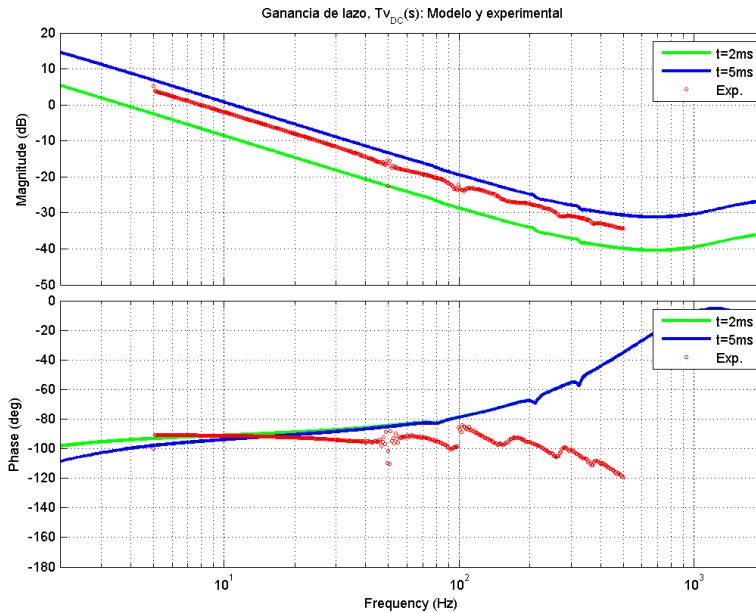
El inversor funciona inyectando corriente a la red, por lo que el punto de trabajo oscila con el valor de la tensión instantánea de  $V_g$ . Para obtener un valor representativo de los resultados experimentales se realiza un promediado de  $25$  muestras por cada punto del barrido. Las muestras se obtienen con diferentes valores de la tensión instantánea de la red, lo que equivale a un promedio de distintos valores del parámetro  $t$ .

En las figuras 85, 86 y 87 se superponen los resultados teóricos y experimentales de los diagramas de Bode de  $T_{V_{DC}}(s)$  a la potencia máxima del convertidor ya que, como se muestra anteriormente, las variaciones de potencia no provocan variaciones importantes en la ganancia del lazo de tensión. Se observa que las curvas experimentales de ganancia se ajustan adecuadamente a las teóricas. No se ha conseguido una medida de la fase precisa, sin embargo en la figura 87 sí que se aprecia el efecto que provoca el *Notch*  $F_{Ns}(s)$  en la fase de  $T_{V_{DC}}(s)$ .

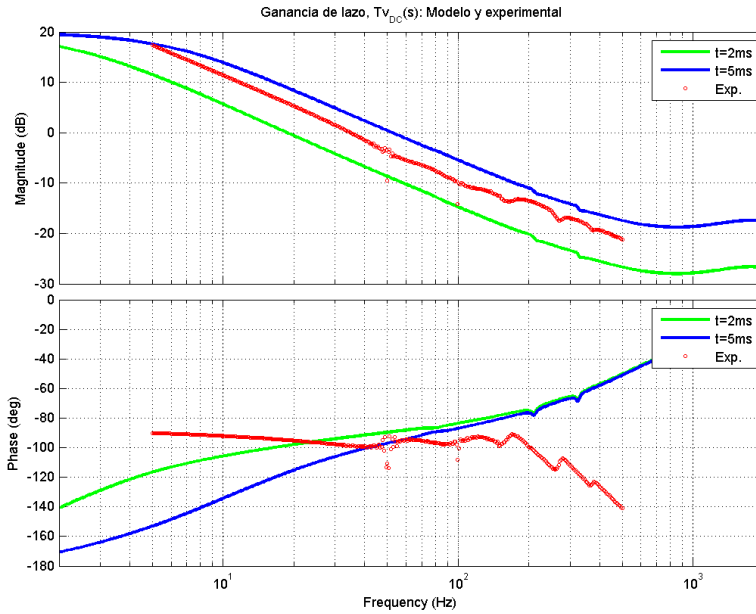
Los ensayos se han obtenido inyectando  $230\text{W}$  a la red eléctrica. La frecuencia de cruce por cero  $F_{CTV_{DC}}$  está en el intervalo esperado, que es

entre 4Hz y 10Hz con la *DC-Link* de 500 $\mu$ F y entre 20 y 50Hz con la *DC-Link* de 50 $\mu$ F.

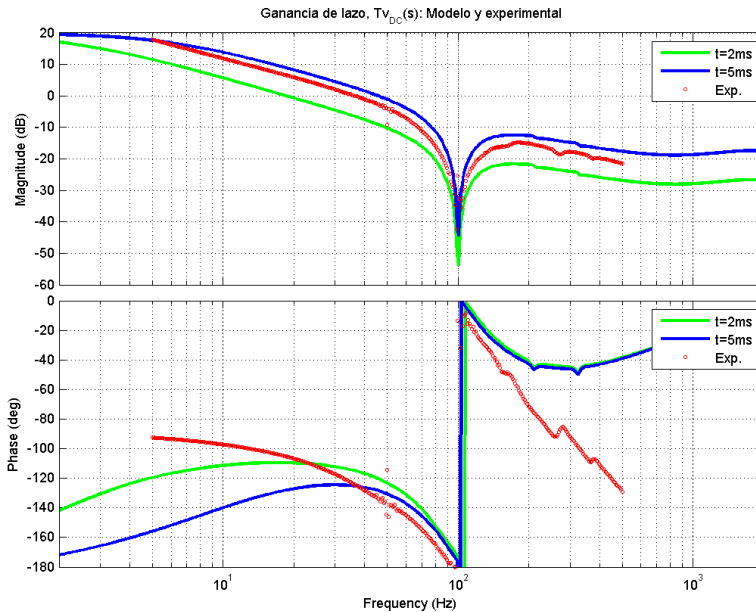
En base a los datos obtenidos se puede considerar que los resultados experimentales validan el diseño teórico.



**Figura 85: Resultados teóricos y experimentales de la ganancia de lazo  $T_{V_{DC}}(s)$  con DC-Link de 500 $\mu$ F. Regulador  $G_{V_{DC}}(s)$  con  $F_{CT_{V_{DC}}}=10$ Hz**



**Figura 86:** Resultados teóricos y experimentales de la ganancia de lazo  $T_{V_{DC}}(s)$  con DC-Link de  $50\mu\text{F}$ . Regulador  $G_{V_{DC}}(s)$  con  $F_{c_{TV_{DC}}}=50\text{Hz}$



**Figura 87:** Resultados teóricos y experimentales de la ganancia de lazo  $T_{V_{DC}}(s)$  con DC-Link de  $50\mu\text{F}$ . Regulador  $G_{V_{DC}}(s) + F_{N_S}(s)$  con  $F_{c_{TV_{DC}}}=50\text{Hz}$

### Etapa DC/DC: Ganancia de lazo $T_{VPV}(s)$

Se ha validado el modelo de pequeña señal del convertidor *Flyback* midiendo la ganancia de lazo,  $T_{VPV}(s)$ , a diferentes niveles de potencia. La medida se ha realizado de forma analógica empleando el *FRA*, siguiendo el procedimiento de [100] y el esquema de la figura 88.

La medida se realiza fijando el punto de trabajo de las dos etapas del inversor y perturbando el lazo de control  $T_{VPV}(s)$ . El inversor se configura con el *MPPT* deshabilitado y la referencia de tensión  $V_{PV}=29V$ , que corresponde al *MPP* del panel *PV* comercial que se ha programado en el emulador fotovoltaico. Para perturbar el lazo de control, el *FRA* genera la señal  $\hat{v}_{OSC}$  que es una onda sinusoidal de 10mV pico a pico cuya frecuencia varía desde 10Hz hasta 10kHz. La perturbación se introduce en el sensado de  $V_{PV}$  sobre una resistencia de  $50\Omega$ .

La ganancia de lazo se obtiene del cociente entre  $\hat{v}_{PV}$  y  $\hat{v}_{PV} + \hat{v}_{OSC}$  (117). El analizador de respuesta en frecuencia realiza un barrido en frecuencia para obtener la medida de la ganancia de lazo.

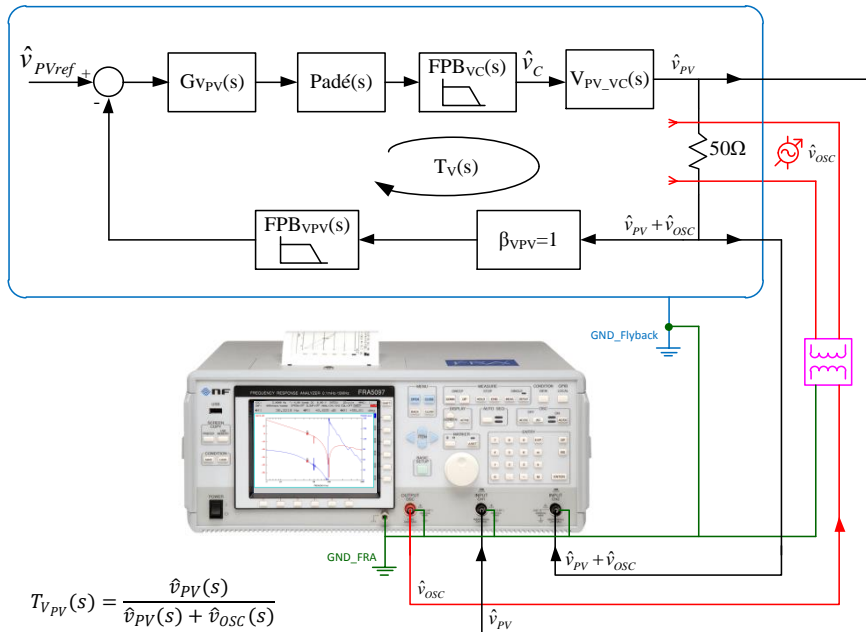


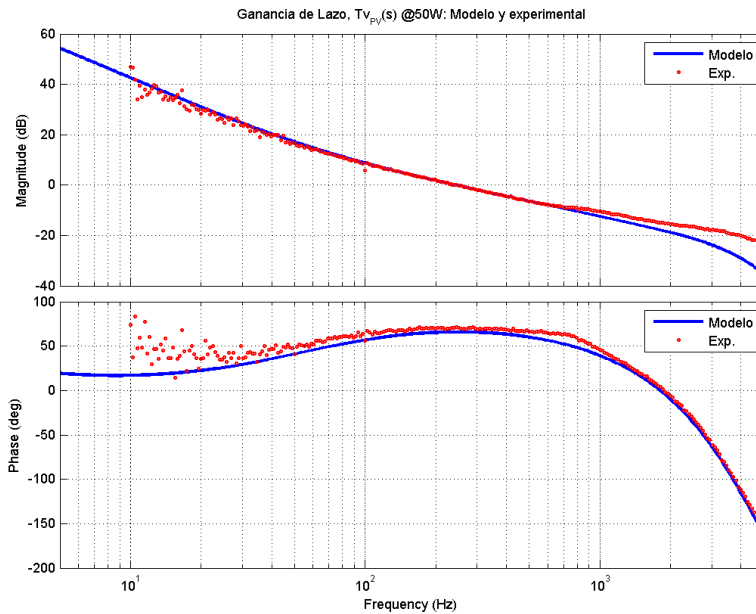
Figura 88: Esquema de medida de la ganancia de lazo  $T_{VPV}(s)$ .

$$T_{V_{PV}}(s) = \frac{\hat{v}_{PV}(s)}{\hat{v}_{PV}(s) + \hat{v}_{OSC}(s)} \quad (117)$$

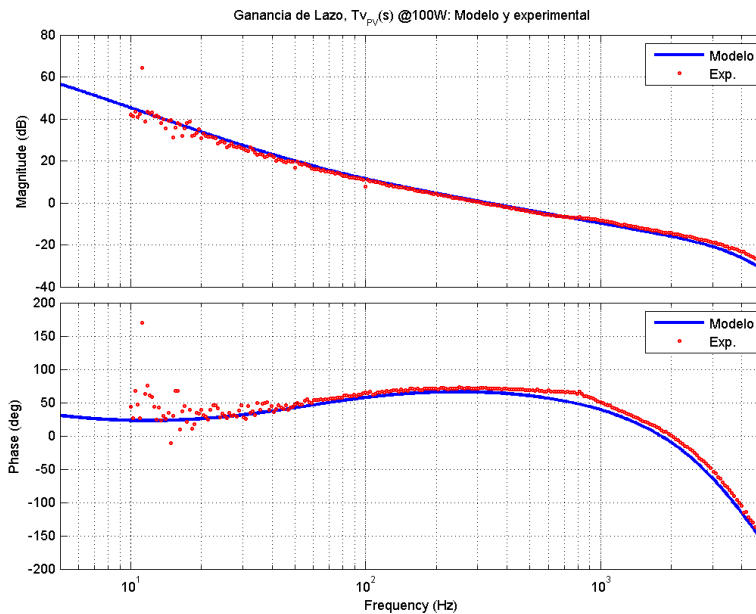
En las figuras 89, 90 y 91 se superponen los resultados teóricos y experimentales de  $T_{V_{PV}}(s)$  obtenidos con distintos niveles de potencia en el panel fotovoltaico ( $P_{PV}$ ): 50 W, 100W y 150 W. Se observa que las curvas experimentales se ajustan adecuadamente a las teóricas y por tanto los resultados experimentales validan los resultados teóricos.

La frecuencia de cruce experimental de  $T_{V_{PV}}(s)$  aumenta con la potencia inyectada y se debe comprobar que el sistema funciona correctamente en todos los puntos de trabajo:  $F_{CTVPV}=220$  Hz a  $P_{PV}=50$  W, y  $F_{CTVPV}=360$  Hz a  $P_{PV}=150$  W. En ambos casos el margen de fase es superior a  $60^\circ$  y por tanto el sistema se considera estable.

En la figura 92 se muestran las señales de la pendiente  $V_{Sn+Se}$ , del PCC. El transistor se corta cuando la señal  $V_{Sn+Se}$  alcanza el valor de comparación  $V_c$  que se ha programado en el DSP. De este modo se limita el pico de corriente en la inductancia magnetizante del *Flyback*. Se observa que la señal  $V_{Sn+Se}$  tiene valor cero cuando termina la conducción del transistor como corresponde en el modo de conducción discontinua (DCM).



**Figura 89: Resultados teóricos y experimentales de la ganancia de lazo  $T_{VPV}(s)$  con  $V_{PV}=29V$  a 50W**



**Figura 90: Resultados teóricos y experimentales de la ganancia de lazo  $T_{VPV}(s)$  con  $V_{PV}=29V$  a 50W**

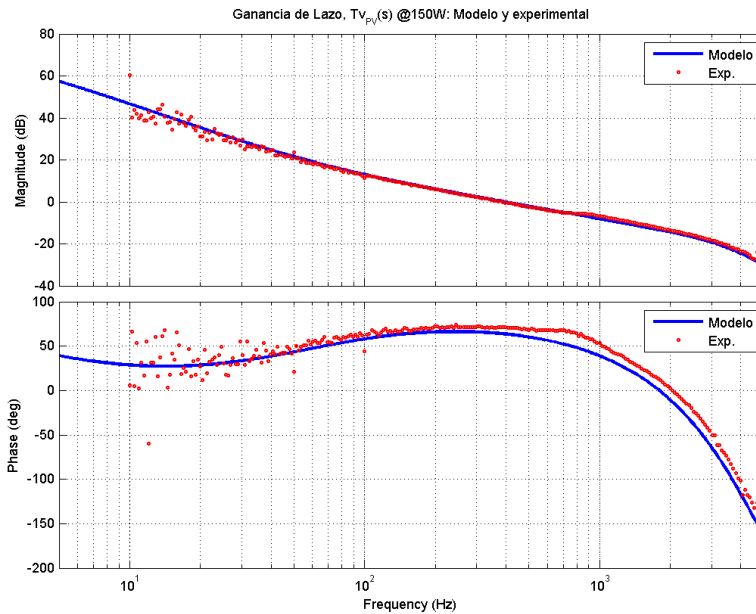


Figura 91: Resultados teóricos y experimentales de la ganancia de lazo  $T_{VPV}(s)$  con  $V_{PV}=29V$  a 150W

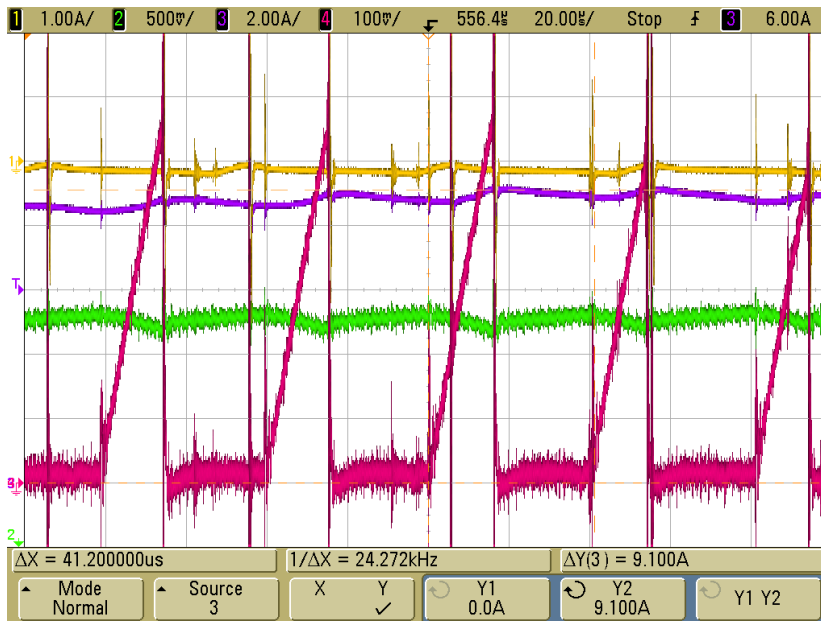


Figura 92: Señales del PCC (referencia de  $V_{PV}=30V$ ,  $I_{PV}=9A$ ): Pendiente  $V_{Sn+Sc}$  (rosa 100mV/div),  $I_{PV}$  (morada, 2 A/div),  $I_G$  (amarilla, 1 A/div)  $V_{PV}$  (verde, 0.2 V/div).



## 6.2 Comportamiento transitorio.

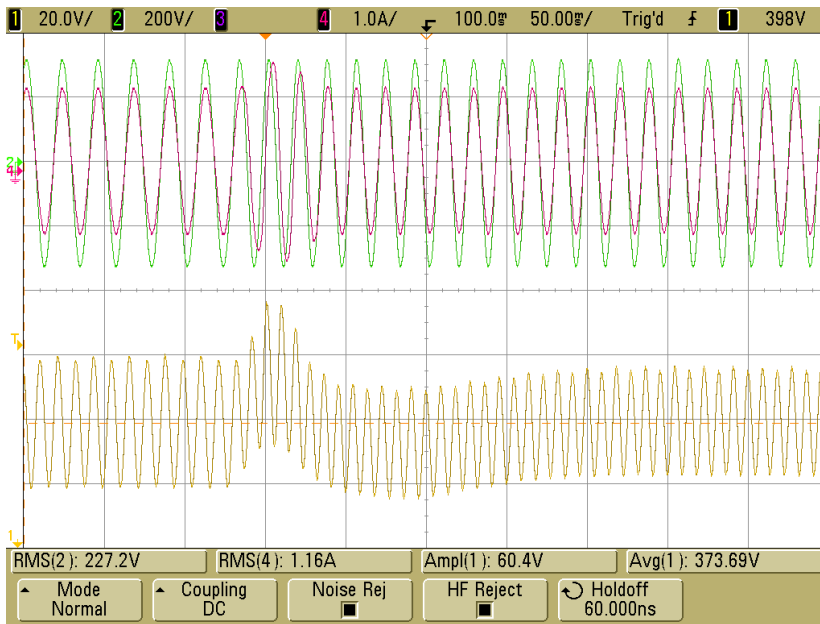
### Sincronismo con la red. Variación de frecuencia (*FLL-SOGI*)

Los ensayos de variación en la frecuencia de la red permiten estimar la estabilidad del algoritmo de sincronismo (*FLL-SOGI*) que se ha implementado. Para realizar el ensayo se ha empleado el inversor con la *DC-Link* de **50 $\mu$ F** funcionando a plena carga.

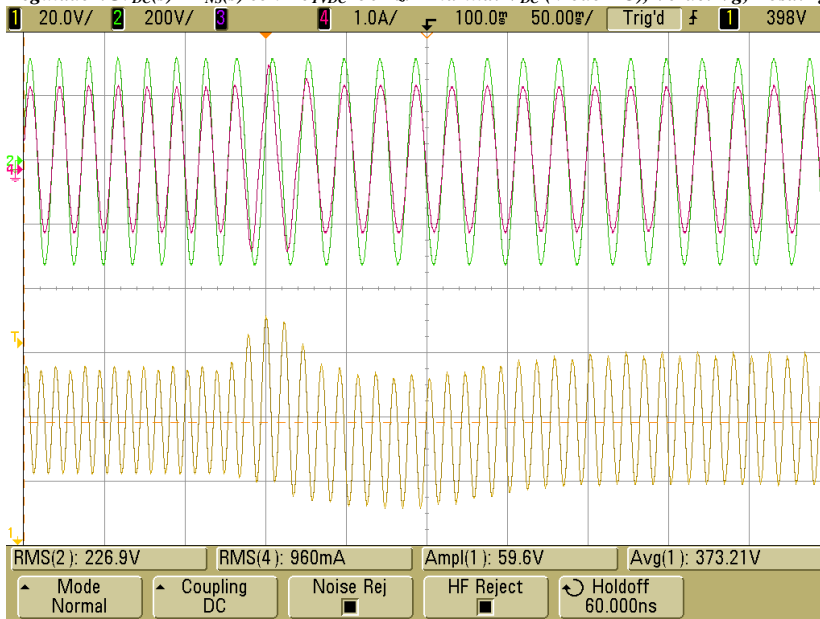
En los terminales del panel fotovoltaico se ha conectado el emulador fotovoltaico configurado como fuente de corriente ajustada a 8A. En la etapa *DC/DC* se ha desactivado el *MPPT* y se ha configurado para regular la tensión  $V_{PV}$  a un valor fijo de 30V. El salto de frecuencia se ha programado en la fuente Chroma 61704 que simula la red eléctrica de 230V.

En la figura 93 se muestra el ensayo realizado con un salto de frecuencia de 45Hz a 55Hz y en la figura 94 se muestra el ensayo con un escalón de 55Hz a 45Hz. En ambos casos se produce un periodo transitorio de aproximadamente tres ciclos de red sin que se aprecie pérdida del sincronismo. Se han realizado ensayos con escalones de 0.1Hz, 0.5Hz, 1Hz; pero el comportamiento transitorio es muy breve y no se ha podido apreciar en el osciloscopio.

*Sincronismo con la red. Saltos de frecuencia (FLL-SOGI)*



**Figura 93:** Escalón de frecuencia de red ( $F_g$ ) de 45Hz a 55Hz a 230W. DC-Link:50µF. Regulador: $G_{V_{DC}}(s) + F_{N_S}(s)$  con  $F_{c_{TVDC}}=50\text{Hz}$ . Amarilla:  $V_{DC}$  (Modo AC), Verde:  $V_g$ , Rosa:  $I_g$



**Figura 94:** Escalón de frecuencia de red ( $F_g$ ) de 55Hz a 45Hz a 230W. DC-Link:50µF. Regulador: $G_{V_{DC}}(s) + F_{N_S}(s)$  con  $F_{c_{TVDC}}=50\text{Hz}$ . Amarilla:  $V_{DC}$  (Modo AC), Verde:  $V_g$ , Rosa:  $I_g$

### **Transitorio de corriente inyectada ( $I_g$ ) y tensión en la $DC$ - $Link$ ( $V_{DC}$ )**

Se han realizado ensayos para obtener la respuesta del sistema ante escalones de potencia. En estos ensayos se puede apreciar el efecto del tamaño de la  $DC$ - $Link$  y de la velocidad del lazo de control de la tensión  $V_{DC}$ . El emulador fotovoltaico se ha configurado como fuente de corriente. En la etapa  $DC/DC$  se ha desactivado el  $MPPT$  y se ha configurado para regular la tensión  $V_{PV}$  a un valor fijo de 30V.

En las figuras 95, 96 y 97 se muestran los resultados de los ensayos realizados para obtener la respuesta transitoria del inversor ante escalones de potencia de 150W a 200W.

La amplitud de la corriente inyectada se estabiliza en cinco ciclos (100ms) de red con  $F_{cTVDC}$  de 10Hz y en un ciclo de red (20ms) con  $F_{cTVDC}$  de 50Hz. El tiempo de estabilización condiciona la frecuencia máxima del  $MPPT$  *sensorless* estudiado. Se comprueba que el control de  $V_{DC}$  con  $F_{cTVDC}$  de 50Hz es capaz de seguir un algoritmo  $MPPT$  a 10Hz.

En las figuras 95 y 96 se muestra la sobretensión que alcanzan los inversores de 500 $\mu$ F y 50 $\mu$ F con una  $F_{cTVDC}$  de 10Hz. El inversor de 50 $\mu$ F alcanza 60V, que es 10 veces superior a la del inversor de 500 $\mu$ F. En la figura 97 se muestra que con el control con  $F_{cTVDC}$  de 50Hz se reduce la sobretensión para el inversor con  $DC$ - $Link$  de 50 $\mu$ F a 15V.

En todos los ensayos se puede observar que el rizado de la tensión en la  $DC$ - $Link$  aumenta con la corriente inyectada. El rizado de tensión a 200W es aproximadamente 4V de pico a pico con la  $DC$ - $Link$  de 500 $\mu$ F y 40V de pico a pico con la  $DC$ - $Link$  de 50 $\mu$ F validando los cálculos realizados en (143) y (157).

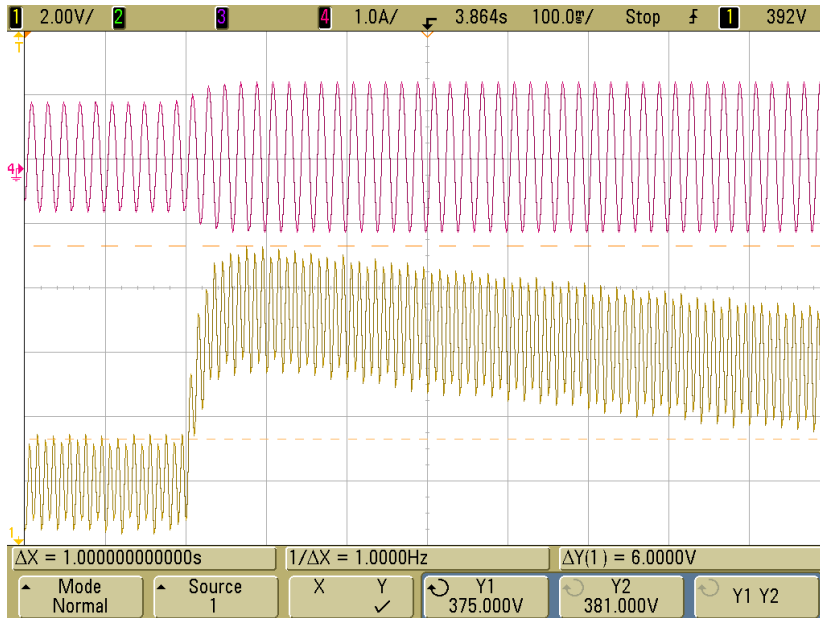


Figura 95: Escalón de potencia de 150W a 200W. DC-Link:500µF. Regulador:G<sub>vDC</sub>(s) con  $F_{crvdc}=10\text{Hz}$ . Amarilla:  $V_{DC}$  (Modo AC), Rosa:  $I_g$ .

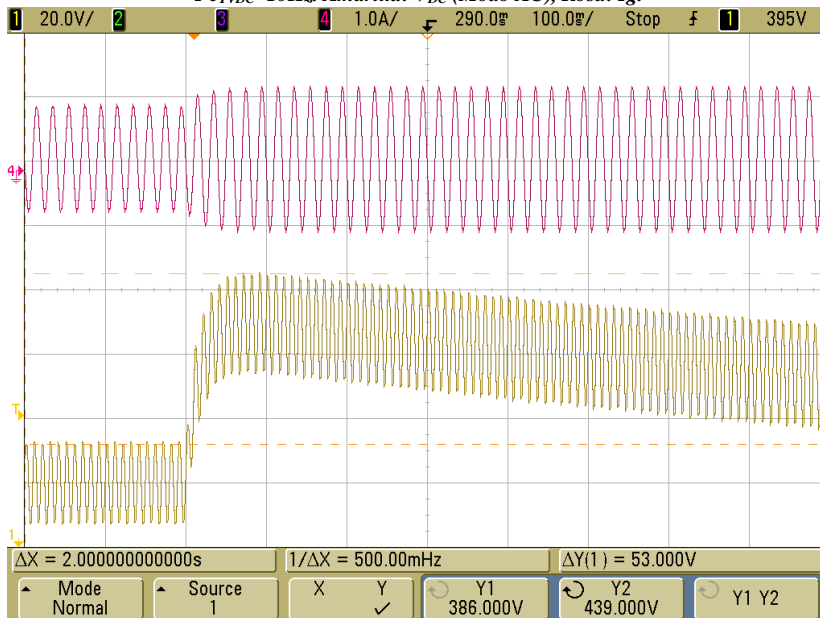


Figura 96: Escalón de potencia de 150W a 200W. DC-Link:50µF. Regulador:G<sub>vDC</sub>(s)+  $F_{NS}(s)$  con  $F_{crvdc}=10\text{Hz}$ . Amarilla:  $V_{DC}$  (Modo AC), Rosa:  $I_g$

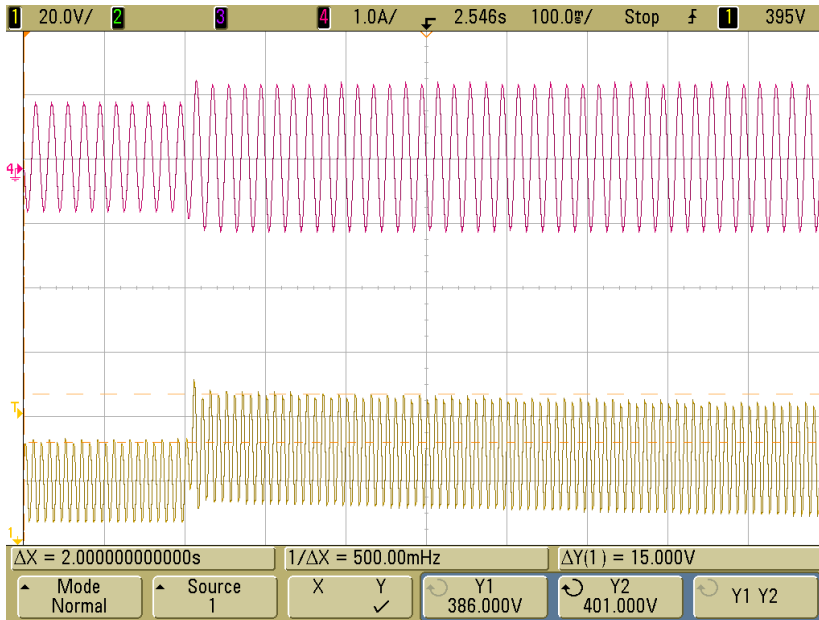


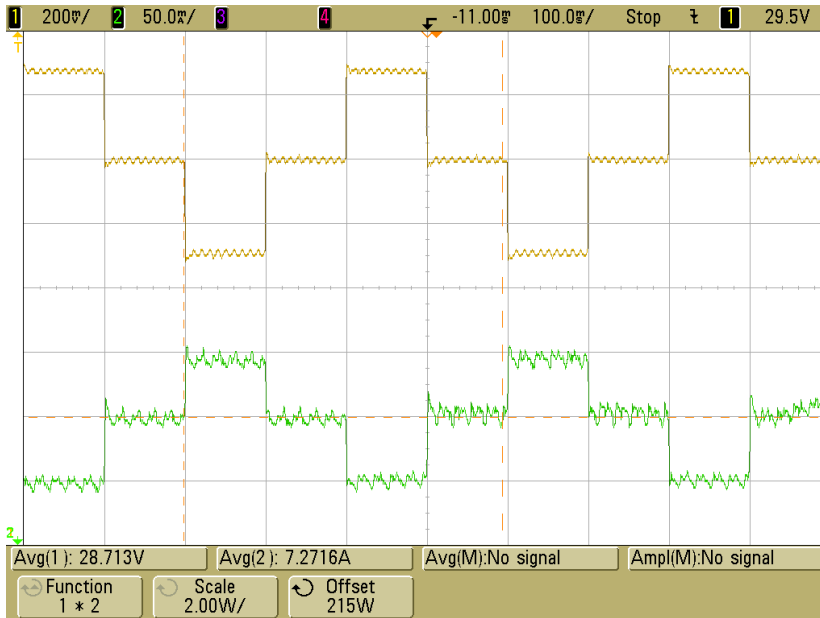
Figura 97: Escalón de potencia de 150W a 200W. DC-Link:50 $\mu$ F. Regulador:G<sub>VDC</sub>(s)+F<sub>NS</sub>(s) con F<sub>CTVDC</sub>=50Hz. Amarilla: V<sub>DC</sub> (Modo AC), Rosa: I<sub>g</sub>

### Transitorio corriente ( $I_{PV}$ ) y tensión ( $V_{PV}$ ) en el panel fotovoltaico (MPPT desactivado)

La respuesta transitoria de la corriente y la tensión en el panel fotovoltaico influye directamente en el rendimiento energético del algoritmo MPPT. La velocidad del control determina la frecuencia máxima de este algoritmo. El rizado en la corriente y la tensión en bornes del panel fotovoltaico determinan la precisión del MPPT en la detección de las variaciones en la potencia entregada por el panel fotovoltaico.

#### Escalones con sensores $V_{PV}$ e $I_{PV}$ y control de tensión $V_{PV}$ (sin MPPT).

En la figura 98 se muestra el comportamiento de la tensión y la corriente del panel ante los escalones en la referencia de tensión ( $V_{PVRef}$ ) aplicados a 10Hz. El incremento de los escalones es del 1% de  $V_{PV}$  en el MPP ( $\approx 300$ mV). En estas condiciones el sistema se estabiliza en menos de 10ms lo que permite establecer la frecuencia de muestreo del MPPT ( $F_{MPPT}$ ) por encima de los 50Hz. Estos resultados validan el diseño de  $G_{VPV}(s)$  realizado en el capítulo 5.



**Figura 98:** Respuesta de  $V_{PV}$  e  $I_{PV}$  a escalones de 300mV en la referencia de  $V_{PV}$ :  
 $F_{MPPT}=10$  Hz,  $V_{PV}\approx 29$  V,  $P_{PV}\approx 210$  W,  $V_{PV}$  (amarilla),  $I_{PV}$  (verde)

La tensión y la corriente tienen un rizado de 100Hz. La amplitud del rizado de tensión es inferior a 10mV y el de corriente es inferior a 25mA. Este rizado se debe a rizado de tensión en la *DC-Link*. El rizado de tensión en  $V_{DC}$  es de 40V. Esto supone que la susceptibilidad de  $V_{PV}$  al rizado de  $V_{DC}$  es inferior a -72dB validando los resultados de la figura 74.

En la figura 99 se muestra la respuesta de  $V_{PV}$  e  $I_{PV}$  con escalones de 150mV. Se observa que el rizado de la estimación de potencia es inferior a los escalones de potencia producidos por la perturbación del algoritmo *MPPT*. Por lo tanto es posible seguir el *MPP* con escalones de  $V_{PV}$  de aproximadamente el 0.5% de  $V_{MPP}$ .

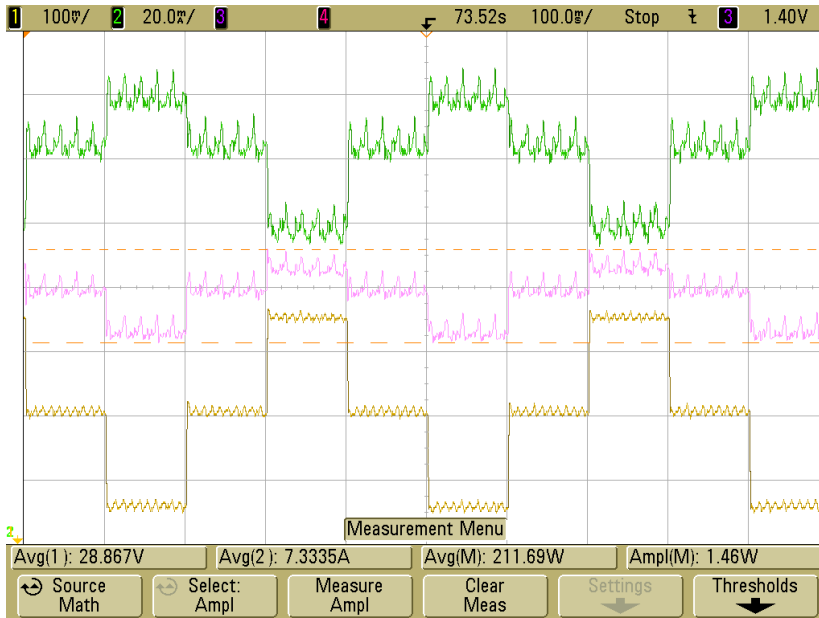
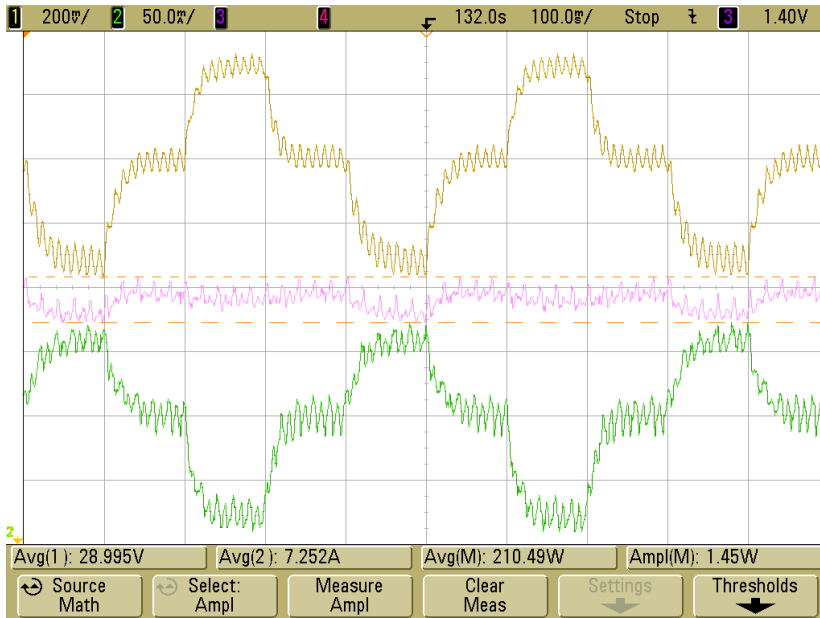


Figura 99: Respuesta de  $V_{PV}$  e  $I_{PV}$  a escalones de 150mV en la referencia de  $V_{PV}$ :  
 $F_{MPPT}=10$  Hz,  $V_{PV}\approx 29$  V,  $P_{PV}\approx 210$  W,  $V_{PV}$  (amarilla),  $I_{PV}$  (verde),  $P_{PV}$  (math, morada)

### Escalones sin sensores $V_{PV}$ e $I_{PV}$ ni control de tensión $V_{PV}$ (sin MPPT).

En la figura 100 se muestra el comportamiento de la tensión y la corriente del panel ante escalones aplicados a la referencia del  $PCC$ . En estos ensayos no se emplea el control de la tensión  $V_{PV}$ , ya que no se hace uso del sensor de tensión. El incremento de los escalones varía la referencia del  $PCC$  en 250mA.

La tensión y la corriente tienen un rizado de 100Hz de 100mV y 25mA debido al rizado de tensión en la  $DC-Link$ . Al eliminar el lazo de tensión aumenta la susceptibilidad del rizado de la  $DC-Link$  hasta -52dB. El sistema tarda más en alcanzar el valor final. El tiempo es aproximadamente 50ms, lo que limita la frecuencia de ejecución aproximadamente hasta los 10Hz. Aunque es considerablemente más lento que si se dispone del lazo de tensión, la ejecución de un  $MPPT$  a 10Hz permite seguir las variaciones de las condiciones ambientales.



**Figura 100: Respuesta de  $V_{pv}$  e  $I_{pv}$  a escalones de  $250mA_{PCC}$  en la referencia del PCC:  $F_{MPPt}=10$  Hz,  $V_{Pv}\approx 29$  V,  $P_{Pv}\approx 210$  W,  $V_{Pv}$  (amarilla),  $I_{Pv}$  (verde),  $P_{Pv}$  (math, morada)**



### 6.3 Distorsión de la corriente inyectada $DC/AC$ : $THD_I$

Los niveles de distorsión armónica en la corriente inyectada en la red dependen del punto de trabajo del convertidor y del tipo de red a la que está conectado.

La red eléctrica es un entorno no controlable, en el que los valores de tensión y distorsión varían en función del punto de conexión, el nivel de carga de la instalación y de los consumos conectados a ella. Para realizar los ensayos en un entorno controlado se ha simulado la red mediante la fuente de alimentación AC programable Chroma 61704. Se han simulado los tres tipos de red de  $230V_{RMS}$  y 50Hz mostrados en la Tabla 8 y se han realizado ensayos con frecuencia variable en el rango entre 45Hz y 55Hz.

*Tabla 8: Redes empleadas para los ensayos de armónicos*

Red	$THD_V$
Sinusoidal ideal	0%
Test EN-61000-4-7	1,2%
Sinusoidal recortada	3%

Empleando una red sinusoidal ideal se puede estimar los armónicos introducidos únicamente por el inversor. La onda “Test EN-61000-4-7” está definida en la normativa UNE EN-61000-4-7 para el test de equipos hasta 16A por fase. Finalmente, se ha empleado una onda sinusoidal recortada para obtener una estimación del comportamiento del equipo conectado a la red eléctrica. En las horas centrales del día, cuando se produce el máximo consumo, se ha registrado en el laboratorio un  $THD_V$  aproximado de 3%.

Los ensayos se han realizado en un rango de potencia desde 30W hasta 200W. El emulador fotovoltaico se ha configurado como fuente de corriente. En la etapa  $DC/DC$  se ha desactivado el  $MPPT$  y se ha configurado para regular la tensión  $V_{PV}$  a un valor fijo de 30V. Se estudia el efecto que tiene el filtro *Notch* SOGI  $F_{NS}(s)$  implementado en el lazo  $T_{V_{DC}}(s)$  sobre la distorsión armónica en la corriente inyectada en la red.

## Capturas de osciloscopio

En la figura 101 se muestra una captura con las formas de: la tensión de la red, la corriente inyectada y el rizado de la tensión en la *DC-Link*. El ensayo se ha realizado sobre el inversor con  $C_{DC}=50\mu\text{F}$  inyectando en una red ideal simulada mediante la fuente de alimentación AC. La frecuencia de cruce por cero en  $T_{VDC}(s)$  en este ensayo es de 10Hz. La forma de onda de la corriente no presenta gran distorsión ( $THD_I=0.5\%$ ). Sin embargo, los resultados de respuesta transitoria mostrados anteriormente, demuestran que con una capacidad de *DC-Link* pequeña el lazo de control debe ser más rápido para evitar sobretensiones peligrosas.

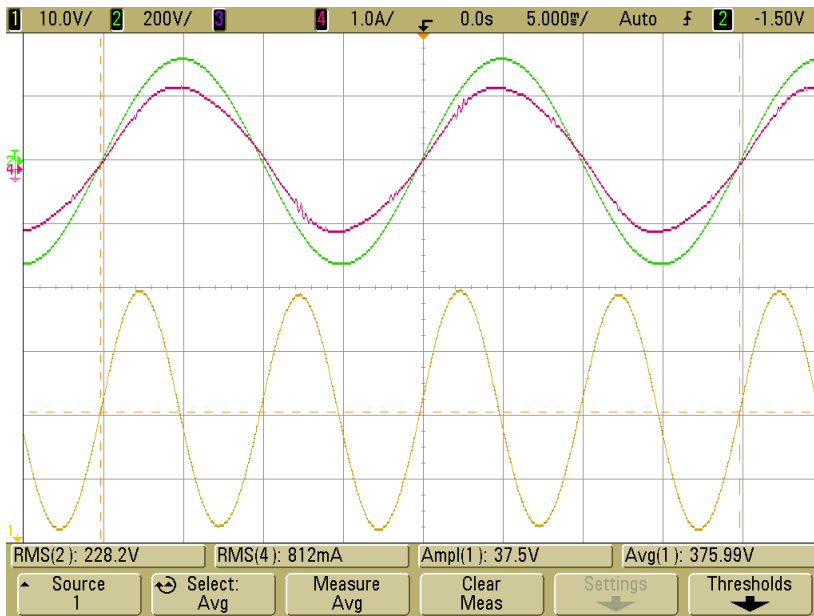


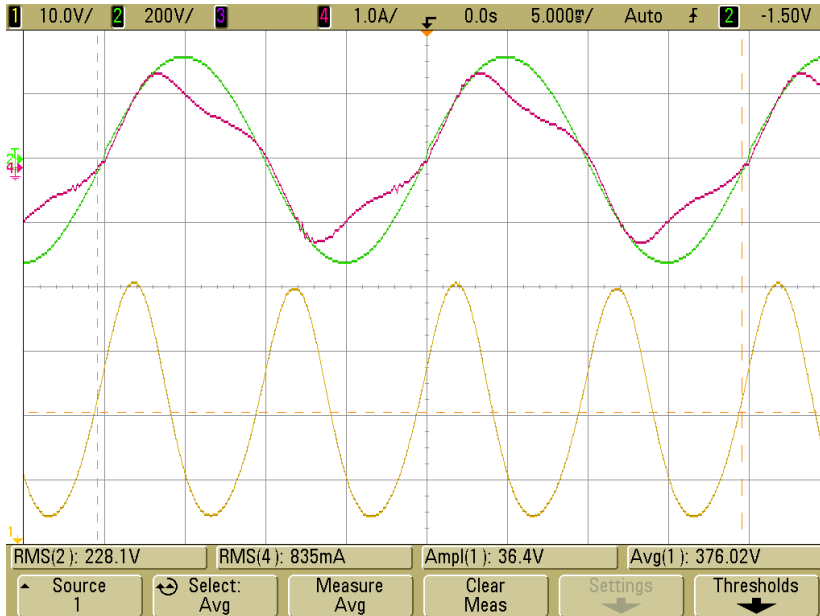
Figura 101: Formas de onda a 200W *DC-Link*:50 $\mu\text{F}$ . Regulador: $G_{VDC}(s)$  con  $F_{cTVDC}=10\text{Hz}$ . Red sinusoidal ideal (0%  $THD_V$ ). Amarilla:  $V_{DC}$  (Modo AC), Verde:  $V_g$ , Rosa:  $I_g$

De la figura 102 a la 113 se muestran capturas con las formas de onda  $V_g$ ,  $I_g$  y  $V_{DC\_R}$ . Los ensayos se han realizado con el inversor que tiene la *DC-Link* de 50 $\mu\text{F}$ , inyectando corriente sobre los tres tipos de redes de la tabla 8 que se han simulado mediante la fuente AC. Se ha implementado el lazo de control con  $F_{cTVDC}$  de 50Hz. Los ensayos se han realizado con y sin  $F_{NS}(s)$  en  $T_{VDC}(s)$ .

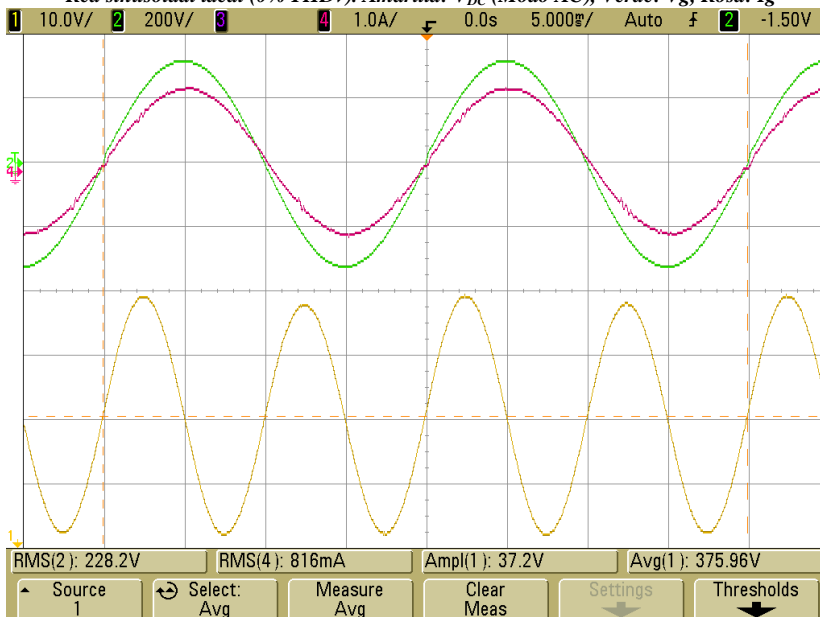
Los ensayos de las figuras 101, 102 y 103 se han realizado inyectando 200W a una red sinusoidal ideal. La distorsión de la corriente en la figura 102 es muy superior a la de la figura 101 debido a que el aumento de la frecuencia de cruce en  $T_{v_{DC}}(s)$  aumenta la susceptibilidad al rizado de tensión  $V_{DC}$ . En la figura 103 se mantiene la frecuencia de cruce a 50Hz y se le añade el filtro  $F_{NS}(s)$  al control de  $V_{DC}$ . Se observa como la distorsión de la corriente disminuye considerablemente debido a la disminución de la susceptibilidad al rizado de la *DC-Link*. En las figuras 104 y 105 el ensayo se ha realizado a menor potencia (100W) obteniendo los mismos resultados.

Los resultados obtenidos con la red de test EN-61000-4-7 y la de sinusoidal recortada son similares a los obtenidos con la red sinusoidal ideal. Esto demuestra que tanto el *FLL-SOGI* como el control de corriente  $I_{Lf}$  son capaces de rechazar las perturbaciones de la red eléctrica, lo que permite junto con  $F_{NS}(s)$  en  $T_{v_{DC}}(s)$  cumplir con la normativa EN-61000-3-2 y el estándar IEEE519. Estos resultados validan el diseño del regulador  $G_{v_{DC}}(s)$  realizado en el capítulo 5.

**Capturas con red sinusoidal ideal y 0% de  $THD_V$**



**Figura 102: Formas de onda a 200W DC-Link:50µF. Regulador:  $G_{vDC}(s)$  con  $F_{cTvDC}=50\text{Hz}$ . Red sinusoidal ideal (0%  $THD_V$ ). Amarilla:  $V_{DC}$  (Modo AC), Verde:  $V_g$ , Rosa:  $I_g$**



**Figura 103: Formas de onda a 200W DC-Link:50µF. Regulador:  $G_{vDC}(s) + F_{Ns}(s)$  con  $F_{cTvDC}=50\text{Hz}$ . Red sinusoidal ideal (0%  $THD_V$ ). Amarilla:  $V_{DC}$  (Modo AC), Verde:  $V_g$ , Rosa:  $I_g$**

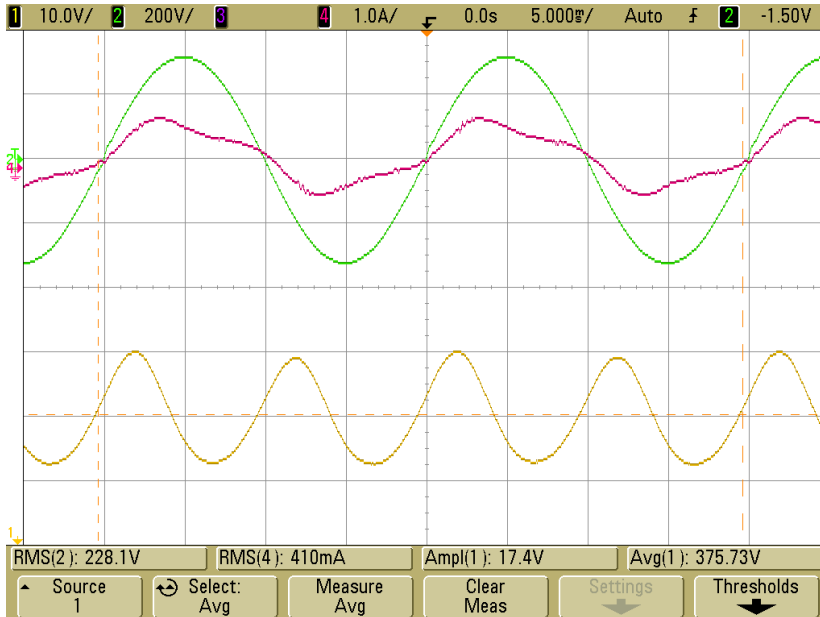


Figura 104: Formas de onda a 100W DC-Link:50µF. Regulador:G<sub>VDC</sub>(s) con F<sub>cTDC</sub>=50Hz. Red sinusoidal ideal (0% THDv). Amarilla: V<sub>DC</sub> (Modo AC), Verde: V<sub>g</sub>, Rosa: I<sub>g</sub>

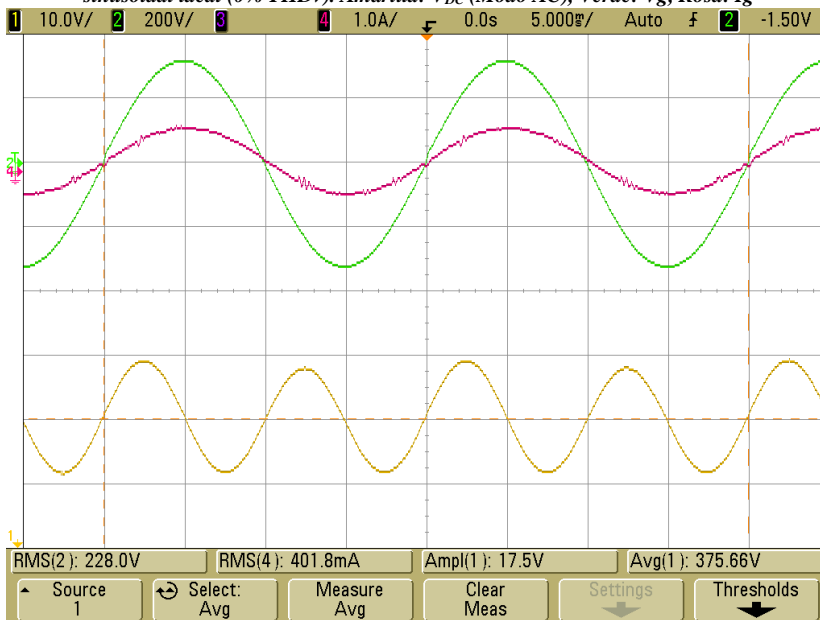
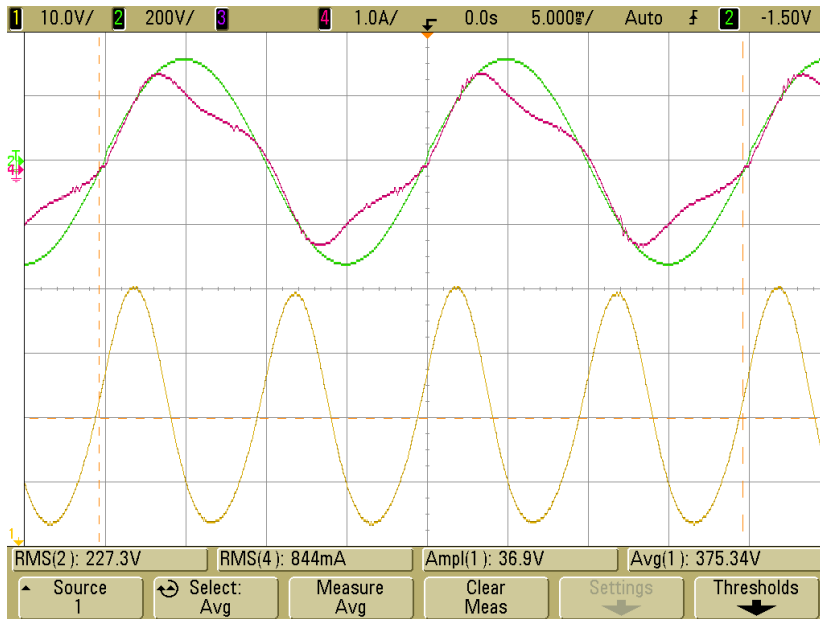
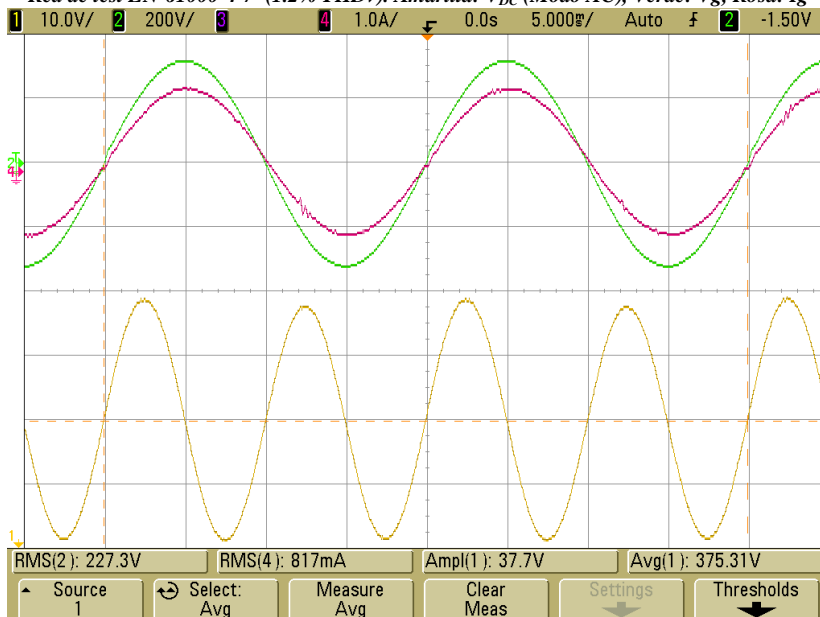


Figura 105: Formas de onda a 100W DC-Link:50µF. Regulador:G<sub>VDC</sub>(s)+F<sub>NS</sub>(s) con F<sub>cTDC</sub>=50Hz. Red sinusoidal ideal (0% THDv). Amarilla: V<sub>DC</sub> (Modo AC), Verde: V<sub>g</sub>, Rosa: I<sub>g</sub>

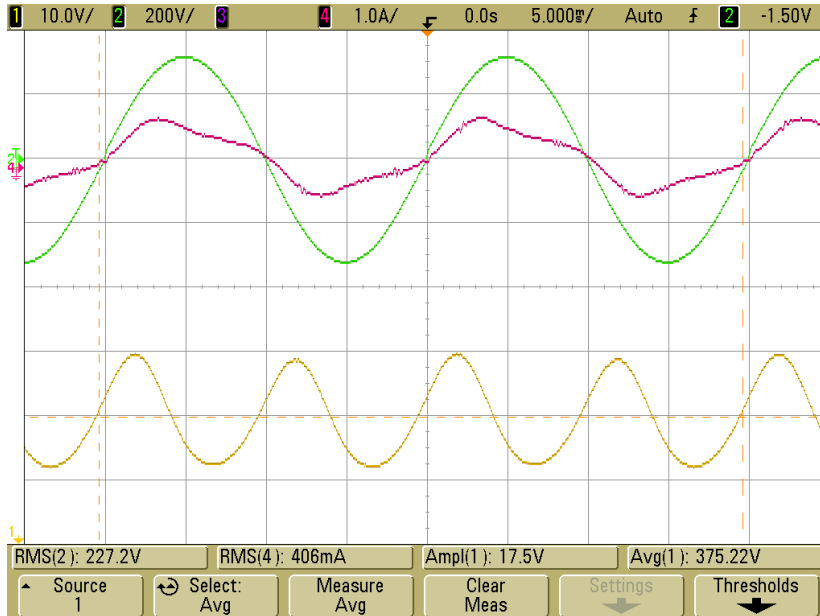
**Capturas con red de la normativa EN-61000-4-7 y 1,2% de  $THD_V$**



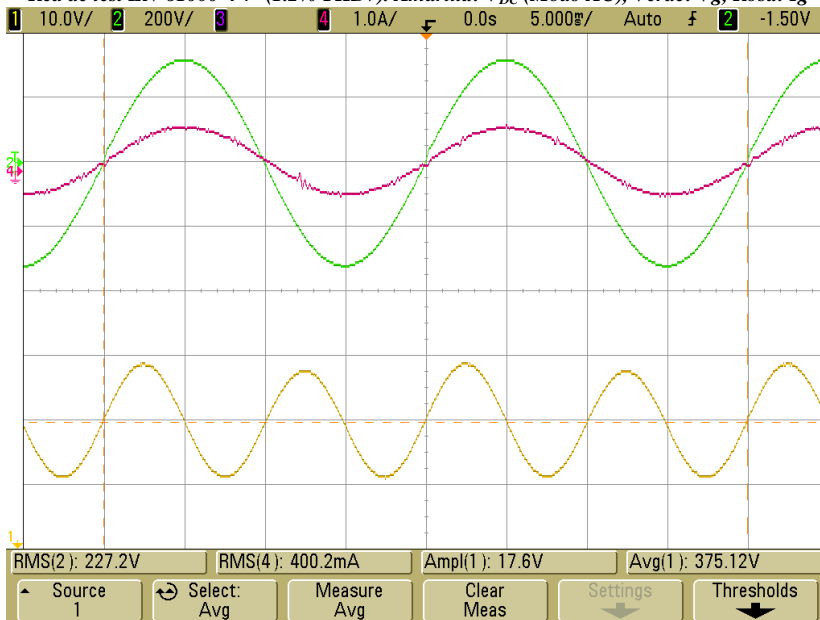
**Figura 106:** Formas de onda a 200W DC-Link:50µF. Regulador:G<sub>VDC</sub>(s) con  $F_{cTVDC}=50\text{Hz}$ . Red de test EN-61000-4-7 (1.2%  $THD_V$ ). Amarilla:  $V_{DC}$  (Modo AC), Verde:  $V_g$ , Rosa:  $I_g$



**Figura 107:** Formas de onda a 200W DC-Link:50µF. Regulador:G<sub>VDC</sub>(s)+  $F_{Ns}(s)$  con  $F_{cTVDC}=50\text{Hz}$ . Red de test EN-61000-4-7 (1.2%  $THD_V$ ). Amarilla:  $V_{DC}$  (Modo AC), Verde:  $V_g$ , Rosa:  $I_g$

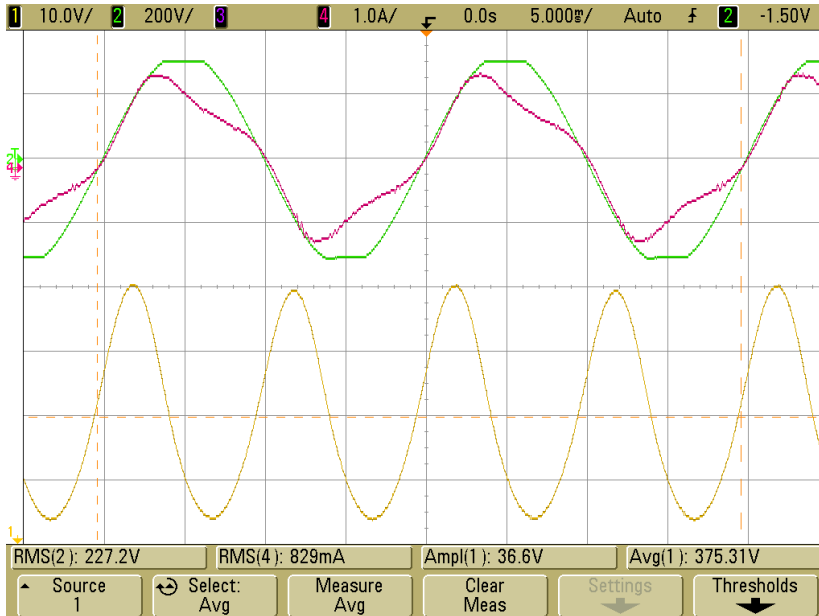


**Figura 108:** Formas de onda a 100W DC-Link:50µF. Regulador:G<sub>VDC</sub>(s) con F<sub>cTVDC</sub>=50Hz. Red de test EN-61000-4-7 (1.2% THD<sub>v</sub>). Amarilla: V<sub>DC</sub> (Modo AC), Verde: V<sub>g</sub>, Rosa: I<sub>g</sub>

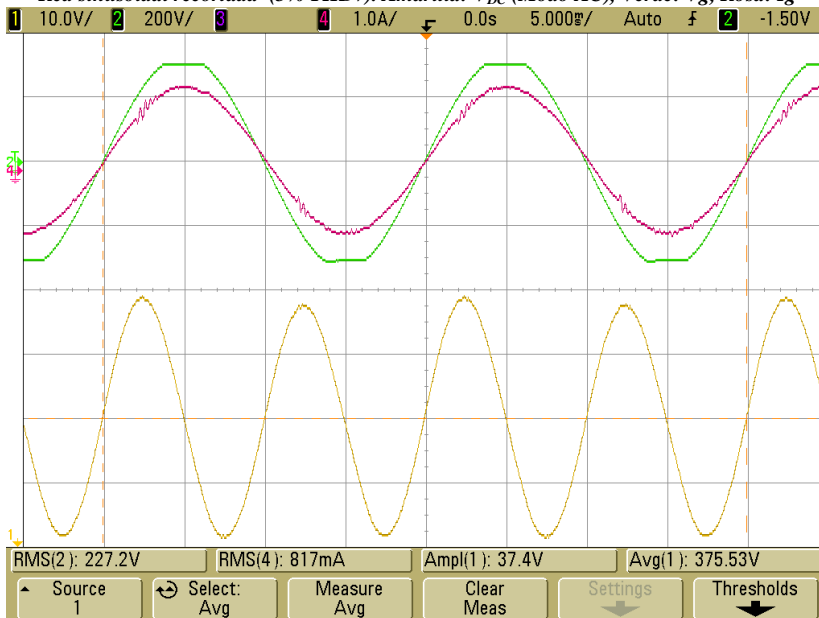


**Figura 109:** Formas de onda a 100W DC-Link:50µF. Regulador:G<sub>VDC</sub>(s)+ F<sub>NS</sub>(s) con F<sub>cTVDC</sub>=50Hz. Red de test EN-61000-4-7 (1.2% THD<sub>v</sub>). Amarilla: V<sub>DC</sub> (Modo AC), Verde: V<sub>g</sub>, Rosa: I<sub>g</sub>

**Capturas con red sinusoidal recortada y 3% de  $THD_V$**

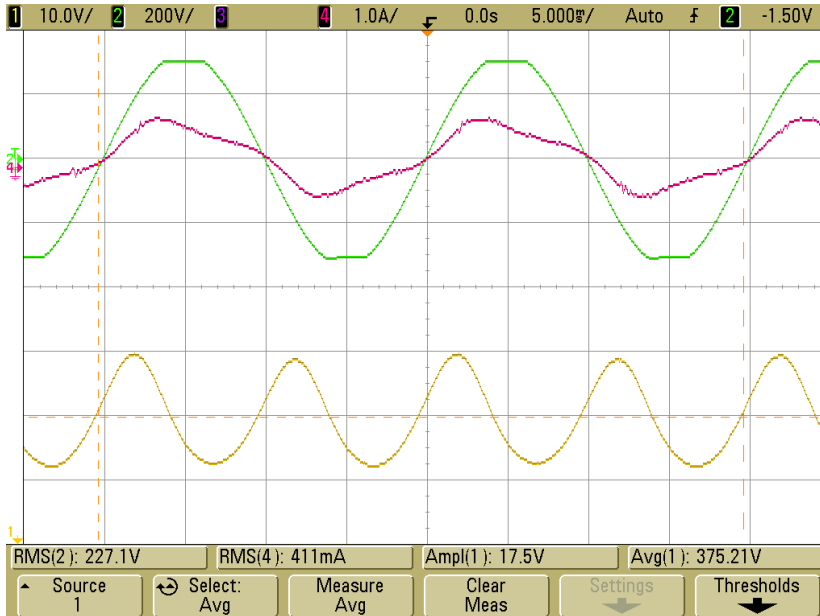


**Figura 110: Formas de onda a 200W DC-Link:50µF. Regulador:G<sub>VDC</sub>(s) con F<sub>C<sub>VDC</sub></sub>=50Hz. Red sinusoidal recortada (3% THD<sub>v</sub>). Amarilla: V<sub>DC</sub> (Modo AC), Verde: V<sub>g</sub>, Rosa: I<sub>g</sub>**

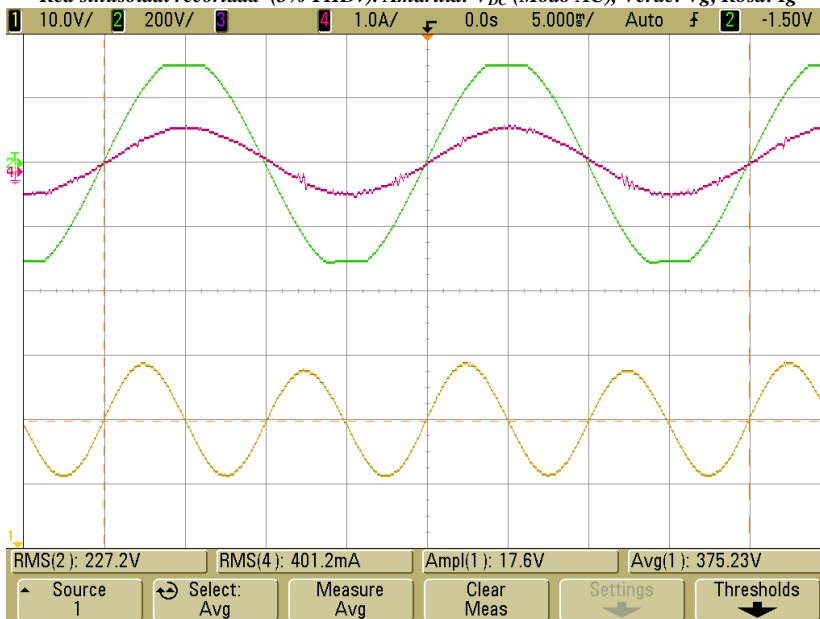


**Figura 111: Formas de onda a 200W DC-Link:50µF. Regulador:G<sub>VDC</sub>(s)+ F<sub>Ns</sub>(s) con F<sub>C<sub>VDC</sub></sub>=50Hz. Red sinusoidal recortada (3% THD<sub>v</sub>). Amarilla: V<sub>DC</sub> (Modo AC), Verde: V<sub>g</sub>, Rosa: I<sub>g</sub>**





**Figura 112:** Formas de onda a 100W DC-Link:50µF. Regulador:  $G_{vDC}(s)$  con  $F_{cTVDC}=50\text{Hz}$ . Red sinusoidal recortada (3% THDv). Amarilla:  $V_{DC}$  (Modo AC), Verde:  $V_g$ , Rosa:  $I_g$



**Figura 113:** Formas de onda a 100W DC-Link:50µF. Regulador:  $G_{vDC}(s) + F_{Ns}(s)$  con  $F_{cTVDC}=50\text{Hz}$ . Red sinusoidal recortada (3% THDv). Amarilla:  $V_{DC}$  (Modo AC), Verde:  $V_g$ , Rosa:  $I_g$

### ***THD<sub>I</sub>* y Armónicos en función de la potencia a 50Hz**

De la tabla 9 a la tabla 14 se muestran resultados de factor de potencia,  $THD_I$  y nivel de los armónicos de corriente impares del 3 al 13. Para obtener resultados significativos en el rango de funcionamiento del inversor, se ha realizado un barrido en potencia de 40W a 180W. Las figuras 114, 115 y 116 son una representación gráfica de los resultados de las tablas y además se muestra el límite de distorsión del 5% establecido en el estándar IEEE519.

En nivel de armónicos debe ser inferior a los mostrados en la tabla 3 para cumplir con la normativa UNE-EN61000-3-2 [46] e inferiores a los mostrados en la tabla 5 para cumplir con la normativa IEC 61727 [49] y el estándar IEEE 929 [50]. Los límites de la tabla 5 son más restrictivos que los de la tabla 3, por lo tanto, el  $THD_I$  debe ser inferior al 5% para cumplir las tres normativas. En los resultados mostrados en las tablas 9, 11 y 13 el inversor está funcionando con una  $F_{CTVDC}$  de 50 Hz sin filtro  $F_{NS}(s)$  en  $T_{VDC}(s)$ . El  $THD_I$  es superior al 20% y los armónicos superan el máximo permitido por las normativas. Sin embargo, en las tablas 10, 12 y 14 se muestran los resultados obtenidos con la misma  $F_{CTVDC}$  y el filtro  $F_{NS}(s)$ . El  $THD_I$  se mantiene alrededor del 1% en prácticamente todo el rango de funcionamiento y alcanza un máximo del 3,5% con carga muy baja (40W) y bajo una red muy distorsionada.

**Tabla 9: Distorsión en la corriente inyectada en una red sinusoidal ideal (0% THD<sub>v</sub>) de 230V y 50Hz.**

**DC-Link:50μF. Regulador:  $G_{vDC}(s)$  con  $F_{cTVDC}=50\text{Hz}$ .**

W	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
40	0.18	0.95	22.22	0.17	21.56	2.43	0.54	0.21	0.30	0.34
60	0.27	0.96	21.93	0.26	21.49	2.38	0.44	0.24	0.22	0.37
80	0.36	0.97	21.78	0.35	21.46	2.32	0.27	0.09	0.16	0.23
100	0.45	0.97	21.65	0.44	21.38	2.29	0.22	0.16	0.13	0.19
120	0.54	0.97	21.47	0.52	21.36	2.29	0.20	0.14	0.15	0.16
140	0.63	0.97	21.62	0.61	21.35	2.27	0.18	0.18	0.20	0.18
160	0.72	0.97	21.61	0.70	21.37	2.23	0.18	0.15	0.18	0.19
180	0.81	0.97	21.26	0.79	21.39	2.24	0.16	0.13	0.18	0.17

**Tabla 10: Distorsión en la corriente inyectada en una red sinusoidal ideal (0% THD<sub>v</sub>) de 230V y 50Hz.**

**DC-Link:50μF. Regulador:  $G_{vDC}(s)+F_{NS}(s)$  con  $F_{cTVDC}=50\text{Hz}$ .**

W	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
40	0.18	0.95	2.15	0.18	0.88	0.14	0.44	0.30	0.33	0.56
60	0.27	0.98	1.25	0.26	0.59	0.15	0.26	0.28	0.01	0.21
80	0.35	0.99	1.03	0.35	0.47	0.09	0.12	0.12	0.10	0.17
100	0.44	0.99	1.05	0.44	0.47	0.18	0.13	0.15	0.10	0.12
120	0.52	0.99	0.92	0.52	0.46	0.16	0.14	0.13	0.14	0.14
140	0.61	0.99	0.75	0.61	0.47	0.14	0.14	0.11	0.15	0.16
160	0.70	1.00	0.75	0.70	0.49	0.19	0.13	0.15	0.19	0.17
180	0.79	1.00	0.73	0.78	0.47	0.19	0.11	0.14	0.16	0.17

**Tabla 11: Distorsión en la corriente inyectada en una red de test EN-61000-4-7 (1,2% THD<sub>v</sub>) de 230V y 50Hz.**

**DC-Link:50μF. Regulador:  $G_{vDC}(s)$  con  $F_{cTVDC}=50\text{Hz}$ .**

W	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
40	0.18	0.95	22.43	0.17	21.69	2.43	0.42	0.55	0.60	0.53
60	0.27	0.96	21.92	0.26	21.56	2.50	0.29	0.38	0.24	0.42
80	0.36	0.97	21.77	0.35	21.45	2.42	0.18	0.36	0.20	0.20
100	0.45	0.97	21.76	0.43	21.40	2.41	0.09	0.32	0.24	0.24
120	0.54	0.97	21.56	0.54	21.31	2.37	0.09	0.34	0.30	0.27
140	0.63	0.97	21.71	0.61	21.30	2.29	0.09	0.34	0.29	0.26
160	0.71	0.97	21.46	0.70	21.29	2.29	0.10	0.29	0.30	0.26
180	0.80	0.97	21.51	0.79	21.29	2.27	0.08	0.38	0.28	0.24

**Tabla 12: Distorsión en la corriente inyectada en una red de test EN-61000-4-7 (1,2% THD<sub>v</sub>) de 230V y 50Hz.**

**DC-Link:50μF. Regulador:  $G_{vDC}(s)+F_{Ns}(s)$  con  $F_{cTVDC}=50\text{Hz}$ .**

W	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
40	0.18	0.95	3.14	0.18	1.04	0.28	0.41	0.56	0.68	0.84
60	0.27	0.98	2.51	0.26	0.78	0.17	0.25	0.42	0.26	0.37
80	0.35	0.98	1.65	0.35	0.63	0.12	0.24	0.32	0.21	0.21
100	0.44	0.99	1.51	0.44	0.58	0.05	0.24	0.38	0.27	0.18
120	0.52	0.99	1.2	0.52	0.49	0.09	0.11	0.32	0.22	0.18
140	0.61	0.99	1.00	0.61	0.49	0.12	0.12	0.30	0.25	0.18
160	0.70	0.99	1.10	0.70	0.50	0.15	0.10	0.30	0.27	0.21
180	0.78	1.00	0.96	0.78	0.48	0.14	0.11	0.25	0.24	0.23

**Tabla 13: Distorsión en la corriente inyectada en una red sinusoidal recortada (3% THD<sub>v</sub>) de 230V y 50Hz.**

**DC-Link:50μF. Regulador:  $G_{vDC}(s)$  con  $F_{cTVDC}=50\text{Hz}$ .**

W	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
40	0.18	0.95	22.18	0.17	21.77	2.45	0.82	1.52	0.42	0.87
60	0.27	0.97	21.72	0.26	21.43	2.41	0.42	1.01	0.24	0.46
80	0.36	0.97	21.53	0.35	21.23	2.42	0.18	0.69	0.21	0.24
100	0.45	0.97	24.46	0.43	21.12	2.36	0.16	0.38	0.21	0.27
120	0.54	0.97	21.20	0.52	21.03	2.37	0.06	0.33	0.22	0.33
140	0.62	0.97	21.20	0.61	20.96	2.35	0.16	0.24	0.26	0.25
160	0.71	0.97	21.13	0.70	20.94	2.30	0.17	0.13	0.28	0.28
180	0.80	0.97	21.22	0.78	20.92	2.33	0.21	0.10	0.24	0.26

**Tabla 14: Distorsión en la corriente inyectada en una red sinusoidal recortada (3% THD<sub>v</sub>) de 230V y 50Hz.**

**DC-Link:50μF. Regulador:  $G_{vDC}(s)+F_{NS}(s)$  con  $F_{cTVDC}=50\text{Hz}$ .**

W	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
40	0.18	0.65	3.52	0.18	1.24	0.95	0.91	1.49	0.54	0.76
60	0.27	0.68	2.10	0.26	0.96	0.54	0.55	0.99	0.16	0.44
80	0.35	0.99	1.74	0.35	0.80	0.36	0.34	0.67	0.21	0.25
100	0.44	0.99	1.30	0.44	0.72	0.31	0.23	0.41	0.16	0.24
120	0.52	0.99	1.02	0.52	0.67	0.25	0.16	0.30	0.18	0.25
140	0.61	0.99	1.08	0.61	0.65	0.29	0.07	0.25	0.22	0.23
160	0.70	0.99	0.91	0.70	0.64	0.30	0.10	0.16	0.20	0.22
180	0.79	1.00	1.03	0.78	0.66	0.33	0.09	0.12	0.20	0.21

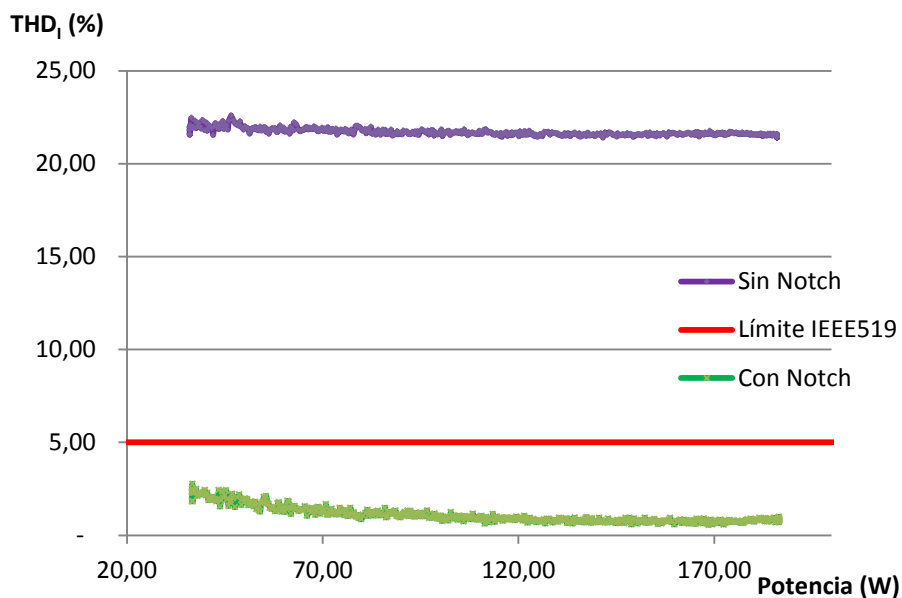


Figura 114: Distorsión en la corriente inyectada en una red sinusoidal ideal (0% THD<sub>v</sub>) de 230V y 50Hz en función de la potencia. DC-Link:50μF. F<sub>cTVDC</sub>=50Hz.

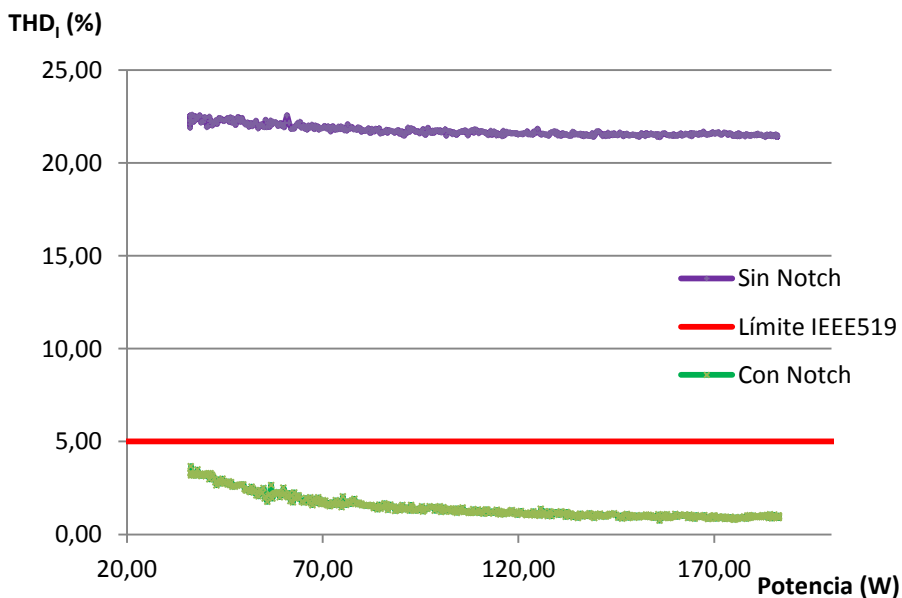
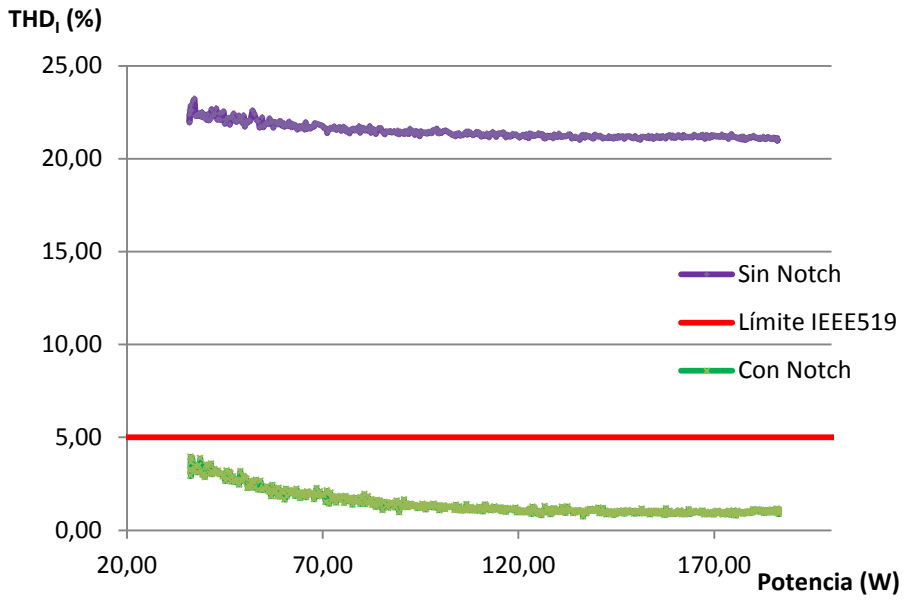


Figura 115: Distorsión en la corriente inyectada en una red de test EN-61000-4-7 (1,2% THD<sub>v</sub>) de 230V y 50Hz en función de la potencia. DC-Link:50μF. F<sub>cTVDC</sub>=50Hz.



*Figura 116: Distorsión en la corriente inyectada en una red sinusoidal recortada (3% THD<sub>v</sub>) de 230V y 50Hz en función de la potencia. DC-Link:50μF. F<sub>cTVDC</sub>=50Hz.*

### ***THD<sub>i</sub>* y Armónicos en función de la frecuencia a 180W**

En los resultados de la tabla 15 a la tabla 23 se muestra que la adaptabilidad en frecuencia de los lazos del control permite mantener baja la distorsión de  $I_g$  ante variaciones en la frecuencia de la red. Los resultados se han obtenido realizando barridos en la frecuencia de red, de 45Hz a 55Hz. Las figuras 117, 118 y 119 son una representación gráfica de los resultados de las tablas y además se muestra el límite de distorsión del 5% establecido en el estándar IEEE519. Los ensayos permiten comparar la distorsión entre tres implementaciones distintas del control con  $F_{C_{TVDC}}$  de 50Hz:

- Sin filtro *Notch*  $F_{NS}(s)$ .
- Con filtro *Notch*  $F_{NS}(s)$  sintonizado a una frecuencia fija de 100Hz
- Con filtro *Notch*  $F_{NS}(s)$  sintonizado al doble de la frecuencia estimada por el *FLL-SOGI*.

El filtro *Notch SOGI*  $F_{NS}(s)$ , sintonizado mediante el *FLL-SOGI* mantiene una distorsión baja en todo el rango del ensayo. Sintonizado a una frecuencia fija de 100Hz pierde eficacia a medida que el punto de trabajo se separa de la frecuencia de sintonizada. En sistemas que se deben adaptar a redes de 50Hz y 60Hz el uso del filtro  $F_{NS}(s)$  sintonizado mediante el *FLL* elimina la necesidad de modificar el control del inversor. En las medidas tomadas sin filtro  $F_{NS}(s)$  se puede apreciar que la distorsión disminuye al aumentar la frecuencia de la red, debido a que  $T_{vDC}(s)$  tiene una pendiente de -20dB/década alrededor de  $2 \cdot F_G$ .



**Tabla 15: Distorsión en la corriente inyectada a 180W en una red sinusoidal ideal (0% THD<sub>v</sub>) de 230V.**

**DC-Link: 50μF. Regulador:  $G_{vDC}(s)$  con  $F_{cTVDC}=50\text{Hz}$ .**

F (Hz)	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
45	0.93	0.97	23.46	0.91	23.33	2.61	0.16	0.13	0.17	0.20
46	0.93	0.97	23.00	0.91	22.89	2.52	0.18	0.13	0.16	0.18
47	0.93	0.97	22.52	0.91	22.45	2.43	0.18	0.14	0.16	0.19
48	0.93	0.97	22.17	0.91	22.07	2.33	0.17	0.14	0.20	0.16
49	0.93	0.97	21.81	0.91	21.70	2.26	0.14	0.14	0.14	0.16
50	0.93	0.97	21.37	0.91	21.32	2.18	0.15	0.12	0.18	0.17
51	0.93	0.97	21.06	0.91	20.95	2.11	0.16	0.12	0.17	0.19
52	0.93	0.97	20.77	0.91	20.62	2.02	0.15	0.10	0.18	0.19
53	0.93	0.97	20.34	0.91	20.26	1.96	0.15	0.13	0.19	0.17
54	0.93	0.97	20.07	0.91	19.95	1.90	0.15	0.13	0.15	0.17
55	0.93	0.97	19.72	0.91	19.63	1.84	0.14	0.12	0.16	0.18

**Tabla 16: Distorsión en la corriente inyectada a 180W en una red sinusoidal ideal (0% THD<sub>v</sub>) de 230V.**

**DC-Link: 50μF. Regulador:  $G_{vDC}(s) + F_{NS}(s)$ @100Hz con  $F_{cTVDC}=50\text{Hz}$**

F (Hz)	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
45	0.82	1.00	5.87	0.82	5.81	0.74	0.19	0.11	0.08	0.07
46	0.82	1.00	4.70	0.82	4.58	0.61	0.19	0.11	0.12	0.08
47	0.82	1.00	3.52	0.82	3.43	0.44	0.12	0.10	0.13	0.07
48	0.82	1.00	2.44	0.81	2.29	0.38	0.07	0.14	0.12	0.11
49	0.82	1.00	1.43	0.81	1.27	0.21	0.07	0.13	0.15	0.11
50	0.82	1.00	0.80	0.81	0.41	0.20	0.08	0.17	0.14	0.15
51	0.82	1.00	0.96	0.81	0.52	0.16	0.09	0.17	0.16	0.18
52	0.82	1.00	1.24	0.81	1.36	0.24	0.06	0.12	0.18	0.15
53	0.82	1.00	2.09	0.82	2.05	0.28	0.07	0.18	0.19	0.17
54	0.82	1.00	0.91	0.81	2.75	0.36	0.09	0.13	0.17	0.16
55	0.82	1.00	3.47	0.82	3.42	0.41	0.07	0.11	0.17	0.19

**Tabla 17: Distorsión en la corriente inyectada a 180W en una red sinusoidal ideal (0% THD<sub>v</sub>) de 230V.**

**DC-Link: 50μF. Regulador:  $G_{v_{DC}}(s) + F_{NS}(s) @ 2 \cdot F_g$  con  $F_{c_{TVDC}} = 50\text{Hz}$ .**

F (Hz)	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
45	0.92	1.00	0.73	0.92	0.45	0.29	0.09	0.13	0.16	0.13
46	0.92	1.00	0.76	0.92	0.53	0.25	0.08	0.13	0.15	0.16
47	0.92	1.00	0.77	0.92	0.53	0.25	0.08	0.16	0.17	0.17
48	0.92	1.00	0.8	0.92	0.44	0.25	0.07	0.15	0.16	0.15
49	0.92	1.00	0.66	0.92	0.41	0.22	0.08	0.16	0.15	0.16
50	0.92	1.00	0.66	0.92	0.47	0.22	0.05	0.12	0.16	0.15
51	0.92	1.00	0.64	0.92	0.46	0.21	0.08	0.17	0.14	0.22
52	0.92	1.00	0.67	0.91	0.46	0.19	0.08	0.12	0.15	0.15
53	0.92	1.00	0.67	0.91	0.49	0.20	0.08	0.14	0.18	0.15
54	0.92	1.00	0.67	0.91	0.45	0.18	0.08	0.12	0.17	0.15
55	0.92	1.00	0.67	0.91	0.44	0.19	0.10	0.13	0.16	0.16

**Tabla 18: Distorsión en la corriente inyectada a 180W en una red de test EN-61000-4-7 (1,2% THD<sub>v</sub>) de 230V.**

**DC-Link: 50μF. Regulador:  $G_{v_{DC}}(s)$  con  $F_{c_{TVDC}} = 50\text{Hz}$ .**

F (Hz)	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
45	0.86	0.96	22.86	0.84	22.75	2.58	0.09	0.27	0.24	0.21
46	0.86	0.97	22.38	0.84	22.25	2.45	0.08	0.27	0.25	0.22
47	0.86	0.97	21.98	0.84	21.84	2.33	0.10	0.22	0.26	0.22
48	0.86	0.97	21.59	0.84	21.46	2.29	0.08	0.24	0.22	0.24
49	0.85	0.97	21.18	0.84	21.07	2.22	0.04	0.25	0.26	0.22
50	0.85	0.97	20.85	0.83	20.71	2.12	0.07	0.26	0.26	0.22
51	0.85	0.97	20.42	0.83	20.34	2.04	0.04	0.25	0.24	0.26
52	0.85	0.97	20.12	0.83	20.01	1.93	0.05	0.24	0.27	0.26
53	0.85	0.97	19.70	0.83	19.70	1.87	0.07	0.24	0.27	0.24
54	0.85	0.97	19.43	0.83	19.38	1.84	0.07	0.30	0.29	0.26
55	0.85	0.97	19.15	0.83	19.06	1.78	0.06	0.26	0.28	0.26

**Tabla 19: Distorsión en la corriente inyectada a 180W en una red de test EN-61000-4-7 (1,2% THD<sub>v</sub>) de 230V.**

**DC-Link: 50μF. Regulador:  $G_{v_{DC}}(s) + F_{NS}(s)$ @100Hz con  $F_{c_{TVDC}}=50$ Hz**

F (Hz)	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
45	0.84	1.00	5.81	0.83	5.69	0.74	0.44	0.14	0.19	0.12
46	0.83	1.00	4.58	0.83	4.45	0.56	0.36	0.17	0.18	0.13
47	0.83	1.00	3.47	0.83	3.33	0.40	0.20	0.25	0.19	0.21
48	0.83	1.00	2.40	0.83	2.27	0.25	0.05	0.24	0.21	0.17
49	0.83	1.00	1.32	0.83	1.28	0.18	0.05	0.25	0.20	0.21
50	0.83	1.00	0.87	0.83	0.43	0.17	0.11	0.24	0.21	0.21
51	0.83	1.00	0.98	0.83	0.58	0.25	0.12	0.23	0.25	0.19
52	0.83	0.99	1.59	0.83	1.34	0.30	0.16	0.26	0.26	0.20
53	0.83	0.99	2.21	0.83	2.03	0.42	0.17	0.28	0.24	0.22
54	0.83	0.99	2.84	0.83	2.70	0.50	0.22	0.27	0.22	0.25
55	0.83	0.99	3.48	0.83	3.38	0.58	0.23	0.27	0.27	0.22

**Tabla 20: Distorsión en la corriente inyectada a 180W en una red de test EN-61000-4-7 (1,2% THD<sub>v</sub>) de 230V.**

**DC-Link: 50μF. Regulador:  $G_{v_{DC}}(s) + F_{NS}(s)$ @2·F<sub>g</sub> con  $F_{c_{TVDC}}=50$ Hz.**

F (Hz)	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
45	0.84	1.00	0.90	0.84	0.45	0.20	0.13	0.25	0.22	0.20
46	0.84	1.00	0.91	0.84	0.51	0.18	0.13	0.27	0.23	0.19
47	0.84	1.00	0.98	0.84	0.53	0.16	0.08	0.25	0.24	0.21
48	0.84	1.00	0.98	0.84	0.46	0.15	0.12	0.28	0.22	0.21
49	0.84	1.00	0.94	0.84	0.41	0.19	0.11	0.29	0.23	0.20
50	0.84	1.00	0.96	0.84	0.51	0.15	0.10	0.28	0.23	0.20
51	0.84	1.00	0.93	0.83	0.45	0.14	0.13	0.30	0.25	0.16
52	0.84	1.00	0.92	0.83	0.44	0.17	0.12	0.26	0.23	0.17
53	0.84	1.00	0.90	0.83	0.48	0.15	0.13	0.29	0.27	0.19
54	0.83	1.00	0.92	0.83	0.45	0.14	0.10	0.27	0.25	0.16
55	0.83	1.00	0.90	0.83	0.42	0.14	0.11	0.25	0.27	0.21

**Tabla 21: Distorsión en la corriente inyectada a 180W en una red sinusoidal recortada (3% THDv) de 230V.**

**DC-Link: 50 $\mu$ F. Regulador:  $G_{vDC}(s)$  con  $F_{cTVDC}=50\text{Hz}$ .**

F (Hz)	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
45	0,84	0,97	23,00	0,81	22,80	2,80	0,26	0,08	0,21	0,27
46	0,83	0,97	22,55	0,81	22,36	2,69	0,25	0,09	0,22	0,24
47	0,83	0,97	22,12	0,81	21,95	2,61	0,22	0,10	0,21	0,24
48	0,83	0,97	21,77	0,81	21,60	2,46	0,19	0,07	0,20	0,25
49	0,83	0,97	21,37	0,81	21,25	2,41	0,19	0,11	0,21	0,29
50	0,83	0,97	20,94	0,81	20,86	2,33	0,19	0,12	0,21	0,26
51	0,83	0,97	20,67	0,81	20,51	2,25	0,20	0,13	0,25	0,30
52	0,83	0,97	20,28	0,81	20,18	2,17	0,16	0,11	0,20	0,28
53	0,83	0,97	19,88	0,81	19,83	2,08	0,17	0,09	0,19	0,29
54	0,82	0,98	19,67	0,81	19,56	2,00	0,14	0,13	0,21	0,30
55	0,82	0,98	19,37	0,81	19,24	1,98	0,13	0,15	0,21	0,30

**Tabla 22: Distorsión en la corriente inyectada a 180W en una red sinusoidal recortada (3% THDv) de 230V.**

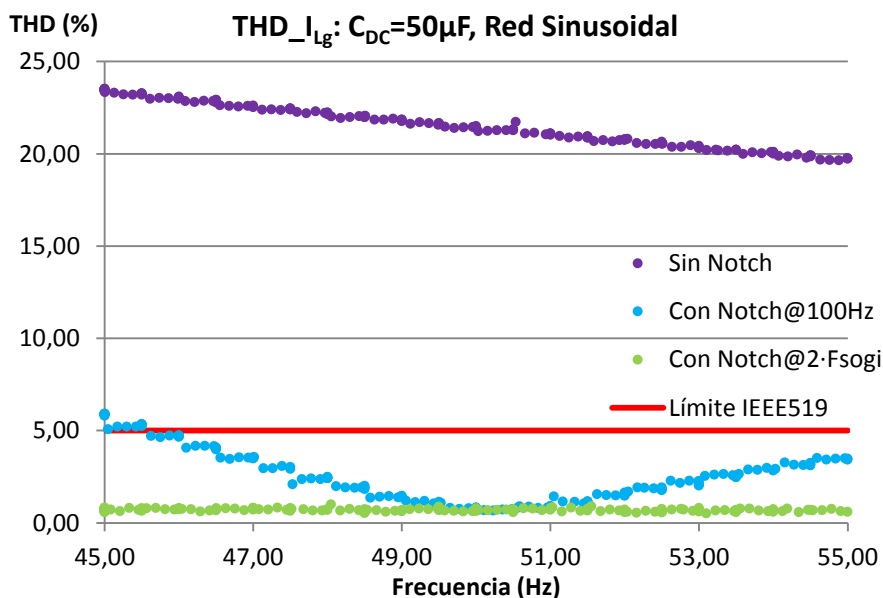
**DC-Link: 50 $\mu$ F. Regulador:  $G_{vDC}(s)+F_{NS}(s)$ @100Hz con  $F_{cTVDC}=50\text{Hz}$**

F (Hz)	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
45	0,81	0,99	6,05	0,81	5,99	0,31	0,88	0,09	0,14	0,17
46	0,81	1,00	4,83	0,81	4,71	0,33	0,89	0,11	0,12	0,21
47	0,81	1,00	3,72	0,81	3,58	0,33	0,56	0,11	0,15	0,19
48	0,81	1,00	2,65	0,81	2,47	0,33	0,28	0,07	0,17	0,20
49	0,81	1,00	1,62	0,81	1,45	0,32	0,13	0,09	0,20	0,24
50	0,81	1,00	0,88	0,81	0,49	0,30	0,06	0,11	0,18	0,24
51	0,81	0,99	0,86	0,81	0,43	0,32	0,14	0,11	0,19	0,23
52	0,81	0,99	1,50	0,81	1,25	0,32	0,18	0,16	0,20	0,27
53	0,81	0,99	2,23	0,81	2,00	0,27	0,25	0,16	0,24	0,26
54	0,81	0,99	2,83	0,81	2,70	0,31	0,27	0,16	0,20	0,26
55	0,81	0,99	3,54	0,81	3,41	0,31	0,31	0,24	0,18	0,23

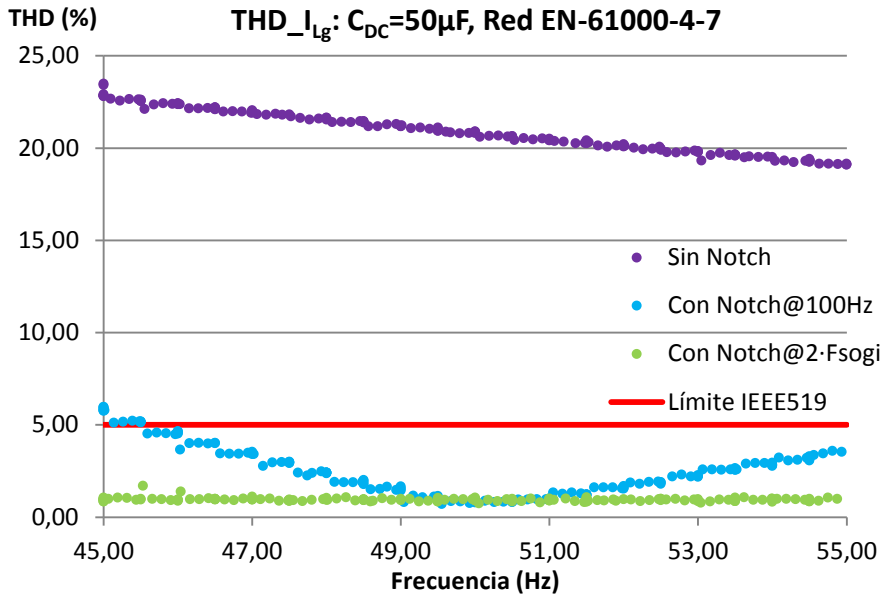
**Tabla 23: Distorsión en la corriente inyectada a 180W en una red sinusoidal recortada (3% THD<sub>v</sub>) de 230V.**

**DC-Link: 50μF. Regulador:  $G_{v_{DC}}(s) + F_{Ns}(s) @ 2 \cdot F_g$  con  $F_{c_{TVDC}} = 50\text{Hz}$ .**

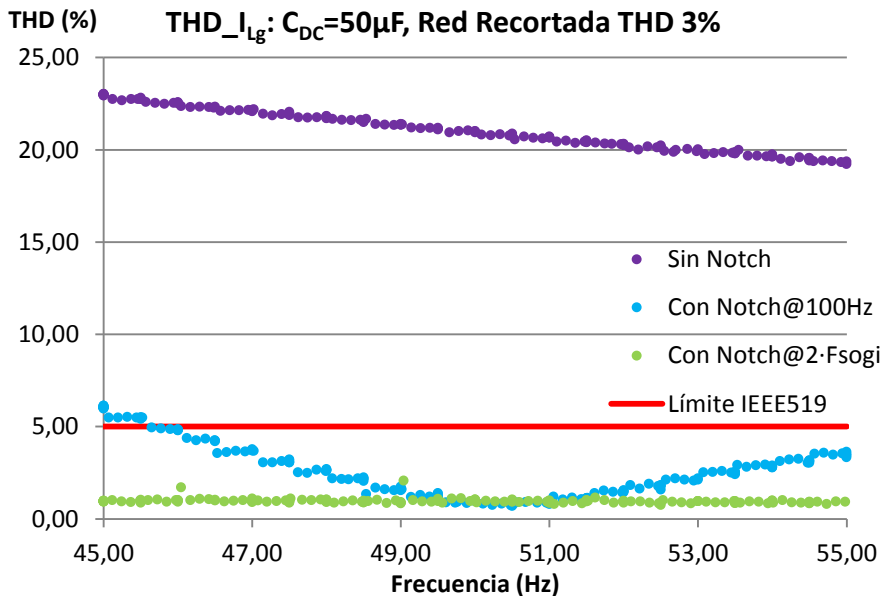
F (Hz)	I <sub>g</sub> (A <sub>RMS</sub> )	FP	THD <sub>I</sub>	AH1 (A <sub>RMS</sub> )	AH3 (%)	AH5 (%)	AH7 (%)	AH9 (%)	AH11 (%)	AH13 (%)
45	0.82	1.00	0.94	0.81	0.59	0.39	0.07	0.08	0.18	0.23
46	0.81	1.00	0.98	0.81	0.64	0.39	0.08	0.07	0.20	0.20
47	0.81	1.00	0.97	0.81	0.63	0.34	0.10	0.08	0.16	0.20
48	0.81	1.00	0.99	0.81	0.59	0.37	0.09	0.05	0.17	0.23
49	0.81	1.00	0.87	0.81	0.53	0.34	0.07	0.10	0.17	0.24
50	0.81	1.00	1.03	0.81	0.68	0.31	0.09	0.09	0.20	0.25
51	0.81	1.00	0.92	0.81	0.57	0.30	0.11	0.11	0.22	0.24
52	0.81	1.00	0.93	0.81	0.57	0.30	0.09	0.11	0.23	0.24
53	0.81	0.99	0.95	0.81	0.59	0.28	0.07	0.12	0.21	0.22
54	0.81	0.99	0.96	0.81	0.60	0.29	0.12	0.12	0.19	0.21
55	0.81	0.99	0.86	0.81	0.53	0.25	0.08	0.11	0.24	0.24



**Figura 117: Distorsión en la corriente inyectada a 180W en una red sinusoidal ideal (0% THD<sub>v</sub>) de 230V en función de la frecuencia. DC-Link:50μF. Regulador:  $G_{v_{DC}}(s)$  con  $F_{c_{TVDC}} = 50\text{Hz}$ .**



*Figura 118: Distorsión en la corriente inyectada a 180W en una red de test EN-61000-4-7(1,2% THD<sub>v</sub>) de 230V en función de la frecuencia. DC-Link:50μF. Regulador: G<sub>vDC</sub>(s) con F<sub>CTVDC</sub>=50Hz.*



*Figura 119: Distorsión en la corriente inyectada a 180W en una red sinusoidal recortada (3% THD<sub>v</sub>) de 230V en función de la frecuencia. DC-Link:50μF. Regulador: G<sub>vDC</sub>(s) con F<sub>CTVDC</sub>=50Hz.*

## 6.4 MPPT

Los ensayos experimentales permiten estimar la eficacia de los algoritmos de seguimiento de máxima potencia (*MPPT*). Los ensayos realizados permiten comparar la eficacia de los algoritmos perturbar y observar (*P&O*) *sensorless* expuestos anteriormente con un algoritmo perturbar y observar convencional, que utiliza los sensores de tensión  $V_{PV}$  y de corriente  $I_{PV}$ . Todos los *MPPT* probados se ejecutan sincronizados con la red eléctrica. Los resultados se muestran de la figura 120 a la figura 144.

Los algoritmos *MPPT sensorless PCC\_VEs* y *PCC\_Es* de las figuras 79 y 80 estiman las variaciones de la potencia inyectada en empleando las variables internas de la etapa *DC/AC* (114). La frecuencia máxima de muestreo del algoritmo *MPPT* ( $F_{MPPT}$ ) depende de las limitaciones del lazo de control de la tensión  $V_{DC}$ . Se ha ajustado  $K_{MPPT}=5$  (115) para obtener una frecuencia de muestreo  $F_{MPPT}=F_G/5=10\text{Hz}$ , que es aproximadamente 1/5 veces de la frecuencia de cruce ( $F_{CTVDC}$ ) del lazo de tensión de  $V_{DC}$ .

Se han realizado dos ensayos del algoritmo *MPPT* convencional (*PCC\_VI*) de la figura 77, uno a 10Hz ( $K_{MPPT}=5$ ) y otro con  $F_{MPPT}=25\text{Hz}$  ( $K_{MPPT}=2$ ). El ensayo a  $F_{MPPT}=10\text{Hz}$  se ha realizado para hacer una comparativa del algoritmo convencional con los *MPPT sensorless PCC\_VEs* y *PCC\_Es* en condiciones de funcionamiento similares. El ensayo a  $F_{MPPT}=25\text{Hz}$  se ha realizado para comprobar la eficacia del control de  $V_{PV}$  obteniendo buenas prestaciones.

Las perturbaciones de la referencia dependen de cada algoritmo. En los algoritmos con lazo de tensión  $V_{PV}$  (*PCC\_VI* y *sensorless PCC\_VEs*) la perturbación se realiza sobre la tensión del panel *PV*. En los algoritmos ejecutados a 10Hz se ha programado una perturbación de 300mV ( $\Delta V_{PV}$ ) que es aproximadamente el 1% de la tensión en el punto de máxima potencia ( $V_{MPP}$ ). En el algoritmo *PCC\_VI* ejecutado a 25Hz se utiliza una perturbación ( $\Delta V_{PV}$ ) de 150mV que es el 0.5% de  $V_{MPP}$ . En el algoritmo *sensorless PCC\_Es*, la perturbación se realiza sobre la referencia de la corriente  $I_{SWpeak}$  del control de corriente de pico (*PCC*). Se emplea una perturbación de 250mA ( $\Delta I_{SWpeak}$ ), que es aproximadamente el 0.5% del pico de la corriente de cortocircuito del *Flyback* ( $I_{SC\_pk}$ ).

## Arranque de los algoritmos *MPPT* desde vacío

En las figuras 120, 121, 122 y 123 se muestran los arranques de las cuatro implementaciones desde la tensión de vacío del panel. El algoritmo *PCC\_VI@25Hz* alcanza el *MPP* en 2.1s. Es la implementación con mayor frecuencia y menor perturbación. La captura muestra que soporta holgadamente la frecuencia de muestreo y que es capaz de alcanzar el *MPP* sin cometer errores en la detección de las variaciones de potencia. El arranque de *PCC\_VI@10Hz* alcanza la referencia en 2.75s. A pesar de ir más lento, la perturbación es mayor y se mejora la detección de los incrementos o decrementos de la potencia. Aunque es más robusto, provoca mayor rizado de tensión en los paneles.

El algoritmo *sensorless PCC\_VEs* (figura 122) detecta las variaciones de la potencia inyectada a partir de las variables internas del control de la etapa *DC/AC*. Al igual que el algoritmo *PCC\_VI*, este algoritmo perturba  $V_{PVRef}$  para realizar el seguimiento. La diferencia con el algoritmo *PCC\_VI@10Hz* (figura 121) es el método de la detección de las variaciones de potencia. Los resultados obtenidos son semejantes, lo que demuestra que **la estimación de la potencia mediante  $I_{L,Ref\_PK}$  es válida para la ejecución del algoritmo *MPPT***. Mediante este método se puede eliminar el sensor de corriente del panel *PV*.

En la figura 123 se muestra el arranque del *MPPT sensorless PCC\_Es*. Tarda aproximadamente 12.56s en alcanzar el *MPP*. En este método se actúa sobre la referencia de corriente del *PCC* ( $I_{SWpeak}$ ) y por tanto el comportamiento de  $V_{PV}$  e  $I_{PV}$  es diferente a los otros algoritmos. Aunque es el más lento, el tiempo en alcanzar la referencia es aceptable en comparación a las variaciones que presentan las condiciones climatológicas.

En las figuras 124, 125, 126 y 127 se muestran las evoluciones de los arranques sobre la curva *P-V* del panel. Todos los arranques se realizan desde la tensión de vacío del panel y se detienen en el punto máximo de la curva *P-V*, por lo que el funcionamiento se considera correcto.



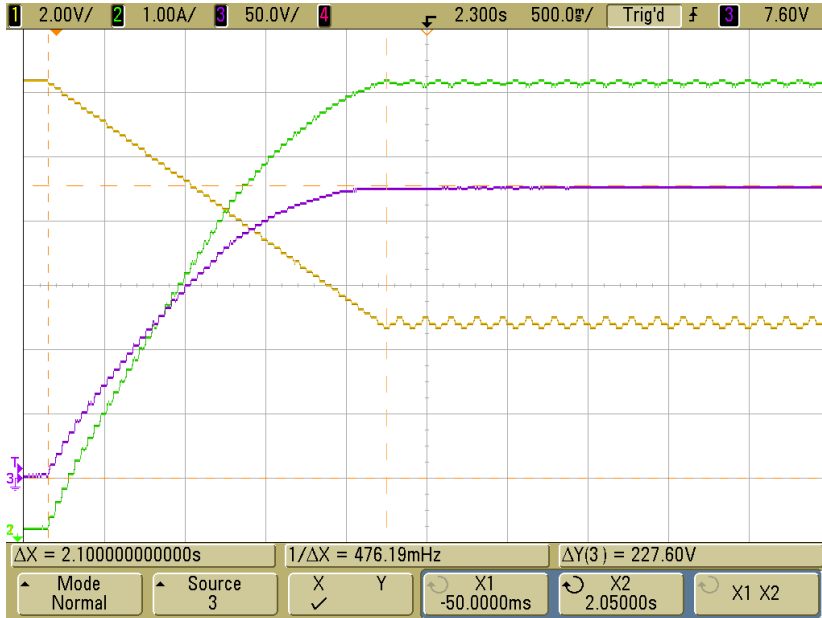


Figura 120: MPPT convencional PCC\_VI@25Hz.  $\Delta V_{PV}=150\text{ mV}$  – Arranque desde vacío a  $1000\text{W/m}^2$   
Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada,  $\text{W/V}$ )

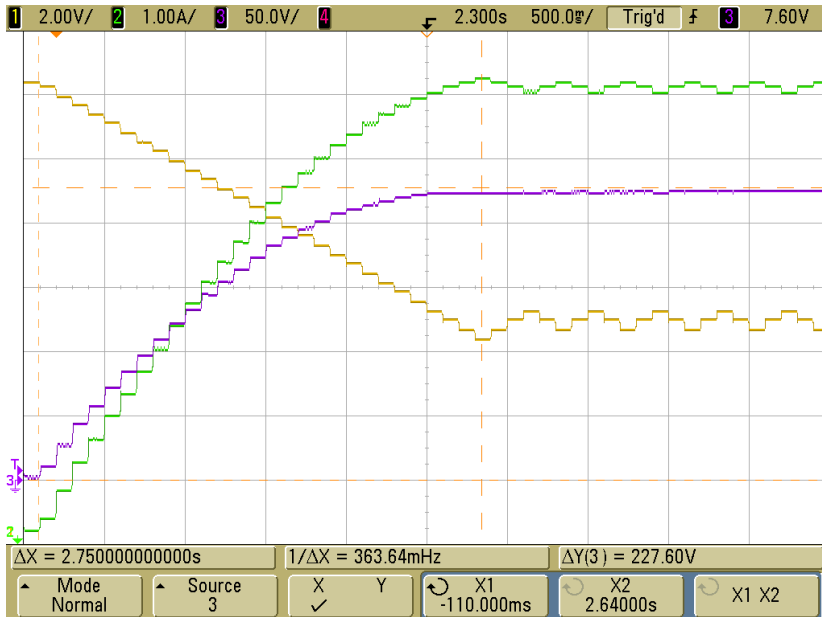


Figura 121: MPPT convencional PCC\_VI@10Hz.  $\Delta V_{PV}=300\text{ mV}$  – Arranque desde vacío a  $1000\text{W/m}^2$   
Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada,  $\text{W/V}$ )

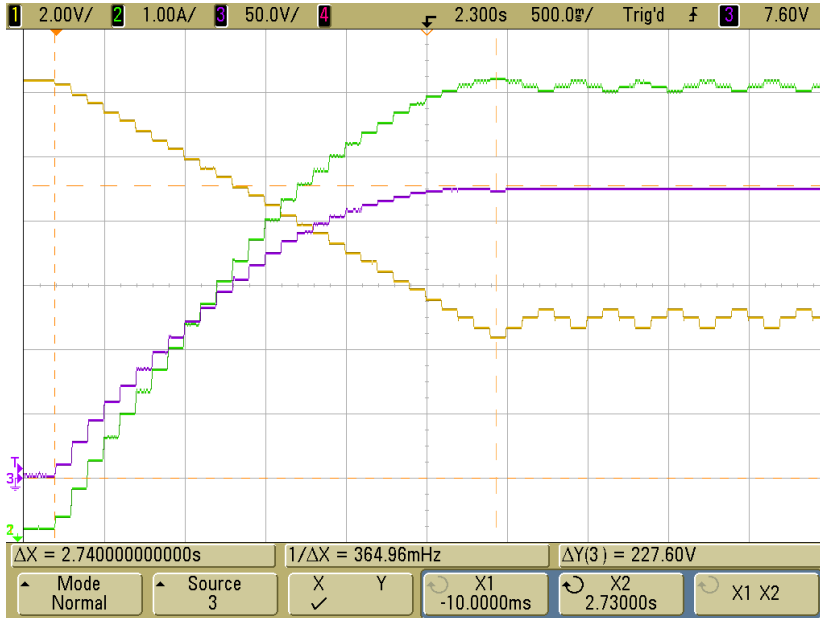


Figura 122: MPPT sensorless PCC\_VEs@10Hz  $\Delta V_{PV}=300\text{ mV}$  – Arranque desde vacío a  $1000\text{W/m}^2$   
Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada,  $1\text{W/V}$ )

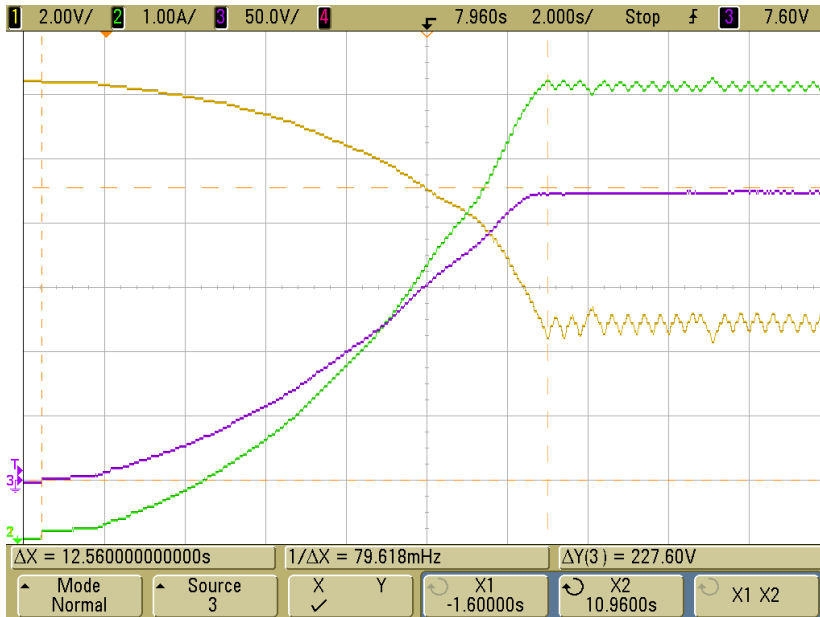
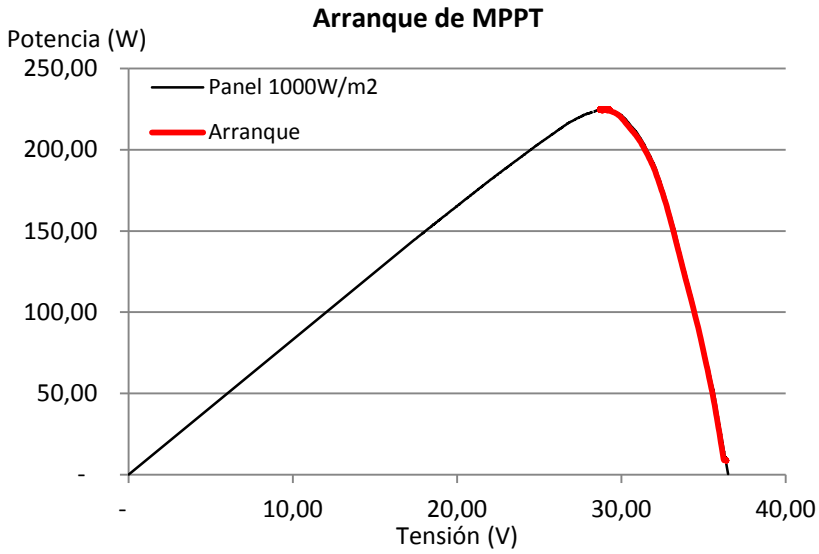
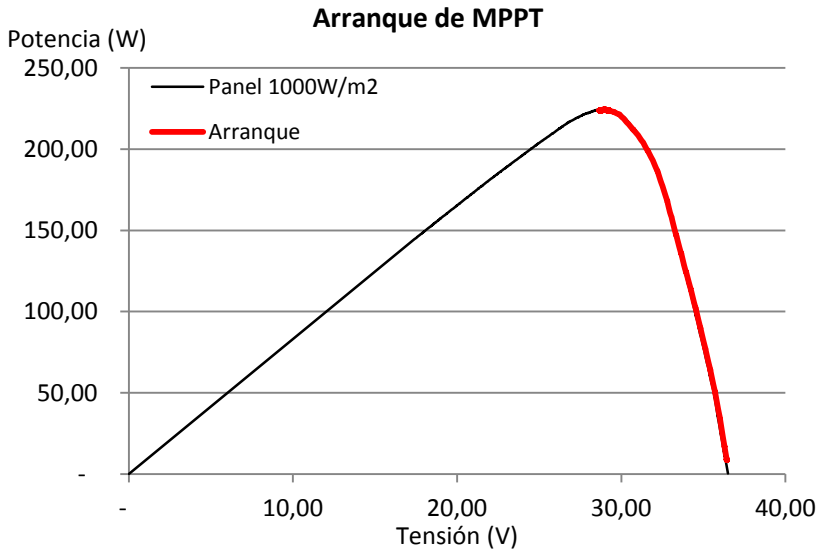


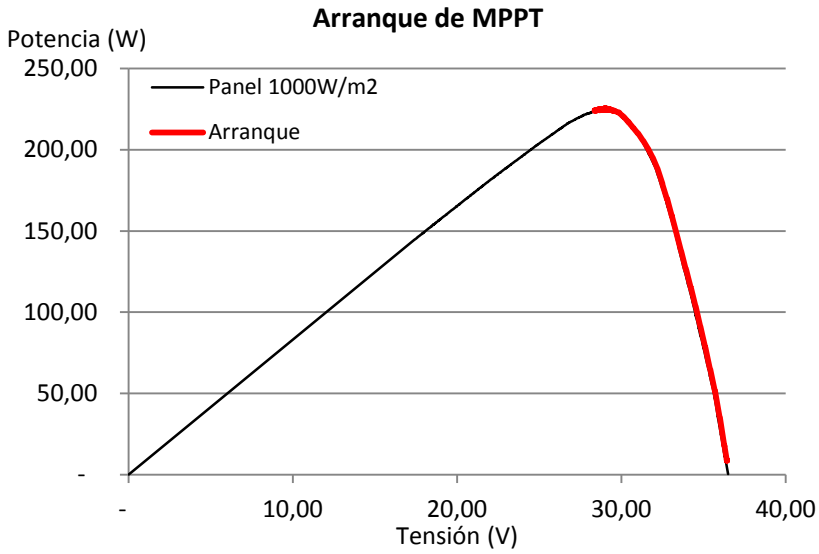
Figura 123: MPPT sensorless PCC\_Es@10Hz  $\Delta I_{S_{peak}}=250\text{mA}$  – Arranque desde vacío a  $1000\text{W/m}^2$   
Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada,  $1\text{W/V}$ )



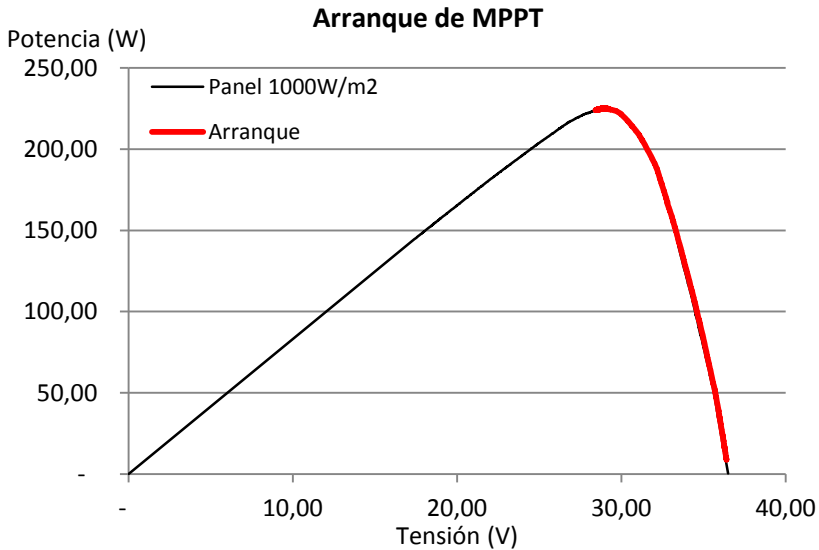
*Figura 124: MPPT convencional PCC\_VI@25Hz.  $\Delta V_{PV}=150\text{ mV}$  – Arranque desde vacío a  $1000\text{W/m}^2$  sobre curva P-V del panel*



*Figura 125: MPPT convencional PCC\_VI@10Hz.  $\Delta V_{PV}=300\text{ mV}$  – Arranque desde vacío a  $1000\text{W/m}^2$  sobre curva P-V del panel*



*Figura 126: MPPT sensorless PCC\_VEs@10Hz  $\Delta V_{PV}=300\text{ mV}$  – Arranque desde vacío a  $1000\text{W/m}^2$  sobre curva P-V del panel*



*Figura 127: MPPT sensorless PCC\_Es@10Hz  $\Delta I_{SWpeak}=250\text{mA}$  – Arranque desde vacío a  $1000\text{W/m}^2$  sobre curva P-V del panel*

### **Seguimiento del punto de máxima potencia (MPPT).**

El seguimiento del punto de máxima potencia ante variaciones en las condiciones ambientales se ha ensayado programando transiciones de irradiación en el emulador fotovoltaico.

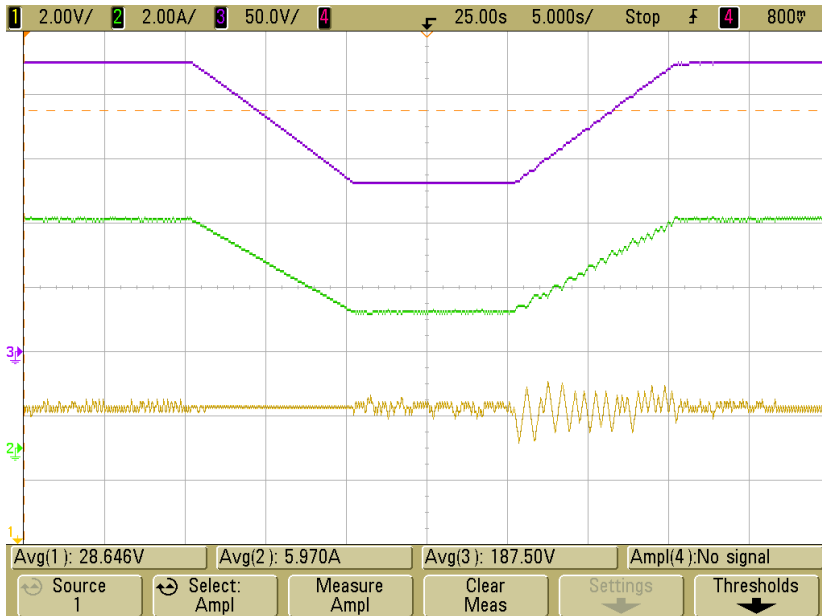
Se ha programado una transición con disminución de irradiación de  $1000\text{W/m}^2$  a  $600\text{W/m}^2$  en un periodo de 10s. Asimismo, se ha programado una transición ascendente de  $600\text{W/m}^2$  a  $1000\text{W/m}^2$  de 10s de duración. Entre las transiciones se ha mantenido la irradiación a  $600\text{W/m}^2$  durante 10s.

La evolución temporal de la tensión  $V_{PV}$ , la corriente  $I_{PV}$  y la potencia  $P_{PV}$  obtenida de los ensayos experimentales se muestra en las figuras 128, 129, 130 y 131.

En las figuras 132, 133, 134 y 135 se muestra la evolución del punto de trabajo, durante las transiciones de irradiación, sobre la curva  $P$ - $V$  del panel.

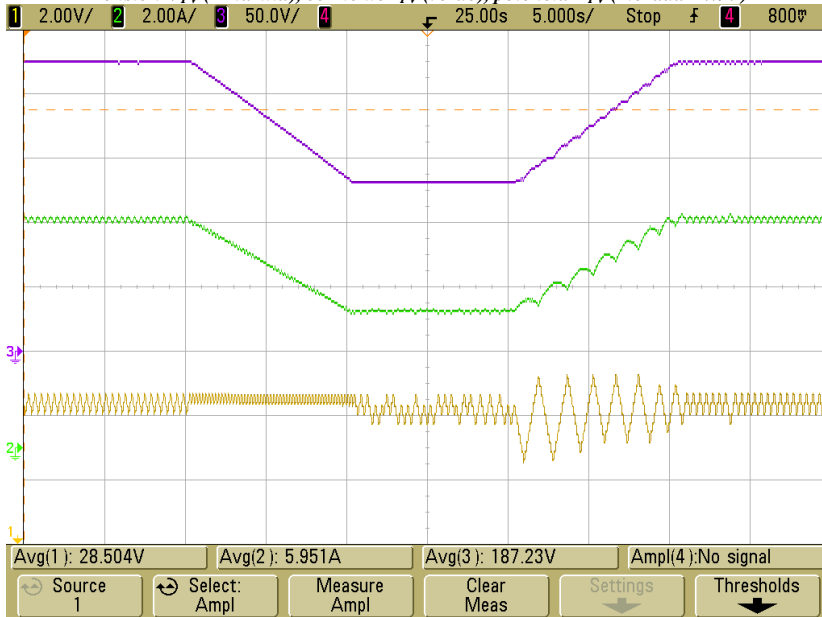
En los algoritmos que usan sensor de corriente ( $PCC_{VI}$  y  $PCC_{VEs}$ ) la trayectoria durante la disminución de irradiación se realiza a la misma tensión. Esto se debe a que el algoritmo siempre detecta que la potencia cae y por lo tanto modifica constantemente el sentido de la perturbación. El aumento de la irradiación es relativamente rápido, y provoca que el algoritmo confunda el aumento de potencia debido a la mayor irradiación con el hecho de realizar una perturbación en el sentido correcto.

Todos los algoritmos son capaces de adaptarse a las variaciones de las condiciones ambientales. El algoritmo *sensorless* muestra mayor variación en la tensión del panel, sin embargo la curva de potencia sigue las variaciones del *MPP* con poco rizado, aunque con menor precisión que los otros *MPPTs*.



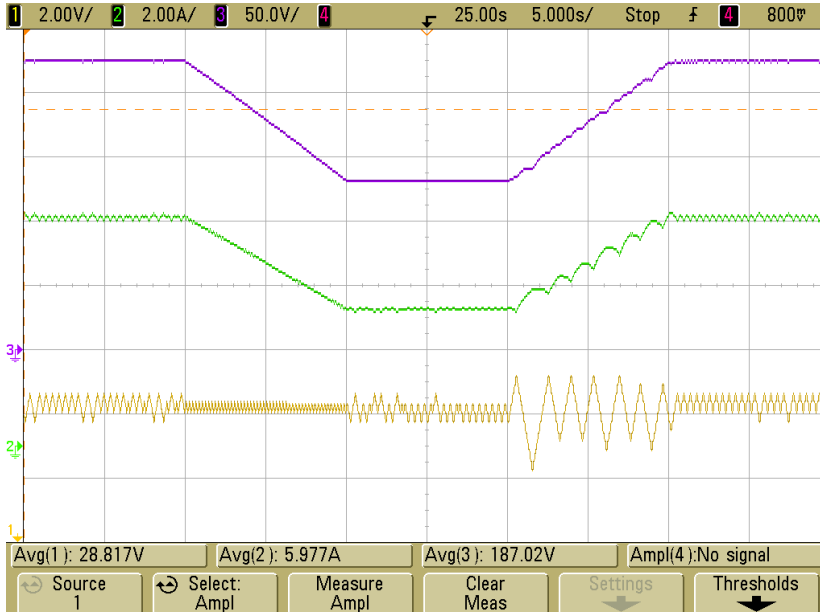
**Figura 128: MPPT convencional PCC\_VI@25Hz.  $\Delta V_{PV}=150\text{ mV}$  –Transitorio de irradiación:  $1000\text{W/m}^2 \rightarrow 600\text{W/m}^2 \rightarrow 1000\text{W/m}^2$**

*Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada IW/V)*



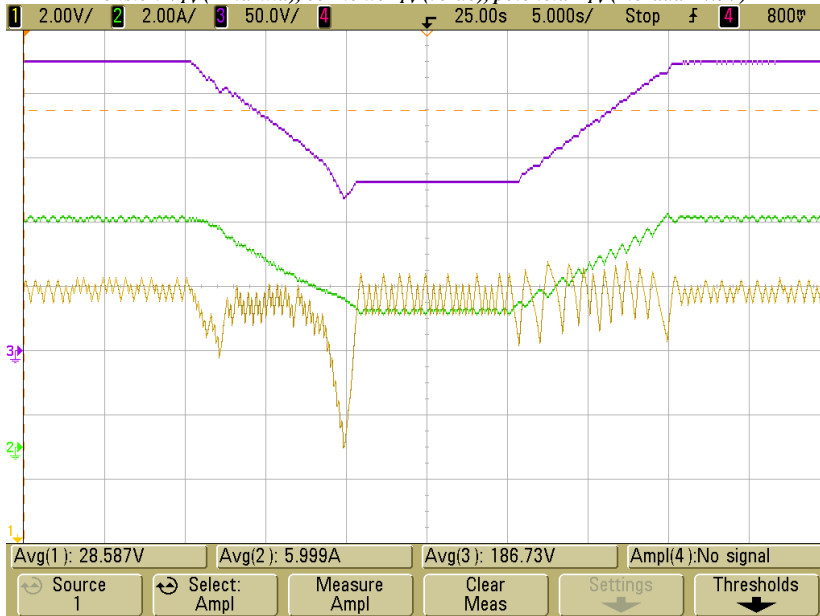
**Figura 129: MPPT convencional PCC\_VI@10Hz  $\Delta V_{PV}=300\text{ mV}$  –Transitorio de irradiación:  $1000\text{W/m}^2 \rightarrow 600\text{W/m}^2 \rightarrow 1000\text{W/m}^2$**

*Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada IW/V)*



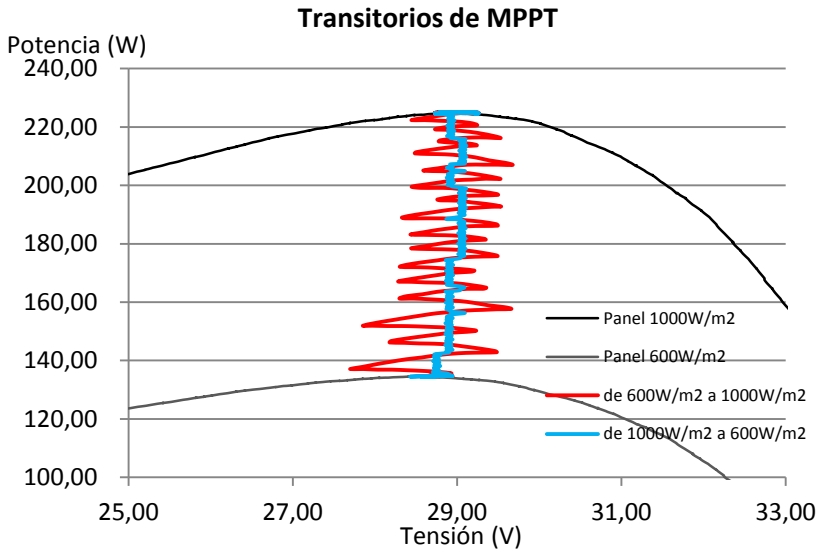
**Figura 130: MPPT sensorless PCC\_VEs@10Hz;  $\Delta V_{PV}=300\text{ mV}$  – Transitorio de irradiación:  $1000\text{W/m}^2 \rightarrow 600\text{W/m}^2 \rightarrow 1000\text{W/m}^2$**

*Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada 1W/V)*

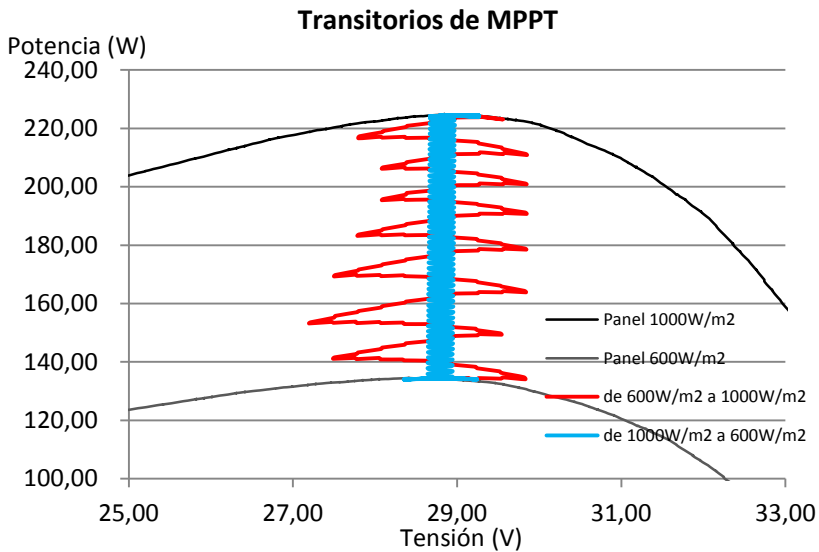


**Figura 131: MPPT sensorless PCC\_Es@10Hz;  $\Delta I_{SVpeak}=250\text{mA}$  – Transitorio de irradiación:  $1000\text{W/m}^2 \rightarrow 600\text{W/m}^2 \rightarrow 1000\text{W/m}^2$**

*Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada 1W/V)*

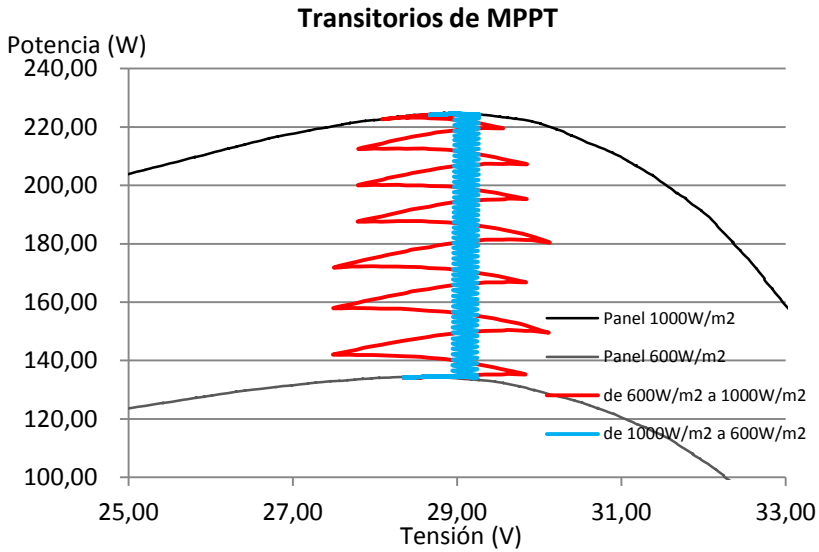


*Figura 132: MPPT convencional PCC\_VI@25Hz.  $\Delta V_{PV}=150\text{ mV}$  – Evolución del punto de trabajo durante transiciones de irradiación*

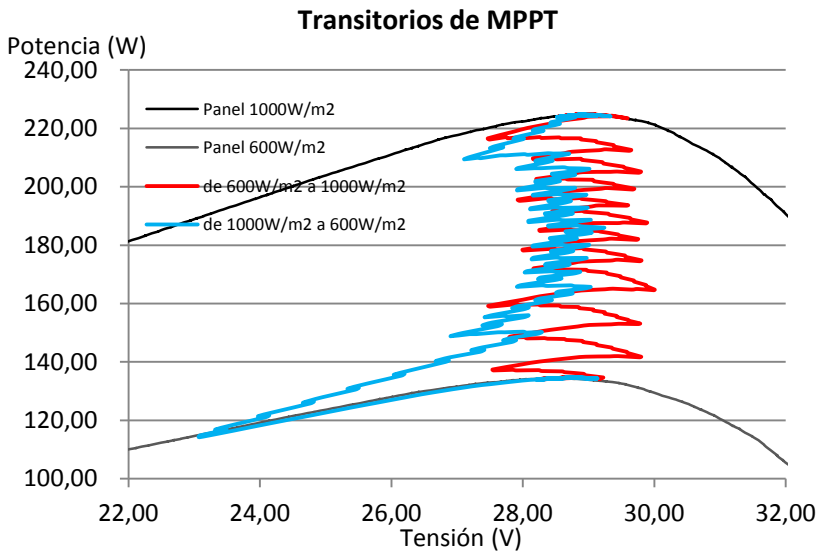


*Figura 133: MPPT convencional PCC\_VI@10Hz.  $\Delta V_{PV}=300\text{ mV}$  – Evolución del punto de trabajo durante transiciones de irradiación.*



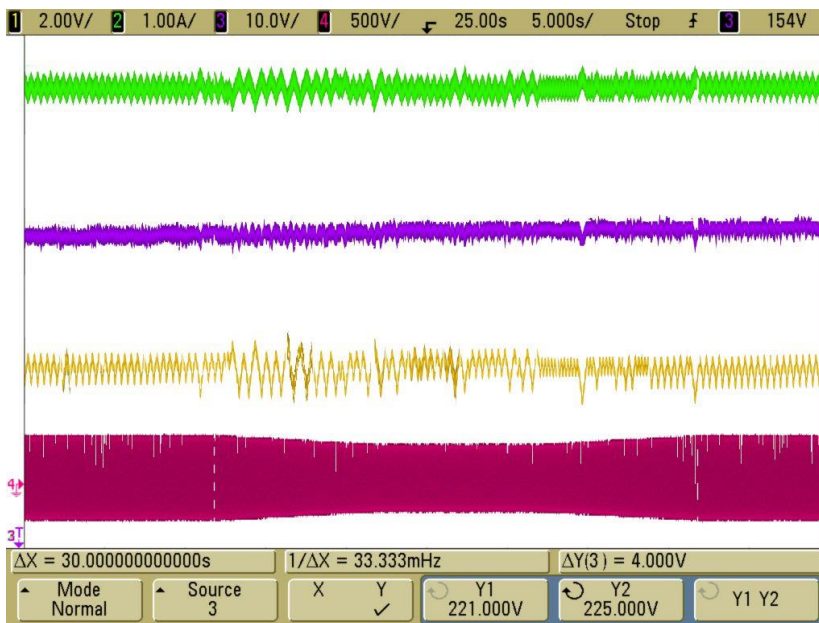


*Figura 134: MPPT sensorless PCC\_VEs@10Hz  $\Delta V_{PV}=300$  mV – Evolución del punto de trabajo durante transiciones de irradiación.*



*Figura 135: MPPT sensorless PCC\_Es@10Hz  $\Delta I_{SWpeak}=250$  mA – Evolución del punto de trabajo durante transiciones de irradiación.*

En la figura 136 se muestra el comportamiento del *MPPT sensorless PCC\_Es* ante variaciones en la tensión de la red ( $V_G$ ). En el ensayo se provoca una variación de tensión en la red (traza rosa), con el inversor funcionando en el *MPP* a  $1000\text{W}/\text{m}^2$ . Al inicio la tensión es  $230\text{V}_{\text{RMS}}$ . A los 10s cae hasta los  $180\text{V}_{\text{RMS}}$ . Después de 10s, vuelve a subir hasta los  $230\text{V}_{\text{RMS}}$ . Se puede observar que durante el transitorio de tensión, la traza de potencia (traza morada) en el panel fotovoltaico permanece estable, con un rizado inferior a los 4W.



**Figura 136: *MPPT sensorless PCC\_Es@10Hz*  $\Delta I_{S\text{Wpeak}}=250\text{mA}$ ,  $1000\text{W}/\text{m}^2$   
 Transitorio de tensión de la red  $V_G$ :  $230\text{V}_{\text{RMS}} \rightarrow 180\text{V}_{\text{RMS}} \rightarrow 230\text{V}_{\text{RMS}}$   
 Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada 1W/V), Tensión  $V_G$  (Rosa)**

### Dispersión del punto de trabajo.

La dispersión del punto de trabajo con respecto al *MPP* se produce por la amplitud en la perturbación de la referencia programada para la ejecución del *MPPT* y por los errores de seguimiento. Estas variaciones muestran la capacidad del algoritmo *MPPT* de mantenerse en el *MPP* en régimen permanente, al igual que de adaptarse a las condiciones ambientales cambiantes.

Para obtener los valores de dispersión del punto de trabajo se ha capturado una ventana de 20s para cada *MPPT* ensayado con el inversor funcionando con un valor de irradiación constante de  $1000\text{W}/\text{m}^2$ . Las capturas de osciloscopio se muestran en la figuras 137, 138, 139 y 140.

Los datos obtenidos a partir de las capturas se muestran en las gráficas potencia-tensión (*P-V*) de las figuras 141, 142, 143 y 144. En estas gráficas se puede apreciar los puntos de trabajo se encuentran más concentrados en los *MPPT* convencionales (figuras 141 y 142) y más dispersos en los *MPPT sensorless* (figuras 143 y 144). Los valores numéricos también se muestran en la tabla 24 representados como rizado de tensión en el panel ( $V_{pk-pk}$ ), rizado de potencia en el panel ( $P_{pk-pk}$ ).

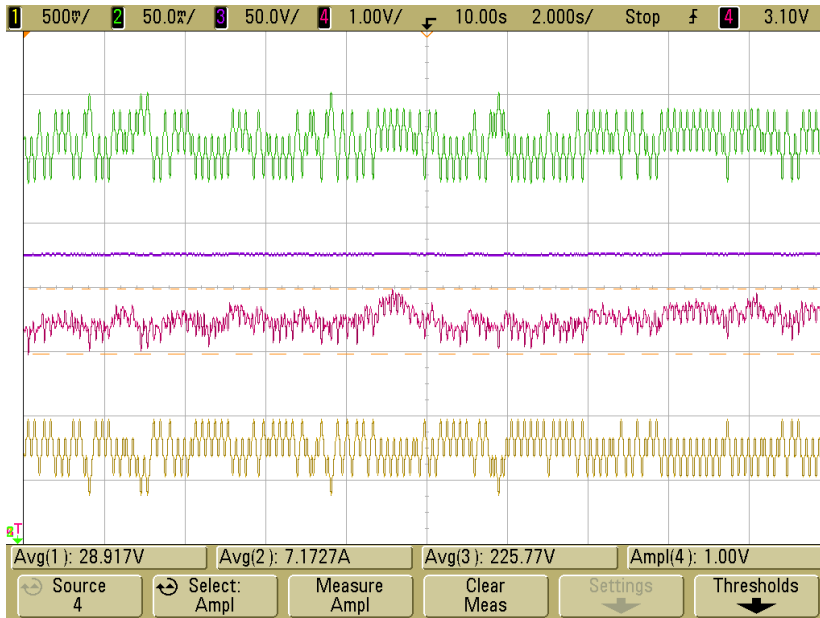


Figura 137: MPPT convencional PCC\_VI@25Hz.  $\Delta V_{PV}=150\text{ mV}$  - Régimen permanente a  $1000\text{W/m}^2$   
Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada, rosa 1W/V)

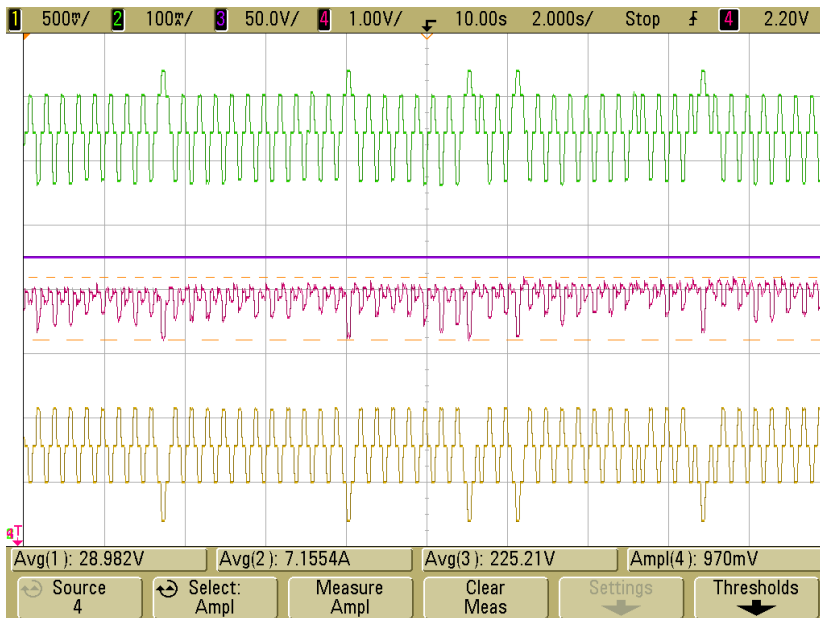


Figura 138: MPPT convencional PCC\_VI@10Hz  $\Delta V_{PV}=300\text{ mV}$  - régimen permanente a  $1000\text{W/m}^2$   
Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada, rosa 1W/V)

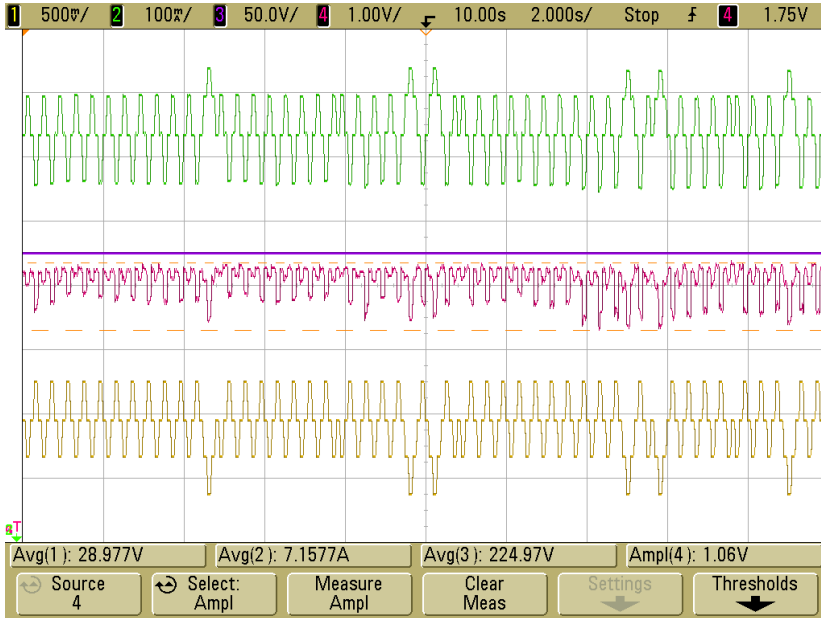


Figura 139: MPPT sensorless PCC\_VEs@10Hz;  $\Delta V_{PV}=300\text{ mV}$  - Régimen permanente a  $1000\text{W/m}^2$   
 Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada, rosa 1W/V)

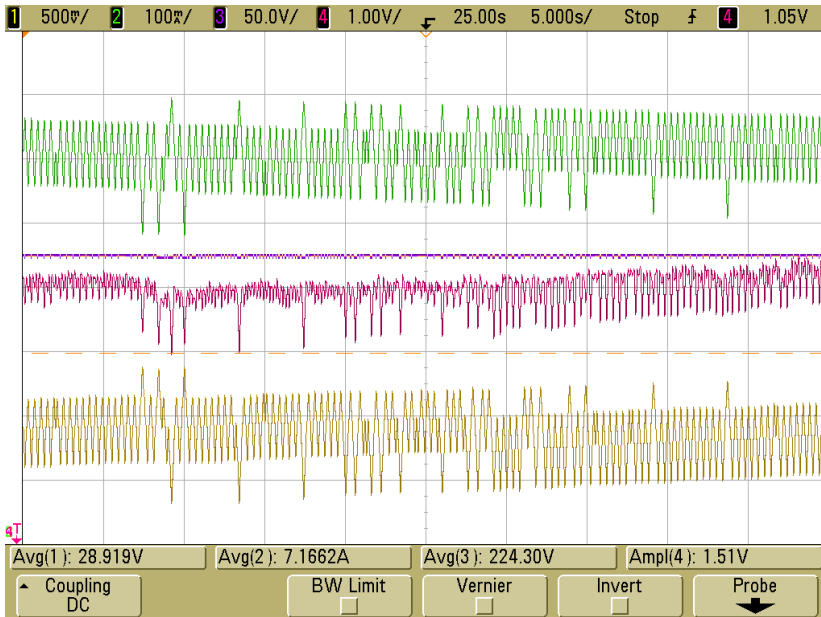
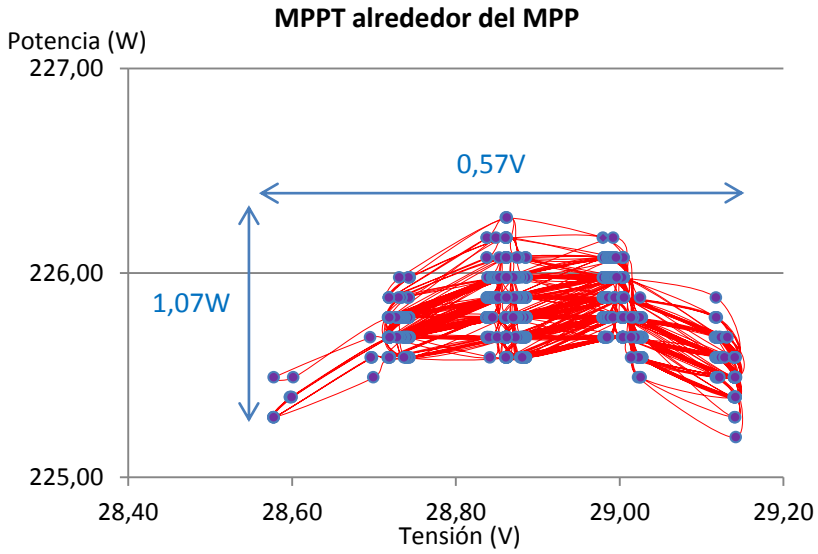
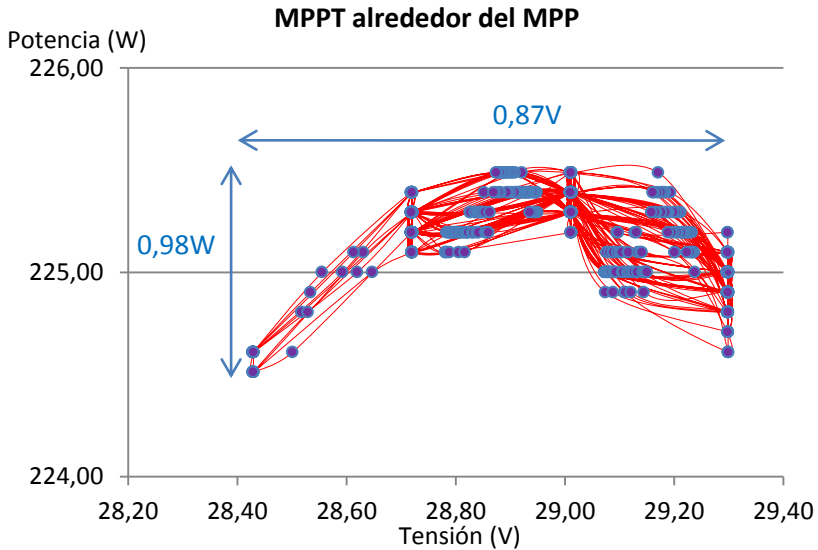


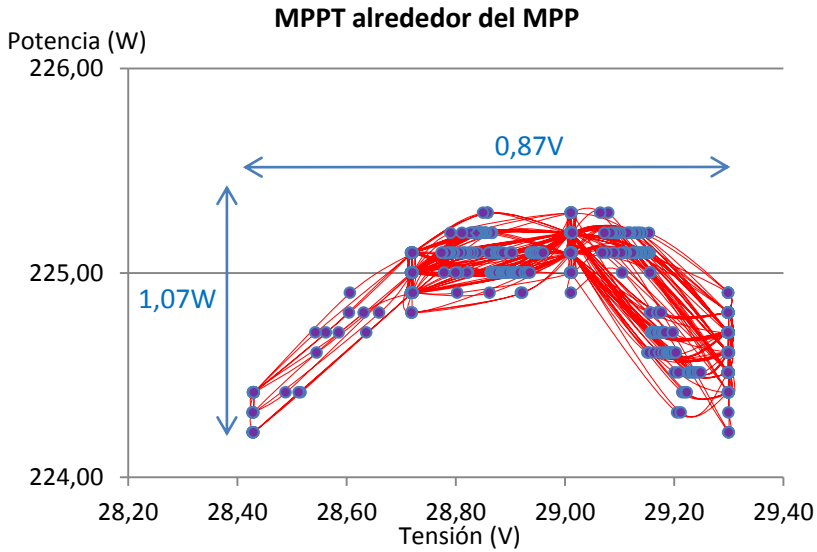
Figura 140: MPPT sensorless PCC\_Es@10Hz;  $\Delta I_{S\text{wpeak}}=250\text{mA}$  - Régimen permanente a  $1000\text{W/m}^2$   
 Tensión  $V_{PV}$  (Amarilla), corriente  $I_{PV}$  (verde), potencia  $P_{PV}$  (morada, rosa 1W/V)



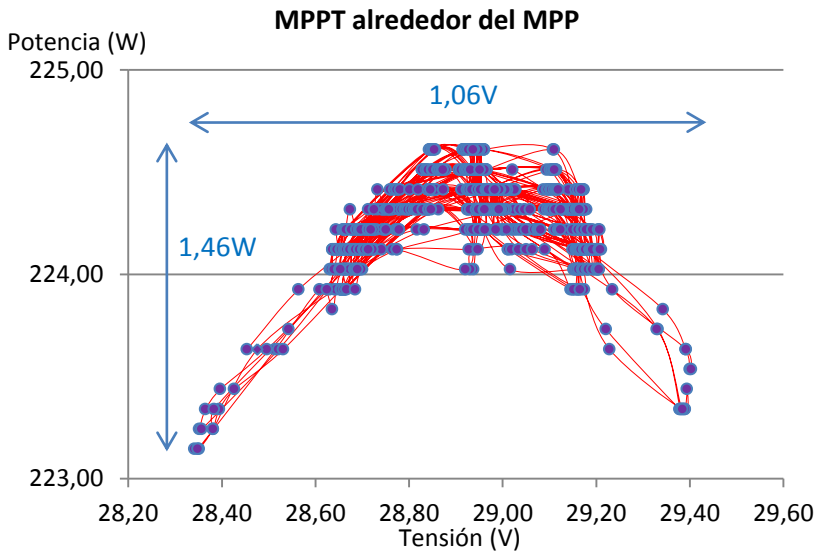
*Figura 141: MPPT convencional PCC\_VI@25Hz.  $\Delta V_{PV}=150\text{ mV}$  –  
Dispersión de  $V_{PV}$  y  $P_{PV}$  en régimen permanente a  $1000\text{W/m}^2$*



*Figura 142: MPPT convencional PCC\_VI@10Hz.  $\Delta V_{PV}=300\text{ mV}$  –  
Dispersión de  $V_{PV}$  y  $P_{PV}$  en régimen permanente a  $1000\text{W/m}^2$*



*Figura 143: MPPT sensorless PCC\_VEs@10Hz  $\Delta V_{PV}=300\text{ mV}$  –  
Dispersión de  $V_{PV}$  y  $P_{PV}$  en régimen permanente a  $1000\text{W/m}^2$*



*Figura 144: MPPT sensorless PCC\_Es@10Hz  $\Delta I_{SWpeak}=250\text{mA}$  –  
Dispersión de  $V_{PV}$  y  $P_{PV}$  en régimen permanente a  $1000\text{W/m}^2$*

## Energía

El rendimiento de un algoritmo *MPPT* depende de la capacidad para mantenerse el *MPP* y de la capacidad para seguirlo ante variaciones en las condiciones ambientales.

Para estimar la energía obtenida del panel fotovoltaico se han realizado capturas de 50s a irradiación constante de 1000W/m<sup>2</sup> y se han empleado las capturas de 50s con variaciones de irradiación de las figuras 128, 129, 130 y 131. Los resultados obtenidos se muestran en la tabla 24. Los resultados de potencia y la energía obtenidos en los ensayos con irradiación constante se muestran en las filas  $P_{PV\_cte}$  y  $E_{PV\_cte}$ . Los resultados de potencia y la energía obtenidos en los ensayos con variación transitoria de la irradiación se muestran en las filas  $P_{PV\_tr}$  y  $E_{PV\_tr}$ .

**Tabla 24: Comparativa de las prestaciones de los MPPT.**

<b>MPPT</b>	<b>Convencional PCC_VI</b>	<b>Convencional PCC_VI</b>	<b>Sensorless PCC_VEs</b>	<b>Sensorless PCC_Es</b>
<b>Configuración</b>				
<i>Sensores</i>	$V_{PV}$ e $I_{PV}$	$V_{PV}$ e $I_{PV}$	$V_{PV}$	-
$F_{MPPT}$	25 Hz	10 Hz	10 Hz	10 Hz
$\Delta V_{PV}$	150 mV	300 mV	300 mV	-
$\Delta I_{SWpeak}$	-	-	-	250mA <sub>PK</sub>
$t_{ARRANQUE}$	2.1 s	2.75 s	2.74 s	12.56 s
<b>Rizado</b>				
$V_{pk-pk}$	0.57 V	0.87 V	0.87 V	1.06 V
$P_{pk-pk}$	1.07 W	0.98 W	1.04 W	1.46 W
<b>Potencia</b>				
$P_{PV\_cte}$	225.85 W	225.30 W	225.04 W	224.30 W
$P_{PV\_tr}$	187.50 W	187.23 W	187.02 W	186.73 W
<b>Energía</b>				
$E_{PV\_cte}$	11292 J	11265 J	11252 J	11215 J
$E_{PV\_tr}$	9375 J	9361 J	9351 J	9336 J



Los algoritmos *sensorless* se muestran menos precisos que los clásicos y cometen mayor error de seguimiento, sin embargo la energía obtenida es similar en todos los ensayos. El rendimiento obtenido en los cuatro algoritmos representados es muy parecido, por tanto no se aprecia una desventaja significativa en la implementación de los algoritmos *sensorless* propuestos.

## Capítulo 7

Conclusiones y líneas futuras  
de investigación.

*Página en blanco*

## Capítulo 7. Conclusiones y líneas futuras de investigación.

---

### 7.1 Conclusiones

En el presente trabajo se ha abordado el estudio de los integradores generalizados de segundo orden (*SOGI*) en las estructuras de control de los inversores fotovoltaicos de dos etapas con conexión a la red. El objetivo del estudio es mejorar la fiabilidad de los inversores y reducir su coste.

Se ha diseñado un inversor fotovoltaico de dos etapas (*DC/DC+DC/AC*) con aislamiento en alta frecuencia para la conexión a la red de un panel fotovoltaico de 230W. La etapa *DC/AC* se conecta a la red eléctrica. Es un inversor *VSI* formado por un puente completo de *IGBTs* con modulación *PWM* sinusoidal unipolar y una *DC-Link* en la parte de continua. La etapa *DC/DC* se conecta entre el panel fotovoltaico y la *DC-Link*. Está formada por un convertidor *Flyback*, funcionando en modo de conducción discontinua (*DCM*). Esta etapa eleva la tensión del panel fotovoltaico al nivel de tensión de la *DC-Link* y proporciona aislamiento galvánico entre el panel y la red eléctrica.

La *DC-Link* permite un desacoplamiento energético entre ambas etapas, posibilitando la implementación de un control independiente en cada una de las etapas.

Se han construido dos prototipos para comparar el comportamiento de una *DC-Link* de 500 $\mu$ F, diseñada para minimizar el rizado de tensión en la *DC-Link* y una *DC-Link* de 50 $\mu$ F orientada a la sustitución de los condensadores electrolíticos por condensadores de película.

Se ha obtenido un modelo matemático de cada etapa del inversor fotovoltaico. En el modelo se ha considerado el efecto que tiene sobre el comportamiento del sistema la implementación de una *DC-Link* de capacidad reducida. Se ha tenido en cuenta los elementos parásitos resistivos en los condensadores y las inductancias empleadas en el inversor. Se ha mostrado la representación de estado de los modelos de pequeña señal.

El sincronismo de la etapa *DC/AC* con la red eléctrica se realiza mediante un *FLL-SOGI*. Empleando este método se evita el uso de funciones trigonométricas que se emplean para la implementación del sincronismo mediante *SRF-PLL*. Este tipo de funciones tiene un coste computacional alto y evitarlas facilita su implementación en microcontroladores de bajo coste.

El control de corriente se ha implementado con un regulador con acción proporcional y resonante. Al regulador se le ha añadido un compensador de los armónicos (*HC*) 3°, 5° y 7°. Los resonantes implementados están basados en *SOGI* y se adaptan en frecuencia a la frecuencia estimada por el *FLL-SOGI*.

La referencia instantánea del regulador de corriente se obtiene mediante el producto del valor de corriente de pico y la una salida normalizada y filtrada de la tensión de la red proporcionada por el *FLL-SOGI*. Normalmente se realiza multiplicando la referencia de la corriente de pico por el seno de la fase. De nuevo se evita el uso de una función trigonométrica.

El diseño de la capacidad de la *DC-Link* es habitual realizarlo para obtener un rizado de tensión inferior al 1% de  $V_{DC}$ . La disminución en el tamaño de la *DC-Link* provoca aumento en el rizado de tensión en los condensadores y se generan mayores variaciones de tensión ante pequeñas variaciones en el punto de trabajo del inversor. Para compensar estos efectos se requiere un control con mayor dinámica.

El control de  $V_{DC}$  se realiza mediante un regulador con acción proporcional e integral. En el diseño se debe tener en cuenta la susceptibilidad del control al rizado de tensión presente en la *DC-Link*. Si el control intenta compensar rizado de tensión se provoca un aumento en el 3<sup>er</sup> armónico de la corriente inyectada a la red. La sensibilidad es mayor si se aumenta la dinámica del control.

Para disminuir la sensibilidad del control al rizado de tensión se ha implementado un filtro *Notch-SOGI*, sintonizado al doble de la frecuencia de la red, en serie con el regulador *PI*. El uso del filtro *Notch* ha permitido aumentar la dinámica del control del lazo de tensión de la *DC-Link* con una sensibilidad muy baja al rizado de la tensión de la *DC-Link*. Se ha obtenido

un control de la tensión de la *DC-Link* que ha permitido reducir la capacidad  $C_{DC}$  de ésta a la décima parte ( $50\mu\text{F}$ ) del valor original ( $500\mu\text{F}$ ) y mejorar las prestaciones del inversor.

El uso de resonantes sintonizados a una frecuencia fija conlleva que su ajuste se realice con un ancho de banda relativamente grande para ser eficaz ante pequeñas variaciones de la frecuencia de la red. Esta condición limita la selectividad del control y puede comprometer su estabilidad debido a que se amplía en frecuencia el área de influencia de la fase del resonante. El uso de reguladores resonantes *SOGI* adaptativos ha permitido obtener un ancho de banda estrecho en el regulador de corriente  $G_{IL}(s)$  (1Hz) para obtener un gran rechazo a las perturbaciones y alta ganancia al seguimiento de la referencia sin comprometer la estabilidad del sistema. El uso de resonantes adaptativos permite diseñar el control para ser capaz de funcionar en redes de 50Hz o 60Hz sin necesidad ser reajustado. La implementación digital del filtro *Notch*  $F_{NS}(s)$  en el control de tensión  $V_{DC}$  se ha realizado con un ancho de banda relativamente amplio (100Hz), debido a que en las figuras 58 y 59 se aprecia una pérdida de eficacia si se estrecha el filtro (1Hz). Se ha comprobado que la implementación de este filtro no afecta a la estabilidad del sistema.

El convertidor *Flyback* dispone de un control de corriente de pico (*PCC*) en el interruptor principal que sigue la referencia proporcionada por el *DSP* mediante un convertidor *DAC*. El control *PCC* aporta una protección casi instantánea frente a sobrecorriente. La implementación analógica permite dinámicas muy superiores a las que se pueden obtener en una implementación digital de este tipo de control.

Se ha implementado un control digital de la tensión del panel fotovoltaico basado en un regulador *PI*. Este lazo de control permite seguir la referencia de tensión de los algoritmos *MPPT* con una dinámica superior a la de la tensión de la *DC-Link* del inversor. El control de tensión proporciona la referencia de corriente al control *PCC*. Su implementación digital permite deshabilitar el control para la implementación de algoritmos *MPPT sensorless*.

Se ha estudiado las posibilidades que ofrecen las mejoras en el comportamiento dinámico del inversor para la implementación de algoritmos

*MPPT sensorless*. El sincronismo con la red basado en *SOGI* y las mejoras obtenidas para el control de la tensión en la *DC-Link* han permitido la implementación de un algoritmo *MPPT sensorless* con prestaciones similares a los algoritmos clásicos, pero con un coste inferior.

Los resultados experimentales obtenidos han permitido validar los estudios teóricos realizados y la eficacia de las estructuras de control implementadas.

Se han validado los lazos de control y el modelo mediante un analizador de respuesta en frecuencia. Los resultados experimentales obtenidos de la ganancia de lazo han sido muy cercanos a los teóricos.

Se ha realizado ensayos experimentales para obtener la respuesta transitoria del convertidor ante variaciones en las condiciones de trabajo. Los resultados obtenidos del comportamiento de la tensión en la *DC-Link* muestran que, con las mejoras implementadas, es posible mantener la tensión dentro de unos rangos adecuados para el correcto funcionamiento del inversor. Se ha obtenido una respuesta dinámica de la tensión en la *DC-Link* lo suficientemente rápida para implementar una *DC-Link* de capacidad reducida.

En los ensayos realizados para obtener la respuesta transitoria en la tensión y la corriente del panel fotovoltaico se ha observado la eficacia del control de tensión para mejorar la dinámica. Empleando el lazo de tensión del panel *PV*, la tensión  $V_{PV}$  se estabiliza en menos de 10ms ante cambios en la referencia  $V_{PVRef}$  y es independiente de la dinámica de la *DC-Link*. Esto ha permitido ensayar un algoritmo *MPPT* con una frecuencia de 25Hz. Los ensayos realizados sin el control de tensión muestran que la duración del régimen transitorio sí depende del tamaño de la *DC-Link*, por lo que la frecuencia máxima para la ejecución de un *MPPT* se reduce aproximadamente a 10Hz.

En los ensayos realizados para obtener la distorsión armónica de la corriente inyectada en la red ( $I_G$ ), se muestra que los *SOGI* permiten implementar un control inmune a la distorsión en la tensión de la red y a sus variaciones en frecuencia. La eficacia del filtro *Notch* en el control de la

tensión de la *DC-Link* ha sido ampliamente contrastada reduciendo en más de un 20% la distorsión en la corriente inyectada.

Los ensayos de los algoritmos *MPPT* realizados muestran que la energía obtenida mediante el *MPPT sensorless PCC\_Es* es similar a la obtenida mediante el *MPPT* convencional *PCC\_VI*. Por lo tanto es factible ejecutar el algoritmo *MPPT* estimando la potencia a partir de las variables internas del control de la etapa *DC/AC* obteniendo prestaciones similares. El sincronismo permite ser inmune al rizado en la *DC-Link*, cuya frecuencia es el doble de la frecuencia de red. Se ha comprobado que la presencia de rizado de tensión en los alrededores del *MPP* no disminuye necesariamente la energía obtenida de un panel debido a que la pendiente de la curva *P-V* es cero en este punto.

## 7.2 Investigaciones futuras

Una línea de investigación de clara actualidad es la generación distribuida en “*smartgrids*”, o redes inteligentes.

Se están investigando métodos para introducir comunicaciones que sirvan de referencia para los parámetros de sincronismo y gestión de los armónicos de la *smartgrid*. Este tipo de comunicación requiere poco ancho de banda, pero sí es necesario que la comunicación sea muy robusta y que las latencias sean muy reducidas.

El principal objetivo de estas comunicaciones es conectar diversos equipos generadores en una red inteligente, de forma que sean capaces de trabajar en paralelo, ya sea con conexión a la red eléctrica de distribución o en modo isla. El modo de funcionamiento de estos equipos en modo isla es particularmente crítico cuando los equipos conectados son de distinta naturaleza y potencia.

Se está trabajando en estrategias de control del inversor que permitan gestionar la calidad eléctrica de la red. Empleando las comunicaciones de baja latencia, se pretende implementar una transmisión de parámetros en tiempo real para la compensación de armónicos entre los distintos equipos de la red inteligente.



Los algoritmos *MPPT* se han desarrollado para obtener la máxima potencia disponible en los paneles *PV*. Los generadores conectados a una red funcionando en modo isla deben adaptar la producción energética a la demanda existente. Es necesario por tanto adaptar los algoritmos *MPPT sensorless* que se ha implementado a este tipo de escenarios.

Los algoritmos *sensorless* de la presente tesis no incluyen estrategias para enfrentarse un panel fotovoltaico parcialmente sombreado. Los algoritmos *sensorless*, por naturaleza, disponen de menos información del estado del panel *PV* que los algoritmos convencionales. Por tanto, se plantea como objetivo estudiar la respuesta ante este tipo de fenómenos.

Se pretende implementar estas propuestas en el inversor de dos etapas aprovechando el desacoplamiento energético entre la etapa *DC/DC* y la *AC/DC*. El objetivo es implementarlas de forma que no se produzcan interferencias entre las prestaciones del *MPPT* y las funciones asociadas a la calidad eléctrica.

# Publicaciones

*Página en blanco*

## Publicaciones

---

### Publicaciones técnicas en revistas internacionales indexadas

González-Medina, R., Patrao, I., Garcerá, G. and Figueres, E. (2014). “A low-cost photovoltaic emulator for static and dynamic evaluation of photovoltaic power converters and facilities”. *Progress in. Photovoltaics: Res. Appl.*, 22: 227–241. DOI: 10.1002/pip.2243

Garcerá, G., González-Medina, R., Figueres, E. and Sandía, J. (2012). “Dynamic modeling of DC–DC converters with peak current control in double-stage photovoltaic grid-connected inverters”. *International Journal of Circuit Theory and Applications*, 40: 793–813. DOI: 10.1002/cta.756

Gonzalez-Espin, F.; Figueres, E.; Garcera, G.; Gonzalez-Medina, R.; Pascual, M., "Measurement of the Loop Gain Frequency Response of Digitally Controlled Power Converters," *Industrial Electronics, IEEE Transactions on*, vol.57, no.8, pp.2785, 2796, Aug. 2010. DOI: 10.1109/TIE.2009.2036635

### Contribuciones a Congresos

Gonzalez-Espin, F.; Figueres, E.; Garcera, G.; Gonzalez, R.; Carranza, O.; Gonzalez, L.G., "A digital technique to measure the loop gain of power converters," *Power Electronics and Applications, 2009. EPE '09. 13th European Conference on*, vol., no., pp.1,10, 8-10 Sept. 2009

### Otras publicaciones relacionadas con inversores

G. Garcerá, E. Figueres, R. González-Medina, I. Patrao. “Control Circuits in Power Electronics: Practical Issues in Design and Implementation. Chapter 8: DSP controllers for grid-connected three-phase voltage-sourced inverters”. Editor: Miguel Castilla Editorial: IET (The Institution on Engineering and Technology). En prensa.

I. Patrao, E. Figueres, G. Garcerá, R. González-Medina “Microgrid architectures for low voltage distributed generation”. *Renewable and Sustainable Energy Reviews*, vol. 43, n° 3, pp. 415-424, 2015. DOI: 10.1016/j.rser.2014.11.054

J. Guacaneme, G. Garcerá, E. Figueres, I. Patrao, R. González-Medina, “Dynamic modeling of a dual active bridge DC–DC converter with average current control and load-current feed-forward” *International Journal of Circuit Theory and Applications*, 07/2014, IN PRESS, DOI 10.1002/cta.2012

I. Patrao, G. Garcerá, E. Figueres, R. González-Medina “Grid-tie inverter topology with maximum power extraction from two photovoltaic arrays“. *IET Renewable Power Generation*, vol. 8, n° 6, pp. 638-648, 2014 DOI: 10.1049/iet-rpg.2013.0143

O. Carranza, E. Figueres, G. Garcerá, R. González-Medina. “Analysis of the control structure of wind energy generation systems based on a permanent magnet synchronous generator” *Applied Energy*, vol. 103, pp. 2824-2834, 2013. DOI:10.1016/j.apenergy.2012.10.015

L. G. González, G. Garcerá, E. Figueres, R. González “Effects of the PWM carrier signals synchronization on the *DC-Link* current in back-to-back converters” *Applied Energy*, vol. 87, pp. 2491-2499, 2010. DOI: 10.1016/j.apenergy.2010.02.023

# Referencias

*Página en blanco*

## Referencias

---

- [1] Ellabban, O.; Abu-Rub, H.; Blaabjerg, F.; "Renewable energy resources: Current status, future prospects and their enabling technology" *Renewable and Sustainable Energy Reviews*, vol. 39, Pp. 748-764, Nov 2014. DOI:10.1016/j.rser.2014.07.113
- [2] Photovoltaic Geographical Information System (PVGIS) <http://re.jrc.ec.europa.eu/pvgis/apps4/pvest.php>
- [3] SunShot Vision Study. Cap. 4: "Photovoltaics: Technologies, Cost and Performance", Feb. 2012. U.S. Department of Energy
- [4] SunShot Photovoltaic System Pricing Trends. Historical, Recent and Near-Term Projections. 2014 Edition. U.S Department of Energy
- [5] Photovoltaik-guide.de <http://www.photovoltaik-guide.de/pv-preisindex>
- [6] Kjaer, S.B.; Pedersen, J.K.; Blaabjerg, F., "Power inverter topologies for photovoltaic modules-a review," *Industry Applications Conference*, 2002. 37th IAS Annual Meeting. Conference Record of the , vol.2, no., pp.782,788 vol.2, 13-18 Oct. 2002 DOI: 10.1109/IAS.2002.1042648
- [7] Carrasco, J.M.; Franquelo, L.G.; Bialasiewicz, J.T.; Galvan, E.; Guisado, R.C.P.; Prats, Ma.A.M.; Leon, J.I.; Moreno-Alfonso, N., "Power-Electronic Systems for the Grid Integration of Renewable Energy Sources: A Survey," *Industrial Electronics, IEEE Transactions on* , vol.53, no.4, pp.1002,1016, June 2006. DOI: 10.1109/TIE.2006.878356
- [8] S.B. Kjaer, J.K. Pedersen, F. Blaabjerg, "A Review of Single-Phase Grid-Connected Inverters for Photovoltaic Modules," *IEEE Trans. on Industry Applications*, vol. 41, no. 5, pp. 1292-1306, September/October 2005.
- [9] Boletín Oficial del Estado. Real Decreto 1699/2011, de 18 de noviembre, por el que se regula la conexión a red de instalaciones de producción de energía eléctrica de pequeña potencia.
- [10] Gonzalez, Roberto; Lopez, Jesus; Sanchis, P.; Gubia, Eugenio; Ursua, A.; Marroyo, L., "High-Efficiency Transformerless Single-phase Photovoltaic Inverter," *Power Electronics and Motion Control*



- Conference, 2006. EPE-PEMC 2006. 12th International , vol., no., pp.1895,1900, Aug. 30 2006-Sept. 1 2006. DOI: 10.1109/EPEPEMC.2006.4778682
- [11] Araujo, S.V.; Zacharias, P.; Mallwitz, R., "Highly Efficient Single-Phase Transformerless Inverters for Grid-Connected Photovoltaic Systems," *Industrial Electronics, IEEE Transactions on* , vol.57, no.9, pp.3118,3128, Sept. 2010. DOI: 10.1109/TIE.2009.2037654
- [12] Gonzalez, Roberto; Lopez, J.; Sanchis, P.; Marroyo, L., "Transformerless Inverter for Single-Phase Photovoltaic Systems," *Power Electronics, IEEE Transactions on* , vol.22, no.2, pp.693,697, March 2007. DOI: 10.1109/TPEL.2007.892120
- [13] Kerekes, T.; Teodorescu, R.; Rodriguez, P.; Vazquez, G.; Aldabas, E., "A New High-Efficiency Single-Phase Transformerless PV Inverter Topology," *Industrial Electronics, IEEE Transactions on* , vol.58, no.1, pp.184,191, Jan. 2011. DOI: 10.1109/TIE.2009.2024092
- [14] Patrao, I.; Garcerá, G.; Figueres, E.; González-Medina, R.: "Grid-tie inverter topology with maximum power extraction from two photovoltaic arrays", *IET Renewable Power Generation*, 2014, 8, (6), p. 638-648, DOI: 10.1049/iet-rpg.2013.0143
- [15] Nota de interpretación técnica de la equivalencia de la separación galvánica de la conexión de instalaciones generadoras en baja tensión. Ministerio de industria turismo y comercio
- [16] Wills, R.H.; Krauthamer, Stan; Bulawka, Alec; Posbic, J.P., "The AC photovoltaic module concept," *Energy Conversion Engineering Conference, 1997. IECEC-97., Proceedings of the 32nd Intersociety* , vol.3, no., pp.1562,1563 vol.3, 27 Jul-1 Aug 1997 DOI: 10.1109/IECEC.1997.656653
- [17] Quan Li; Wolfs, P., "A Review of the Single Phase Photovoltaic Module Integrated Converter Topologies With Three Different DC Link Configurations," *Power Electronics, IEEE Transactions on* , vol.23, no.3, pp.1320,1333, May 2008 DOI: 10.1109/TPEL.2008.920883
- [18] Sahan, B.; Vergara, A.N.; Henze, N.; Engler, A.; Zacharias, P., "A Single-Stage PV Module Integrated Converter Based on a Low-Power Current-Source Inverter," *Industrial Electronics, IEEE Transactions on* ,

vol.55, no.7, pp.2602,2609, July 2008. DOI: 10.1109/TIE.2008.924160

- [19] Carbone, R.; Tomaselli, A., "Recent advances on AC PV-modules for grid-connected Photovoltaic plants," Clean Electrical Power (ICCEP), 2011 International Conference on , vol., no., pp.124,129, 14-16 June 2011 DOI: 10.1109/ICCEP.2011.6036365
- [20] N. Mohan, T.M. Undeland, W.P. Robbins, Power Electronics: Converters, Applications, and Design (3rd edition). John Wiley&Sons, 2003.
- [21] Duo Li; Zhe Zhang; Biwen Xu; Min Chen; Zhaoming Qian, "A method of power decoupling for long life micro-inverter," IECON 2011 - 37th Annual Conference on IEEE Industrial Electronics Society , vol., no., pp.802,807, 7-10 Nov. 2011. DOI: 10.1109/IECON.2011.6119413
- [22] Karanayil, B.; Agelidis, V.G.; Pou, J., "Performance Evaluation of Three-Phase Grid-Connected Photovoltaic Inverters Using Electrolytic or Polypropylene Film Capacitors," Sustainable Energy, IEEE Transactions on, vol.5, no.4, pp.1297,1306, Oct. 2014. DOI: 10.1109/TSTE.2014.2347967
- [23] Schonberger, J., "A single phase multi-string PV inverter with minimal bus capacitance," Power Electronics and Applications, 2009. EPE '09. 13th European Conference on , vol., no., pp.1,10, 8-10 Sept. 2009. DOI: 10.1109/TPEL.2012.2191623
- [24] Haibing Hu; Harb, S.; Kutkut, N.; Batarseh, I.; Shen, Z.J., "A Review of Power Decoupling Techniques for Microinverters With Three Different Decoupling Capacitor Locations in PV Systems," Power Electronics, IEEE Transactions on , vol.28, no.6, pp.2711,2726, June 2013. DOI: 10.1109/TPEL.2012.2221482
- [25] Karanayil, B.; Agelidis, V.G.; Pou, J., "Evaluation of DC-link decoupling using electrolytic or polypropylene film capacitors in three-phase grid-connected photovoltaic inverters," Industrial Electronics Society, IECON 2013 - 39th Annual Conference of the IEEE , vol., no., pp.6980,6986, 10-13 Nov. 2013. DOI: 10.1109/IECON.2013.6700290
- [26] Simmons, A. D. and Infield, D. G. (2000), Current waveform quality from grid-connected photovoltaic inverters and its dependence on operating conditions. Prog. Photovolt: Res. Appl., 8: 411–420. DOI:

10.1002/1099-159X(200007/08)8:4<411::AID-PIP344>3.0.CO;2-F

- [27] Golestan, S.; Monfared, M.; Freijedo, F.D.; Guerrero, J.M., "Performance Improvement of a Prefiltered Synchronous-Reference-Frame PLL by Using a PID-Type Loop Filter," *Industrial Electronics, IEEE Transactions on* , vol.61, no.7, pp.3469,3479, July 2014. DOI: 10.1109/TIE.2013.2282607
- [28] Gonzalez-Espin, F.; Figueres, E.; Garcera, G., "An Adaptive Synchronous-Reference-Frame Phase-Locked Loop for Power Quality Improvement in a Polluted Utility Grid," *Industrial Electronics, IEEE Transactions on* , vol.59, no.6, pp.2718,2731, June 2012. DOI: 10.1109/TIE.2011.2166236
- [29] Gonzalez-Espin, F.; Garcera, G.; Patrao, I.; Figueres, E., "An Adaptive Control System for Three-Phase Photovoltaic Inverters Working in a Polluted and Variable Frequency Electric Grid," *Power Electronics, IEEE Transactions on* , vol.27, no.10, pp.4248,4261, Oct. 2012. DOI: 10.1109/TPEL.2012.2191623
- [30] Rodriguez, P.; Pou, J.; Bergas, J.; Candela, I.; Burgos, R.; Boroyevich, D., "Double Synchronous Reference Frame PLL for Power Converters Control," *Power Electronics Specialists Conference, 2005. PESC '05. IEEE 36th* , vol., no., pp.1415,1421, 16-16 June 2005 DOI: 10.1109/PESC.2005.1581815
- [31] Timbus, A.; Liserre, M.; Teodorescu, R.; Blaabjerg, F., "Synchronization methods for three phase distributed power generation systems - An overview and evaluation," *Power Electronics Specialists Conference, 2005. PESC '05. IEEE 36th*, vol., no., pp.2474,2481, 16-16 June 2005. DOI: 10.1109/PESC.2005.1581980
- [32] Kaura, V.; Blasko, V., "Operation of a phase locked loop system under distorted utility conditions," *Industry Applications, IEEE Transactions on* , vol.33, no.1, pp.58,63, Jan/Feb 1997. DOI: 10.1109/28.567077
- [33] Karimi-Ghartemani, M.; Irvani, M.R., "A method for synchronization of power electronic converters in polluted and variable-frequency environments," *Power Systems, IEEE Transactions on* , vol.19, no.3, pp.1263,1270, Aug. 2004. DOI: 10.1109/TPWRS.2004.831280
- [34] Blanco, C.; Reigosa, D.; Briz, F.; Guerrero, J.M.; Garcia, P., "Grid

- synchronization of three-phase converters using cascaded complex vector filter PLL," Energy Conversion Congress and Exposition (ECCE), 2012 IEEE , vol., no., pp.196,203, 15-20 Sept. 2012
- [35] Ciobotaru, M.; Teodorescu, R.; Blaabjerg, F., "A New Single-Phase PLL Structure Based on Second Order Generalized Integrator," Power Electronics Specialists Conference, 2006. PESC '06. 37th IEEE , vol., no., pp.1,6, 18-22 June 2006. DOI: 10.1109/PESC.2006.1711988
- [36] Rodriguez, P.; Luna, A.; Ciobotaru, M.; Teodorescu, R.; Blaabjerg, F., "Advanced Grid Synchronization System for Power Converters under Unbalanced and Distorted Operating Conditions," IEEE Industrial Electronics, IECON 2006 - 32nd Annual Conference on , vol., no., pp.5173,5178, 6-10 Nov. 2006. DOI: 10.1109/IECON.2006.347807
- [37] Rodriguez, P.; Luna, A.; Candela, I.; Teodorescu, R.; Blaabjerg, F., "Grid synchronization of power converters using multiple second order generalized integrators," Industrial Electronics, 2008. IECON 2008. 34th Annual Conference of IEEE , vol., no., pp.755,760, 10-13 Nov. 2008. DOI: 10.1109/IECON.2008.4758048
- [38] Rodriguez, P.; Luna, A.; Etxeberria, I.; Hermoso, J.R.; Teodorescu, R., "Multiple second order generalized integrators for harmonic synchronization of power converters," Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE , vol., no., pp.2239,2246, 20-24 Sept. 2009. DOI: 10.1109/ECCE.2009.5316279
- [39] Rodríguez, P.; Luna, A.; Candela, I.; Mujal, R.; Teodorescu, R.; Blaabjerg, F., "Multiresonant Frequency-Locked Loop for Grid Synchronization of Power Converters Under Distorted Grid Conditions," Industrial Electronics, IEEE Transactions on , vol.58, no.1, pp.127,138, Jan. 2011. DOI: 10.1109/TIE.2010.2042420
- [40] Rodríguez, P.; Luna, A.; Muñoz-Aguilar, R.S.; Etxeberria-Otadui, I.; Teodorescu, R.; Blaabjerg, F., "A Stationary Reference Frame Grid Synchronization System for Three-Phase Grid-Connected Power Converters Under Adverse Grid Conditions," Power Electronics, IEEE Transactions on , vol.27, no.1, pp.99,112, Jan. 2012. DOI: 10.1109/TPEL.2011.2159242
- [41] Siyu Gao; Barnes, M., "Phase-locked loop for AC systems: Analyses and comparisons," Power Electronics, Machines and Drives (PEMD

- 2012), 6th IET International Conference on , vol., no., pp.1,6, 27-29 March 2012. DOI: 10.1049/cp.2012.0199
- [42] Kulkarni, A.; John, V., "A novel design method for SOGI-PLL for minimum settling time and low unit vector distortion," Industrial Electronics Society, IECON 2013 - 39th Annual Conference of the IEEE , vol., no., pp.274,279, 10-13 Nov. 2013. DOI: 10.1109/IECON.2013.6699148
- [43] UNE-EN61000 Compatibilidad electromagnética (CEM)  
IEC61000 Electromagnetic compatibility (EMC)
- [44] UNE-EN 61000-2-2:2003 Compatibilidad electromagnética (CEM).  
Parte 2-2: Entorno. Niveles de compatibilidad para las perturbaciones conducidas de baja frecuencia y la transmisión de señales en las redes de suministro público en baja tensión.
- [45] UNE-EN 61000-4-7:2004 Compatibilidad electromagnética (CEM).  
Parte 4-7: Técnicas de ensayo y de medida. Guía general relativa a las medidas de armónicos e interarmónicos, así como a los aparatos de medida, aplicable a las redes de suministro y a los aparatos conectados a éstas.
- [46] UNE-EN 61000-3-2:2006/A1:2010 Compatibilidad electromagnética (CEM). Parte 3-2: Límites. Límites para las emisiones de corriente armónica (equipos con corriente de entrada  $\leq 16$  A por fase).
- [47] UNE-EN 61000-3-12:2012 Compatibilidad electromagnética (CEM).  
Parte 3-12: Límites para las corrientes armónicas producidas por los equipos conectados a las redes públicas de baja tensión con corriente de entrada  $> 16$  A y  $\leq 75$  A por fase.
- [48] IEC/TR 61000-3-14 Electromagnetic compatibility (EMC) – Part 3-14:  
Assessment of emission limits for harmonics, interharmonics, voltage fluctuations and unbalance for the connection of disturbing installations to LV power systems
- [49] IEC 61727 - Photovoltaic (PV) systems – Characteristics of the utility interface.
- [50] IEEE Std 929-2000: IEEE Recommended Practice for Utility Interface of Photovoltaic (PV) Systems.

- [51] IEEE Std 519-2014 - IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems.
- [52] IEEE Std 1547: IEEE Standard for Interconnecting Distributed Resources with Electric Power Systems
- [53] Ciobotaru, M.; Teodorescu, R.; Blaabjerg, F., "Control of single-stage single-phase PV inverter," Power Electronics and Applications, 2005 European Conference on , vol., no., pp.10 pp.,P.10, 0-0 0. DOI: 10.1109/EPE.2005.219501
- [54] Zmood, D.N.; Holmes, D.G., "Stationary frame current regulation of PWM inverters with zero steady-state error," Power Electronics, IEEE Transactions on, vol.18, no.3, pp.814,822, May 2003. DOI: 10.1109/TPEL.2003.810852
- [55] Teodorescu, R.; Blaabjerg, F.; Borup, U.; Liserre, M., "A new control structure for grid-connected LCL PV inverters with zero steady-state error and selective harmonic compensation," Applied Power Electronics Conference and Exposition, 2004. APEC '04. Nineteenth Annual IEEE , vol.1, no., pp.580,586 Vol.1, 2004. DOI: 10.1109/APEC.2004.1295865
- [56] Castilla, M.; Miret, J.; Matas, J.; Garcia de Vicuna, L.; Guerrero, J.M., "Control Design Guidelines for Single-Phase Grid-Connected Photovoltaic Inverters With Damped Resonant Harmonic Compensators," Industrial Electronics, IEEE Transactions on , vol.56, no.11, pp.4492,4501, Nov. 2009. DOI: 10.1109/TIE.2009.2017820
- [57] Reza, Md.Shamim; Ciobotaru, M.; Agelidis, V.G., "Grid voltage offset and harmonics rejection using second order generalized integrator and kalman filter technique," Power Electronics and Motion Control Conference (IPEMC), 2012 7th International , vol.1, no., pp.104,111, 2-5 June 2012. DOI: 10.1109/IPEMC.2012.6258864
- [58] Timbus, A.V.; Ciobotaru, M.; Teodorescu, R.; Blaabjerg, F., "Adaptive resonant controller for grid-connected converters in distributed power generation systems," Applied Power Electronics Conference and Exposition, 2006. APEC '06. Twenty-First Annual IEEE , vol., no., pp.6 pp., 19-23 March 2006. DOI: 10.1109/APEC.2006.1620754
- [59] Gonzalez-Espin, F.; Garcera, G.; Patrao, I.; Figueres, E., "An Adaptive Control System for Three-Phase Photovoltaic Inverters Working in a

- Polluted and Variable Frequency Electric Grid," *Power Electronics, IEEE Transactions on* , vol.27, no.10, pp.4248,4261, Oct. 2012. DOI: 10.1109/TPEL.2012.2191623
- [60] Gonzalez-Espin, F.; Patrao, I.; Figueres, E.; Garcera, G., "An Adaptive Digital Control Technique for Improved Performance of Grid Connected Inverters," *Industrial Informatics, IEEE Transactions on* , vol.9, no.2, pp.708,718, May 2013. DOI: 10.1109/TII.2012.2225437
- [61] Hogan, D.J.; Gonzalez-Espin, F.; Hayes, J.G.; Lightbody, G.; Egan, M.G., "Adaptive resonant current-control for active power filtering within a microgrid," *Energy Conversion Congress and Exposition (ECCE), 2014 IEEE* , vol., no., pp.3468,3475, 14-18 Sept. 2014. DOI: 10.1109/ECCE.2014.6953872
- [62] V. Salas, E. Olías, A. Barrado, A. Lázaro, Review of the maximum power point tracking algorithms for stand-alone photovoltaic systems, *Solar Energy Materials and Solar Cells, Volume 90, Issue 11, 6 July 2006*, Pages 1555-1578, ISSN 0927-0248, <http://dx.doi.org/10.1016/j.solmat.2005.10.023>.
- [63] Eram, T.; Chapman, P.L., "Comparison of Photovoltaic Array Maximum Power Point Tracking Techniques," *Energy Conversion, IEEE Transactions on*, vol.22, no.2, pp.439,449, June 2007. DOI: 10.1109/TEC.2006.874230
- [64] Fermia, N.; Granozio, D.; Petrone, G.; Vitelli, M., "Predictive & Adaptive MPPT Perturb and Observe Method," *Aerospace and Electronic Systems, IEEE Transactions on* , vol.43, no.3, pp.934,950, July 2007. DOI: 10.1109/TAES.2007.4383584
- [65] Aashoor, F.A.O.; Robinson, F.V.P., "A variable step size perturb and observe algorithm for photovoltaic maximum power point tracking," *Universities Power Engineering Conference (UPEC), 2012 47th International* , vol., no., pp.1,6, 4-7 Sept. 2012. DOI: 10.1109/UPEC.2012.6398612
- [66] Samrat, P.S.; Edwin, F.F.; Weidong Xiao, "Review of current sensorless maximum power point tracking technologies for photovoltaic power systems," *Renewable Energy Research and Applications (ICRERA), 2013 International Conference on* , vol., no., pp.862,867, 20-23 Oct. 2013. DOI: 10.1109/ICRERA.2013.6749872

- [67] Feng Gao; Ding Li; Poh Chiang Loh; Yi Tang; Peng Wang, "Indirect DC-link voltage control of two-stage single-phase PV inverter," Energy Conversion Congress and Exposition, 2009. ECCE 2009. IEEE , vol., no., pp.1166,1172, 20-24 Sept. 2009. DOI: 10.1109/ECCE.2009.5316399
- [68] Young-Ho Kim; Jun-Gu Kim; Young-Hyok Ji; Chung-Yuen Won; Tae-Won Lee, "Flyback inverter using voltage sensorless MPPT for AC module systems," Power Electronics Conference (IPEC), 2010 International , vol., no., pp.948,953, 21-24 June 2010. DOI: 10.1109/IPEC.2010.5543650
- [69] Lohmeier, C.; Jianwu Zeng; Wei Qiao; Liyan Qu; Hudgins, J., "A current-sensorless MPPT quasi-double-boost converter for PV systems," Energy Conversion Congress and Exposition (ECCE), 2011 IEEE , vol., no., pp.1069,1075, 17-22 Sept. 2011. DOI: 10.1109/ECCE.2011.6063892
- [70] N. A. Rahim, J. Selvaraj, and Krismadinata, "Hysteresis Current Control and Sensorless MPPT for Grid-Connected Photovoltaic Systems," in Industrial Electronics, 2007. ISIE 2007. IEEE International Symposium on, 2007, pp. 572-577.
- [71] Choi, Bong-Yeon; Jang, Jin-Woo; Kim, Young-Ho; Ji, Young-Hyok; Jung, Yong-chae; Won, Chung-Yuen, "Current sensorless MPPT using photovoltaic AC module-type flyback inverter," Industrial Electronics (ISIE), 2013 IEEE International Symposium on , vol., no., pp.1,6, 28-31 May 2013. DOI: 10.1109/ISIE.2013.6563829
- [72] T. Kitano, M. Matsui, and X. De-hong, "Power sensor-less MPPT control scheme utilizing power balance at DC link-system design to ensure stability and response," in Industrial Electronics Society, 2001. IECON '01. The 27th Annual Conference of the IEEE, 2001, pp. 1309-1314 Vol.2.
- [73] S. Kim, K. Myung-Bok, and Y. Myung-Joong, "New Maximum Power Point Tracker Using Sliding-Mode Observer for Estimation of Solar Array Current in the Grid-Connected Photovoltaic System," Industrial Electronics, IEEE Transactions on, Vol. 53, pp. 1027-1035, 2006.
- [74] R. Kadri, J. P. Gaubert, and G. Champenois, "An Improved Maximum Power Point Tracking for Photovoltaic Grid-Connected Inverter Based



- on Voltage-Oriented Control," *Industrial Electronics, IEEE Transactions on*, Vol. 58, pp. 66-75, 2011
- [75] R. W. Erickson, D. Maksimovic, "Fundamentals of Power Electronics (2nd edition)". Kluwer Academic Publishers (2004).
- [76] D. Grahame Holmes, T. A. Lipo, "Pulse Width Modulation for Power Converters, Principles and Practice". IEEE Press, 2003.
- [77] P. Mattavelli, S. Buso, "Digital Control in Power Electronics". Morgan & Claypool Publishers 2006.
- [78] Liserre, M.; Blaabjerg, F.; Hansen, S., "Design and control of an LCL-filter-based three-phase active rectifier," *Industry Applications, IEEE Transactions on* , vol.41, no.5, pp.1281,1291, Sept.-Oct. 2005. DOI: 10.1109/TIA.2005.853373
- [79] Liserre, M.; Teodorescu, R.; Blaabjerg, F., "Stability of photovoltaic and wind turbine grid-connected inverters for a large set of grid impedance values," *Power Electronics, IEEE Transactions on* , vol.21, no.1, pp.263,272, Jan. 2006. DOI: 10.1109/TPEL.2005.861185
- [80] Schonberger, J., "A single phase multi-string PV inverter with minimal bus capacitance," *Power Electronics and Applications, 2009. EPE '09. 13th European Conference on* , vol., no., pp.1,10, 8-10 Sept. 2009. IEEE 5278775
- [81] Remus Teodorescu, Marco Liserre, Pedro Rodríguez, "Grid Converters for Photovoltaic and Wind Power Systems". John Wiley&Sons, 2011.
- [82] Martins, D.C.; Demonti, R., "Photovoltaic energy processing for utility connected system," *Industrial Electronics Society, 2001. IECON '01. The 27th Annual Conference of the IEEE* , vol.3, no., pp.1965,1969 vol.3, 2001. DOI: 10.1109/IECON.2001.975592
- [83] "Section5: Inductor and Flyback Transformer Design", Texas Instruments, Available online: <http://www.ti.com/lit/ml/slup127/slup127.pdf>
- [84] Application Note AN4137. Design Guidelines for Off-line Flyback Converters Using Fairchild Power Switch (FPS). Fairchild Semiconductor Jun. 2014. Available Online:

<https://www.fairchildsemi.com/application-notes/AN/AN-4137.pdf>.

- [85] K. H. Billings, Switchmode power supply handbook (2nd edition). McGraw-Hill, 1999.
- [86] Vorperian, V., "Simplified analysis of PWM converters using model of PWM switch. Continuous conduction mode," Aerospace and Electronic Systems, IEEE Transactions on , vol.26, no.3, pp.490,496, May 1990. DOI: 10.1109/7.106126
- [87] Vorperian, V., "Simplified analysis of PWM converters using model of PWM switch. II. Discontinuous conduction mode," Aerospace and Electronic Systems, IEEE Transactions on , vol.26, no.3, pp.497,505, May 1990. DOI: 10.1109/7.106127
- [88] Figueres, E.; Garcera, G.; Sandia, J.; Gonzalez-Espin, F.J.; Calvo, J.; Vales, M., "Dynamic Analysis of Three-phase Photovoltaic Inverters with a High Order Grid Filter," Industrial Electronics, 2007. ISIE 2007. IEEE International Symposium on , vol., no., pp.691,696, 4-7 June 2007. DOI: 10.1109/ISIE.2007.4374680
- [89] Figueres, E.; Garcera, G.; Sandia, J.; Gonzalez-Espin, F.; Rubio, J.C., "Sensitivity Study of the Dynamics of Three-Phase Photovoltaic Inverters With an LCL Grid Filter," Industrial Electronics, IEEE Transactions on , vol.56, no.3, pp.706,717, March 2009. DOI: 10.1109/TIE.2008.2010175
- [90] Guoping Zhu; Xinbo Ruan; Li Zhang; Xuehua Wang, "On the Reduction of Second Harmonic Current and Improvement of Dynamic Response for Two-Stage Single-Phase Inverter," Power Electronics, IEEE Transactions on , vol.30, no.2, pp.1028,1041, Feb. 2015. DOI: 10.1109/TPEL.2014.2307092
- [91] Chihchiang Hua, Jongrong Lin, A modified tracking algorithm for maximum power tracking of solar array, Energy Conversion and Management, Volume 45, Issue 6, April 2004, Pages 911-925, ISSN 0196-8904, [http://dx.doi.org/10.1016/S0196-8904\(03\)00193-6](http://dx.doi.org/10.1016/S0196-8904(03)00193-6).
- [92] Yun Tiam Tan; Kirschen, D.S.; Jenkins, N., "A model of PV generation suitable for stability analysis," Energy Conversion, IEEE Transactions on, vol.19, no.4, pp.748,755, Dec. 2004. DOI: 10.1109/TEC.2004.827707

- [93] Femia, N.; Petrone, G.; Spagnuolo, G.; Vitelli, M., "A Technique for Improving P&O MPPT Performances of Double-Stage Grid-Connected Photovoltaic Systems," *Industrial Electronics, IEEE Transactions on*, vol.56, no.11, pp.4473,4482, Nov. 2009. DOI: 10.1109/TIE.2009.2029589
- [94] Garcerá, G., González-Medina, R., Figueres, E. and Sandia, J. (2012). "Dynamic modeling of DC–DC converters with peak current control in double-stage photovoltaic grid-connected inverters". *International Journal of Circuit Theory and Applications*, 40: 793–813. DOI: 10.1002/cta.756
- [95] Ridley, R.B., "A new, continuous-time model for current-mode control [power convertors]," *Power Electronics, IEEE Transactions on*, vol.6, no.2, pp.271,280, Apr 1991. DOI: 10.1109/63.76813
- [96] Femia, N.; Petrone, G.; Spagnuolo, G.; Vitelli, M., "Optimization of perturb and observe maximum power point tracking method," *Power Electronics, IEEE Transactions on*, vol.20, no.4, pp.963,973, July 2005. DOI: 10.1109/TPEL.2005.850975
- [97] TMS320x2833x, 2823x DSC Serial Peripheral Interface (SPI) Reference Guide (Rev. A). <http://www.ti.com/litv/pdf/sprueu3a>
- [98] Using PWM Output as a Digital-to-Analog Converter on a TMS320F280x (Rev. A). <http://www.ti.com/lit/pdf/spraa88>
- [99] González-Medina, R., Patrao, I., Garcerá, G. and Figueres, E. (2014). "A low-cost photovoltaic emulator for static and dynamic evaluation of photovoltaic power converters and facilities". *Progress in Photovoltaics: Res. Appl.*, 22: 227–241. DOI: 10.1002/pip.2243
- [100] R.D. Middlebrook, "Measurement of Loop Gain in Feedback Systems," *International Journal of Electronics*, vol. 38, no. 4, pp. 485-512, 1975. DOI: 10.1080/00207217508920421
- [101] Gonzalez-Espin, F.; Figueres, E.; Garcera, G.; Gonzalez-Medina, R.; Pascual, M., "Measurement of the Loop Gain Frequency Response of Digitally Controlled Power Converters," *Industrial Electronics, IEEE Transactions on*, vol.57, no.8, pp.2785,2796, Aug. 2010. DOI: 10.1109/TIE.2009.2036635

- [102] Gonzalez-Espin, F.; Figueres, E.; Garcera, G.; Gonzalez, R.; Carranza, O.; Gonzalez, L.G., "A digital technique to measure the loop gain of power converters," Power Electronics and Applications, 2009. EPE '09. 13th European Conference on , vol., no., pp.1,10, 8-10 Sept. 2009



# Anexo 1

Descripción del prototipo.

*Página en blanco*

## Anexo 1: Prototipo

---

La validación experimental de los estudios realizados se ha llevado a cabo empleando un inversor fotovoltaico monofásico de dos etapas (*DC/DC* + *DC/AC*) con aislamiento en alta frecuencia. Se ha empleado el prototipo del inversor mostrado en las figuras 145 y 146. En la figura 147 se muestra un esquema con los componentes de potencia principales del inversor. Este prototipo ha sido diseñado y construido por el Grupo de Sistemas Electrónicos Industriales (*GSEI*, <http://gsei.upv.es>).

Las especificaciones del inversor se han definido para la conexión de un panel fotovoltaico estándar de 230W a la red eléctrica europea (230V, 50Hz). La mayoría de los paneles alrededor de los 230W, presentan tensiones de vacío inferiores a 40V, corrientes de cortocircuito menores a 9A y el *MPP* se encuentra alrededor de los 30V. Para ajustarse a los requisitos de diseño el prototipo se ha construido con las siguientes características:

- Monofásico.
- Aislamiento galvánico en alta frecuencia.
- Potencia 230W.
- Tensión de entrada de 24V a 40V.
- Conexión a la red eléctrica de 230V @ 50Hz.

En las figuras 146 y 147 se pueden diferenciar las dos etapas del inversor. La etapa *DC/DC Flyback* se muestra en la parte izquierda ambas figuras y la etapa *DC/AC* junto con el filtro *LCL* se muestra en la parte derecha. Ambas etapas se conectan en la capacidad  $C_{DC}$  de la *DC-Link*.

También se observa en la figura 147 que las medidas de tensión y corriente se toman mediante divisores resistivos y *shunt* de corriente. Estas medidas se acondicionan después mediante amplificadores y filtros.



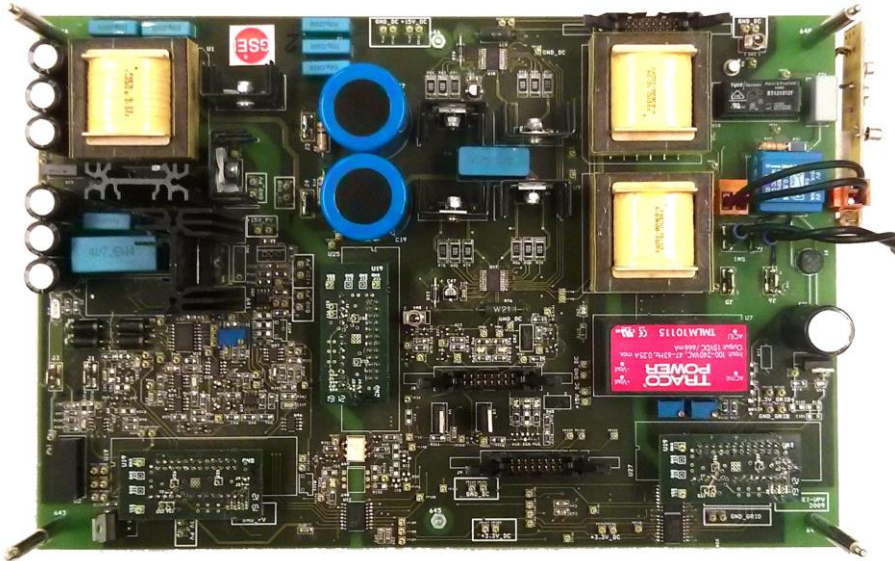


Figura 145: Esquema de componentes de potencia del inversor

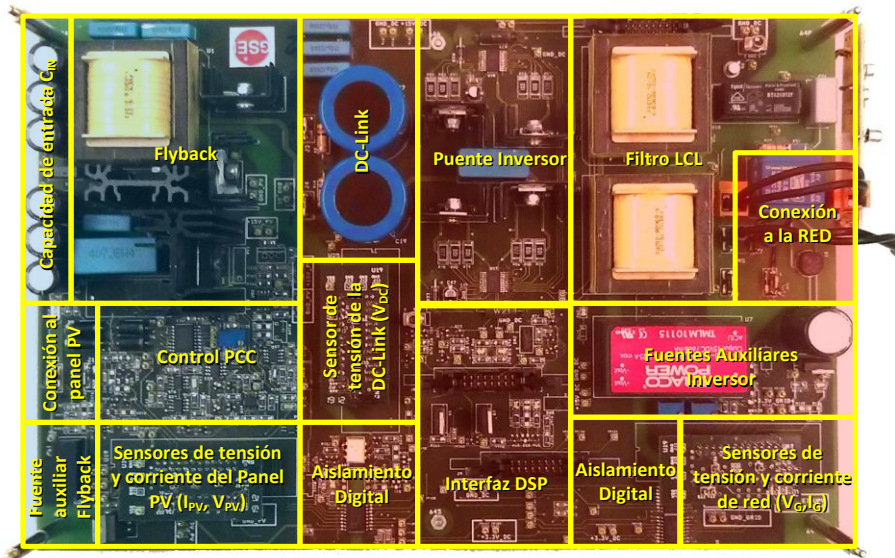


Figura 146: PCB del prototipo diseñado y construido en el Grupo de Sistemas Electrónicos Industriales

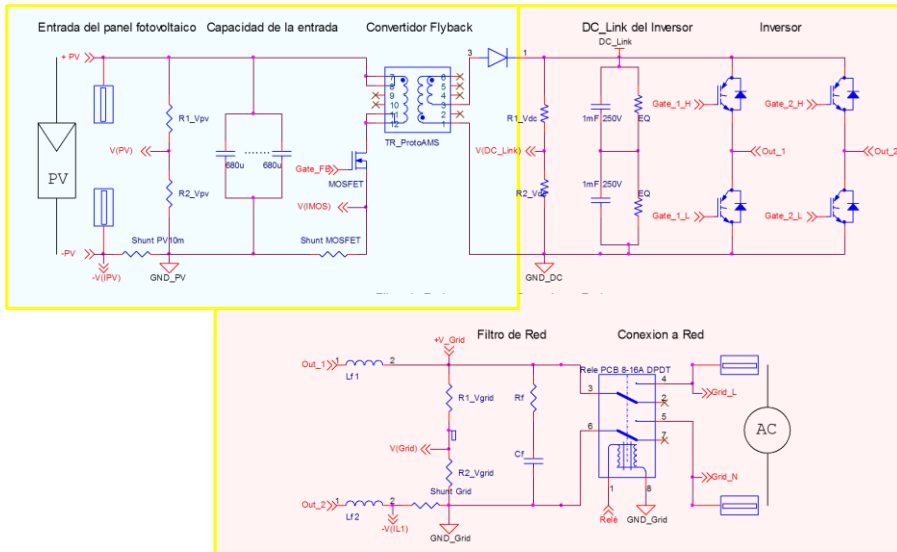


Figura 147: Esquema simplificado de componentes de potencia del inversor

Los conectores de interfaz con el control digital se conectan a la PCB que se muestra en la figura 148, equipada con un microcontrolador DSP “Texas Instruments Delfino TMS320F28335” que se emplea para la implementación del control digital.



Figura 148: PCB GSEI de control de propósito general con DSP Texas Instruments Delfino TMS320F28335

## Modulación *PWM* sinusoidal unipolar

Las técnicas de conmutación de los transistores basadas en modulación de ancho de pulso (*PWM*) son capaces de generar formas de ondas con gran fidelidad a la forma de onda de la referencia y su uso en inversores de conexión a la red eléctrica es adecuado para cumplir las normas de compatibilidad electromagnética.

La modulación *PWM* [20, 76] se realiza comparando el valor de una señal de control ( $V_{CI}$ ) con una onda portadora triangular ( $V_{TRI}$ ), que puede ser simétrica o en forma de diente de sierra y de una amplitud pico a pico ( $V_{PP}$ ) determinada. El resultado de la comparación proporciona la señal para la conmutación (o *disparos*) de los transistores. La tensión generada en la salida del inversor ( $V_{INV\_D}$ ) está formada por una componente de alta frecuencia, debido a la conmutación de los transistores ( $V_{INV\_SW}$ ) y una componente de baja frecuencia ( $V_{INV}$ ) que corresponde a la señal de control  $V_{CI}$ .

En la figura 149 se muestra la generación de los disparos ( $D_{1H}$ ,  $D_{2L}$ ,  $D_{1L}$  y  $D_{2H}$ ) de los transistores del puente inversor a partir de la señal de control ( $V_{CI}$ ) y de la onda portadora triangular ( $V_{TRI}$ ). En la conmutación unipolar, el ciclo de trabajo de los transistores de la rama 1 ( $D_{1H}$ ,  $D_{1L}$ ) se obtiene de la comparación de la señal de control ( $V_{CI}$ ) con  $V_{TRI}$  y el ciclo de trabajo de los transistores de la rama 2 ( $D_{2H}$ ,  $D_{2L}$ ) se obtiene de la comparación de la señal de control inversa ( $-V_{CI}$ ) con  $V_{TRI}$ .

Empleando este tipo de modulación la frecuencia de conmutación efectiva ( $F_{SW\_IEf}$ ) en la tensión de salida del inversor ( $V_{INV\_D}$ ) es el doble que la frecuencia de conmutación de los transistores:  $F_{SW\_IEf} = 2 \cdot F_{SW\_I}$ .

La tensión de salida del inversor ( $V_{INV\_D}$ ) depende del ciclo de trabajo efectivo del inversor ( $D_I$ ), de la ganancia del modulador ( $G_M$ ) y de la tensión de la *DC-Link*. Asimismo, el ciclo de trabajo efectivo del inversor ( $D_I$ ) depende del ciclo de trabajo de los transistores de ambas ramas ( $D_{1H}$  y  $D_{2H}$ ). La representación gráfica del ciclo de trabajo  $D_I$  en función de  $V_{CI}$  se muestra en la figura 150. Su expresión matemática se muestra en (118).

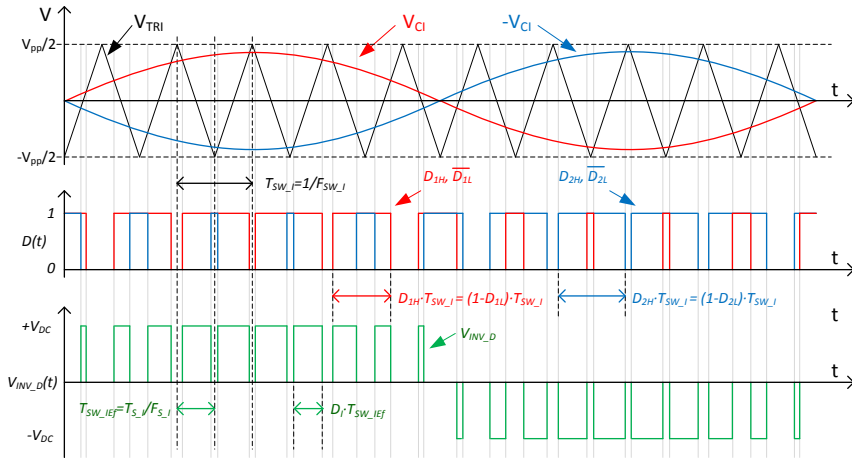


Figura 149: Modulación PWM unipolar simétrica.

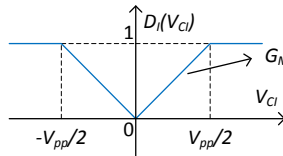


Figura 150: Ciclo de trabajo  $D_I$  en función de  $V_{CI}$ .

$$D_I(V_{CI}) = \begin{cases} \frac{2 \cdot V_{CI}}{V_{PP}} & \text{Si } V_{CI} > 0 \\ -\frac{2 \cdot V_{CI}}{V_{PP}} & \text{Si } V_{CI} < 0 \\ 1 & \text{Si } |V_{CI}| > \frac{V_{PP}}{2} \end{cases} \quad (118)$$

La ganancia del modulador ( $G_M$ ) es la pendiente con la que se relaciona el ciclo de trabajo  $D_I$  y la señal de control  $V_{CI}$ . El valor de  $D_I$  es siempre positivo y pertenece al intervalo  $[0, 1]$ , sin embargo la tensión generada por el inversor ( $V_{INV}$ ) puede ser positiva o negativa, por tanto la ganancia del modulador varía en función del signo de  $V_{CI}$  según (119), donde se define  $G_M$  en la zona lineal de modulación.

Si se define una tensión pico a pico de  $V_{TRI}$  unitaria ( $V_{pp}=1$ ), la ganancia del modulador se simplifica según (120). La tensión  $V_{INV}$  generada por el inversor se muestra en (121).  $V_{INV}$  depende de la ganancia del modulador ( $G_M$ ) y de la tensión de la *DC-Link* ( $V_{DC}$ ).

$$G_M = \frac{D_I}{V_{CI}} = \frac{dD_I}{dV_{CI}} = \begin{cases} \frac{2}{V_{PP}} & \text{Si } 0 \leq V_{CI} \leq \frac{V_{PP}}{2} \\ -\frac{2}{V_{PP}} & \text{Si } -\frac{V_{PP}}{2} \leq V_{CI} < 0 \end{cases} \quad (119)$$

$$G_M = \begin{cases} 2 & \text{Si } 0 \leq V_{CI} \leq \frac{V_{PP}}{2} \\ -2 & \text{Si } -\frac{V_{PP}}{2} \leq V_{CI} < 0 \end{cases} \quad (120)$$

$$V_{INV\_D} = \text{sign}(V_{CI}) \cdot D_I \cdot V_{DC} = \text{sign}(V_{CI}) \cdot V_{CI} \cdot G_M \cdot V_{DC} \quad (121)$$

$$\text{sign}(V_{CI}) \equiv \begin{cases} 1 & \text{si } V_{CI} \geq 0 \\ -1 & \text{si } V_{CI} < 0 \end{cases}$$

### Índice de modulación en amplitud ( $m_a$ )

El índice de modulación en amplitud ( $m_a$ ) se define como el cociente entre el valor de pico de la referencia del modulador ( $V_{CI}$ ) y el valor de pico de la señal portadora (122). El índice de modulación debe tener un valor entre 0 y 1 ( $0 \leq m_a \leq 1$ ) para que el comportamiento del inversor sea lineal. En ese caso  $m_a$  relaciona la tensión de la *DC-Link* ( $V_{DC}$ ) y el valor de pico de la tensión de salida ( $V_{INV\_pk}$ ) tal como se observa en (122).

$$m_a = \frac{V_{CI\_pk}}{\frac{V_{PP}}{2}} \xrightarrow{0 \leq m_a \leq 1} V_{INV\_pk} = m_a \cdot V_{DC} \quad (122)$$

Los valores de  $m_a$  [76] cercanos a uno, dentro de la zona lineal, presentan menores armónicos de conmutación en  $V_{INV}$  que los valores cercanos a cero.

Por otro lado, con valores altos de  $m_a$ , se requiere menor tensión  $V_{DC}$  para generar  $V_{INV}$ .

El funcionamiento con  $m_a > 1$  se conoce como sobremodulación [76] y en ese caso ya no se cumple la parte derecha de (122). Por otro lado, en sobremodulación aparecen armónicos de baja frecuencia que no están presentes en la zona de modulación lineal, por lo que se dificulta el filtrado de los armónicos de tensión del inversor.

Por tanto, durante el proceso de diseño del inversor se debe establecer un valor de  $m_a$  adecuado para minimizar los armónicos de  $V_{INV}$ , evitar un valor  $V_{DC}$  elevado y que el control tenga margen de regulación suficiente para evitar entrar en la zona de sobremodulación.

Teniendo en cuenta lo expuesto anteriormente, se establece como criterio de diseño un índice de modulación en amplitud de  $m_a = 0.85$ , para permitir un 15% de margen de regulación.

### **Índice de modulación en frecuencia ( $m_f$ )**

La frecuencia de la onda portadora determina la frecuencia de conmutación ( $F_{SW\_I}$ ) del inversor. Se define como índice de modulación en frecuencia ( $m_f$ ) el cociente de la frecuencia de la portadora (que a su vez coincide con  $F_{SW\_I}$ ) y la frecuencia fundamental de la señal de referencia ( $F_{Vref}$ ) (123).

$$m_f = \frac{F_{SW\_I}}{F_{Vref}} \rightarrow F_{SW\_I} = m_f \cdot F_{Vref} \quad (123)$$

En este inversor, la frecuencia fundamental de la señal de referencia ( $F_{Vref}$ ) es la frecuencia de la red ( $F_g$ ). En [76] se indica que para índices de modulación bajos ( $\leq 21$ ) se pueden producir componentes subarmónicos del fundamental de la referencia en la tensión de salida. Empleando índices de modulación superiores este efecto es muy pequeño y puede ser ignorado. La frecuencia de conmutación ( $F_{SW\_I}$ ) mínima para evitar este efecto es  $50\text{Hz} \cdot 21 = 1050\text{Hz}$ .

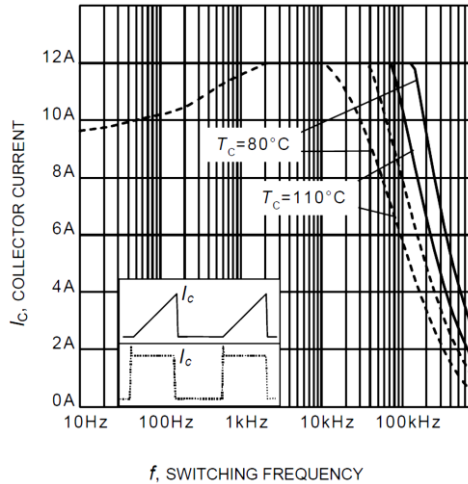
Se consideran otros factores para determinar  $F_{SW_I}$ . El oído humano es muy sensible a frecuencias alrededor de 1kHz, por ello se procura en la medida de lo posible ajustar  $F_{SW_I}$  por encima del rango auditivo ( $\geq 20\text{kHz}$ ). Aumentar  $F_{SW_I}$  favorece la miniaturización de los componentes magnéticos. La impedancia de estos depende linealmente de la frecuencia, por tanto a mayor frecuencia menor tamaño de éstos, sin embargo aumentan las pérdidas energéticas en los transistores. **La frecuencia de conmutación de los transistores del inversor ( $F_{SW_I}$ ) se ha establecido en 20kHz**, ya que el valor es justo por encima del rango auditivo. La frecuencia de conmutación efectiva ( $F_{SW_Ef}$ ) empleando el modulador *PWM* unipolar es el doble que la frecuencia de conmutación de los transistores, por lo tanto  $F_{SW_Ef}=40\text{kHz}$ .

El control digital de los inversores requiere tomar muestras de las señales periódicamente. La frecuencia a la que se realizan las muestras es la frecuencia de muestreo ( $F_s$ ). La modulación *PWM* con onda portadora triangular simétrica permite emplear la técnica “*double-update*” [77], que consiste en realizar el muestreo al doble de la frecuencia de la conmutación. El muestreo se realiza haciendo coincidir la adquisición de los datos con el máximo y el mínimo de la onda portadora. Mediante este sistema es posible ejecutar el control y actualizar del ciclo de trabajo de los transistores dos veces en un periodo de conmutación. **Aplicando la técnica “*double-update*” la frecuencia de muestreo ( $F_s$ ) es de 40kHz.**

En el diseño de los inversores de conexión a red se debe tener en cuenta que los modelos matemáticos que se utilizan para el control son válidos desde DC hasta la mitad de la frecuencia de conmutación efectiva del inversor. La normativa 61000-3-2 limita la amplitud de los armónicos hasta el número 40. Si se quiere implementar un compensador de armónicos, el modelo debe ser válido por encima de la frecuencia del mayor armónico que se quiera compensar. La frecuencia del armónico 40 en un sistema de 50Hz es 2kHz. El modelo es válido para compensar todos los armónicos incluidos en la normativa ya que  $F_{SW_Ef}$  es 20 veces mayor que la frecuencia del armónico 40.

La principal desventaja del aumento de la frecuencia de conmutación es el aumento de pérdidas energéticas en los conmutadores. Además de disminuir el rendimiento global del inversor, en muchos casos puede elevar el coste de semiconductores. En la figura 151 se muestra la capacidad de

corriente del transistor *Infineon IKP04N60T* en función de la frecuencia de conmutación. Este transistor se ha empleado para la construcción del prototipo porque presenta un comportamiento óptimo por debajo de los 40kHz y por tanto cumple con los requisitos de la frecuencia de conmutación ( $F_{SW\_f}=20\text{kHz}$ ).



**Figura 151:** Corriente de colector en un IGBT en función de la frecuencia.  
IGBT Infineon – IKP04N60T

## Componentes del filtro de red

El filtro de red se sintoniza para atenuar los armónicos de conmutación que aparecen en la corriente que se inyecta a la red. En la figura 152 se puede observar que  $L_f$ ,  $C_f$ ,  $R_f$  junto con la inductancia de la red  $L_g$  forman el filtro *LCL*. El diseño del filtro *LCL* se ha llevado a cabo siguiendo las indicaciones de [78] y [79].

La impedancia de red ( $L_g$ ) se tiene en cuenta para el modelado y el diseño de los algoritmos de control, aunque no se ha implementado físicamente en el prototipo. La inductancia  $L_g$  equivalente es mayor para redes débiles que para redes fuertes y se puede estimar mediante el valor de la potencia nominal de la red a la que se conecta el equipo. Es común considerar que una red es normal si la corriente de cortocircuito es 10 veces la corriente



nominal, fuerte si tiene una corriente de cortocircuito superior a 20 veces la corriente nominal y débil si la corriente de cortocircuito es igual o inferior a 5 veces la corriente nominal. La inductancia  $L_g$  equivalente para una red de 230V-50Hz y 25A ( $S_{red}=5750$  VA) se ha estimado en 3mH para una red normal (125), 1.5mH (126) para una red fuerte y 6mH (124) para una red débil.

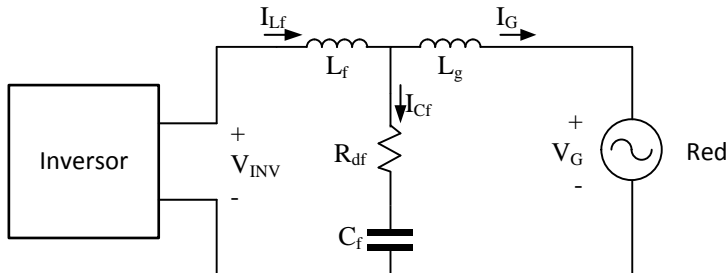


Figura 152: Filtro de Red

$$L_g \approx \frac{230}{20 \cdot 25} \cdot \frac{1}{2 \cdot \pi \cdot 50} = 1,464 \text{ mH} \approx 1,5 \text{ mH} \quad (124)$$

$$L_g \approx \frac{230}{10 \cdot 25} \cdot \frac{1}{2 \cdot \pi \cdot 50} = 2,929 \text{ mH} \approx 3 \text{ mH} \quad (125)$$

$$L_g \approx \frac{230}{5 \cdot 25} \cdot \frac{1}{2 \cdot \pi \cdot 50} = 5,857 \text{ mH} \approx 6 \text{ mH} \quad (126)$$

El condensador del filtro ( $C_f$ ) se ha calculado para que la potencia reactiva sea inferior al 5% de la potencia nominal. Para el filtro se emplea un condensador de poliéster para tensión alterna de 330nF.

$$C_f \leq \frac{230W \cdot 0.05}{(230V)^2 \cdot 2 \cdot \pi \cdot 50 \text{ Hz}} = 691 \text{ nF} \rightarrow C_f = 330 \text{ nF} \quad (127)$$

La inductancia del filtro ( $L_f$ ) es de 38mH y está integrada en el inversor. El dimensionamiento se ha realizado en base al 5% de la impedancia base ( $Z_{base}$ ) del inversor de conexión a red (128). En serie con el condensador del filtro se ha añadido la resistencia de “*damping*” ( $R_{df}$ ) de 50Ω para limitar la resonancia entre las inductancias y el condensador.

$$Z_{base} = \frac{V_G}{I_g} \Omega \quad (128)$$

$$L_f @ F_g \approx Z_{base} \cdot 0.05 \cdot \frac{1}{2 \cdot \pi \cdot 50} = \frac{230 \cdot 0.5}{2 \cdot \pi \cdot 50} = 36.6 \text{ mH} \approx 38 \text{ mH} \quad (129)$$

Las ecuaciones (130) y (132) son las funciones de transferencia que representan el comportamiento en frecuencia del filtro *LCL*. La ecuación (130) es la respuesta de la corriente en la red ( $\hat{i}_G$ ) con respecto a la tensión ( $\hat{v}_{INV}$ ) generada por el inversor. A partir de (130) y (131) se ha obtenido (132), que es la respuesta de ( $\hat{i}_G$ ) con respecto a la corriente en la inductancia  $L_f$  ( $\hat{i}_{L_f}$ ). En (130), (131) y (132) el término ‘*s*’ representa la variable de Laplace u operador derivada:  $s \equiv d/dt$

En las figuras 153 y 154 se muestran los diagramas de Bode de las ecuaciones (130) y (132) para las distintas inductancias de red estimadas.

En ambas figuras se aprecia que la frecuencia de resonancia del filtro se encuentra entre la frecuencia de la red y la frecuencia de conmutación efectiva (40kHz). En la figura 154 se observa que se consigue una atenuación aproximada de los armónicos de corriente de -15dB en una red fuerte y -30dB para una red débil con respecto a la corriente en la inductancia del filtro.

$$\frac{\hat{i}_G}{\hat{v}_{INV}}(s) = \frac{R_{df} \cdot C_f \cdot s + 1}{C_f \cdot L_f \cdot L_g \cdot s^3 + R_{df} \cdot C_f \cdot (L_g + L_f) \cdot s^2 + (L_f + L_g) \cdot s} \quad (130)$$

$$\frac{\hat{v}_{INV}}{\hat{i}_{L_f}}(s) = L_f \cdot s + \frac{L_g \cdot s \cdot \left( R_{df} + \frac{1}{C_f \cdot s} \right)}{L_g \cdot s + \left( R_{df} + \frac{1}{C_f \cdot s} \right)} \quad (131)$$

$$\frac{\hat{i}_G}{\hat{i}_{L_f}}(s) = \frac{\hat{i}_G}{\hat{v}_{INV}}(s) \cdot \frac{\hat{v}_{INV}}{\hat{i}_{L_f}}(s) \quad (132)$$

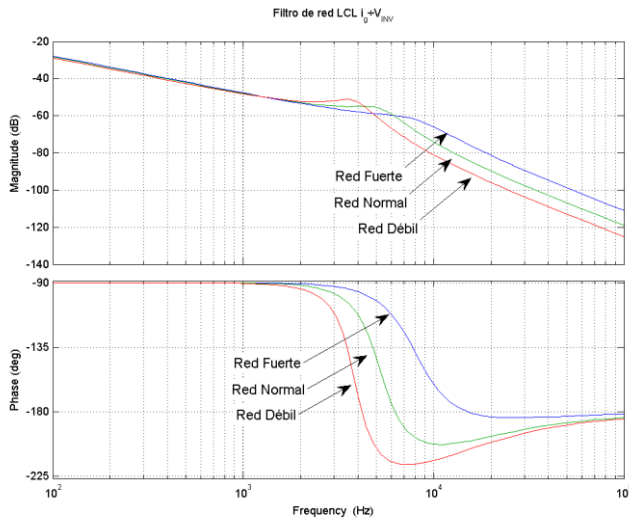
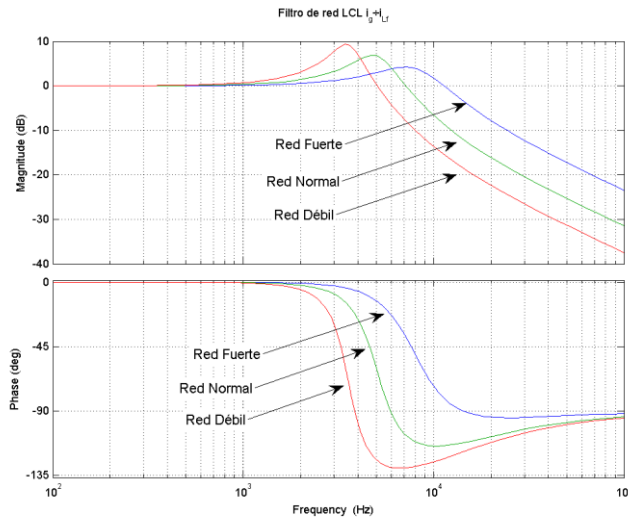


Figura 153: Curvas de Bode de la función de transferencia  $i_G(s)/v_{INV}(s)$  del filtro LCL para red de 25A. Las estimaciones de la inductancia de red son: fuerte 1.5mH, débil 6mH y normal 3mH.



**Figura 154:** Curvas de Bode de la función de transferencia  $i_G(s)/i_{Lf}(s)$  del filtro LCL para red de 25A. Las estimaciones de la inductancia de red son: fuerte 1.5mH, débil 6mH y normal 3mH.

## Tensión de la DC-Link ( $V_{DC}$ )

La tensión necesaria de la DC-Link ( $V_{DC}$ ) para que el inversor funcione correctamente depende del índice de modulación en amplitud permitido ( $m_a=0.85$ ), el filtro LCL, y de los valores de la tensión ( $V_G$ ) corriente de la corriente inyectada ( $I_G$ ) en la red. La relación entre el valor de pico de la tensión ( $V_{INV}$ ) que debe generar el inversor y la tensión  $V_{DC}$  se muestra en (133).

$$V_{DC} = \frac{V_{INV\_pk}}{m_a} \quad (133)$$

En la parte izquierda de la figura 155 se ha representado al inversor como la fuente de tensión sinusoidal ( $V_{INV}$ ) conectada a la red ( $V_G$ ) mediante el filtro LCL. Se ha considerado que la impedancia del condensador  $C_f$  es muy elevada a la frecuencia de la red ( $2\pi \cdot \omega=50\text{Hz}$ ), por lo que el fundamental de la corriente en ambas inductancias es aproximadamente igual:  $I_{G\_50\text{Hz}} \approx I_{Lf\_50\text{Hz}}$ .

Tal simplificación permite estudiar el filtro con la representación vectorial que se muestra en la parte derecha de la figura 155.

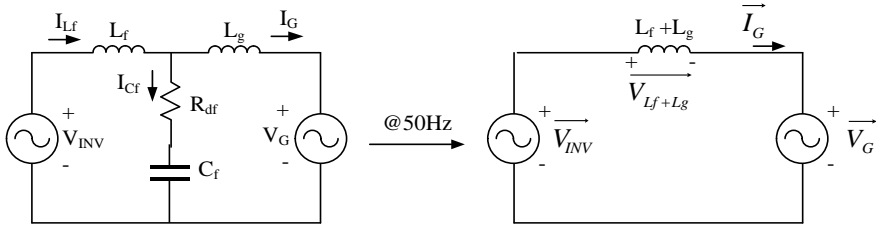


Figura 155: Simplificación del filtro LCL a 50Hz

En la figura 156 se muestran los fasores a la frecuencia del fundamental de la red (50Hz) de: la tensión del inversor ( $\vec{V}_{INV}$ ), la caída de tensión en el filtro LCL ( $\vec{V}_{L_f+L_g}$ ), la tensión de la red ( $\vec{V}_G$ ) y la corriente inyectada en la red ( $\vec{I}_G$ ). El origen de fases se ha tomado en la tensión de red. De la suma vectorial se obtiene  $V_{INV\_pk}$ , que es igual al módulo del vector  $\vec{V}_{INV}$  (134). El valor  $V_{DC}$  se obtiene aplicando (135) a (133).

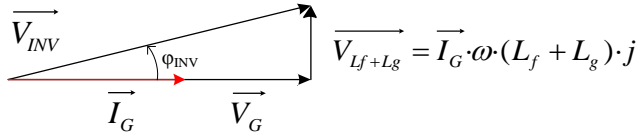


Figura 156: Tensión  $V_{INV}$  en función de  $V_G$  e  $I_G$ .

$$V_{INV\_pk} = |\vec{V}_{INV}| = \sqrt{(V_{G\_RMS} \cdot \sqrt{2})^2 + (I_{G\_RMS} \cdot \sqrt{2} \cdot \omega \cdot (L_f + L_g))^2} \quad (134)$$

$$V_{DC} = \frac{|\vec{V}_{INV}|}{m_a} = \frac{\sqrt{(V_{G\_RMS} \cdot \sqrt{2})^2 + (I_{G\_RMS} \cdot \sqrt{2} \cdot \omega \cdot (L_f + L_g))^2}}{m_a} \quad (135)$$

La tensión en las inductancias del filtro depende de la corriente inyectada en la red, por lo tanto se debe tener en cuenta que la tensión máxima que debe generar el inversor se produce a plena carga. La tensión de la *DC-Link* necesaria para que el inversor funcione correctamente es  $V_{DC}=380V$  (136). Se ha considerado el filtro formado por la inductancia del filtro  $L_f=38mH$  y la inductancia de la red más débil,  $L_g=6mH$ , que es la que mayor caída de tensión presenta.

$$V_{DC} = \frac{\sqrt{(230 \cdot \sqrt{2})^2 + (1 \cdot \sqrt{2} \cdot (2\pi \cdot 50) \cdot (38 \cdot 10^{-3} + 6 \cdot 10^{-3}))^2}}{0.85} = \frac{325,85}{0.85} = 383.35 V \approx 380 V \quad (136)$$

### Capacidad de la *DC-Link* ( $C_{DC}$ )

La corriente  $I_{DC_I}$  del inversor, que se muestra en la figura 10, está formada por una componente continua y una componente alterna.

La componente continua de esta corriente ( $I_{DC}$ ) se debe únicamente al aporte energético de los paneles fotovoltaicos. En un inversor con rendimiento y  $\cos(\phi)$  unitarios, el valor medio de  $I_{DC}$  ( $I_{DC_{AV}}$ ) se puede obtener a partir de la potencia inyectada en la red, como se muestra en (137).

$$I_{DC_{AV}} = \frac{V_{G\_RMS} \cdot I_{g\_RMS}}{V_{DC_{AV}}} \cdot \cos(\phi) = \frac{230V \cdot 1A}{380V} \cdot 1 = 0.605 A \quad (137)$$

La componente alterna ( $I_{CDC}$ ) la aportan los condensadores ( $C_{DC}$ ) de la *DC-Link* y está formada por una componente de alta frecuencia y otra componente de baja. La componente de corriente ( $I_{DC_{SW}}$ ) de alta frecuencia se debe a la conmutación de los transistores. La componente de corriente de baja frecuencia ( $I_{DC_{AC}}$ ) se produce al doble de la frecuencia de la red ( $F_{RDC}=2 \cdot F_g$ ) [20, 76]. Esto se debe a que la corriente ( $I_g$ ) inyectada a la red se refleja en la *DC-Link* como una onda rectificadora. La amplitud de  $I_{DC_{AC}}$  es proporcional a la componente alterna de la forma de onda rectificadora de la corriente  $I_g$ .

### Relación entre el tamaño de la *DC-Link* y el rizado de tensión $V_{DC\_R}$ .

La capacidad de  $C_{DC}$  se diseña habitualmente para que la corriente  $I_{DC\_AC}$  provoque un rizado de tensión pequeño ( $V_{DC\_R}$ ) en la *DC-Link*. El valor de  $I_{DC\_AC}$  se puede calcular según la aproximación de (138).

$$I_{DC\_ACRMS} \approx \frac{V_{GRMS} \cdot I_{GRMS}}{V_{DC\_AV}} \cdot \frac{1}{\sqrt{2}} = \frac{230}{380} \cdot \frac{1}{\sqrt{2}} \approx 0.428 A_{RMS} \quad (138)$$

La capacidad de la *DC-Link* requerida para un rizado de tensión determinado en función de la potencia media inyectada en la red ( $P_{G\_AV}$ ) calcula siguiendo las ecuaciones (139), (140) y (141).

$$V_{DC\_RMS} = \frac{I_{DC\_ACRMS}}{2 \cdot \pi \cdot F_{R\_DC} \cdot C_{DC}} = \frac{V_{DC\_RPP}}{\sqrt{2}} = \frac{V_{DC\_RPP}}{2 \cdot \sqrt{2}} \quad (139)$$

$$V_{DC\_R} = V_{DC\_RPP} = 2 \cdot \sqrt{2} \cdot \left( \frac{I_{DC\_ACRMS}}{2 \cdot \pi \cdot F_{R\_DC} \cdot C_{DC}} \right) \quad (140)$$

$$V_{DC\_R} = V_{DC\_RPP} = \frac{V_{G\_RMS} \cdot I_{G\_RMS}}{V_{DC\_AV} \cdot \pi \cdot F_{R\_DC} \cdot C_{DC}} = \frac{P_{G\_AV}}{V_{DC\_AV} \cdot \pi \cdot F_{R\_DC} \cdot C_{DC}}$$

$$C_{DC} \geq \sqrt{2} \cdot \frac{I_{DC\_ACRMS}}{\pi \cdot F_{R\_DC} \cdot V_{DC\_RPP}} = \frac{P_{G\_AV}}{V_{DC\_AV} \cdot \pi \cdot F_{R\_DC} \cdot V_{DC\_RPP}} \quad (141)$$

El valor de la *DC-Link* obtenido en (142) para obtener un rizado pico a pico del 1% de  $V_{DC\_RPP}$  (3,8V) a plena carga es de 507 $\mu$ F. Se ha implementado un valor de capacidad aproximado empleando dos condensadores en serie de 1mF:  $C_{DC}=500\mu$ F. El valor de rizado obtenido con la *DC-Link* de 500 $\mu$ F es 3.8534V (143).

$$C_{DC} \geq \frac{P_{G\_AV}}{V_{DC\_AV} \cdot \pi \cdot F_{R\_DC} \cdot V_{DC\_RPP}} = \frac{230}{380 \cdot \pi \cdot 100 \cdot 3.8} = 507 \mu F \quad (142)$$

$$V_{DC\_RPP} = \frac{P_{G\_AV}}{V_{DC\_AV} \cdot \pi \cdot F_{R\_DC} \cdot C_{DC}} = \frac{230}{380 \cdot \pi \cdot 100 \cdot 500\mu F} = 3.8534 V \quad (143)$$

En los inversores de una etapa el rizado de tensión en la *DC-link* del inversor, que coincide con el rizado en la tensión del panel, es crítico para el correcto funcionamiento del algoritmo *MPPT*. En los inversores de dos etapas, el rizado de tensión en los paneles fotovoltaicos se puede desligar del *MPPT* mediante la etapa *DC/DC*, lo que permite mayor rizado de tensión en los condensadores de la *DC-Link*.

En [80] se propone el dimensionamiento de la capacidad  $C_{DC}$  de la *DC-Link* para inversores de dos etapas que se realiza en función de la tensión máxima permitida en los semiconductores del convertidor y la mínima tensión necesaria para inyectar. La tensión máxima y mínima de la *DC-Link* en régimen permanente se obtiene en (144) y (145).

$$V_{DC\_MAX} = V_{DC\_AV} + V_{DC\_Rpk} = V_{DC\_AV} + \frac{1}{2} \cdot \frac{P_{G\_AV}}{V_{DC\_AV} \cdot \pi \cdot F_{R\_DC} \cdot C_{DC}} \quad (144)$$

$$V_{DC\_MIN} = V_{DC\_AV} - V_{DC\_Rpk} = V_{DC\_AV} - \frac{1}{2} \cdot \frac{P_{G\_AV}}{V_{DC\_AV} \cdot \pi \cdot F_{R\_DC} \cdot C_{DC}} \quad (145)$$

Los transistores más comunes en el rango de tensión del inversor soportan hasta 600V. En el caso de los condensadores, la tensión máxima se limita a 500V. La tensión mínima de la *DC-Link* para poder inyectar en la red, considerando un índice de modulación cercano a la unidad ( $ma \approx 0.96$ ), es aproximadamente 340V. Teniendo en cuenta estos límites de tensión, el rizado  $V_{DC\_R}$  máximo es de 160V con una tensión media de 420V. La capacidad mínima teórica se muestra en (146).

$$C_{DC} \geq \frac{P_{G\_AV}}{V_{DC} \cdot \pi \cdot F_{R\_DC} \cdot V_{DC\_RPP}} = \frac{230}{420 \cdot \pi \cdot 100 \cdot 160} = 10,9 \mu F \quad (146)$$



### Relación del tamaño de la *DC-Link* y la dinámica del sistema.

La tensión de la *DC-Link* presenta variaciones de tensión transitorias en  $V_{DC}$  debido a variaciones en la corriente  $I_{DC}$ . Estas variaciones se puede deber a un cambio en el punto de trabajo de los paneles fotovoltaicos, al efecto del *MPPT* o a otras perturbaciones sobre el sistema como pueden ser variaciones en la tensión de la red. La magnitud de las variaciones transitorias de tensión es inversamente proporcional a la capacidad de la *DC-Link* para una misma perturbación.

La estabilidad del control de  $V_{DC}$  está fuertemente ligada al tamaño de la *DC-Link*. En [81] se propone un método para el estudio de la dinámica de  $V_{DC}$  con respecto a  $I_{L_f}$ , en función de  $C_{DC}$  y del punto de trabajo del convertidor. El estudio de [81] se basa en el balance de la potencia instantánea en el convertidor y no requiere el modelo completo de pequeña señal del convertidor para obtener una aproximación al comportamiento dinámico de  $V_{DC}$ . En (147) los términos a la izquierda del igual se corresponden con la potencia instantánea inyectada en la red y los términos a la derecha del igual se corresponden con la potencia en la entrada del convertidor.

$$v_G \cdot i_G = -v_{DC} \cdot C_{DC} \cdot \frac{d v_{DC}}{d t} + v_{DC} \cdot i_{DC} \quad (147)$$

Se obtiene la ecuación de pequeña señal de (147) por linealización de las variables promediadas alrededor de un punto de operación. En (148) se representa la descomposición de la variable promediada “ $\bar{x}$ ” en dos variables, que representan: el valor en el punto de operación “ $X$ ” y el término de pequeña señal “ $\hat{x}$ ”.

$$\bar{x} = X + \hat{x} \quad (148)$$

Aplicando (148) a (147) se obtiene (149). La ecuación (150) se obtiene simplificando (149). En la simplificación se desprecian las perturbaciones de pequeña señal  $\hat{v}_G$  e  $\hat{i}_{DC}$  y los productos de términos de pequeña señal.

$$(V_G + \hat{v}_G) \cdot (I_G + \hat{i}_G) = -(V_{DC} + \hat{v}_{DC}) \cdot C_{DC} \cdot \frac{d(V_{DC} + \hat{v}_{DC})}{dt} + (V_{DC} + \hat{v}_{DC}) \cdot (I_{DC} + \hat{i}_{DC}) \quad (149)$$

$$V_G \cdot I_G + V_G \cdot \hat{i}_G \approx -V_{DC} \cdot C_{DC} \cdot \frac{d\hat{v}_{DC}}{dt} + \hat{v}_{DC} \cdot I_{DC} + V_{DC} \cdot I_{DC} \quad (150)$$

En (151) y (152) se muestran las ecuaciones del punto de operación y de pequeña señal obtenidas a partir de (150). En (152) el término 's' representa la variable de Laplace u operador derivada:  $s=d/dt$

$$V_G \cdot I_G = V_{DC} \cdot I_{DC} \quad (151)$$

$$V_G \cdot \hat{i}_G = -V_{DC} \cdot C_{DC} \cdot s \cdot \hat{v}_{DC} + \hat{v}_{DC} \cdot I_{DC} \quad (152)$$

La función de transferencia que se muestra en (153) y (154) es una aproximación de la función de transferencia  $\hat{v}_{DC}(s)/\hat{i}_G(s)$ . Se observa la presencia de un polo inestable en lazo abierto,  $\omega_{P\_RHP}$ , (155) que depende del punto de trabajo del inversor y de la capacidad de la *DC-Link*. Este polo es real y aparece en el semiplano derecho del plano complejo  $s$  (*RHP=Right Half Plane*). La frecuencia del polo aumenta a medida que disminuye la capacidad de la *DC-Link*, y aumenta la potencia inyectada ( $P_G=V_G \cdot I_G$ ).

$$\frac{\hat{v}_{DC}}{\hat{i}_G}(s) = \frac{V_G}{I_{DC} - V_{DC} \cdot C_{DC} \cdot s} \xrightarrow{(151)} \frac{\hat{v}_{DC}}{\hat{i}_G}(s) = \frac{V_G}{\frac{V_G \cdot I_G}{V_{DC}} - V_{DC} \cdot C_{DC} \cdot s} \quad (153)$$

$$\frac{\hat{v}_{DC}}{\hat{i}_G}(s) = \frac{\frac{V_G}{V_{DC} \cdot C_{DC}}}{\frac{\frac{V_G \cdot I_G}{V_{DC}}}{V_{DC} \cdot C_{DC}} - s} = \frac{\frac{V_{DC}}{I_G}}{1 - s \cdot C_{DC} \cdot \frac{V_{DC}^2}{V_G \cdot I_G}} = \frac{\frac{V_{DC}}{I_G}}{1 - \frac{s}{\omega_{P\_RHP}}} \quad (154)$$

$$\omega_{P\_RHP} = \frac{1}{C_{DC} \cdot \frac{V_{DC}^2}{V_G \cdot I_G}} = \frac{P_G}{C_{DC} \cdot V_{DC}^2} \quad (155)$$

Para estabilizar un sistema con un polo inestable, la ganancia de lazo del control debe tener una frecuencia de cruce lo suficientemente mayor que la frecuencia de este polo. El estudio se debe realizar para el punto de trabajo más exigente. El punto de trabajo con el polo inestable situado a la máxima frecuencia se produce cuando el inversor está inyectando la máxima potencia instantánea. Esto ocurre cuando el convertidor está funcionando a plena carga y con la corriente  $I_G$  en su valor de pico. Con la *DC-Link* propuesta en (141) de  $500\mu\text{F}@380\text{V}$  el polo inestable se sitúa en  $1,014\text{Hz}$  (156).

$$\omega_{P\_RHP\_500\mu\text{F}} = \frac{1}{C_{DC} \cdot \frac{V_{DC}^2}{V_G \cdot I_G}} = \frac{1}{500\mu \cdot \frac{380^2}{230 \cdot \sqrt{2} \cdot 1 \cdot \sqrt{2}}} = 6,3712 \frac{\text{rad}}{\text{s}} \rightarrow 1,014\text{Hz} \quad (156)$$

### ***DC-Link* de capacidad reducida propuesta para estudiar su comportamiento.**

Se ha implementado una *DC-Link* de  $50\mu\text{F}$ , formada por dos condensadores en serie de  $100\mu\text{F}$ , para el estudio del control de un inversor con una capacidad reducida. Se ha mantenido el valor de la tensión media de la *DC-Link* de  $500\mu\text{F}$  ( $380\text{V}$ ) para poder comparar los resultados. El rizado de tensión  $V_{DC\_R}$  con esta *DC-Link* es aproximadamente el 10% (157) de la tensión media.

$$V_{DC\_RPP} = \frac{P_{G\_AV}}{V_{DC\_AV} \cdot \pi \cdot F_{R\_DC} \cdot C_{DC}} = \frac{230}{380 \cdot \pi \cdot 100 \cdot 50\mu} = 38,534\text{V} \quad (157)$$

La frecuencia del polo inestable es de  $10,14\text{Hz}$  (158) a la máxima potencia del convertidor. El objetivo del estudio es que el control tenga una dinámica suficientemente rápida para ser estable y que mantenga la tensión  $V_{DC}$  en el rango adecuado de funcionamiento del inversor. Además, la susceptibilidad de la corriente inyectada en la red,  $I_G$ , ante el rizado de tensión de la *DC-Link* debe ser lo suficientemente baja para que se consiga cumplir las especificaciones con respecto a la normativa de *THD<sub>i</sub>*.

$$\omega_{P\_RHP\_50\mu F} = \frac{1}{C_{DC} \cdot \frac{V_{DC}^2}{V_G \cdot I_G}} = \frac{1}{50\mu \cdot \frac{380^2}{230 \cdot \sqrt{2} \cdot 1 \cdot \sqrt{2}}} = 63,712 \frac{rad}{s} \rightarrow 10,14 Hz \quad (158)$$

## Componentes del *Flyback*

En un convertidor *Flyback* se utiliza la inductancia magnetizante del transformador como almacén de energía para la conmutación y su diseño depende del modo de conducción del convertidor. En el modo de conducción continua (*CCM*) presenta numerosas ventajas con respecto al modo de conducción discontinua [82, 83], sin embargo el modo de conducción discontinua (*DCM*) presenta ventajas que resultan de interés en una aplicación fotovoltaica. La inductancia requerida es de menor valor, y con un diseño adecuado puede ser de menor volumen y coste [83]. En *DCM* el *di/dt* durante el *turn-off* del diodo es bajo e inversamente proporcional a la inductancia magnetizante, por lo que se reducen los problemas derivados del fenómeno de recuperación inversa del diodo de salida [84, 85]. Sin embargo, los elevados picos de corriente en el transformador pueden disminuir el rendimiento.

El convertidor se diseña para trabajar en *DCM* en todo el rango de funcionamiento. El límite entre *CCM* y *DCM* se produce para la mínima tensión de entrada y la máxima potencia. En [83, 84] se recomienda elegir la relación de transformación  $N=N1/N2$  para tener un ciclo de trabajo máximo alrededor de  $D_{MAX}=0.5$  en el transistor, para el punto de máxima carga. De esta forma se evita que el pico de corriente en el transistor sea demasiado alto y como consecuencia también se evite picos de tensión elevados debido a las inductancias de fugas del transformador [83, 84]. El punto de trabajo con mayor ciclo de trabajo se produce cuando tensión de entrada ( $V_{PV}$ ) es mínima ( $V_{PV\_MIN}$ ) y la corriente de salida es máxima. En (159) y (160) se muestran las ecuaciones para un punto de trabajo en un *Flyback* en *CCM*. Se emplean estas ecuaciones porque el ciclo de trabajo máximo se encuentra en el punto límite entre *CCM* y *DCM*.

$$V_{DC} = V_{PV} \cdot \frac{N_2}{N_1} \cdot \frac{D_F}{1 - D_F} \quad (159)$$

$$I_{DC\_AV} = I_{PV} \cdot \frac{V_{PV}}{V_{DC}} \cdot \frac{D_F}{1 - D_F} = I_{PV} \cdot \frac{N_1}{N_2} \cdot \frac{1 - D_F}{D_F} \quad (160)$$

En (161) se obtiene la relación de transformación necesaria para que  $D_{MAX}$  sea cercano a 0,5. Se debe tener en cuenta los parámetros de la tensión de entrada y salida. El valor obtenido (15,8333) se aproxima al valor entero más cercano que es  $N1/N2=1:16$ . Con esta relación de transformación, el ciclo de trabajo máximo es  $D_{MAX}=0,497$  (162). En este punto de trabajo se produce el pico máximo de la corriente ( $I_{SW}$ ) en el transistor del *Flyback*.

$$\frac{V_{DC}}{V_{PV}} \cdot \frac{1 - D_{MAX}}{D_{MAX}} = \frac{N_2}{N_1} \rightarrow \frac{N_2}{N_1} = \frac{380}{24} \cdot \frac{1 - 0.5}{0.5} = 15.8333 \approx 16 \quad (161)$$

$$\frac{V_{DC}}{V_{PV}} \cdot \frac{1 - D_{MAX}}{D_{MAX}} = \frac{N_2}{N_1} \rightarrow D_{MAX} = \frac{V_{DC}}{V_{DC} + V_{PV} \frac{N_2}{N_1}} = 0.497 \quad (162)$$

Se quiere garantizar que el *Flyback* es capaz de admitir la potencia de entrada nominal ( $P=230W$ ) en todo el rango de trabajo. Para obtener el valor máximo necesario de inductancia magnetizante ( $L_m$ ) se ha considerado que el valor nominal de la corriente de entrada nominal ( $I_{PVnom}$ ) se produce con la tensión mínima ( $V_{PV\_MIN}$ ) del rango de entrada (24V) a plena carga (230W). Se ha establecido una frecuencia de conmutación de  $F_{SW\_F}=24kHz$ . En las ecuaciones (163) a (166) se muestra la obtención del valor de la inductancia magnetizante del transformador [83, 84]. Se ha tomado como corriente de cortocircuito ( $I_{SC}$ ) el 120% de la corriente nominal. La inductancia máxima obtenida en (166) es  $10.762\mu H$  y se redondea a  $10\mu H$ .

$$I_{PVnom} = \frac{230 W}{24 V} = 9.583A \quad (163)$$

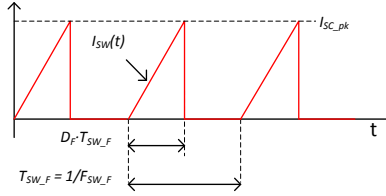
$$I_{SC} = 1.2 \cdot I_{PVnom} = 11.5A \quad (164)$$

$$I_{SC\_pk} = I_{SC} \cdot \frac{2}{D_{MAX}} = 46.18 A_{pk} \quad (165)$$

$$L_m \leq \frac{V_{PV\_MIN} \cdot D_{MAX}}{F_{SW\_F} \cdot I_{SC\_pk}} = \frac{24 \cdot 0.497}{24000 \cdot 46.18} = 10.762 \mu H \approx 10 \mu H \quad (166)$$

Para valores mayores de la tensión de entrada el convertidor trabaja en *DCM* con valores inferiores tanto de ciclo de trabajo como de corriente de pico en el primario en todo el rango de trabajo.

El panel genera electricidad en corriente continua (*DC*), sin embargo la corriente  $I_{SW}$  tiene la forma de onda que se muestra en la figura 157. El valor eficaz de la corriente  $I_{SW}$  se obtiene en (167).



**Figura 157: Forma de onda de la corriente  $I_{SW}$ .**

$$I_{SW\_RMS} = \sqrt{\frac{D}{3} \cdot I_{SC\_pk}^2} = 18.796 A_{RMS} \quad (167)$$

Para minimizar el efecto del rizado de  $I_{SW}$  sobre la corriente ( $I_{PV}$ ) y la tensión ( $V_{PV}$ ) se usa el banco de condensadores  $C_{IN}$  en la entrada del convertidor *Flyback*.  $C_{IN}$  se diseña asumiendo que el panel *PV* aporta únicamente la componente continua de  $I_{SW}$ , que es  $I_{SC}$ , y los condensadores aportan la componente alterna ( $I_{CIN}$ ). El valor eficaz de  $I_{CIN}$  se obtiene en (168).

$$I_{CIN_{RMS}} = \sqrt{I_{SW_{RMS}}^2 - I_{SC}^2} = 14.867 A_{RMS} \quad (168)$$

El rizado de tensión admitido en bornes del panel ( $V_{PV\_R}$ ) fotovoltaico, debido al rizado de corriente en los condensadores, determina valor de la capacidad de  $C_{IN}$ . Si este rizado es muy grande, ni el panel fotovoltaico ni el *MPPT* son capaces de trabajar correctamente y se disminuye su rendimiento del sistema. La capacidad  $C_{IN}$  necesaria para ajusta el rizado a un valor determinado ( $V_{PV\_R}$ ) se obtiene mediante (169) y (170).

$$V_{PV\_R_{RMS}} = \frac{I_{CIN_{RMS}}}{2 \cdot \pi \cdot F_{SW\_F} \cdot C_{IN}} = V_{PV\_R_{Pk}} = \frac{V_{PV\_R_{PP}}}{2} \quad (169)$$

$$V_{PV\_R} = V_{PV\_R_{PP}} = 2 \cdot \left( \frac{I_{CIN_{RMS}}}{2 \cdot \pi \cdot F_{SW\_F} \cdot C_{IN}} \right) \rightarrow C_{IN} \geq \frac{I_{CIN_{RMS}}}{\pi \cdot F_{SW\_F} \cdot V_{PV\_R}} \quad (170)$$

Para implementar *MPPTs* con una perturbación de tensión aproximada del 1% del *MPP* (300mV) es necesario que el rizado de  $V_{PV}$  sea inferior a este valor. En (171) se muestra que la capacidad mínima necesaria para obtener un rizado pico a pico máximo de  $V_{PV\_R}=50mV$  es 3944 $\mu F$ . Se ha implementado una capacidad de 4080 $\mu F$  formada por 6 condensadores en paralelo de 680 $\mu F$ .

$$C_{IN} \geq \frac{I_{CIN_{RMS}}}{\pi \cdot F_{SW\_F} \cdot V_{PV\_R}} = \frac{14.867}{\pi \cdot 24k \cdot 50m} = 3944\mu F \rightarrow C_{IN} = 4080\mu F \quad (171)$$

## Anexo 2

Emulador fotovoltaico.



*Página en blanco*

## Anexo 2: Emulador fotovoltaico

El emulador fotovoltaico que se muestra en la figura 158 es un prototipo que ha sido diseñado y construido por el Grupo de Sistemas Electrónicos Industriales (GSEI, <http://gsei.upv.es>). Está basado en un convertidor “Buck” con control de corriente media, que es capaz de emular el comportamiento fotovoltaico de un *string* de paneles de hasta  $3kW$  [99].

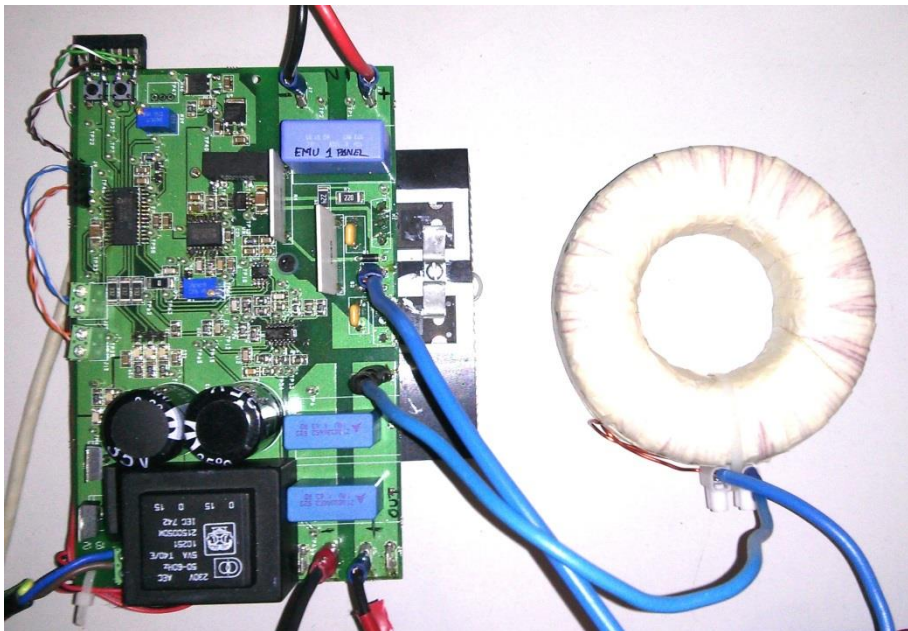


Figura 158: Emulador fotovoltaico



## Anexo 3

Medidas de respuesta en  
frecuencia de sistemas  
digitales.

*Página en blanco*

### Anexo 3: Medidas experimentales de respuesta en frecuencia en sistemas digitales

Para comprobar la implementación digital del regulador  $G_{IL}(s)$  (76) y el filtro “Notch-SOGI”  $F_{NS}(s)$  (93) se ha medido la respuesta en frecuencia de ambos, empleando el analizador de respuesta en frecuencia (FRA) como se muestra en el esquema de la Figura 159. Para la descripción del método se emplea una función de transferencia en el dominio discreto, (172).

$$H(z) = \frac{Y(z)}{X(z)} \quad (172)$$

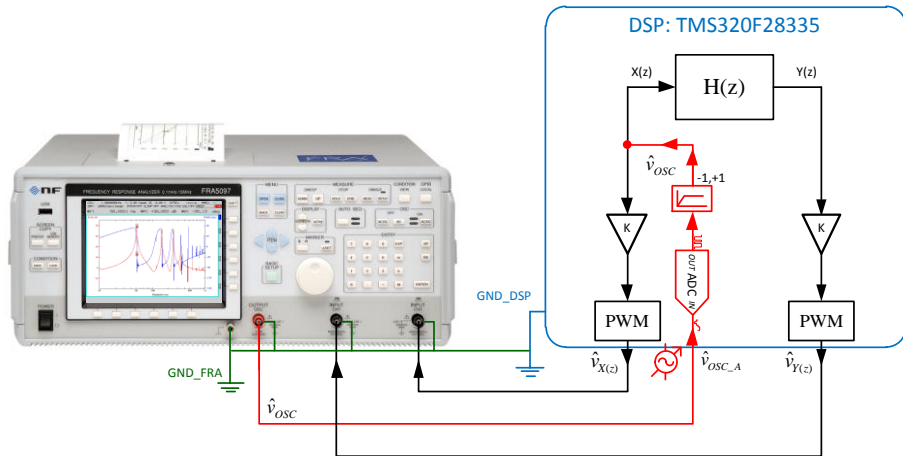


Figura 159: Esquema de medida de la ganancia de funciones de transferencia digitales

La medida se realiza inyectando una señal digital en la función de transferencia  $H(z)$  y representando  $Y(z)/X(z)$ . Para ello, el FRA genera la señal sinusoidal analógica  $\hat{v}_{osc\_A}$  que varía en frecuencia realizando un barrido entre 5 y 500Hz. Esta señal se digitaliza con el canal ‘0’ del ADC integrado en el DSP y se genera la señal  $\hat{v}_{osc}$  digital. Para aprovechar toda resolución del convertidor ADC (12bit), la onda generada por el FRA tiene 3Vpp (pico a

pico) de  $V_{ref}$  y un valor medio de 1.5V, cubriendo así todo el rango de entrada [0V, 3V] del ADC.

El valor digital se adquiere en el rango [0, 4095] y se filtra con un paso alto frecuencia de cruce de 0.1Hz para eliminar el valor medio. Los valores de la señal se dividen por 2048 para obtener la señal  $\hat{v}_{OSC}$  normalizada en el rango [-1, 1].

En el DSP, la señal  $X(z)$  toma los valores de  $\hat{v}_{OSC}$  que se introducen en la función  $H(z)$  para obtener la señal  $Y(z)$ . Los valores de  $Y(z)$  y  $X(z)$  se convierten en señales analógicas empleando el modulador PWM del DSP y se introducen en el analizador de respuesta en frecuencia.

La señal  $X(z)$  toma de  $\hat{v}_{OSC}$ , que es una señal normalizada en el rango [-1, 1]. Por lo tanto, para representar ganancias mayores que 0dB es necesario multiplicar ambas señales por el factor  $K$  de la figura 159, teniendo éste un valor menor que la unidad, a costa de perder resolución en las señales con menor ganancia. El valor de  $K$  para representar la ganancia máxima  $G_{MAX}$  de la respuesta en frecuencia se obtiene de (173).

$$K = 10^{-\left(\frac{G_{MAX}}{20}\right)} \quad (173)$$

/ \* EOF

\* /